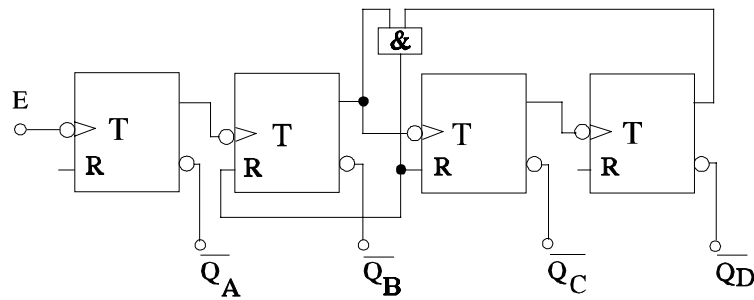
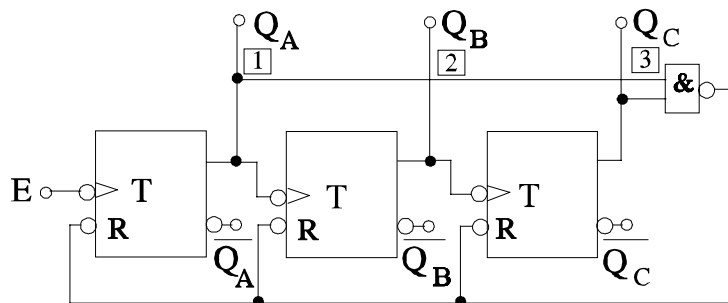


Dual-Rückwärtzzähler



Asynchrone Modulo-n-Zähler

Schaltung eines
Modulo-5-Zählers

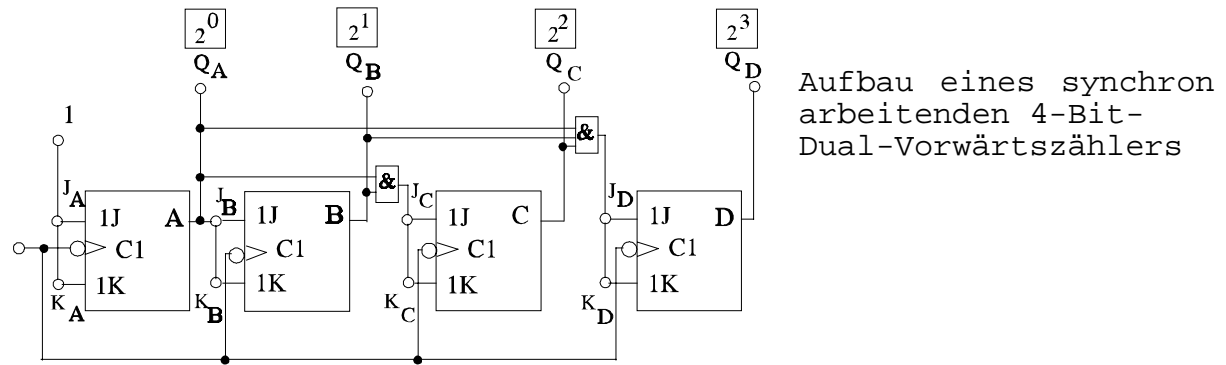
Gegenüberstellung der Zählerstände

Dezimal- ziffer	Q_C	Q_B	Q_A	\bar{Q}_C	\bar{Q}_B	\bar{Q}_A	Dezimal- ziffer
0	0	0	0	1	1	1	7
1	0	0	1	1	1	0	6
2	0	1	0	1	0	1	5
3	0	1	1	1	0	0	4
4	1	0	0	0	1	1	3
Rück- stellen	1	0	1	0	1	0	

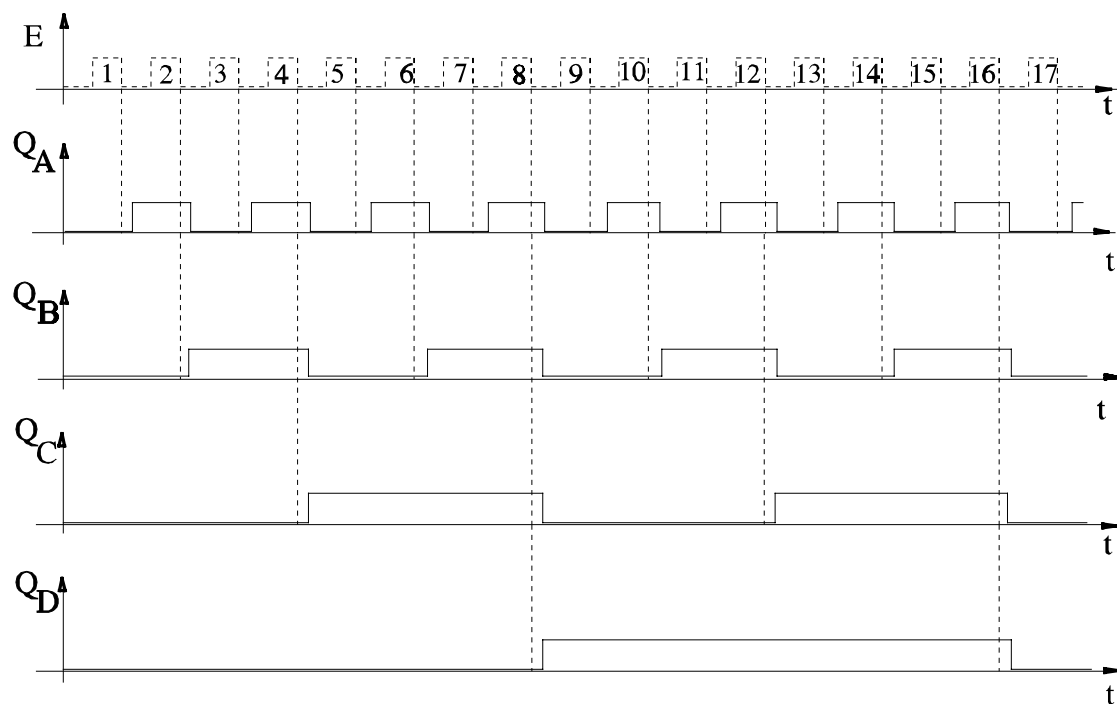
Synchronzähler

Bei Synchronzählern werden die Kippglieder durch einen gemeinsamen Schaltbefehl (Takt) gleichzeitig geschaltet.

Für den Aufbau von Synchronzählern verwendet man fast ausschließlich JK-Flipflops.



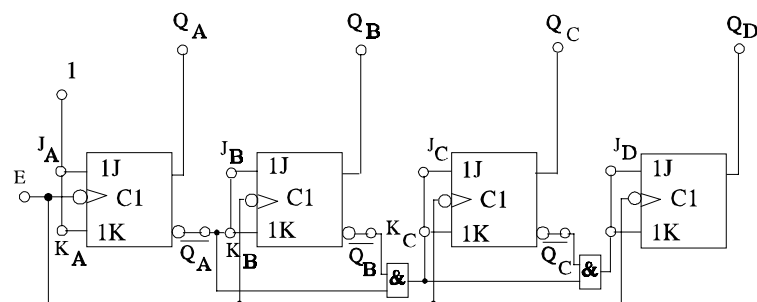
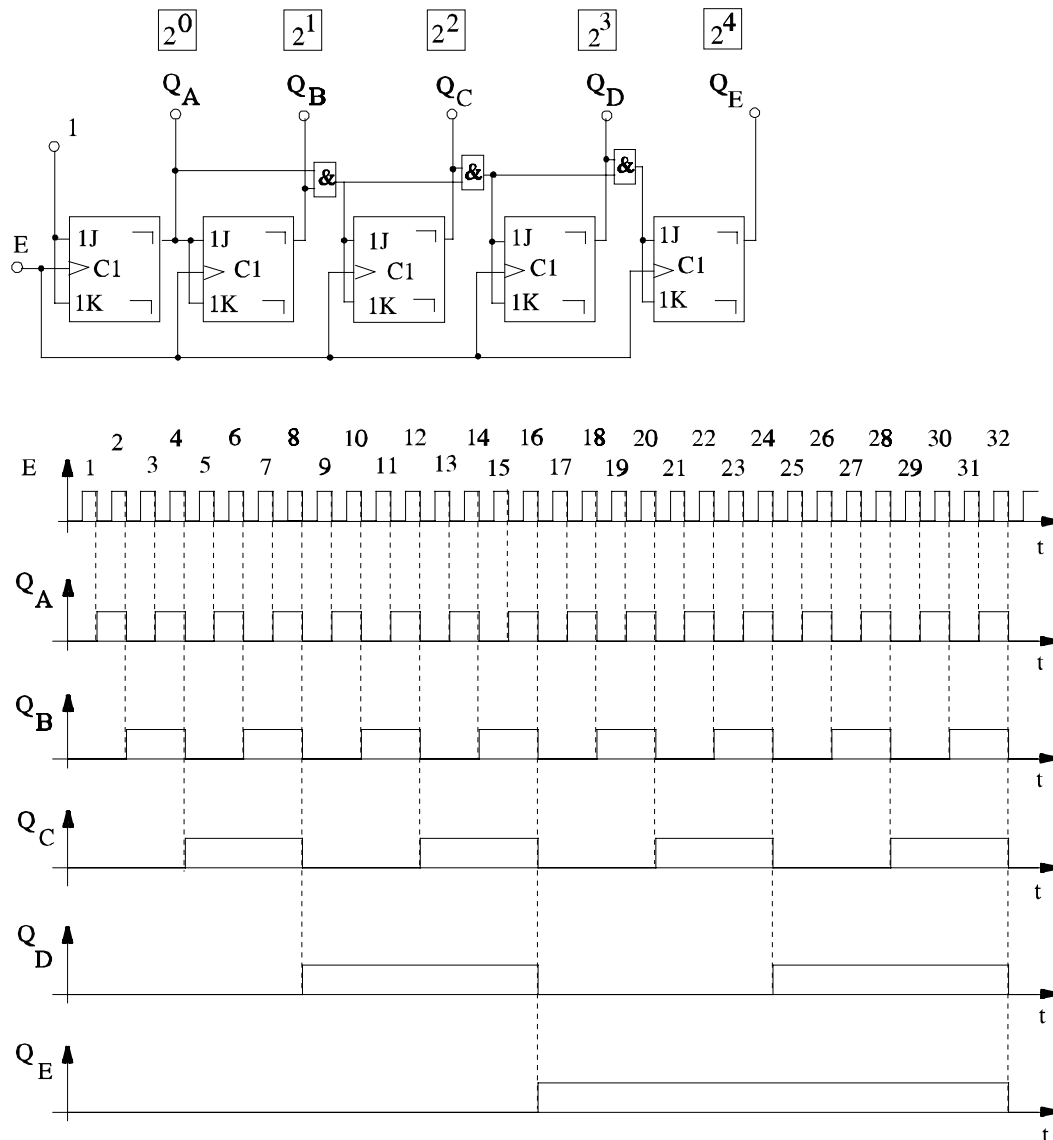
Zeitablaufdiagramm eines 4-Bit-Dual-Vorwärtzählers



Bei einem synchron arbeitenden Dual-Vorwärtzähler sind die Eingänge J und K bei jedem Flipflop miteinander zu verbinden.

Beim ersten Flipflop wird 1-Signal an die Eingänge gelegt. Jedes folgende Flipflop erhält als Eingangssignal die UND-Verknüpfung der Q-Ausgänge aller vorhergehenden Flipflops.

Schaltbild eines synchron arbeitenden 5-Bit-Dual-Vorwärtzählers mit zugehörigem Zeitablaufdiagramm

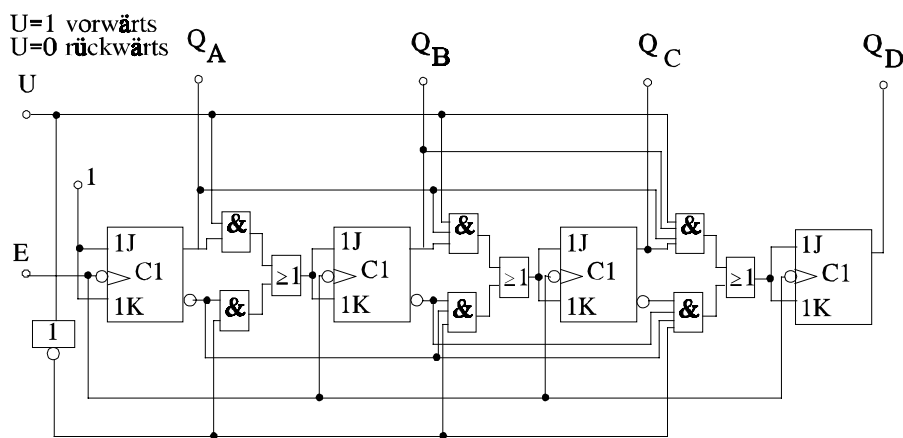


Schaltbild eines 4-Bit-Synchron-Dual-Rückwärtszählers

Gegegenüberstellung der Ausgangszustände bei Verwendung der Q-Ausgänge und der \bar{Q} -Ausgänge

Dezimal- zahlenwert	Q_D	Q_C	Q_B	Q_A	\bar{Q}_D	\bar{Q}_C	\bar{Q}_B	\bar{Q}_A	Dezimal- zahlenwert
0	0	0	0	0	1	1	1	1	15
1	0	0	0	1	1	1	1	0	14
2	0	0	1	0	1	1	0	1	13
3	0	0	1	1	1	1	0	0	12
4	0	1	0	0	1	0	1	1	11
5	0	1	0	1	1	0	1	0	10
6	0	1	1	0	1	0	0	1	9
7	0	1	1	1	1	0	0	0	8
8	1	0	0	0	0	1	1	1	7
9	1	0	0	1	0	1	1	0	6
10	1	0	1	0	0	1	0	1	5
11	1	0	1	1	0	1	0	0	4
12	1	1	0	0	0	0	1	1	3
13	1	1	0	1	0	0	1	0	2
14	1	1	1	0	0	0	0	1	1
15	1	1	1	1	0	0	0	0	0

4-Bit-Synchron-Dualzähler mit umschaltbarer Zählrichtung



Berechnung von Synchronzählern

Berechnungsverfahren

1. Aufstellen der Wahrheitstabelle, aus der die gewünschte Funktion des Zählers hervorgeht.
2. Aufstellen und Vereinfachen der Anwendungsgleichungen.
3. Bestimmen der charakteristischen Gleichung der zu verwendenden Flipflops.
4. Bestimmen der Verknüpfungsgleichungen durch Koeffizientenvergleich.
5. Zeichnen des Schaltbildes nach den Verknüpfungsgleichungen.

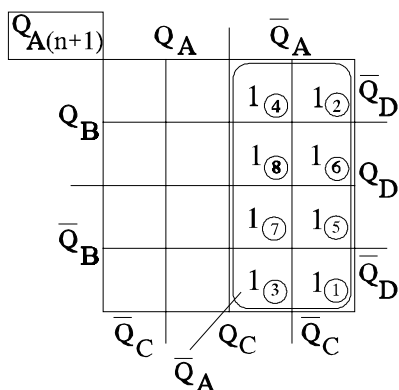
Berechnungsbeispiel

Zu berechnen ist ein 4-Bit-Synchron-Dual-Vorwärtszähler, der mit JK-Master-Slave-Flipflops aufgebaut werden soll.

1. Schritt - Aufstellen der Wahrheitstabelle

Für einen 4-Bit-Zähler werden 4 Flipflops benötigt. Die Ausgänge dieser Flipflops sollen Q_A , Q_B , Q_C und Q_D heißen. Für jeden dieser Ausgänge wird eine Spalte im Bereich t_n und eine Spalte im Bereich t_{n+1} vorgesehen.

Dezimal zahlenwert	t_n				t_{n+1}				Dezimal- zahlenwert
	2^3 Q_D	2^2 Q_C	2^1 Q_B	2^0 Q_A	2^3 Q_D	2^2 Q_C	2^1 Q_B	2^0 Q_A	
0	0	0	0	0	0	0	0	1	1
1	0	0	0	1	0	0	1	0	2
2	0	0	1	0	0	0	1	1	3
3	0	0	1	1	0	1	0	0	4
4	0	1	0	0	0	1	0	1	5
5	0	1	0	1	0	1	1	0	6
6	0	1	1	0	0	1	1	1	7
7	0	1	1	1	1	0	0	0	8
8	1	0	0	0	1	0	0	1	9
9	1	0	0	1	1	0	1	0	10
10	1	0	1	0	1	0	1	1	11
11	1	0	1	1	1	1	0	0	12
12	1	1	0	0	1	1	0	1	13
13	1	1	0	1	1	1	1	0	14
14	1	1	1	0	1	1	1	1	15
15	1	1	1	1	0	0	0	0	0



KV-Diagramm der ODER-Normalform von $Q_{A(n+1)}$

2. Schritt - Aufstellen und Vereinfachen der Anwendungsgleichung

Zunächst ist für $Q_{A(n+1)}$ die ODER-Normalform aufzustellen. Die ODER-Normalform besteht aus 8 Vollkonjunktionen.

$$Q_{A(n+1)} = [(\bar{A} \wedge \bar{B} \wedge \bar{C} \wedge \bar{D}) \vee (\bar{A} \wedge B \wedge \bar{C} \wedge \bar{D}) \vee (\bar{A} \wedge \bar{B} \wedge C \wedge \bar{D}) \vee (\bar{A} \wedge B \wedge C \wedge \bar{D}) \vee (\bar{A} \wedge \bar{B} \wedge \bar{C} \wedge D) \vee (\bar{A} \wedge B \wedge \bar{C} \wedge D) \vee (\bar{A} \wedge \bar{B} \wedge C \wedge D) \vee (\bar{A} \wedge B \wedge C \wedge D)]_n$$

Diese ODER-Normalform ist mit Hilfe des KV-Diagramms zu vereinfachen.

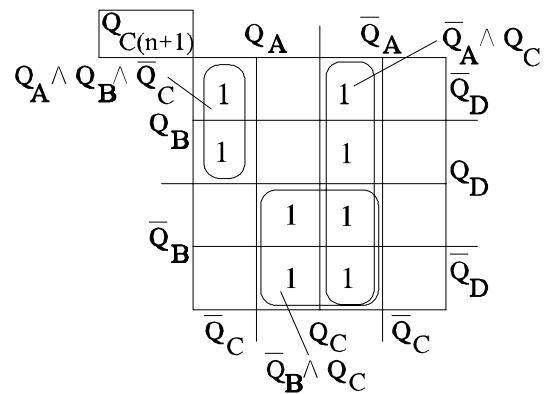
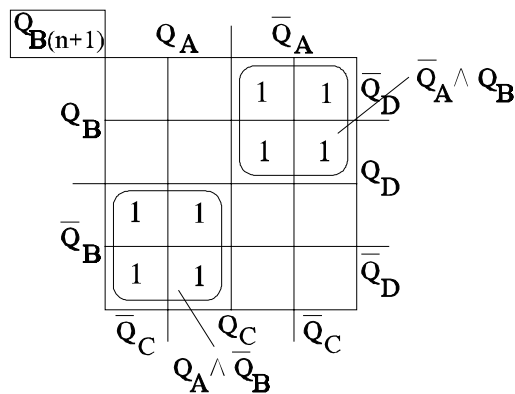
Die vereinfachte ODER-Normalform lautet:

$$Q_{A(n+1)} = \bar{Q}_{An}$$

Die Variablen Q_{An}, Q_{Bn}, Q_{Cn} und Q_{Dn} werden als Q_A, Q_B, Q_C und Q_D geschrieben. Durch die vereinfachte Schreibweise entstehen keine Verwechslungen.

Analog sind die ODER-Normalformen von $Q_{B(n+1)}, Q_{C(n+1)}$ und $Q_{D(n+1)}$ zu bilden.

KV-Diagramme der ODER-Normalform für $Q_{B(n+1)}$ und $Q_{C(n+1)}$



Aus den KV-Diagrammen ergeben sich die Gleichungen:

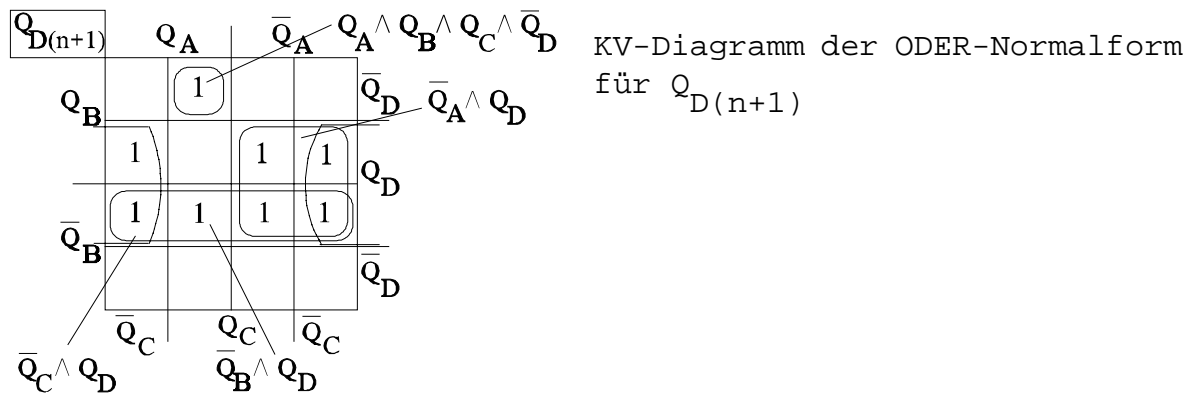
$$Q_{B(n+1)} = (Q_A \wedge \bar{Q}_B) \vee (\bar{Q}_A \wedge Q_B)$$

$$Q_{C(n+1)} = (Q_A \wedge Q_B \wedge \bar{Q}_C) \vee (\bar{Q}_A \wedge Q_C) \vee (\bar{Q}_B \wedge Q_C)$$

Sie kann noch etwas vereinfacht werden:

$$Q_{C(n+1)} = (Q_A \wedge Q_B \wedge \bar{Q}_C) \vee [Q_C \wedge (\bar{Q}_A \vee \bar{Q}_B)]$$

$$Q_{C(n+1)} = (Q_A \wedge Q_B \wedge \bar{Q}_C) \vee (\bar{Q}_A \wedge \bar{Q}_B \wedge \bar{Q}_C)$$



Die vereinfachte Gleichung für $Q_{D(n+1)}$, die man aus dem KV-Diagramm erhält lautet:

$$Q_{D(n+1)} = (Q_A \wedge Q_B \wedge Q_C \wedge \bar{Q}_D) \vee (\bar{Q}_A \wedge Q_D) \vee (\bar{Q}_B \wedge Q_D) \vee (\bar{Q}_C \wedge Q_D)$$

Die Variable Q_D kann ausgeklammert werden.

$$Q_{D(n+1)} = (Q_A \wedge Q_B \wedge Q_C \wedge \bar{Q}_D) \vee [Q_D \wedge (\bar{Q}_A \vee \bar{Q}_B \vee \bar{Q}_C)]$$

$$Q_{D(n+1)} = (Q_A \wedge Q_B \wedge Q_C \wedge \bar{Q}_D) \vee (\bar{Q}_A \wedge Q_D) \vee (\bar{Q}_B \wedge Q_D) \vee (\bar{Q}_C \wedge Q_D)$$

3. Schritt - Bestimmen der charakteristischen Gleichung
Für JK-Flipflop mit der angegebenen Bezeichnung der Ausgänge gilt allgemein folgende charakteristische Gleichung:

$$Q_{(n+1)} = [(J \wedge Q) \vee (\bar{K} \wedge Q)]_n$$

Mit weggefallenen Index n erhält man 4 charakteristische Gleichungen

$$Q_{A(n+1)} = (J_A \wedge \bar{Q}_A) \vee (\bar{K}_A \wedge Q_A)$$

$$Q_{B(n+1)} = (J_B \wedge \bar{Q}_B) \vee (\bar{K}_B \wedge Q_B)$$

$$Q_{C(n+1)} = (J_C \wedge \bar{Q}_C) \vee (\bar{K}_C \wedge Q_C)$$

$$Q_{D(n+1)} = (J_D \wedge \bar{Q}_D) \vee (\bar{K}_D \wedge Q_D)$$

4. Schritt - Bestimmung der Verknüpfungsgleichung

Die einzelnen Verknüpfungsgleichungen werden den charakteristischen Gleichungen gegenübergestellt

$$Q_{A(n+1)} = (J_A \wedge \bar{Q}_A) \vee (\bar{K}_A \wedge Q_A) \quad \text{Charakt. Gleichung}$$

$$Q_{A(n+1)} = \bar{Q}_A \quad \text{Anwendungsgleichung}$$

Welchen Wert muß J_A und \bar{K}_A haben, damit aus der Gleichung \bar{Q}_A herauskommt?

J_A muß den Wert 1 und \bar{K}_A den Wert 0 haben.

$$Q_{A(n+1)} = (1 \wedge \bar{Q}_A) \vee (0 \wedge Q_A)$$

$$\boxed{J_A = 1 \quad K_A = 1} \quad (1)$$

$$Q_B = (J_B \wedge \bar{Q}_B) \vee (\bar{K}_B \wedge Q_B) \quad \text{Charakt. Gleichung}$$

$$Q_B = (Q_A \wedge \bar{Q}_B) \vee (\bar{Q}_A \wedge Q_B) \quad \text{Anwendungsgleichung}$$

$$\bar{K}_B = \bar{Q}_A$$

$$\boxed{J_B = Q_A \quad K_B = Q_A} \quad (2)$$

$$Q_{C(n+1)} = (J_C \wedge \bar{Q}_C) \vee (\bar{K}_C \wedge Q_C) \quad \text{Charakt. Gleichung}$$

$$Q_{C(n+1)} = (Q_A \wedge Q_B \wedge \bar{Q}_C) \vee (\overline{Q_A \wedge Q_B} \wedge Q_C) \quad \text{Anwendungsgleichung}$$

$$\bar{K}_C = \overline{Q_A \wedge Q_B}$$

$$\boxed{J_C = Q_A \wedge Q_B \quad K_C = Q_A \wedge Q_B} \quad (3)$$

$$Q_{D(n+1)} = (J_D \wedge \bar{Q}_D) \vee (\bar{K}_D \wedge Q_D)$$

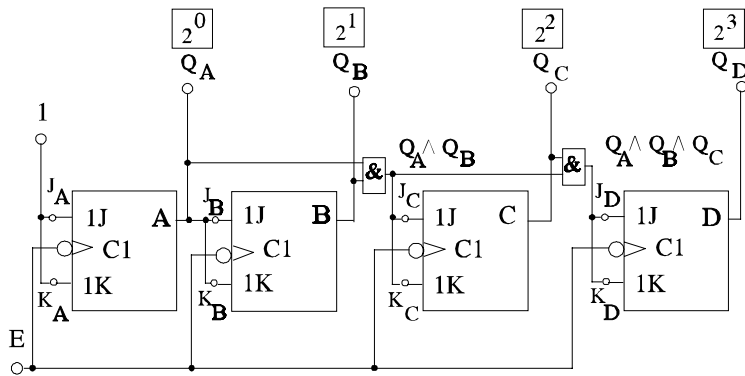
$$Q_{D(n+1)} = (Q_A \wedge Q_B \wedge Q_C \wedge \bar{Q}_D) \vee (\overline{Q_A \wedge Q_B \wedge Q_C} \wedge Q_D)$$

$$\bar{K}_D = \overline{Q_A \wedge Q_B \wedge Q_C}$$

$$\boxed{J_D = Q_A \wedge Q_B \wedge Q_C \quad K_D = Q_A \wedge Q_B \wedge Q_C} \quad (4)$$

5. Schritt - Zeichnen des Schaltbildes

Aus den Gleichungen (1) bis (4) ergibt sich folgende Schaltung.



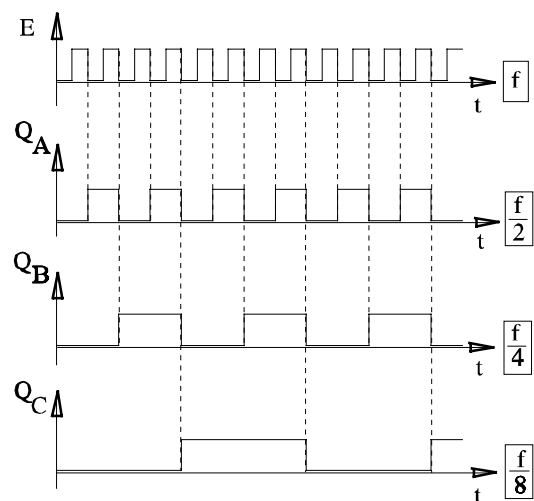
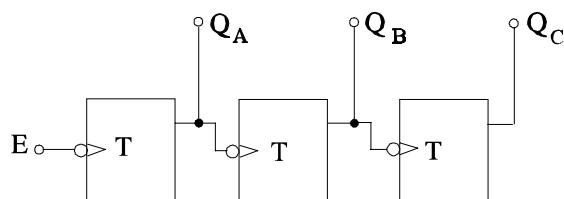
Frequenzteiler

Frequenzteiler sind Schaltungen, die die Frequenz rechteckförmiger Signale in einem bestimmten Verhältnis herunterteilen.

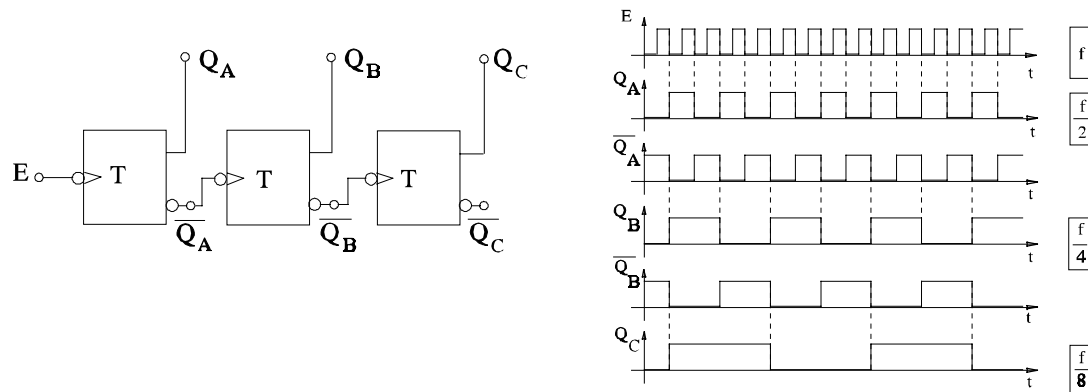
Asynchrone Frequenzteiler mit festem Teilerverhältnis

Jeder Asynchron-Dualzähler eignet sich als Frequenzteiler mit festem Teilerverhältnis.

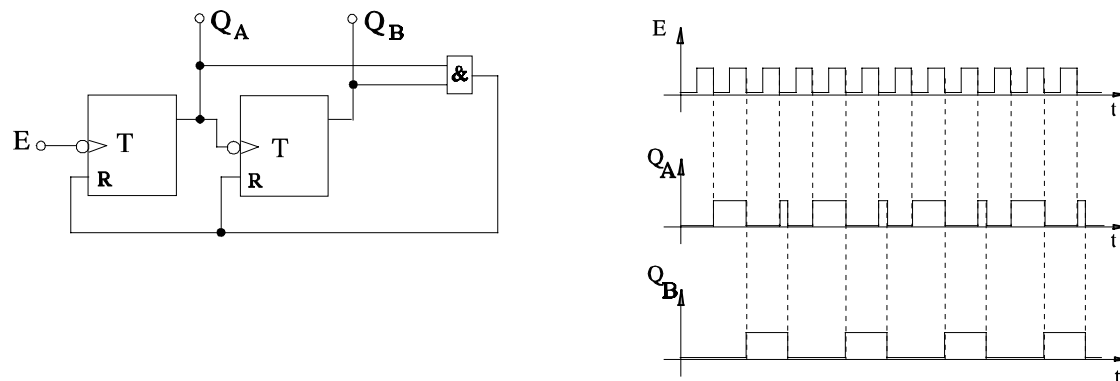
Asynchroner 3-Bit-Dual-Vorwärtzähler als Frequenzteiler mit Teilerverhältnis 8:1



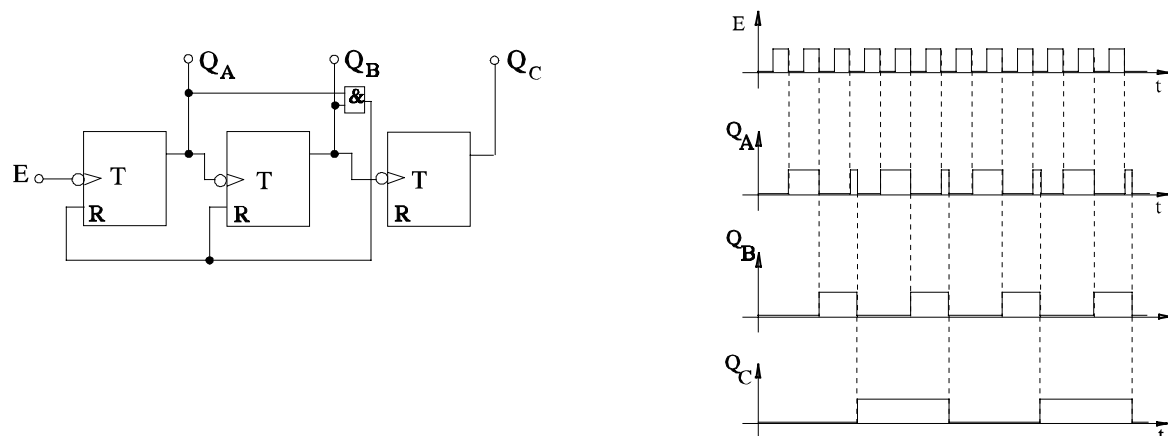
Asynchroner 3-Bit-Dual-Rückwärtszähler als Frequenzteiler mit Teilerverhältnis 8:1



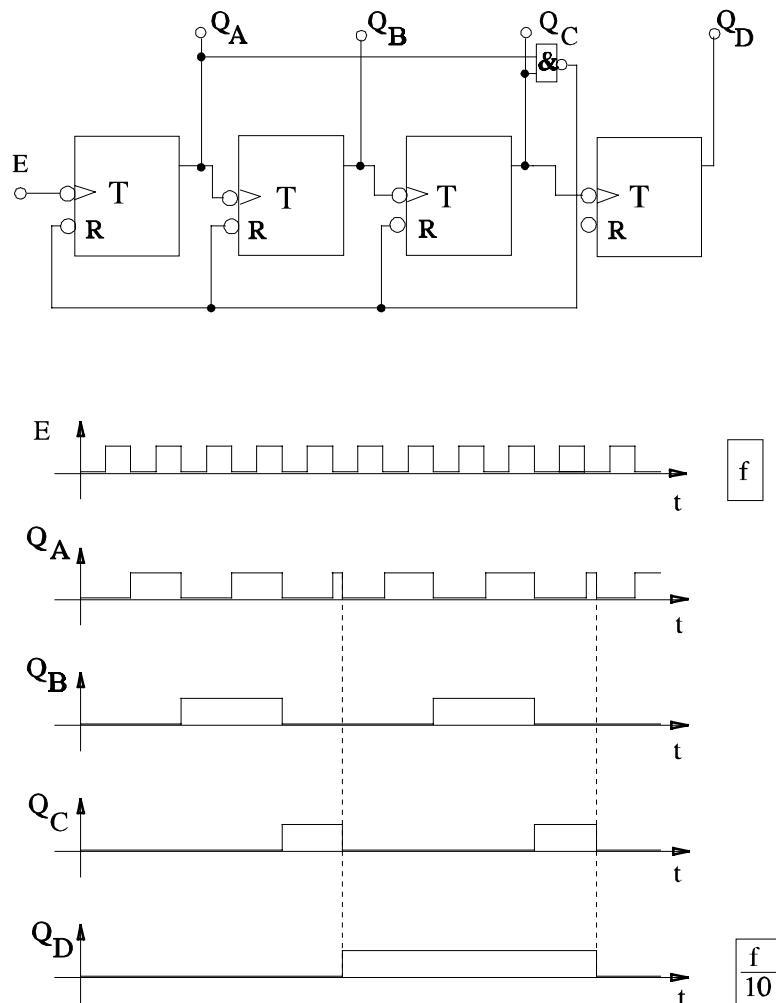
Frequenzteiler mit einem Teilerverhältnis 3:1 und Zeitablauf- Diagramm



Frequenzteiler mit einem Teilerverhältnis 6:1 und Zeitablauf- Diagramm



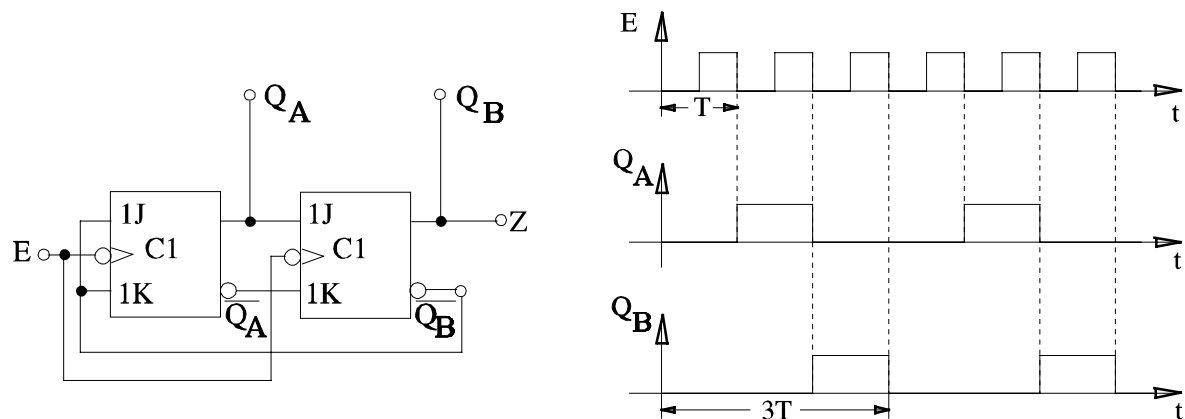
Frequenzteiler mit einem Teilerverhältnis 10:1 und Zeitablauf-Diagramm



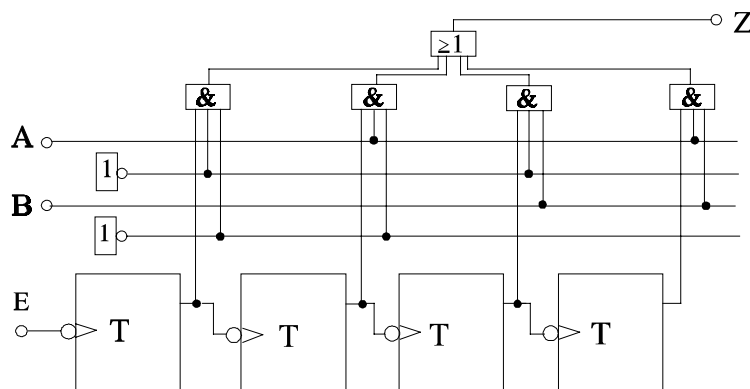
Synchrone Frequenzteiler mit festem Teilerverhältnis

Jeder Synchron-Dualzähler kann auch als Frequenzteiler mit festem Teilerverhältnis arbeiten.

Synchron arbeitender Frequenzteiler mit einem Teilerverhältnis von 3:1 und Zeitablauf-Diagramm



Frequenzteiler mit einstellbarem Teilerverhältnis



B	A	Frequenz- teilerverhältnis
0	0	2:1
0	1	4:1
1	0	8:1
1	1	16:1

Schaltungen mit Speicherbausteinen

Zustandstabelle und Zustandsdiagramm

e	z	z'	a
0	-	z ₁	0
1	z ₁	z ₂	1
1	z ₂	z ₃	2
1	z ₃	z ₄	3
1	z ₄	z ₁	4

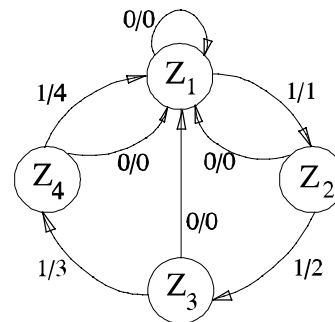
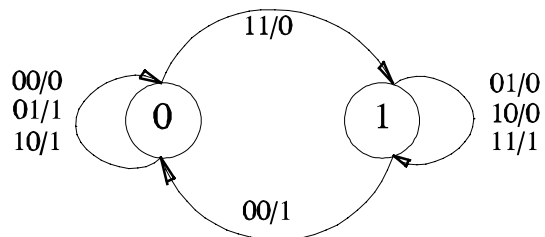


Tabelle und Zustandsdiagramm des sequentiellen Addierers

z	x	y	z'	s
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

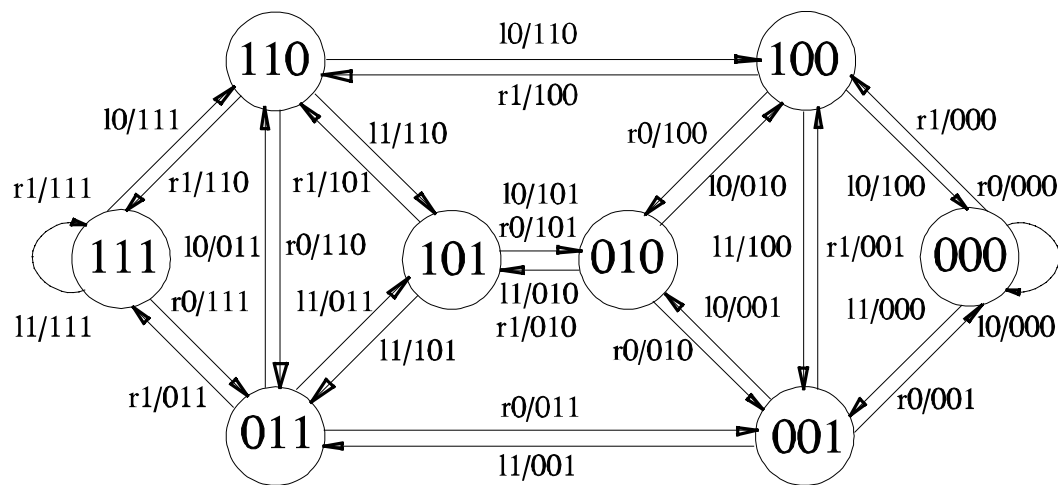


Ansteuertabelle des sequentiellen Addierers mit JK-Flip-Flops

x	y	z	z'	J	K	s
0	0	0	0	0	-	0
0	0	1	0	-	1	1
0	1	0	0	0	-	1
0	1	1	1	-	0	0
1	0	0	0	0	-	1
1	0	1	1	-	0	0
1	1	0	1	1	-	0
1	1	1	1	-	0	1

Schieberegister

Zustandsdiagramm eines bidirektionalen sequentiellen Shifters



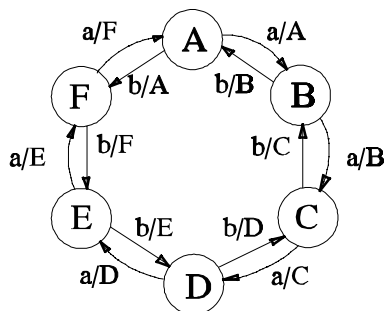
Kodierte Zustandsübergangstabelle

z_0	z_1	z_2	x	z_0'	z_1'	z_2'	z_0'	z_1'	z_2'
				$r = 0(\text{links})$			$r = 1(\text{rechts})$		
0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	0	1	1	0	0
0	0	1	0	0	1	0	0	0	0
0	0	1	1	0	1	1	1	0	0
0	1	0	0	1	0	0	0	0	1
0	1	0	1	1	0	1	1	0	1
0	1	1	0	1	1	0	0	0	1
0	1	1	1	1	1	1	1	0	1
1	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	1	1	1	0
1	0	1	0	0	1	0	0	1	0
1	0	1	1	0	1	1	1	1	0
1	1	0	0	1	0	0	0	1	1
1	1	0	1	1	0	1	1	1	1
1	1	1	0	1	1	0	0	1	1
1	1	1	1	1	1	1	1	1	1

Ansteuertabelle für JK-Flip-Flops

z_0	z_1	z_2	x	z_0'	z_1'	z_2'	J_0	K_0	J_1	K_1	J_2	K_2	z_0'	z_1'	z_2'	J_0	K_0	J_1	K_1	J_2	K_2
$r = 0$ (links)							$r = 1$ (rechts)														
0	0	0	0	0	0	0	0	-	0	-	0	-	0	0	0	0	-	0	-	0	-
0	0	0	1	0	0	1	0	-	0	-	1	-	1	0	0	1	-	0	-	0	-
0	0	1	0	0	1	0	0	-	1	-	-	1	0	0	0	0	-	0	-	-	1
0	0	1	1	0	1	1	0	-	1	-	-	0	1	0	0	1	-	0	-	-	1
0	1	0	0	1	0	0	1	-	-	1	0	-	0	0	1	0	-	-	1	1	-
0	1	0	1	1	0	1	1	-	-	1	1	-	1	0	1	1	-	-	1	1	-
0	1	1	0	1	1	0	1	-	-	0	-	1	0	0	1	0	-	-	1	-	0
0	1	1	1	1	1	1	1	-	-	0	-	0	1	0	1	1	-	-	1	-	0
1	0	0	0	0	0	0	-	1	0	-	0	-	0	1	0	-	1	1	-	0	-
1	0	0	1	0	0	1	-	1	0	-	1	-	1	1	0	-	0	1	-	0	-
1	0	1	0	0	1	0	-	1	1	-	-	1	0	1	0	-	1	1	-	-	1
1	0	1	1	0	1	1	-	1	1	-	-	0	1	1	0	-	0	1	-	-	1
1	1	0	0	1	0	0	-	0	-	1	0	-	0	1	1	-	1	-	0	1	-
1	1	0	1	1	0	1	-	0	-	1	1	-	1	1	1	-	0	-	0	1	-
1	1	1	0	1	1	0	-	0	-	0	-	1	0	1	1	-	1	-	0	-	0
1	1	1	1	1	1	1	-	0	-	0	-	0	1	1	1	-	0	-	0	-	0

Zustandsdiagramm und kodierte Zustandstabelle eines modulo-6-Vorwärts/Rückwärtszählers



e	z_0	z_1	z_2	z_0'	z_1'	z_2'	Y_0	Y_1	Y_2
0	0	0	0	1	0	1	0	0	0
0	0	0	1	0	0	0	0	0	1
0	0	1	0	0	0	1	0	1	0
0	0	1	1	0	1	0	0	1	1
0	1	0	0	0	1	1	1	0	0
0	1	0	1	1	0	0	1	0	1
0	1	1	0	-	-	-	-	-	-
0	1	1	1	-	-	-	-	-	-
1	0	0	0	0	0	1	0	0	0
1	0	0	1	0	1	0	0	0	1
1	0	1	0	0	1	1	0	1	0
1	0	1	1	1	0	0	0	1	1
1	1	0	0	1	0	1	1	0	0
1	1	0	1	0	0	0	1	0	1
1	1	1	0	-	-	-	-	-	-
1	1	1	1	-	-	-	-	-	-

Ansteuertabelle für SR-Flip-Flops

e	z_0	z_1	z_2	z_0'	z_1'	z_2'	S_0	R_0	S_1	R_1	S_2	R_2	Y_0	Y_1	Y_2
0	0	0	0	1	0	1	1	0	0	-	1	0	0	0	0
0	0	0	1	0	0	0	0	-	0	-	0	1	0	0	1
0	0	1	0	0	0	1	0	-	0	1	1	0	0	1	0
0	0	1	1	0	1	0	0	-	-	0	0	1	0	1	1
0	1	0	0	0	1	1	0	1	1	0	1	0	1	0	0
0	1	0	1	1	0	0	-	0	0	-	0	1	1	0	1
0	1	1	0	-	-	-	-	-	-	-	-	-	-	-	-
0	1	1	1	-	-	-	-	-	-	-	-	-	-	-	-
1	0	0	0	0	0	1	0	-	0	-	1	0	0	0	0
1	0	0	1	0	1	0	0	-	1	0	0	1	0	0	1
1	0	1	0	0	1	1	0	-	-	0	1	0	0	1	0
1	0	1	1	1	0	0	1	0	0	1	0	1	0	1	1
1	1	0	0	1	0	1	-	0	0	-	1	0	1	0	0
1	1	0	1	0	0	0	0	1	0	-	0	1	1	0	1
1	1	1	0	-	-	-	-	-	-	-	-	-	-	-	-
1	1	1	1	-	-	-	-	-	-	-	-	-	-	-	-