

# Leiterplatten Handbuch

---

## Ausgabe 8.0 - 2005

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

# Inhaltsverzeichnis

Leiterplatten Handbuch	1
Inhaltsverzeichnis	2
Index	25
Einleitung	34
1.0 Einleitung	34
2.0 Struktur	34
3.0 Verweise und Hyperlinks	34
<b>CAD und CAM Spezifikationen</b>	<b>35</b>
Abziehlack	36
1.0 Anwendung	36
2.0 Designregel	36
2.1 Flächen	36
2.1.1 Beispiel	36
2.2 Bohrungen	37
2.2.1 Beispiel	37
3.0 Hinweis	37
3.0.1 Beispiel	37
4.0 Fotos	38
5.0 Querverweis	39
Ätzen	40
1.0 Anwendung	40
2.0 Fotoresist	40
2.1 Ablauf	40
3.0 Metallresist	41
3.1 Ablauf	41
4.0 Rückätzung	42
4.1 Ablauf	42
4.2 Foto	43
5.0 Ätzverlust	44
5.1 35ym Cu	44
5.2 17ym Cu	44
6.0 Fotos	45
7.0 Querverweise	46
Basismaterial (flexibel)	47
1.0 Anwendung	47
2.0 Materialien	47
2.1 Tabelle	47
3.0 Aufbau	47
3.1 kleberlos / starrflexibel	47
3.1.1 Beispiel	47
3.2 kleber / flexibel	47
3.2.1 Beispiel	47
4.0 Syntax	48
4.1 Beispiel	48
5.0 Walzrichtung	48
5.1 Beispiel	48
6.0 Materialliste	49

6.1	Tabelle .....	49
6.2	Tabelle .....	49
<b>Basismaterial (starr)</b>		<b>50</b>
1.0	Anwendung .....	50
2.0	Materialien .....	50
2.1	Tabelle .....	50
3.0	Aufbau .....	51
3.1	Beispiel .....	51
3.2	Stoffe .....	51
3.3	Stärken .....	51
<b>Bauteil-Definition</b>		<b>52</b>
1.0	Anwendung .....	52
2.0	Regel .....	52
2.1	Beispiel .....	52
3.0	Bauteile .....	52
3.1	Beispiel .....	53
<b>Begriff: Liefer-, Produktionsnutzen</b>		<b>54</b>
1.0	Anwendung .....	54
2.0	Begriff .....	54
2.0.1	Beispiel .....	54
2.1	Begriff .....	54
2.1.1	Beispiel .....	54
2.2	Begriff .....	55
2.2.1	Beispiel .....	55
2.3	Berechnung .....	55
<b>Bestückungsdruck</b>		<b>56</b>
1.0	Anwendung .....	56
2.0	Designregel .....	56
2.1	Textgröße .....	56
2.1.1	Beispiel .....	56
2.2	Randabstand .....	56
2.2.1	Beispiel .....	56
2.3	Padabstand .....	57
2.3.1	Beispiel .....	57
3.0	Hinweis .....	57
3.1	Beispiel .....	57
4.0	Fotos .....	58
5.0	Querverweis .....	61
<b>Bohrplan</b>		<b>62</b>
1.0	Anwendung .....	62
2.0	Inhalt .....	62
2.0.1	Beispiel .....	62
2.1	Symbole .....	63
2.1.1	Beispiel .....	63
3.0	Fotos .....	64
4.0	Querverweise .....	65
<b>Bohrsymbole</b>		<b>66</b>
1.0	Anwendung .....	66
2.0	Regeln .....	66
3.0	Symbole .....	66

3.1	Beispiel .....	67
3.2	Hinweis .....	67
3.3	Tabelle .....	68
4.0	Querverweise .....	69
<b>Bohrungen</b>		<b>70</b>
1.0	Anwendung .....	70
1.1	Begriffe .....	70
2.0	Designregel .....	70
2.1	Tabelle .....	70
3.0	Intervalle .....	71
3.1	Übersicht .....	71
4.0	Anbindungen .....	71
4.1	Montage-, Bauteil, DK-Bohrung .....	72
4.1.1	Bohrtiefe .....	72
4.2	Buried vias .....	72
4.2.1	Bohrtiefe .....	72
4.3	Blind vias .....	73
4.3.1	Bohrtiefe .....	73
4.3.2	Toleranz .....	73
4.3.3	Fotos .....	74
4.4	Kombination .....	78
5.0	Senken .....	78
5.1	Beispiel .....	78
6.0	Randabstand .....	78
6.1	Beispiel .....	78
6.2	Foto .....	79
7.0	Fotos .....	80
8.0	Querverweise .....	82
<b>Bohrwerkzeuge</b>		<b>83</b>
1.0	Anwendung .....	83
2.0	Regeln .....	83
3.0	NDK's .....	83
3.1	DK's .....	83
3.1.1	Beispiel .....	83
4.0	mil / mm .....	83
5.0	Tabelle .....	84
5.1	Tabelle .....	85
5.2	Tabelle .....	86
5.3	Tabelle .....	87
5.4	Tabelle .....	88
5.5	Tabelle .....	89
5.6	Tabelle .....	90
6.0	Querverweise .....	90
<b>Carbonlack</b>		<b>91</b>
1.0	Anwendung .....	91
2.0	Designregel .....	91
2.0.1	Beispiel .....	91
3.0	Hinweis .....	91
4.0	Fotos .....	92
5.0	Querverweis .....	92
<b>D-Code-Liste</b>		<b>93</b>
1.0	Anwendung .....	93
2.0	Gerberfiles .....	93
2.1	Fileformat .....	93

2.2	D-Code-Liste .....	93
2.2.1	Beispiel .....	93
2.3	Limits .....	94
2.4	Regeln .....	94
3.0	Hinweis .....	94
4.0	Beispiel .....	94
4.1	Beispiel .....	95
4.1.1	Beispiel .....	95
4.2	Beispiel .....	96
4.3	Beispiel .....	96
5.0	Querverweis .....	97
<b>Design-Optimierung</b> .....		<b>98</b>
1.0	Anwendung .....	98
2.0	Designregel .....	98
2.1	Beispiel .....	98
3.0	Beispiele .....	99
3.1	Beispiel 1 .....	99
3.2	Beispiel 2 .....	100
3.3	Beispiel 3 .....	101
4.0	Foto .....	102
4.0	Querverweis .....	102
<b>Drehen, Spiegeln, Strecken</b> .....		<b>103</b>
1.0	Anwendung .....	103
2.0	Verschieben .....	103
2.1	Beispiel .....	103
3.0	Drehen 1 .....	103
3.0.1	Beispiel .....	103
3.1	Drehen 2 .....	104
3.1.1	Beispiel .....	104
4.0	Spiegeln 1 .....	104
4.0.1	Beispiel .....	104
4.0.2	Beispiel .....	104
4.1	Spiegeln 2 .....	105
4.1.1	Beispiel .....	105
4.1.2	Beispiel .....	105
5.0	Kopieren .....	105
5.0.1	Beispiel .....	105
6.0	Stauchern .....	106
6.0.1	Beispiel .....	106
6.1	Strecken .....	106
6.1.1	Beispiel .....	106
<b>Einpress-Stecker</b> .....		<b>107</b>
1.0	Anwendung .....	107
2.0	Regel .....	107
2.1	Beispiel .....	107
3.0	Oberflächen .....	108
<b>Excellon</b> .....		<b>109</b>
1.0	Anwendung .....	109
2.0	File-Format .....	109
2.1	m.n-Format .....	109
2.2	Drill-Typen .....	109
2.3	Struktur .....	109
2.4	Tools .....	109
2.4.1	Beispiel .....	110

2.5	Tool-Liste .....	110
3.0	Hinweis .....	110
3.1	Einsatz .....	110
4.0	Querverweise .....	110
<b>Filesyntax</b> .....		<b>111</b>
1.0	Anwendung .....	111
2.0	Syntax .....	111
2.1	Regeln .....	111
3.0	Filename .....	111
3.1	Firma .....	111
3.2	Zeitraum .....	111
3.3	CAM/CAD .....	112
3.4	Beispiel .....	112
4.0	Extension .....	112
4.1	Vorgaben .....	112
4.2	Leiterbilder .....	113
4.3	Drucke .....	113
4.4	Bohrungen .....	114
4.4.1	Ebenen .....	114
4.4.2	Durchgehend .....	114
4.4.3	Selektiv (DK) .....	114
4.4.4	Format .....	115
4.5	Ritzen .....	115
4.5.1	Beispiel .....	115
4.6	Fräsen .....	116
4.6.1	Beispiel .....	116
4.7	Sonstige .....	116
4.8	Format .....	116
4.9	Limits .....	116
5.0	Beispiel .....	117
6.0	Lesart .....	118
6.1	Beispiel .....	118
6.2	Beispiel .....	118
6.3	Beispiel .....	118
7.0	Ordnung .....	119
7.1	Leiterplatte .....	119
7.2	Zeitraum .....	119
7.3	Firma .....	119
7.4	Inhalt .....	119
8.0	Querverweis .....	119
<b>Filesyntax: Extensions</b> .....		<b>120</b>
1.0	Tabelle .....	120
1.1	Leiterbilder .....	120
1.2	Drucke .....	122
1.3	CNC .....	124
1.3.1	CNC .....	126
1.3.2	CNC .....	126
1.4	E.-Prüfung .....	127
1.5	E.-Prüfung .....	128
1.6	Archiv .....	128
1.7	Sonstige .....	129
1.8	Environment .....	129
1.9	Gesperrt .....	130
<b>Fräsen</b> .....		<b>131</b>
1.0	Anwendung .....	131

2.0	Designregel .....	131
2.1	Beispiel .....	131
2.2	Fotos .....	132
3.0	Niveaufräsen .....	134
3.1	Beispiel .....	134
3.2	Foto .....	135
4.0	Stegnutzen .....	136
4.1	Beispiel .....	136
5.0	Fotos .....	137
6.0	Querverweis .....	138
<b>Gerber</b> .....		<b>139</b>
1.0	Anwendung .....	139
2.0	File-Format .....	139
2.1	m.n-Format .....	139
2.2	Gerbertypen .....	139
2.3	Struktur .....	139
2.4	D-Codes .....	139
2.4.1	Beispiel .....	140
2.5	D-Code-Liste .....	140
3.0	Hinweis .....	140
3.1	Einsatz .....	140
4.0	Querverweis .....	140
<b>Heatsinkpaste</b> .....		<b>141</b>
1.0	Anwendung .....	141
2.0	Regel .....	141
2.1	Flächen .....	141
2.1.1	Beispiel .....	141
2.2	Padmaske .....	142
3.0	Auftrag .....	142
3.1	Beispiel .....	142
4.0	Limits .....	142
5.0	Fotos .....	143
<b>Impedanz: Begriffe und Geometrien</b> .....		<b>145</b>
1.0	Anwendung .....	145
1.1	Begriffe .....	145
2.0	Regel .....	145
3.0	Microstrip .....	145
3.1	Beispiel .....	145
4.0	Stripline .....	146
4.1	Beispiel .....	146
<b>Impedanz: Coated Microstrip</b> .....		<b>147</b>
1.0	Anwendung .....	147
2.0	Coated Microstrip .....	147
2.1	Beispiel .....	147
2.2	Tabelle .....	148
2.3	Tabelle .....	148
2.4	Tabelle .....	148
3.0	Beispiel 1 .....	149
3.0.1	Testcoupon .....	150
4.0	Hinweis .....	150
<b>Impedanz: Dual Stripline symmetrisch</b> .....		<b>151</b>
1.0	Anwendung .....	151

2.0	Dual Stripline	151
2.1	Beispiel	151
2.1.1	Hinweis	151
2.2	Tabelle	152
2.3	Tabelle	152
2.4	Tabelle	152
2.5	Tabelle	153
2.6	Tabelle	153
2.7	Tabelle	153
3.0	Beispiel 1	154
3.1.1	Testcoupon	155
4.0	Hinweis	155

---

Impedanz: Embedded Microstrip		156
-------------------------------	--	-----

---

1.0	Anwendung	156
2.0	Embedded Microstrip	156
2.1	Beispiel	156
2.2	Tabelle	157
2.3	Tabelle	157
2.4	Tabelle	157
2.5	Tabelle	158
2.6	Tabelle	158
2.7	Tabelle	158
2.8	Tabelle	159
2.9	Tabelle	159
2.10	Tabelle	159
3.0	Beispiel 1	160
3.0.1	Testcoupon	161
4.0	Hinweis	161

---

Impedanz: Single Stripline asymmetrisch		162
---	--	-----

---

1.0	Anwendung	162
2.0	Single Stripline asymmetrisch	162
2.1	Beispiel	162
2.2	Tabelle	163
2.3	Tabelle	163
2.4	Tabelle	163
2.5	Tabelle	164
2.6	Tabelle	164
2.7	Tabelle	164
3.0	Beispiel 1	165
3.1.1	Testcoupon	166
4.0	Varianz	167
4.1	er	167
4.2	Prepregs	167
4.3	Cu-Dicke	168
4.4	Rückätzen	168
5.0	Hinweis	168

---

Impedanz: Single Stripline symmetrisch		169
--	--	-----

---

1.0	Anwendung	169
2.0	Single Stripline symmetrisch	169
2.1	Beispiel	169
2.2	Tabelle	170
2.3	Tabelle	170
2.4	Tabelle	170
3.0	Beispiel 1	171
3.1.1	Testcoupon	172



4.0	Hinweis .....	172
<b>Impedanz: Surface Microstrip</b>		<b>173</b>
1.0	Anwendung .....	173
2.0	Surface Microstrip .....	173
2.1	Beispiel .....	173
2.2	Tabelle .....	174
2.3	Tabelle .....	174
2.4	Tabelle .....	174
2.5	Tabelle .....	175
2.6	Tabelle .....	175
2.7	Tabelle .....	175
3.0	Beispiel 1 .....	176
3.1	Beispiel 2 .....	177
3.1.1	Testcoupon .....	178
4.0	Hinweis .....	178
<b>Innenlagen</b>		<b>179</b>
	Lamine .....	179
1.0	Anwendung .....	179
2.0	Regeln .....	179
2.1	Beispiel .....	179
3.0	Lamine .....	179
	Ätzen .....	180
1.0	Anwendung .....	180
2.0	Regel .....	180
3.0	Tabelle .....	180
4.0	Tabelle .....	181
5.0	Fotos .....	182
<b>Kontaktieren</b>		<b>184</b>
1.0	Anwendung .....	184
2.0	Toleranz .....	184
3.0	Ablauf .....	184
4.0	Cu-Stärken .....	185
4.1	Tabelle .....	185
5.0	Foto .....	186
<b>Koordinatensysteme</b>		<b>187</b>
1.0	Anwendung .....	187
2.0	Regeln .....	187
2.1	Beispiel .....	187
3.0	Punkte .....	188
3.1	Beispiel .....	188
3.2	Arbeitsbereich .....	188
3.3	Beispiel .....	188
4.0	Vektoren .....	189
4.1	Beispiel .....	189
5.0	K.-Basis .....	189
5.1	Beispiel .....	190
<b>Kostenkalkulation</b>		<b>191</b>
1.0	Anwendung .....	191
2.0	Information .....	191
3.0	Faktoren .....	191
3.1	Blöcke .....	191
4.0	Referenz .....	191

5.0	Kalkulation 1 .....	192
5.1	Kalkulation 2 .....	192
5.2	Kalkulation 3 .....	193
<b>Lagenanordnung: Testcoupon</b> .....		<b>194</b>
1.0	Anwendung .....	194
2.0	Nummerierung .....	194
2.1	Beispiel .....	194
3.0	Treppe .....	194
3.1	Beispiel .....	194
4.0	Foto .....	195
<b>Layoutklassen</b> .....		<b>196</b>
1.0	Anwendung .....	196
2.0	Klassen .....	196
3.0	Fotos .....	198
<b>Leiterplatten-Klassen</b> .....		<b>201</b>
1.0	Anwendung .....	201
2.0	Klassen .....	201
2.1	starr .....	201
2.2	flexibel .....	201
2.3	starrflexibel .....	202
3.0	Legende .....	202
4.0	Fotos .....	203
<b>Lotpastenschablonen (Laser)</b> .....		<b>206</b>
1.0	Anwendung .....	206
2.0	Designregel .....	206
2.1	Beispiel .....	206
3.0	Strukturen .....	206
3.1	Beispiel .....	206
4.0	Material .....	207
5.0	Fotos .....	207
<b>Lötstopdruck</b> .....		<b>210</b>
1.0	Anwendung .....	210
2.0	Designregel .....	210
2.1	Pads/SMD .....	210
2.1.1	Beispiel .....	210
2.2	NDK's .....	211
2.3	Konturen .....	211
2.3.1	Beispiel .....	211
2.4	PC-Stecker .....	211
2.4.1	Beispiel .....	211
2.5	Flächen .....	211
2.5.1	Beispiel .....	211
3.0	Hinweis .....	212
3.1	DSR .....	212
3.1.1	Beispiel .....	212
4.0	Fotos .....	213
5.0	Querverweise .....	218
<b>Maßsysteme</b> .....		<b>219</b>
1.0	Anwendung .....	219
2.0	Regel .....	219

2.1	Unterteilung .....	219
2.2	Referenzen .....	219
3.0	Umrechnung .....	220
3.1	Umrechnung .....	220
4.0	Maßskala .....	220
5.0	Tabelle .....	221
<b>m.n-Format</b> .....		<b>222</b>
1.0	Anwendung .....	222
2.0	m.n-Format .....	222
2.1	Maßeinheit .....	222
2.2	Auflösung .....	222
2.3	Maximum .....	222
2.4	Beispiel .....	222
2.5	Zero's .....	222
3.0	Hinweis .....	222
4.0	Fotos .....	223
5.0	Querverweise .....	223
<b>Multilayer: Syntax für Bautypen</b> .....		<b>224</b>
1.0	Anwendung .....	224
2.0	Regeln .....	224
2.1	Beispiel .....	224
3.0	Kennziffern .....	224
3.1	Lagenanzahl .....	224
3.2	LP-Typ .....	225
3.3	Enddicke .....	225
3.4	Material .....	225
3.5	Innenlagen .....	226
3.6	Kupferdicken .....	227
3.7	Variante .....	227
3.7.1	Beispiel 1 .....	227
3.7.2	Beispiel 2 .....	228
3.8	Sonderbau .....	228
3.8.1	Beispiel .....	228
4.0	Querverweis .....	228
<b>Multilayer-Bauklassen</b> .....		<b>229</b>
1.0	Anwendung .....	229
2.0	Regeln .....	229
3.0	Kern innen .....	229
4.0	Kern außen .....	230
5.0	Sequentiell .....	230
6.0	Fotos .....	231
7.0	Querverweis .....	233
<b>Multilayer-Bauklassen: Kerne Außen</b> .....		<b>234</b>
1.0	Anwendung .....	234
2.0	Regeln .....	234
3.0	4-Lagen-ML .....	234
3.1	Vias .....	234
3.2	Cu-Folien .....	234
3.3	Legende .....	234
4.0	Produktion .....	235
4.1	Produktion .....	236
5.0	Fotos .....	237
6.0	6-Lagen-ML .....	239
6.1	Vias .....	239

6.2	Cu-Folien .....	239
7.0	Produktion .....	240
7.1	Produktion .....	241
<b>Multilayer-Bauklassen: Kerne Innen</b>		<b>242</b>
1.0	Anwendung .....	242
2.0	Regeln .....	242
3.0	4-Lagen-ML .....	242
3.1	Vias .....	242
3.2	Cu-Folien .....	242
3.3	Legende .....	242
4.0	Produktion .....	243
4.1	Produktion .....	244
5.0	Foto .....	245
6.0	6-Lagen-ML .....	246
6.1	Vias .....	246
6.2	Cu-Folien .....	246
7.0	Produktion .....	247
7.1	Produktion .....	248
<b>Multilayer-Bauklassen: Sequentiell</b>		<b>249</b>
1.0	Anwendung .....	249
2.0	Regeln .....	249
3.0	6-Lagen-ML .....	249
3.1	Vias .....	249
3.2	Cu-Folien .....	249
3.3	Legende .....	249
4.0	Produktion .....	250
<b>Multilayer-Bauplan</b>		<b>251</b>
1.0	Anwendung .....	251
2.0	Regeln .....	251
2.1	Beispiel .....	251
3.0	Name .....	252
4.0	Material .....	252
4.1	Prepreg .....	252
4.2	Laminat .....	252
5.0	Anordnung .....	253
6.0	Files .....	253
7.0	Montage 1 .....	253
7.1	Beispiel .....	253
8.0	Montage 2 .....	254
8.1	Beispiel .....	254
9.0	Toleranz .....	254
9.1	Beispiel .....	254
10.0	Beispiel 1 .....	255
11.0	Beispiel 2 .....	256
12.0	Beispiel 3 .....	257
13.0	Beispiel 4 .....	258
<b>Multilayer-Bauplan: Material und Grafik</b>		<b>259</b>
1.0	Anwendung .....	259
2.0	Regel .....	259
3.0	Prepregs .....	259
4.0	Cu-Folien .....	259
5.0	Lamine .....	260
6.0	Deckfolien .....	260
7.0	Bondingfilm .....	260

8.0	Flexfolien .....	260
9.0	Lötstoplack .....	261
10.0	Aluminium .....	261
<b>NDK-Bohrungen</b>		<b>262</b>
1.0	Anwendung .....	262
2.0	Designregel .....	262
2.0.1	Beispiel .....	262
2.1	Flächen .....	262
2.1.1	Beispiel .....	262
2.2	Limits .....	263
2.3	Powerplanes .....	263
2.3.1	Beispiel .....	263
3.0	Hinweis .....	263
3.0.1	Beispiel .....	263
4.0	Fotos .....	264
5.0	Querverweis .....	264
<b>Oberflächen</b>		<b>265</b>
1.0	Anwendung .....	265
2.0	Designregel .....	265
3.0	Oberflächen .....	265
4.0	Aufbau .....	265
4.1	Bleizinn .....	266
4.1.1	Schichten .....	266
4.2	Kupfer .....	266
4.2.1	Schichten .....	267
4.3	Hot-Air .....	267
4.3.1	Schichten .....	267
4.3.2	Fotos .....	267
4.4	Chemisch Zinn .....	269
4.4.1	Schichten .....	269
4.5	Gold (chemisch) .....	269
4.5.1	Schichten .....	270
4.5.2	Foto .....	270
4.6	Gold (galvanisch) .....	271
4.6.1	Schichten .....	271
4.7	Bondgold (chemisch) (Aludraht) .....	271
4.7.1	Schichten .....	271
4.8	Bondgold (galvanisch) .....	272
4.8.1	Schichten .....	272
4.9	Nickel .....	272
4.9.1	Schichten .....	272
4.10	Entek+ .....	273
4.10.1	Schichten .....	273
4.11	Bondgold (chemisch) (Golddraht) .....	273
4.11.1	Schichten .....	273
<b>Passersystem</b>		<b>274</b>
1.0	Anwendung .....	274
2.0	BS-Seite .....	274
2.1	Beispiel .....	274
3.0	LS-Seite .....	275
3.1	Beispiel .....	275
4.0	Passbohrung .....	276
4.1	Beispiel .....	276
5.0	Koordinaten .....	277
5.1	Beispiel .....	277

6.0	Ausrichten .....	278
6.1	Beispiel .....	278
7.0	Fotos .....	279
<b>PC-Stecker</b> .....		<b>285</b>
1.0	Anwendung .....	285
2.0	Designregel .....	285
3.0	PC-AT .....	285
3.1	Beispiel .....	285
3.2	Anfasen .....	285
3.3	Beispiel .....	285
4.0	PCI .....	286
4.1	Beispiel .....	286
4.2	Anfasen .....	286
4.3	Beispiel .....	286
5.0	Powerplanes .....	287
6.0	Vergoldung .....	287
6.1	Beispiel .....	287
7.0	Fotos .....	288
<b>Platinenbezeichnung</b> .....		<b>290</b>
1.0	Anwendung .....	290
1.1	Beispiel .....	290
2.0	Hinweis .....	290
3.0	Fotos .....	291
<b>Pluggen</b> .....		<b>292</b>
1.0	Anwendung .....	292
2.0	Designregel .....	292
2.1	Limits .....	292
2.2	Beispiel .....	292
3.0	CAM .....	292
4.0	Produktion .....	293
5.0	Fotos .....	294
<b>Powerplanes</b> .....		<b>296</b>
1.0	Anwendung .....	296
2.0	Designregel .....	296
2.1	Wärmefalle .....	296
2.1.1	Beispiel .....	296
2.2	Isolation .....	296
2.2.1	Beispiel .....	296
2.3	NDK's .....	297
2.4	Begrenzung .....	297
2.4.1	Beispiel .....	297
2.5	Potentiale .....	297
2.5.1	Beispiel .....	297
2.6	PC-Stecker .....	298
2.6.1	Beispiel .....	298
2.7	Einbettung .....	298
2.7.1	Beispiel .....	298
3.0	Hinweis .....	298
3.1	Isolation .....	299
4.0	Fotos .....	299
5.0	Querverweise .....	307

<b>Restringe</b>		<b>308</b>
1.0	Anwendung .....	308
2.0	Designregel .....	308
2.1	Beispiel .....	308
3.0	Hinweis .....	308
4.0	Foto .....	308
<b>Ritzen</b>		<b>309</b>
1.0	Anwendung .....	309
2.0	Designregel .....	309
3.0	Limits .....	309
3.1	Beispiel .....	309
4.0	Reststeg .....	309
4.1	Beispiel .....	309
5.0	Ritznutzen .....	310
5.1	Beispiel .....	310
6.0	Fotos .....	311
7.0	Querverweis .....	312
<b>Sieb&amp;Meyer</b>		<b>313</b>
1.0	Anwendung .....	313
2.0	File-Format .....	313
2.1	m.n-Format .....	313
2.2	Drill-Typen .....	313
2.3	Struktur .....	313
2.4	Tools .....	313
2.4.1	Beispiel .....	314
2.5	Tool-Liste .....	314
3.0	Hinweis .....	314
3.1	Einsatz .....	314
4.0	Querverweise .....	314
<b>Siebdruck</b>		<b>315</b>
1.0	Anwendung .....	315
2.0	Siebgewebe .....	315
3.0	Siebstruktur .....	316
4.0	Siebdruck .....	316
4.1	Beispiel .....	316
5.0	Hinweis .....	316
6.0	Fotos .....	317
7.0	Querverweise .....	318
<b>Tool-Liste</b>		<b>319</b>
1.0	Anwendung .....	319
2.0	File-Format .....	319
2.1	Tool-Liste .....	319
2.1.1	Beispiel .....	319
2.2	Limits .....	319
2.3	Regeln .....	319
3.0	Hinweis .....	319
4.0	Querverweise .....	319
<b>Viadruck</b>		<b>320</b>
1.0	Anwendung .....	320
2.0	Designregel .....	320
2.0.1	Beispiel .....	320

3.0	Hinweis .....	320
4.0	Foto .....	321
5.0	Querverweis .....	321

## CAD und CAM Spezifikationen (Kommentare) 322

---

### Bohrwerkzeuge (Kommentar) 323

---

Hinweis .....	323
Hintergrund .....	323
„1.0 Anwendung [S.83]“ .....	325
„2.0 Regeln [S.83]“ .....	326
„3.0 NDK's [S.83]“ .....	327
„3.1 DK's [S.83]“ .....	327
Powerplanes .....	329
Impedanzen .....	330
„4.0 mil / mm [S.83]“ .....	330
Umrechnung von mil in Millimeter .....	331
Bohrzugaben für NDK's .....	332
Bohrzugaben für DK's .....	332
Einheitliche Bohrsymbole .....	332

### Design-Optimierung (Kommentar) 333

---

Hinweis .....	333
Einleitung .....	333
Fehler "1" .....	333
Fehler "2" .....	333
Fehler "3" .....	334
Fehler "4" .....	334
Fehler "5" .....	334
Schlußwort .....	334

### Filesyntax (Kommentar) 335

---

Hinweis .....	335
Hintergrund .....	335
„1.0 Anwendung [S.111]“ .....	336
„2.0 Syntax [S.111]“ .....	337
„2.1 Regeln [S.111]“ .....	338
2.1.1 Regel .....	338
2.1.2 Regel .....	338
2.1.3 Regel .....	339
„3.0 Filename [S.111]“ .....	341
„3.1 Firma [S.111]“ .....	341
„3.2 Zeitraum [S.111]“ .....	341
„3.3 CAM/CAD [S.112]“ .....	341
„3.4 Beispiel [S.112]“ .....	342
„4.0 Extension [S.112]“ .....	343
„4.1 Vorgaben [S.112]“ .....	343
„4.2 Leiterbilder [S.113]“ .....	344
„4.3 Drucke [S.113]“ .....	345
„4.4 Bohrungen [S.114]“ .....	347
„4.4.1 Ebenen [S.114]“ .....	347
„4.4.2 Durchgehend [S.114]“ .....	347
„4.4.3 Selektiv (DK) [S.114]“ .....	348
„4.4.3.2 NDK's [S.115]“ .....	348
„4.4.4 Format [S.115]“ .....	349
„4.5 Ritzen [S.115]“ .....	350
„4.6 Fräsen [S.116]“ .....	350



„4.7 Sonstige [S.116]”	351
„4.8 Format [S.116]”	351
„4.9 Limits [S.116]”	351
„5.0 Beispiel [S.117]”	352
„6.0 Lesart [S.118]”	352
„7.0 Ordnung [S.119]”	353
„7.1 Leiterplatte [S.119]”	353
„7.2 Zeitraum [S.119]”	353
„7.3 Firma [S.119]”	354
„7.4 Inhalt [S.119]”	354
<b>Lötstopdruck (Kommentar)</b>	<b>355</b>
Hinweis	355
Anwendung + Verarbeitung	355
Lack + Galvanische Oberflächen	356
Eigenschaften der Lötstoplacke	356
Lack + EMV	357
Designregeln	357
<b>Multilayer: Syntax (Kommentar)</b>	<b>361</b>
Hinweis	361
Hintergrund	361
„1.0 Anwendung [S.224]”	361
„2.0 Regeln [S.224]”	362
„2.1 Beispiel [S.224]”	363
„3.0 Kennziffern [S.224]”	363
„3.1 Lagenanzahl [S.224]”	363
„3.2 LP-Typ [S.225]”	364
„3.3 Enddicke [S.225]”	365
„3.4 Material [S.225]”	365
„3.5 Innenlagen [S.226]”	366
„3.6 Kupferdicken [S.227]”	368
„3.7 Variante [S.227]”	369
„3.8 Sonderbau [S.228]”	370
Nachwort	371
<b>Multilayer-Bauklassen (Kommentar)</b>	<b>372</b>
Hinweis	372
Hintergrund	372
1.0 Anwendung	372
2.0 Regeln	373
3.0 Multilayer mit innenliegenden Kernen	373
4.0 Multilayer mit außenliegenden Kernen	375
5.0 Sequentieller Lagenaufbau	377
Fazit	378
<b>Powerplanes (Kommentar)</b>	<b>379</b>
Hinweis	379
Bedeutung der Powerplanes	379
Powerplanes versus Signalplanes	380
Designregel (2.0)	380
Wärmefallen	380
Designregel (Wärmefalle 2.1)	381
Isolationen von Bauteilpins und Vias	383
Designregel (Isolation 2.2)	383
Kalkulation der Isolationsabstände	384
Isolation von NDK's	387
Designregel (NDK's 2.3)	388

Befestigungsbohrungen . . . . .	388
Konturisolierung / Randbegrenzung . . . . .	389
Designregel (Begrenzung 2.4) . . . . .	389
Potentialtrennungen . . . . .	391
Designregel (Potentiale 2.5) . . . . .	391
Potentialbezeichnungen . . . . .	391
PC-Stecker . . . . .	391
Designregel (PC-Stecker 2.6) . . . . .	391
Einbettung von Signalen in Powerplanes . . . . .	392
Designregel (Einbettung 2.7) . . . . .	392
Powerplanes auf Außenlagen . . . . .	393
Designregel (Isolation auf Außenlagen 3.1) . . . . .	393
Fazit . . . . .	393

## Publikationen

394

Absorptives Stromversorgungssystem in Leiterplatten . . . . .	395
---	-----

Bild 1: Aufbau eines 5-lagigen Multilayers mit absorptivem Stromversorgungssystem . . . . .	396
Bild 2: Vergleich der Signalverläufe . . . . .	397
Bild 3: Vergleich der Signalverläufe . . . . .	398

Bohrungen . . . . .	399
---------------------	-----

Einleitung . . . . .	399
1. Montagebohrungen . . . . .	399
2. Bauteilbohrungen . . . . .	400
3. Kontaktierungen . . . . .	400
3.a Durchkontaktierungen . . . . .	401
3.b Buried vias . . . . .	401
3.c Blind vias . . . . .	402
4. Tiefenbohren . . . . .	402
Bild 1 . . . . .	402
Bild 2 . . . . .	403
5. Abstand zur Kontur . . . . .	403
6. Bohrplan . . . . .	403
Bild 3 . . . . .	404
7. Bohrsymbole . . . . .	405
8. Bohrendmaße . . . . .	406
9. Werkzeugtabellen . . . . .	407
10. Bohrlimit . . . . .	407
Ziele . . . . .	407

Datenformate: Gerber . . . . .	408
--------------------------------	-----

Zusammenfassung . . . . .	408
Teil 1: Das Gerberformat . . . . .	408
1.1 Vorwort . . . . .	408
1.2 Gerber: das Problem und die Lösung . . . . .	409
1.3 Datentransfer: Fotoplotten und mehr . . . . .	411
1.4 Verbreitung: wer setzt Gerber wo ein . . . . .	413
1.5 Fehler: ein gutes Ergebnis . . . . .	414
1.6 Pflege: wer kümmert sich . . . . .	414
Teil 2: Allgemeine Anforderungen an Datenformate . . . . .	415
2.1 Archivierung: ein Pulverfaß . . . . .	415
2.2 Backannotation: einer sollte alles wissen . . . . .	417
2.3 CAD-Systeme: die Illusion des Raumes . . . . .	420
2.4 Datenformat: nur ein Transportkarton . . . . .	421
2.5 CAD-Bibliothek: der Schlüssel zu allem . . . . .	422
2.6 Extended Gerber: wenn der Postprozeß nicht wäre . . . . .	424

2.7	Postprozeß: gute Ideen sind selten . . . . .	426
2.8	Daten: ein Sammelbegriff . . . . .	427
2.9	Konverter: der ruhende Pol wird gesucht . . . . .	428
2.10	Geheimhaltung: Weniger ist Mehr . . . . .	430
2.11	Firmenpolitik: ja, also eigentlich: nein . . . . .	431
2.12	Justitia: die Waage muß ins Gleichgewicht . . . . .	433
Teil 3:	Die mögliche Lösung . . . . .	434
3.1	Aufgabenstellung: ALLE müssen helfen . . . . .	434
3.2	Das vorläufige Standard-Datenformat . . . . .	435
3.3	Einheitliche D-Code-Liste . . . . .	436
3.4	Einheitliche Tool-Liste . . . . .	436
3.5	Einheitliche Filesyntax . . . . .	436
3.6	CAD-Bibliothek . . . . .	437
3.7	Datenbank-Generatoren . . . . .	438
3.8	DRC und Layoutklassen . . . . .	438
3.9	Weiterbildung . . . . .	438
3.10	Akkreditierung . . . . .	439
	Fazit . . . . .	440
<hr/>		
Einfluss der Rückätzung auf die Impedanz von Leiterzügen . . . . .		441
<hr/>		
	Einleitung . . . . .	441
	Rückätzung . . . . .	441
	Einzelleitung . . . . .	442
	Verkoppelte Leitungen . . . . .	445
	Fieldsolver . . . . .	446
	Zusammenfassung . . . . .	447
	Literatur . . . . .	447
	Hinweis . . . . .	448
<hr/>		
Flexible und starrflexible Leiterplatten . . . . .		449
<hr/>		
	Vorwort . . . . .	449
	Anwendungsbereiche . . . . .	449
	Flexible Leiterplatten / Technologie . . . . .	449
	Bild 1 : Einfacher, einseitiger Flexverbinder . . . . .	450
	Bild 2 : Doppelseitige flexible Verbindung mit rückseitiger Verstärkung . . . . .	451
	Starrflexible Leiterplatten / Technologie . . . . .	451
	Bild 3 : Einfacher Multilayer mit flexiblem Schaltungsträger auf den Außenlagen . . . . .	451
	Bild 4 : Starrflex-UTM-Multilayer . . . . .	453
	Bild 5 : 3-teiliger Standardmultilayer mit flexibler Verbindung . . . . .	453
	Kosten . . . . .	454
	Fazit . . . . .	454
<hr/>		
HDI Leiterplatten . . . . .		455
<hr/>		
	Stand der Technik im Hause ILFA . . . . .	455
	Microbohrungen durch mechanisches Bohren . . . . .	456
	Parameter für das mechanische Bohren von Microvias: . . . . .	456
	Vorteile, die für das mechanische Bohren von Microvias gegenüber den anderen Verfahren sprechen: . . . . .	456
	Kontrolle der zu bohrenden Microbohrungen: . . . . .	456
	Designregel 6. . . . .	457

Beispiele aus der Praxis: . . . . .	458
Spezieller Fertigungsablauf . . . . .	458
Ansicht Fertigungsnutzen (BS und LS / 8-Lagen Multilayer) . . . . .	461
Ansicht Einzelplatine (LS 8-Lagen Multilayer) . . . . .	462
Ansicht Einzelplatine (BS 8-Lagen Multilayer) . . . . .	463
Ausschnitt (LS oben, BS unten, 8-Lagenmultilayer) . . . . .	464
Ausschnitt (BS, 8-Lagen Multilayer) . . . . .	465
8-Lagen Multilayer (FR4 / Leiterbahnbreite- und abstand) . . . . .	466
Querschliffe 8-Lagen Multilayer (FR4) . . . . .	467
Designregel 1. . . . .	471
Beispiel: Designregel 1 . . . . .	472
4-Lagen Multilayer (RCF) (Vebindung 1-2, 2-3, 1-4) . . . . .	472
Designregel 2. . . . .	473
Beispiel: Designregel 2 . . . . .	475
6-Lagen Multilayer (RCF) Verbindung (1-2, 2-5, 5-6, 1-6) . . . . .	475
6-Lagen Multilayer FR4 Verbindung (1-2, 2-3, 3-4, 4-5, 5-6, 1-6) . . . . .	476
Quelle . . . . .	477
<b>ILFACool</b> . . . . .	<b>478</b>
Vorbemerkungen, Problemstellung . . . . .	478
Stand der Technik . . . . .	478
Prinzipielle Lösung. . . . .	479
Bild 1: Prinzipieller Aufbau einer Leiterplatte mit integriertem Kühlkanal . . . . .	480
Lagenaufbau, Kanalausbildung . . . . .	480
Bild 2: Querschnitt durch den Lagenaufbau . . . . .	483
Bild 3: Schliffprobe einer Durchkontaktierung . . . . .	484
Bild 4: Schliffprobe eines Kühlkanals . . . . .	485
Kühlkreislauf, Kühlmedium, Rückkühlung . . . . .	486
Bild 5: Blockschaltbild des Kühlkreislaufs. . . . .	487
Bild 6: Vergleich der alternativen Kühlmedien . . . . .	487
Bild 7: Aufbau der Rück-kühleinrichtung. . . . .	488
Layoutoptimierung, Simulation, Entwurfsregeln . . . . .	488
Bild 8: Erreichbare Wärmeabführung durch die Kühlung . . . . .	490
Bild 9: Simulationsergebnisse. . . . .	491
Bild 10: Vorgehensweise bei der Kühlkanalgestaltung. . . . .	492
Bild 11: Grenzwerte für das Herstellungsverfahren des Kühlsystems . . . . .	493
Demonstrator, technische Parameter . . . . .	494
Bild 12: Demonstrator auf dem ILFA-Prüfstand . . . . .	495
Bild 13: Layout des Demonstrators. . . . .	496
Bild 14: Detail des Bereichs der Kühlkanäle . . . . .	497
<b>Laserdirektbelichtung</b> . . . . .	<b>498</b>
Zusammenfassung . . . . .	498
1.0 Einleitung: Die Probleme mit Filmen . . . . .	499
2.0 Die Leiterbildstrukturierung . . . . .	500
Bild 1: Leiterbildbelichtung . . . . .	500
3.0 Leiterplatten der nächsten Generation . . . . .	501
Bild 2: Leiterplatten-Klassen . . . . .	501
Bild 3: Pad- und Track-Geometrien für elektronische Bauteile. . . . .	502
Bild 4: Moduln in Laser-Direktbelichtung . . . . .	503
4.0 Laserdirektbelichtung: das DP40-System . . . . .	504
Bild 5: Das DP40-Maschinensystem . . . . .	504
4.1 Der Laser . . . . .	504
4.2 Die Optik . . . . .	505
Bild 6: Das optische System der DP40. . . . .	506
Bild 7: Einsatz unter Betriebsbedingungen im Reinraum . . . . .	506
4.3 Die Mechanik. . . . .	507
4.4 Die Datenverarbeitung. . . . .	507
Bild 8: Data für Laser-Direktbelichtung. . . . .	508

5.0	Ein Vergleich Film kontra Laser . . . . .	509
Bild 9:	Zeiten und Toleranzen für unterschiedliche Leiterbildbelichtungen. . . . .	509
6.0	Filesyntax. . . . .	510
Bild 10:	Filesyntax für Archiv und LAN . . . . .	510
7.0	Zukunftsaussichten . . . . .	511
7.1	Filmlose Produktion von Leiterplatten . . . . .	511
7.2	Multifunktionelle Maschinensysteme . . . . .	511
7.3	Einbindung in externe Netze . . . . .	511
7.4	Die nächste Maschinengeneration . . . . .	512
<b>Mikrofeinleitertechnik</b>		<b>513</b>
Bild 1:	Die Veränderung der Leiterbahnstrukturen . . . . .	513
Bild 2:	Platinen- und Layoutklassen . . . . .	514
Bild 3:	Maschinen für Mikrofeinleiter . . . . .	516
Bild 4:	Pad- und Track-Geometrien . . . . .	517
Bild 5:	Leiterbild-Dichte bei Mikrofeinleiter-Strukturen. . . . .	518
Bild 6:	Vergleich Standard-Multilayer-Bautyp zu UTM . . . . .	519
Bild 7:	Multilayer-Bautypen für UTM's . . . . .	520
	Fazit . . . . .	524
<b>Multilayersysteme</b>		<b>525</b>
	Vorwort . . . . .	525
Bild 1:	Stripline-Varianten . . . . .	526
	Das Design der Powerplanes in Multilayern . . . . .	527
Bild 2:	Powerplanes in Multilayern . . . . .	527
	Entkopplung. . . . .	528
	Multilayersysteme für 4 Lagen. . . . .	528
Bild 3:	Multilayersysteme für 4 Lagen. . . . .	528
	Multilayersysteme für 6 Lagen. . . . .	529
Bild 4:	Multilayersysteme für 6 Lagen. . . . .	529
	Multilayersysteme für 8 Lagen. . . . .	530
Bild 5:	Multilayersysteme für 8 Lagen. . . . .	530
	Materialstärken für Lamine und Prepregs. . . . .	531
Bild 6:	Materialstärken für Multilayer-Lamine und Prepregs . . . . .	531
	Preßtoleranzen . . . . .	532
	Symmetrie des Multilayer-Aufbaus . . . . .	532
	Die Kombinierbarkeit der Prepregs . . . . .	533
Bild 7:	Die Anordnung von Prepregs in Multilayern . . . . .	533
	Ätztechnik . . . . .	534
Bild 8:	Ätzbarkeit von Multilayer-Innenlagen. . . . .	535
	Ultra Thin Multilayerboards . . . . .	535
	Designregeln für UTM's. . . . .	537
Bild 9:	Abstände in UTM's . . . . .	537
	Beispiel für ein Multilayersystem . . . . .	538
Bild 10:	Beispiel für ein Multilayersystem . . . . .	538
	Literatur . . . . .	539
	Internet. . . . .	540
<b>UTM's</b>		<b>541</b>
	UTM. . . . .	541
Bild 1:	Bauhöhen von Standard-Multilayern zu UTM's. . . . .	542
	Layoutklassen . . . . .	542
Bild 2:	Klassifizierung von Leiterplatten . . . . .	543
	Technische Eigenschaften. . . . .	543
Bild 3:	Berechnung der Nennimpedanz einer Microstrip-Leitung . . . . .	544
Bild 4:	Nennimpedanz in Abhängigkeit vom der Dicke des Dielektrikums . . . . .	544
	Leiterplattentechnologie. . . . .	544
Bild 5:	Laser-Direct-Imaging (LDI) . . . . .	546

	Produktionskosten . . . . .	546
Bild 6:	Preisvergleich UTM's zu Standardmultilayern. . . . .	547
	Material . . . . .	547
Bild 7:	MultilayerMaterialien . . . . .	548
	UTM-Bautypen. . . . .	548
Bild 8:	Bautyp 4-Lagen UTM. . . . .	549
Bild 9:	Bautyp 6-Lagen UTM. . . . .	549
Bild 10:	Bautyp 8-Lagen UTM. . . . .	550
Bild 11:	Bautyp 4-Lagen UTM / 50ym. . . . .	550
Bild 12:	Bautyp 6-Lagen UTM / 50ym. . . . .	551
	Layouterstellung . . . . .	551
Bild 13:	Mechanische Dimensionen in UTM's . . . . .	552
	Bestückung . . . . .	552
	MFT . . . . .	553
Bild 14:	Vergleich verschiedener CAD-Strukturen . . . . .	553
	Ausblick . . . . .	554
Bild 15:	UTM mit 6-Lagen 0,4mm Feinstleiter . . . . .	554
	Querverweise. . . . .	555
 <b>Wohin geht die Leiterplatte?</b>		<b>557</b>
	Einleitung. . . . .	557
Bild 1:	Entwicklung der Leiterbildstrukturen . . . . .	557
Bild 2:	Entwicklung der Pad- und Trackgeometrien . . . . .	558
Bild 3:	Trägermodul für COB / Flip-Chip. . . . .	559
Bild 4:	Schaltmodul mit COB . . . . .	559
	Basismaterialien . . . . .	560
Bild 5:	Basismaterialien für Leiterplatten . . . . .	560
Bild 6:	Lamine für Multilayer-Innenlagen . . . . .	561
	Leiterbildstrukturierung . . . . .	562
Bild 7:	Vergleich Diazofilm, Schwarzfilm und Laserbelichtung . . . . .	563
Bild 8:	Vergleich von 38ym- und 20ym-Fotolaminat . . . . .	564
	Bohrungen + Vias . . . . .	564
Bild 9:	Verschiedene Viatypen für Leiterplatten . . . . .	565
	Oberflächen . . . . .	567
Bild 10:	Galvanische Oberflächen für Leiterplatten . . . . .	568
	Lacke + Pasten . . . . .	569
Bild 11:	Grenzbereiche beim Aufbringen von Lötstoplack . . . . .	570
	Prüfbarkeit . . . . .	570
	Spezielle Leiterplatten . . . . .	572
	Toleranzen. . . . .	572
Bild 12:	Toleranzen für die Restringe von Vias. . . . .	573
	Ordnungssysteme . . . . .	574
Bild 13:	Filesyntax für CAM- / EDV-Archive . . . . .	575
Bild 14:	Beispiel für einen Multilayer-Aufbau . . . . .	576
	Fazit Nummer 1 . . . . .	576
Bild 15:	Maschinen und Investitionen . . . . .	579
	Fazit Nummer 2 . . . . .	581
	Fazit Nummer 3 . . . . .	583
	Schlußwort. . . . .	584
 <b>Workshop: Impedanzen und Multilayer</b>		<b>585</b>
	Vorwort . . . . .	585
	Impedanzen: Begriffe und Geometrien . . . . .	585
Bild 1:	Coated Microstrip . . . . .	586
Bild 2:	Surface Microstrip . . . . .	586
Bild 3:	Embedded Microstrip . . . . .	587
Bild 4:	Single stripline symmetrisch . . . . .	587
Bild 5:	Single stripline asymmetrisch . . . . .	587
Bild 6:	Dual stripline . . . . .	587

	Impedanz: Single Stripline asymmetrisch . . . . .	588
Bild 7:	Multilayer mit einem Impedanzmodul vom Typ "Single stripline asymmetrisch" . . . . .	588
Bild 8:	Impedanzmodul mit einem 200µm Innenlagenlaminat und mit 2 x 60µm-dicken Prepregs . . . . .	589
Bild 9:	Impedanzmodul mit einem 200µm Innenlagenlaminat und 3 x 100µm-dicken Prepregs . . . . .	591
Bild 10:	6-Lagen-Multilayer mit einem Impedanzmodul vom Typ "Single stripline asymmetrisch" . . . . .	592
	Impedanzen: Testcoupon . . . . .	593
Bild 11:	Entwurf für einen Coupon zum Testen der Impedanz auf einem Multilayer, wie in Bild 10 gezeigt . . . . .	594
	Impedanzen: Fehlerrechnung . . . . .	595
Bild 12:	Vorgabe für die Fehlerrechnung bedingt durch Material- und Prozeßtoleranzen während der Herstellung . . . . .	596
Bild 13:	Impedanzänderung in Abhängigkeit vom er-Wert . . . . .	597
Bild 14:	Impedanzänderung in Abhängigkeit von der Prepreg-Dicke und der Preßtoleranz . . . . .	598
Bild 15:	Impedanzänderungen in Abhängigkeit von der Kupferdicke . . . . .	599
Bild 16:	Impedanzabweichungen in Abhängigkeit von der Leiterbahngeometrie (im Querschnitt) und der Rückätzung . . . . .	600
	Multilayer-Bauklassen . . . . .	601
Bild 17:	Standardaufbau für einen 6-Lagen-Multilayer mit zwei innenliegenden Kernen . . . . .	602
Bild 18:	Standardaufbau für einen 6-Lagen-Multilayer mit außenliegenden Kernen . . . . .	602
Bild 19:	Standardaufbau für einen 6-Lagen-Multilayer mit EINEM inneren Kern und sequentiellem (symmetrischem) Aufbau. . . . .	603
	Multilayer-Bauklassen: Kerne Innen . . . . .	603
Bild 20:	Zuordnung und Verteilung der Kupferdicken auf den Laminaten eines 6-Lagen-Multilayers . . . . .	605
Bild 21:	Mögliche Varianten zur Kontaktierung eines 6-Lagen-Multilayers mit innenliegenden Kernen. . . . .	605
Bild 22:	NICHT mögliche Variante zur Kontaktierung eines 6-Lagen-Multilayers mit innenliegenden Kernen. . . . .	605
Bild 23:	Identische Kupferdicken bei einem 6-Lagen-Multilayer mit innenliegenden Kernen . . . . .	605
	Basismaterial (starr). . . . .	607
Bild 24:	Verfügbare Materialgruppen als Basismaterialien für (starre) Leiterplatten (er-Werte bei einer Frequenz von 1MHz). . . . .	607
	Innenlagen: Lamine . . . . .	608
Bild 25:	Mögliche Lagerbestände für FR4-Material beim Leiterplattenhersteller . . . . .	609
	Innenlagen: Ätzen . . . . .	610
Bild 26:	Ätzbarkeit von Layout-Strukturen auf Multilayer-Innenlagen in Abhängigkeit von der Kupferdicke . . . . .	610
	Ätzen . . . . .	611
Bild 27:	Die einzelnen Prozeßschritte für das Ätzen von Leiterplatten / die Ursachen für die Rückätzung von Leiterbahnen . . . . .	612
Bild 28:	Die Rückätzung beträgt bei 35µm Kupferdicke zirka 30µm (prozeßbedingt) . . . . .	613
Bild 29:	Die Rückätzung beträgt bei 17µm Kupferdicke zirka 20µm (prozeßbedingt) . . . . .	613
	Bohrungen . . . . .	614
Bild 30:	Buried Vias (Kontaktierungen zwischen mehreren Innenlagen ohne Kontakt zu einer Außenlage) / Verhältnis zwischen Bohrdurchmesser und Bohrtiefe (aspect ratio) . . . . .	615
Bild 31:	Blind Vias (Kontaktierungen zwischen einer Außenlage und einer oder mehreren Innenlagen / Verhältnis zwischen Bohrdurchmesser und Bohrtiefe (aspect ratio) . . . . .	616
Bild 32:	Toleranzen für das mechanische Z-Achsen-Bohren und Vorgaben für den Abstand benachbarter Lagen. . . . .	617
	Kontaktieren. . . . .	618
Bild 33:	Kontaktierungsbilanz, ausgehend von Standardkupferdicken (Prozeßbedingt sind je nach Hersteller Abweichungen möglich). . . . .	618
	Berechnungen . . . . .	620
	Danke . . . . .	620

## Multilayer-Bautypen

621

Multilayer: Syntax für Bautypen	624
1.0 Anwendung . . . . .	624
2.0 Regeln . . . . .	624

2.1	Beispiel .....	624
3.0	Kennziffern.....	624
3.1	Lagenanzahl .....	624
3.2	LP-Typ .....	625
3.3	Enddicke .....	625
3.4	Material .....	625
3.5	Innenlagen.....	626
3.6	Kupferdicken .....	627
3.7	Variante .....	627
3.7.1	Beispiel 1 .....	627
3.7.2	Beispiel 2 .....	628
3.8	Sonderbau .....	628
3.8.1	Beispiel .....	628
<hr/> 3-Lagen		629
<hr/> 4-Lagen		639
<hr/> 6-Lagen		732
<hr/> 8-Lagen		774
<hr/> 10-Lagen		803
<hr/> 12-Lagen		811
<hr/> 13-Lagen		814
<hr/> 14-Lagen		817



# Index

## A

Absorptives Stromversorgungssystem in Leiterplatten (Publikation) .....	395
Abziehlack .....	36
Fotos .....	38
Ätzen .....	40
Einfluss der Rückätzung auf die Impedanz von Leiterzügen (Publikation) .....	441
Foto (Rückätzung) .....	43
Fotos .....	45
Innenlagen .....	180

## B

Basismaterial	
flexibel .....	47
starr .....	50
Bauklassen	
Kerne Außen (Multilayer) .....	234
Kerne Innen (Multilayer) .....	242
Sequentiell (Multilayer) .....	249
Bauklassen (Multilayer) .....	229
Bauplan	
Material und Grafik (Multilayer) .....	259
Bauplan (Multilayer) .....	251
Bauteil-Definition .....	52
Begriffe	
Leiterplatte .....	54
Liefervorteile .....	54
Nutzen .....	54
Produktionsnutzen .....	54
Begriffe und Geometrien (Impedanz) .....	145
Bestückungsdruck .....	56
Fotos .....	58
Bleizinn als Oberfläche .....	266
Blind Vias .....	73
Fotos .....	74
Bohrmaschinen	
Fotos .....	80
Bohrplan .....	62
Fotos .....	64
Bohrsymbole .....	66
Bohrungen .....	70
Blind Vias .....	73
Buried Vias .....	72
Fotos	
Blind Vias .....	74
Bohrmaschinen .....	80
Randabstand .....	79
Publikation .....	399
Bohrwerkzeuge .....	83
Kommentar .....	323
Bondgold als Oberfläche	
chemisch .....	271, 273
galvanisch .....	272
siehe auch: „Gold (chemisch)“ .....	269
siehe auch: „Gold (galvanisch)“ .....	271
Buried Vias .....	72

**C**

CAD und CAM Spezifikationen .....	35
Kommentare .....	322
Carbonlack .....	91
Fotos .....	92
Chemische Oberflächen	
Bondgold .....	271, 273
Gold .....	269
Zinn .....	269
Coated Microstrip (Impedanz) .....	147

**D**

Datenformate Gerber (Publikation) .....	408
D-Code-Liste .....	93
Design-Optimierung .....	98
Foto .....	102
Kommentar .....	333
Drehen .....	103
Dual Stripline symmetrisch (Impedanz) .....	151

**E**

Einfluss der Rückätzung auf die Impedanz von Leiterzügen (Publikation) .....	441
Einpress-Stecker .....	107
Embedded Microstrip (Impedanz) .....	156
Emtek+ als Oberfläche .....	273
Excellon .....	109

**F**

Filesyntax .....	111
Extensions .....	120
Kommentar .....	335
flexibel (Basismaterial) .....	47
Flexible und starrflexible Leiterplatten (Publikation) .....	449

Fotos	
4-Lagen Multilayer (RCF) (Vebindung 1-2, 2-3, 1-4)	472
6-Lagen Multilayer (RCF) Verbindung( 1-2, 2-5, 5-6, 1-6)	475
6-Lagen Multilayer FR4 Verbindung (1-2, 2-3, 3-4, 4-5, 5-6, 1-6)	476
8-Lagen Multilayer (FR4 / Buried via)	468
8-Lagen Multilayer (FR4 / Leiterbahnbreite- und abstand)	466
8-Lagen Multilayer (FR4)	469, 470
Abziehlack	38
Ansicht Einzelplatine (BS 8-Lagen Multilayer)	463
Ansicht Einzelplatine (LS 8-Lagen Multilayer)	462
Ansicht Fertigungsnutzen (BS und LS / 8-Lagen Multilayer)	461
Ätzen	45
Ätzen (Rückätzung)	43
Ausschnitt (BS, 8-Lagen Multilayer)	465
Ausschnitt (LS oben, BS unten, 8-Lagenmultilayer)	464
Bestückungsdruck	58
Blind Vias	74
Bohrplan	64
Bohrungen	80
Bohrungen (Randabstand)	79
Carbonlack	92
Design-Optimierung	102
Fräsen	137
Fräsen (Designregel)	132
Fräsen (Niveaufräsen)	135
Gold chemisch (Oberflächen)	270
Heatsinkpaste	143
Hot-Air (Oberflächen)	267
Innenlagen	182
Kontaktieren	186
Lagenanordnung	
Testcoupon	195
Layoutklassen	198
Leiterplatten-Klassen	203
Lotpastenschablonen (Laser)	207
Lötstopdruck	213
m.n-Format	223
Multilayer-Bauklassen	231
Kerne Außen	237
Kerne Innen	245
NDK-Bohrungen	264
Oberflächen	
Gold chemisch	270
Hot-Air	267
Passersystem	279
PC-Stecker	288
Platinenbezeichnung	291
Pluggen	294
Powerplanes	299
Querschliffe 8-Lagen Multilayer (FR4)	467
Restringe	308
Ritzen	311
Siebdruck	317
Testcoupon	195
Viadruck	321
Fräsen	131
Fotos	
Designregel	132
diverse	137
Niveaufräsen	135

**G**

Galvanische Oberflächen	
Bondgold	272
Gold	271
Gerber	139
Publikation	408
Gold als Oberfläche	
chemisch	269
galvanisch	271
siehe auch: „Bondgold (chemisch)“	
siehe auch: „Bondgold (galvanisch)“	
Gold chemisch	
Foto	270

**H**

HDI Leiterplatten	455
Heatsinkpaste	141
Fotos	143
Hot-Air	
als Oberfläche	267
Fotos	267

**I**

ILFACool (Publikation)	478
Impedanz	
Begriffe und Geometrien	145
Coated Microstrip	147
Dual Stripline symmetrisch	151
Einfluss der Rückätzung auf die Impedanz von Leiterzügen (Publikation)	441
Embedded Microstrip	156
Single Stripline asymmetrisch	162
Single Stripline symmetrisch	169
Surface Microstrip	173
Workshop	
Impedanzen und Multilayer (Publikation)	585
Index	25
Inhaltsverzeichnis	2
Innenlagen	179
Ätzen	180
Fotos	182
Laminate	179

**K**

Kerne Außen (Multilayer)	234
Kerne Innen (Multilayer)	242
Klassen (Leiterplatten)	201
Kommentare	322
Bohrwerkzeuge	323
Design-Optimierung	333
Filesyntax	335
Lötstopdruck	355
Multilayer Syntax für Bautypen	361
Multilayer-Bauklassen	372
Powerplanes	379

Kontaktieren .....	184
Foto .....	186
Koordinatensysteme .....	187
Kostenkalkulation .....	191
Kupfer als Oberfläche .....	266

## L

Lagenanordnung	
Testcoupon .....	194
Foto .....	195
Lamine	
Innenlagen .....	179
Laser (Lotpastenschablonen) .....	206
Laserdirektbelichtung (Publikation) .....	498
Layoutklassen .....	196
Fotos .....	198
Leiterplatte (Begriff) .....	54
Leiterplatten-Klassen .....	201
Fotos .....	203
Liefervorteile (Begriff) .....	54
Lotpastenschablonen (Laser) .....	206
Fotos .....	207
Lötstopdruck .....	210
Fotos .....	213
Kommentar .....	355

## M

m.n-Format .....	222
Fotos .....	223
Maßsysteme .....	219
Mikrofeinstleiteteknik (Publikation) .....	513
Multilayer	
Workshop	
Impedanzen und Multilayer (Publikation) .....	585
Multilayer Syntax für Bautypen .....	224
Kommentar .....	361
Multilayer-Bauklassen .....	229
Fotos .....	231
Kerne Außen .....	234
Fotos .....	237
Kerne Innen .....	242
Foto .....	245
Kommentar .....	372
Sequentiell .....	249
Multilayer-Bauplan .....	251
Material und Grafik .....	259
Multilayer-Bautypen .....	621
03-Lagen .....	629
04-Lagen .....	639
06-Lagen .....	732
08-Lagen .....	774
10-Lagen .....	803
12-Lagen .....	811
13-Lagen .....	814
14-Lagen .....	817
Syntax .....	224
Kommentar .....	361
Multilayersysteme (Publikation) .....	525

## N

---

NDK-Bohrungen .....	262
Fotos .....	264
Nickel als Oberfläche .....	272
Nutzen (Begriff) .....	54

## O

---

Oberflächen .....	265
Bleizinn .....	266
Bondgold (chemisch) .....	271, 273
Bondgold (galvanisch) .....	272
Emtek+ .....	273
Fotos (Gold chemisch) .....	270
Fotos (Hot-Air) .....	267
Gold (chemisch) .....	269
Gold (galvanisch) .....	271
Hot-Air .....	267
Kupfer .....	266
Nickel .....	272
Zinn (Bleizinn) .....	266
Zinn (chemisch) .....	269
Zinn (Hot-Air) .....	267

## P

---

Passersystem .....	274
Fotos .....	279
PC-Stecker .....	285
Fotos .....	288
Platinenbezeichnung .....	290
Fotos .....	291
Pluggen .....	292
Fotos .....	294
Powerplanes .....	296
Fotos .....	299
Kommentar .....	379
Produktionsnutzen (Begriff) .....	54
Publikationen .....	394
Absorptives Stromversorgungssystem in Leiterplatten .....	395
Bohrungen .....	399
Datenformate Gerber .....	408
Einfluss der Rückätzung auf die Impedanz von Leiterzügen .....	441
Flexible und starrflexible Leiterplatten .....	449
HDI Leiterplatten .....	455
ILFACool .....	478
Laserdirektbelichtung .....	498
Mikrofeinstleitertechnik .....	513
Multilayersysteme .....	525
UTM's .....	541
Wohin geht die Leiterplatte .....	557
Workshop	
Impedanzen und Multilayer .....	585

## R

---

Restringe .....	308
Foto .....	308

Ritzen .....	309
Fotos .....	311
Röntgenbohrmaschine	
Foto .....	80
Rückätzung	
Einfluss der Rückätzung auf die Impedanz von Leiterzügen (Publikation) .....	441

## S

Sequentiell (Multilayer) .....	249
Sieb&Meyer .....	313
Siebdruck .....	315
Fotos .....	317
Single Stripline (Impedanz)	
asymmetrisch .....	162
symmetrisch .....	169
Spiegeln .....	103
starr (Basismaterial) .....	50
Stauchen .....	103
Stecker	
Einpress-Stecker .....	107
PC-Stecker .....	285
Strecken .....	103
Surface Microstrip (Impedanz) .....	173
Syntax für Bautypen (Multilayer) .....	224
Kommentar .....	361

## T

Testcoupon .....	194
Foto .....	195
Tool-Liste .....	319
Transformation .....	103

## U

UTM's (Publikation) .....	541
---------------------------	-----

## V

Viadruck .....	320
Foto .....	321

## W

Wohin geht die Leiterplatte (Publikation) .....	557
Workshop	
Impedanzen und Multilayer (Publikation) .....	585

## Z

Zinn als Oberfläche	
Bleizinn .....	266
chemisch .....	269
Hot-Air .....	267

## Vorwort

Spätestens mit dem Austausch elektronischer Daten zwischen Designer und Leiterplattenhersteller gegen Ende der 80er Jahre wurde es unbedingt erforderlich, die Vorgaben für das Design mit der Produktionswirklichkeit abzustimmen.

Vorhandene Regeln wurden zusammengefaßt, aufgeschrieben und zur verständlicheren Erläuterung mit Graphiken versehen. Die entstandenen Unterlagen wurden im eigenen Haus dokumentiert und zur Schulung eingesetzt. Im Gespräch mit unseren Kunden waren die Informationen immer eine gern gesehene Unterstützung in der Diskussion um die Möglichkeiten (und Grenzen) der Leiterplattentechnologie.

Wir waren in den ersten Jahren der festen Überzeugung, daß mit der Bearbeitung der bekannten Themen (Designregeln für Lötstopdruck und Bestückungsdruck, Toleranzen in der mechanischen Bearbeitung beim Bohren und Fräsen, Beschreibung von ein, zwei galvanischen Oberflächen, vielleicht noch ein halbes dutzend Multilayerbauanweisungen) das Projekt „Dokumentation“ recht zügig abgeschlossen sein würde.

Wir sind eines Besseren belehrt worden. Die rasante Entwicklung in der Konzeption von elektronischen Bauteilen, die gehobenen Ansprüche an das CAD-Design und die deutlich gestiegenen Anforderungen an die Leiterplatte und die Baugruppe haben dazu geführt, daß die Abstimmung zwischen den beteiligten Partnern komplizierter wurde.

Deshalb haben wir 1997 beschlossen, unsere vorhandenen Dokumente in elektronischer Form zur Verfügung zu stellen, im Internet zu veröffentlichen und kontinuierlich weiter zu pflegen. Heute ist für uns offensichtlich, daß diese Aufgabe niemals beendet sein wird. Es werden immer Fragen offenbleiben. Wir selbst sind nicht ganz unschuldig an dieser Entwicklung, da auch unsere Produkte (UTM's, MFT, ILFACool) dazu beitragen.

Das vorliegende Handbuch ist aus den bestehenden und überprüften Dokumenten zusammengestellt worden, mit denen wir arbeiten. Im Hintergrund stehen die Erkenntnisse aus jahrelanger Praxis, aus den Erfahrungen unserer Kunden und Lieferanten.

Unsere Dokumente sind eigenständig, stehen aber natürlich im Einklang mit bekannten Normenwerken (DIN, Perfag, IPC).

Zu Themen, die wir nicht, noch nicht oder nur im Anriß ansprechen, bitten wir Sie, die Dokumentationen unserer Mitbewerber in Anspruch zu nehmen.



Sie werden ebenfalls Hilfe bei den beiden Branchenverbänden finden, dem VdL (Verband der Leiterplattenhersteller) und dem FED (Fachverband Elektronik Design).

Daß ein Unternehmen seine internen Informationen in dieser Form offenlegt, ist in einer Zeit des Wettbewerbes nicht selbstverständlich.

Doch wir hoffen, daß dem konstruktiven Dialog zwischen CAD, CAM, Leiterplatte und Bestückung hiermit eine gute Basis geboten wird.

Wenn Sie bereits Kunde unseres Unternehmens sind, dann haben Sie mit Ihren Fragen und auch mit Ihrer Kompetenz zur Entstehung dieses Handbuches beigetragen.

Dafür bedanken wir uns.

Wenn Sie (noch) nicht Kunde unseres Unternehmens sind, dann soll unser Lohn sein, daß Sie unseren Namen in guter Erinnerung behalten.

Ihre ILFA GmbH

Hannover, im August 1999

# Einleitung

## 1.0 Einleitung

Willkommen beim ILFA-Leiterplattenhandbuch.

Das Leiterplattenhandbuch greift mit prägnanten Erklärungen und erläuternden Graphiken Themen des Designprozesses gezielt auf. Die Dokumente dienen als Nachschlagewerk für wichtige Festgrößen und als Entscheidungsgrundlage bei schwierigen Grenzfällen.

## 2.0 Struktur

Das Leiterplattenhandbuch gliedert sich in 4 Teile:

- 1.) CAD und CAM Spezifikationen
- 2.) CAD und CAM Spezifikationen (Kommentare)
- 3.) Publikationen
- 4.) Multilayer-Bautypen

## 3.0 Verweise und Hyperlinks

Die Dokumente enthalten Querverweise (sog. Hyperlinks). Diese sind in der Regel am Ende des Dokumentes aufgeführt.

Um die Lesbarkeit des Gesamtdokumentes nicht zu beeinträchtigen, wurde darauf verzichtet, Querverweise im derzeit üblichen "Internet-Stil" farbig hervorzuheben. Dennoch sind in der "Online-Version" alle Querverweise aktiv (also "klickbar").

Damit die Querverweise auch im ausgedruckten Zustand nutzbar sind, wurden zusätzlich noch Seitenzahlen in eckigen Klammern hinzugefügt.

# Leiterplatten Handbuch

---

## CAD und CAM Spezifikationen

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

# Abziehlack

## 1.0 Anwendung

Abziehlack ist thermisch härtender 1-Komponenten-Lack, der im Siebdruck aufgebracht wird.

Abziehbarer Lack hat die Aufgabe :

- a.) Oberflächenbereiche während des maschinellen Lötvorganges vor der Aufnahme von Lot zu schützen (z.B. Goldstecker)
- b.) Das Eindringen von Lot in Bohrungen zu verhindern (z.B. Befestigungsbohrungen)

Abziehlack kann auf ein- und doppelseitige Leiterplatten und Multilayer mit allen gängigen Oberflächen (Kupfer, Bleizinn, Hot-Air, Gold, Nickel) gedruckt werden und ist für bedrahtete und SMD-bestückte Schaltungen geeignet.

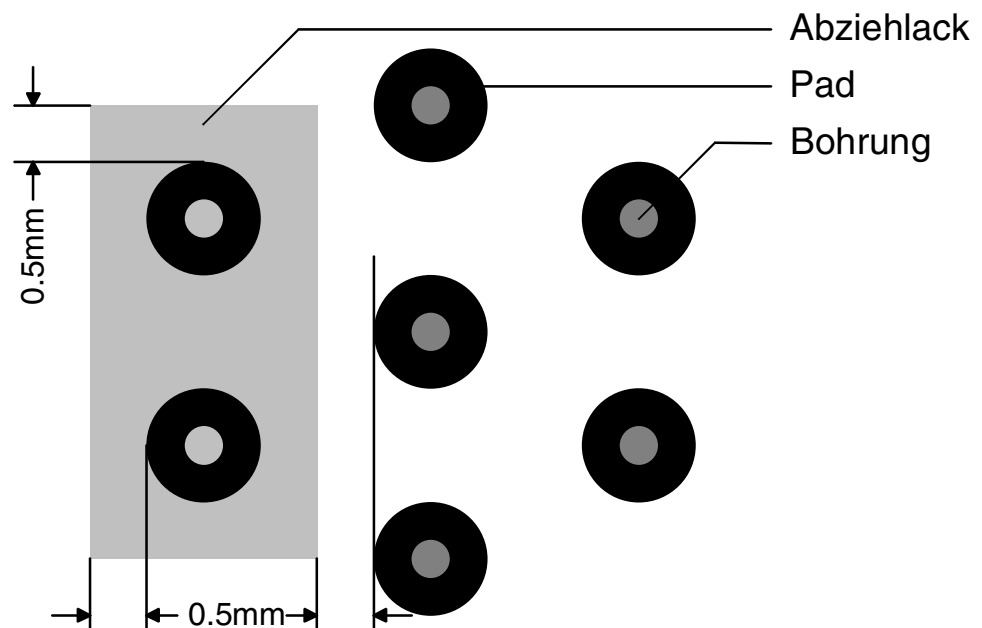
## 2.0 Designregel

Der Datensatz für die Abziehlackmaske enthält nur die Flächen, die von Abziehlack bedeckt sein sollen.

## 2.1 Flächen

Die Flächen müssen umlaufend 0.5mm größer sein, als der abzudeckende Bereich des Leiterbildes. Benachbarte Teile des Leiterbildes, die nicht von Abziehlack bedeckt sein dürfen, sind zuverlässig freigehalten, wenn der Abstand vom Rand des Lötauges zum Rand der angegebenen Fläche mindestens 0.5mm beträgt.

### 2.1.1 Beispiel



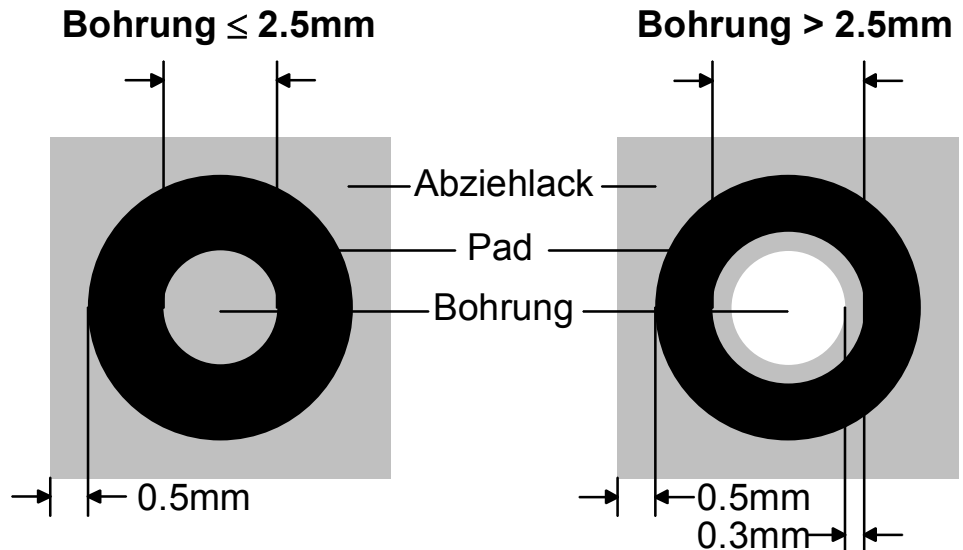
# Abziehlack

## 2.2 Bohrungen

Bohrungen bis 2.5mm Durchmesser werden vom Abziehlack zuverlässig überspannt.

Damit beim Druck kein Lack durch die Bohrung auf die Gegenseite der Leiterplatte fließt, sollte bei Bohrungen >2.5mm die Abziehlackmaske nur bis circa 0.3mm über den Lochrand hinausgehen.

### 2.2.1 Beispiel

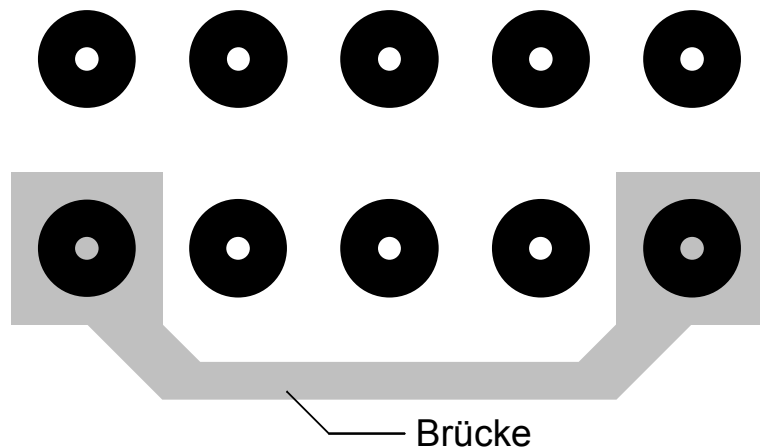


## 3.0 Hinweis

Einzelne Bereiche mit Abziehlack lassen sich später leichter entfernen, wenn sie über eine Brücke verbunden sind.

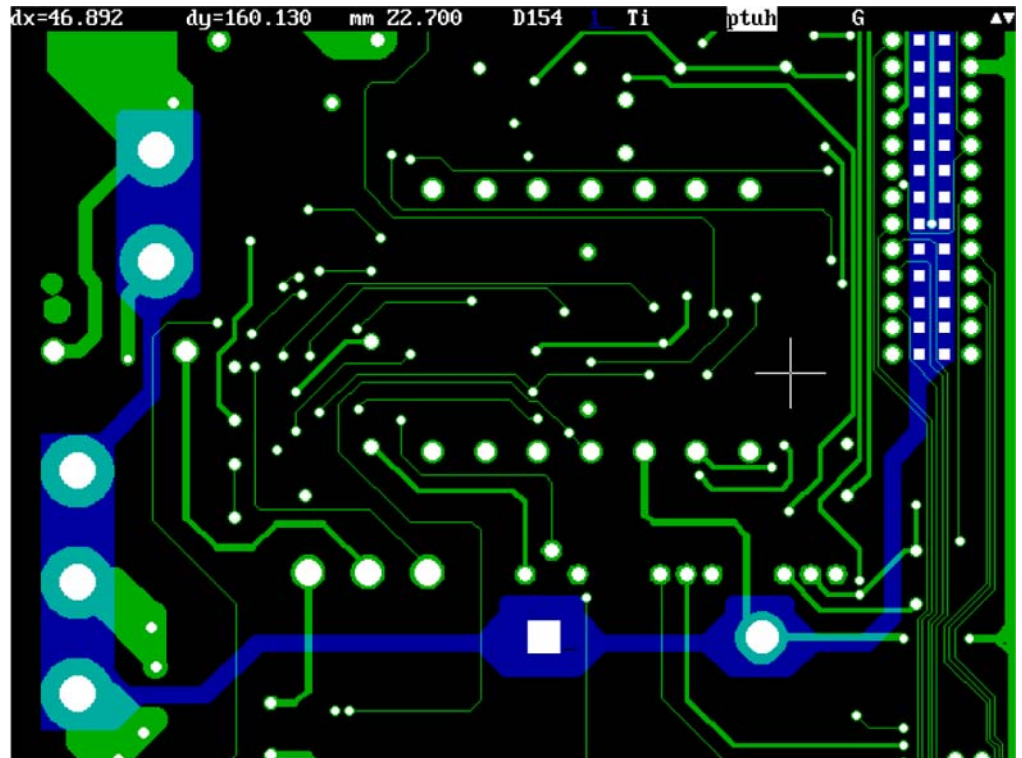
Nach dem Druck ist der Lack 0.3 - 0.4mm dick.

### 3.0.1 Beispiel



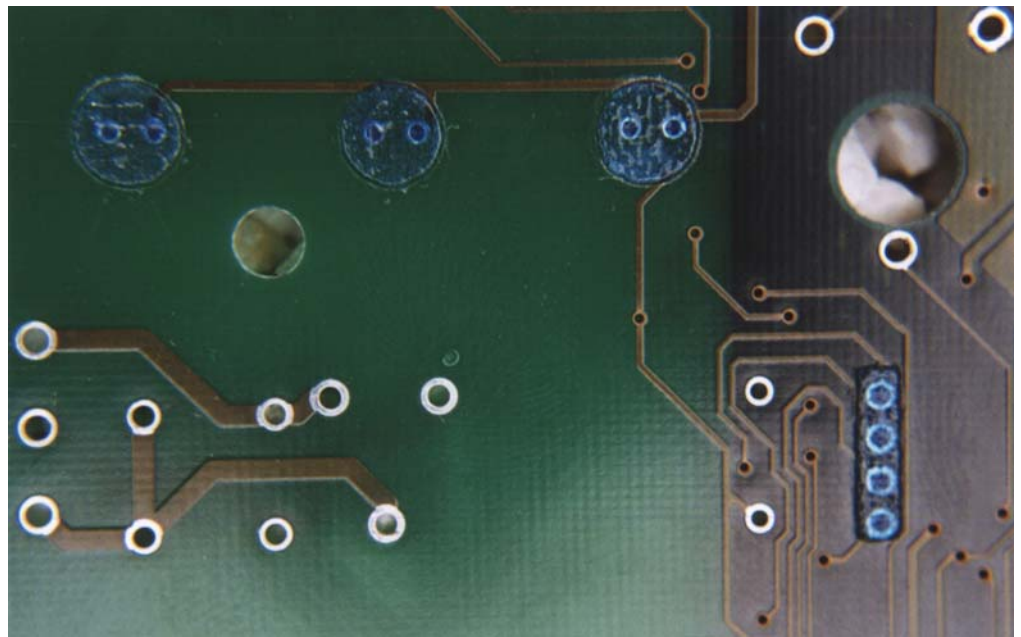
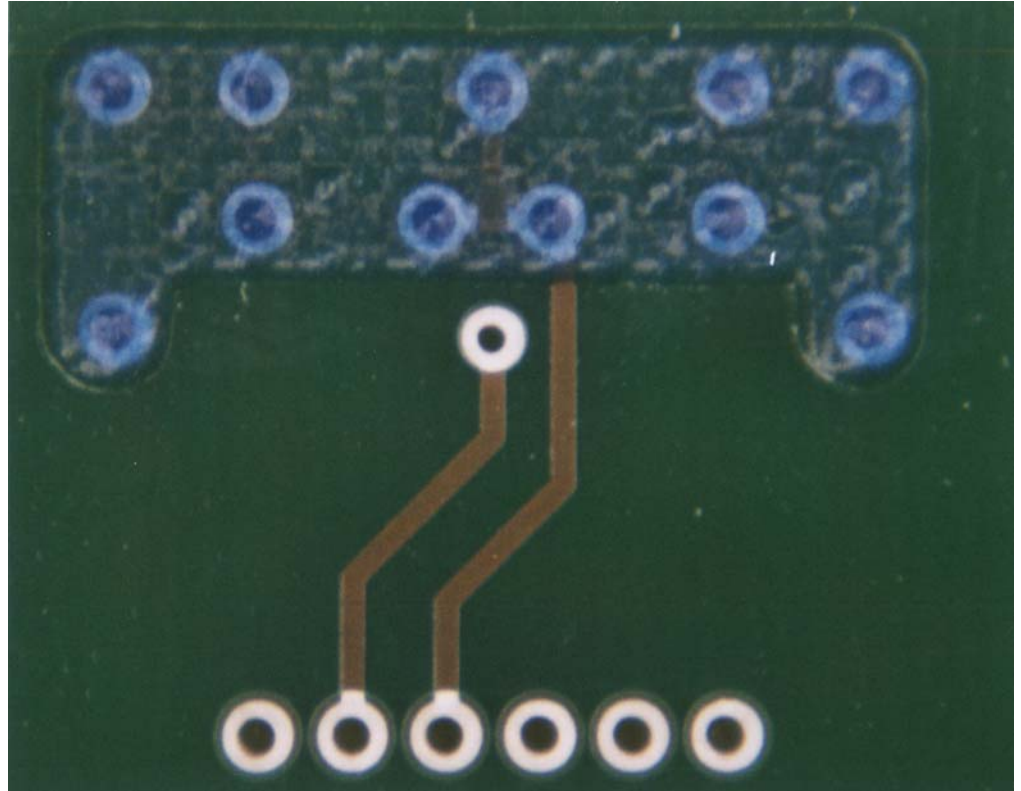
# Abziehlack

## 4.0 Fotos



Abziehlack (blau) als Lötresist. Die einzelnen Inseln sind zum besseren Entfernen des Lackes nach dem Löten mit Stegen (1.5mm breit) verbunden.

## Abziehlack



Blautransparenter Abziehlack verhindert das unerwünschte Lötten von Bauteilpins.

5.0 Querverweis „Siebdruck [S.315]“

# Ätzen

## 1.0 Anwendung

Mit der Ätztechnik wird eine durchgehende Kupferschicht strukturiert. Zur Erzeugung des Leiterbildes erfolgt das Ätzen selektiv durch den Einsatz von Foto- und Metallresistenten (Resist = Schutzschicht).

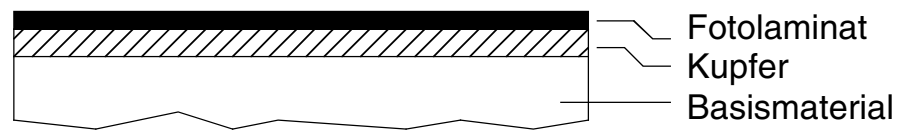
Das Ätzmedium kann aus galvanotechnischer Sicht alkalisch oder sauer sein.

## 2.0 Fotoresist

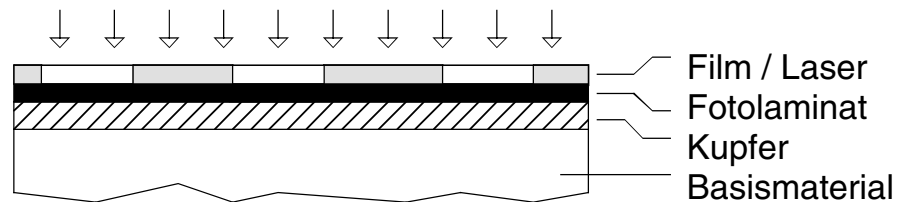
Das Fotolaminat wirkt als Resist für das Ätzmedium. Am Ende des Prozesses steht die Leiterbildstruktur in Kupfer frei für die Weiterbehandlung.

## 2.1 Ablauf

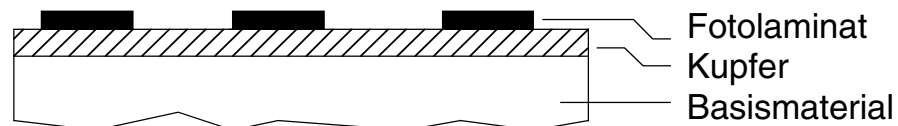
### 1.) Laminieren des Basismaterials



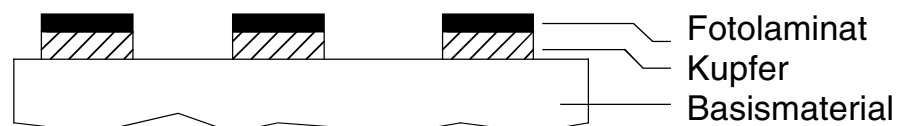
### 2.) Belichten des Fotolaminates



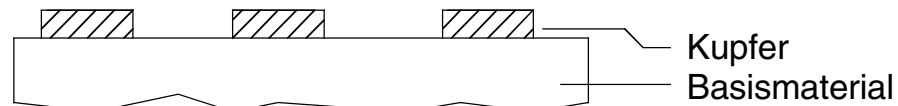
### 3.) Entwickeln des Fotolaminates



### 4.) Ätzen des Kupfers



### 5.) Strippen des Fotolaminates





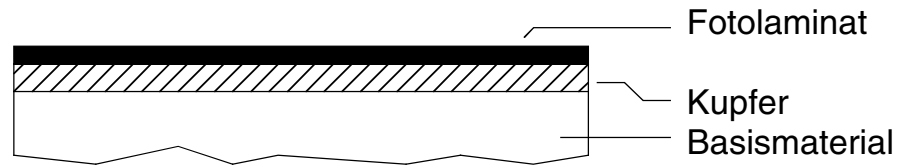
# Ätzen

## 3.0 Metallresist

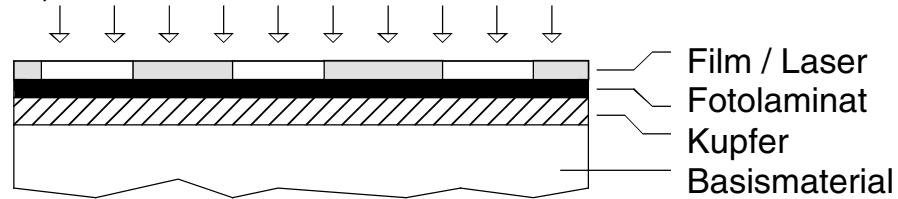
Der Metallresist wirkt als Schutz vor dem Ätzmedium.  
Am Ende des Prozesses steht die Leiterbildstruktur aufmetallisiert für die Weiterbehandlung.

## 3.1 Ablauf

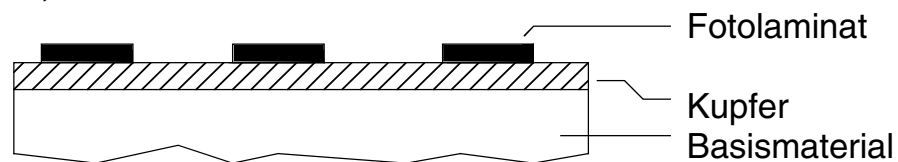
### 1.) Laminieren des Basismaterials



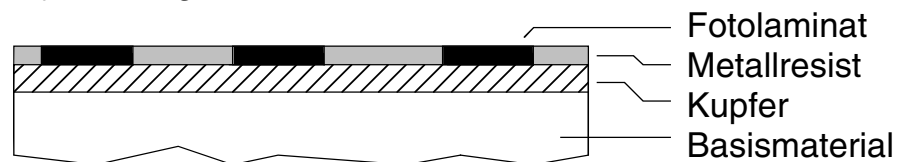
### 2.) Belichten des Fotolaminates



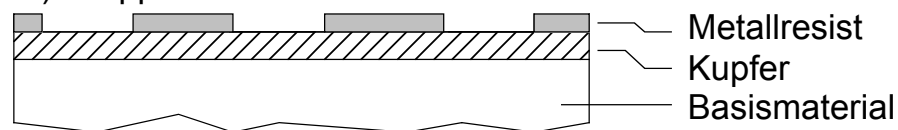
### 3.) Entwickeln des Fotolaminates



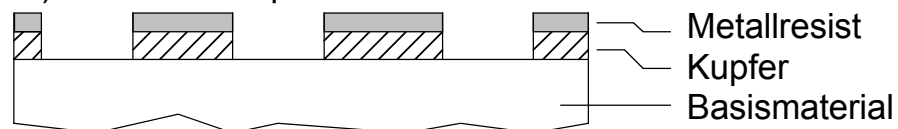
### 4.) Aufbringen des Metallresistes



### 5.) Strippen des Fotoresistes



### 6.) Ätzen des Kupfers

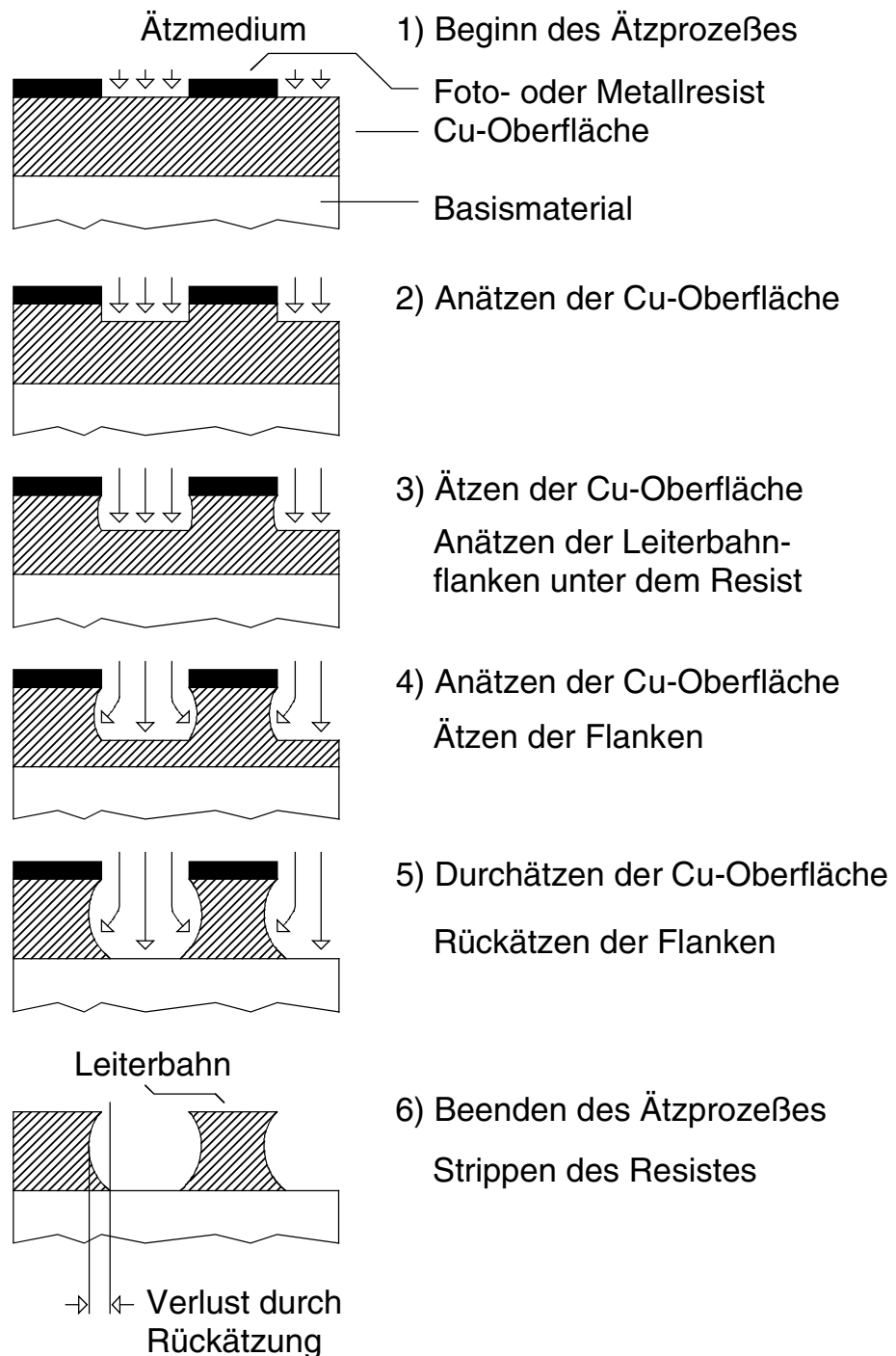


# Ätzen

## 4.0 Rückätzung

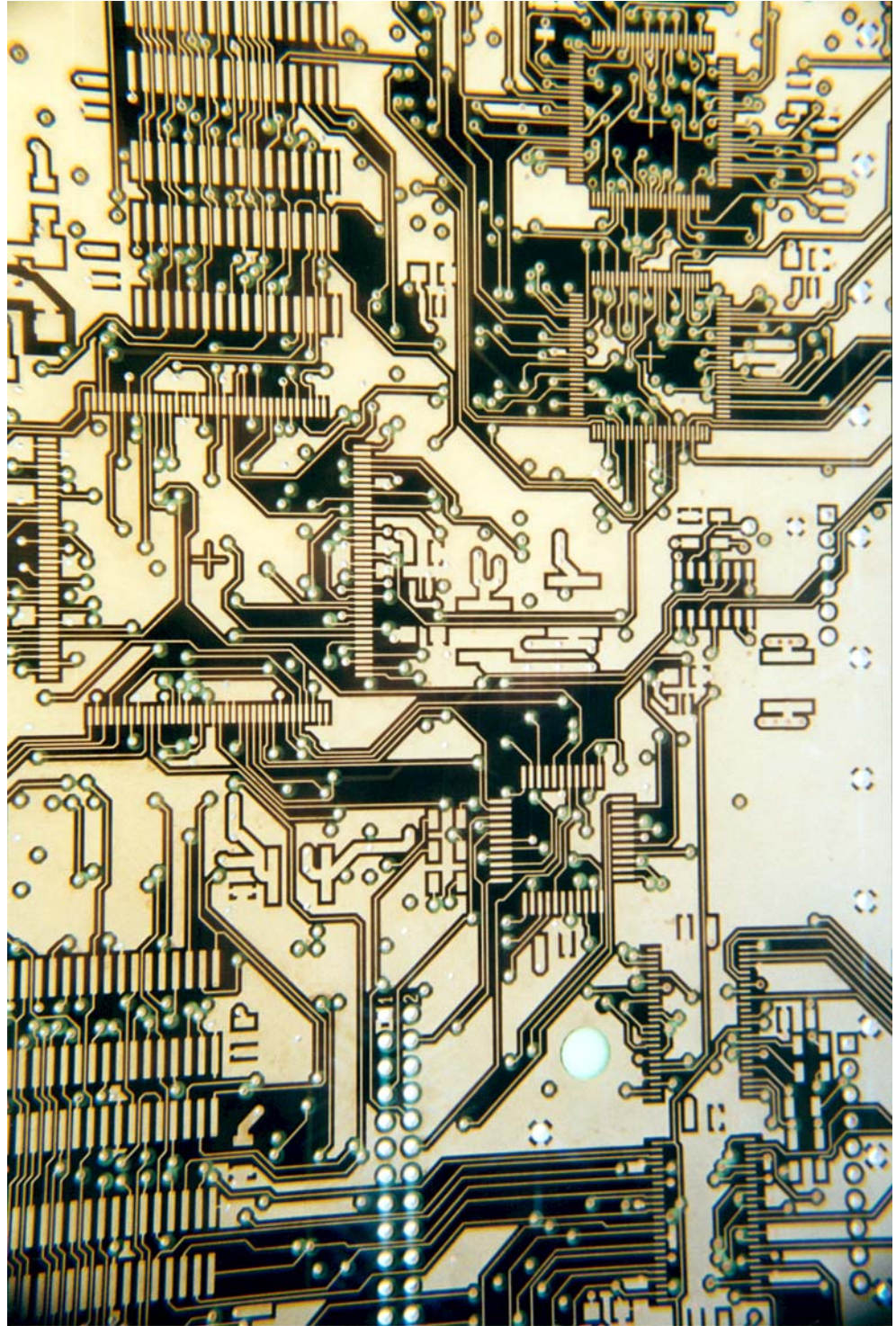
Prozeßbedingt wirkt die Rückätzung auf die Flanken der Leiterbahnen. Die Querschnittsfläche und die Breite der Leiterbahnen werden verringert.

## 4.1 Ablauf



# Ätzen

## 4.2 Foto



Geätzte Leiterplatte. Noch ohne Endoberfläche und Drucke, aber schon funktionstüchtig.

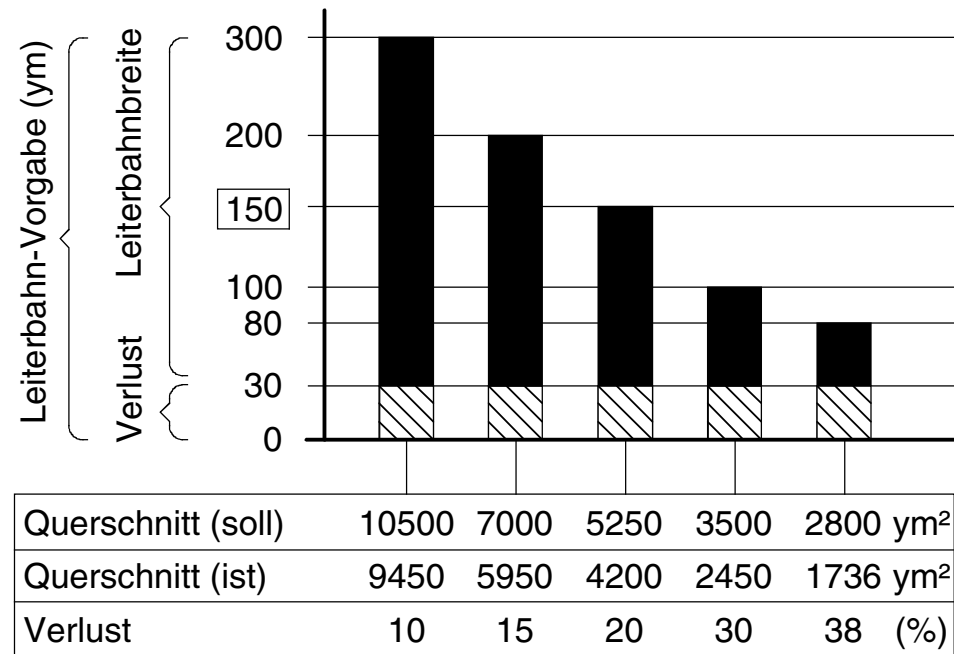
# Ätzen

## 5.0 Ätzverlust

Die Verluste durch Rückätzung sind prozeßbedingt und (abhängig von der Kupferdicke) konstant.

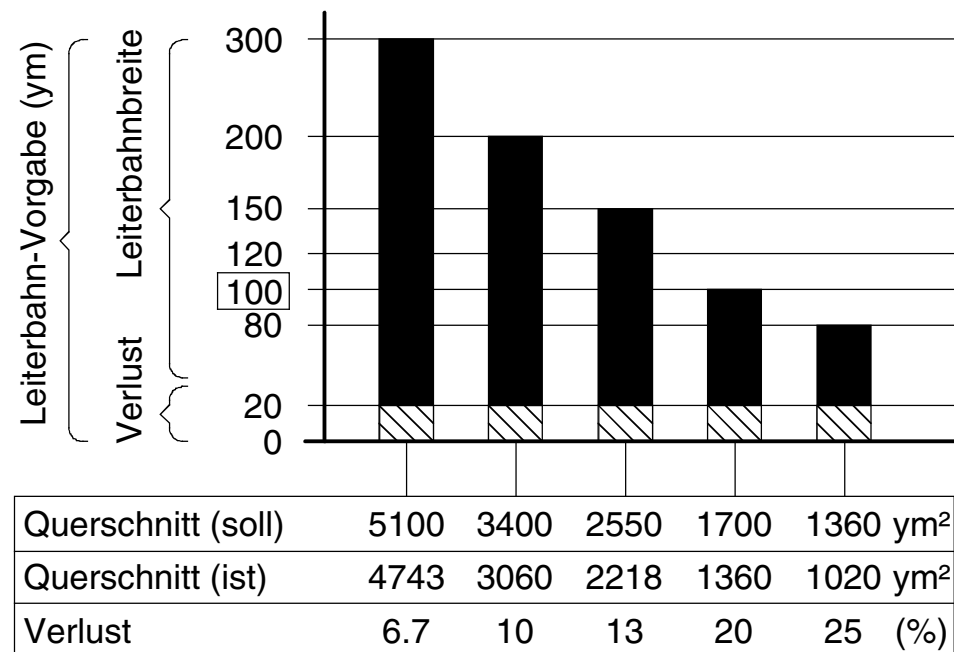
## 5.1 35µm Cu

Bei einer Cu-Dicke von 35µm verringert sich die Leiterbahnbreite um zirka 30µm.



## 5.2 17µm Cu

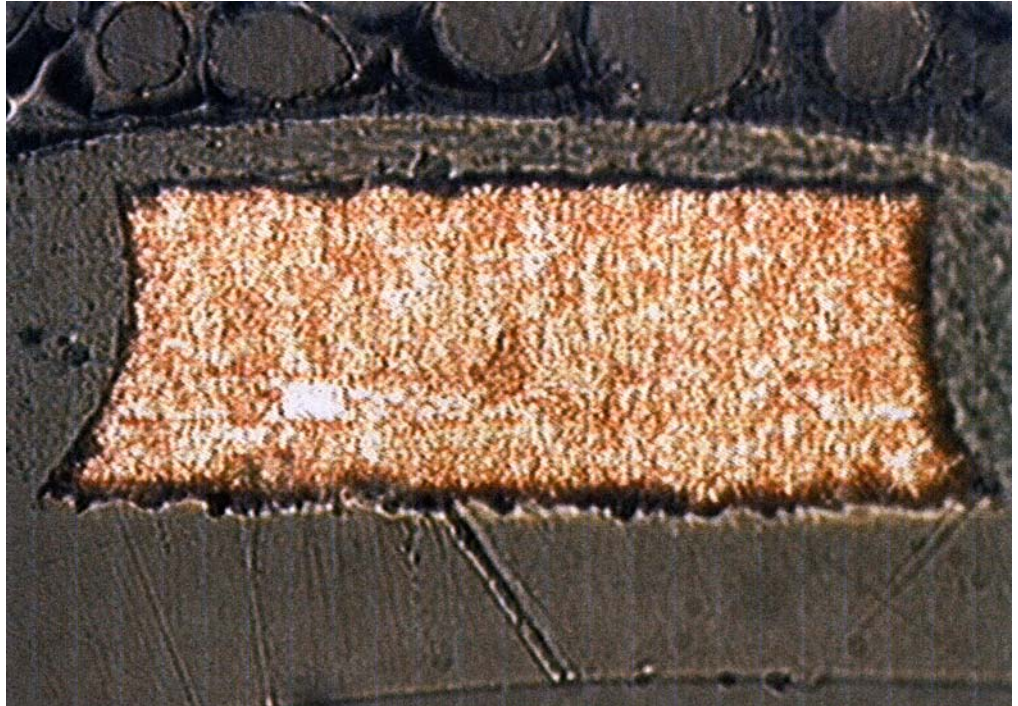
Bei einer Cu-Dicke von 17µm verringert sich die Leiterbahnbreite um zirka 20µm.



150 100 = Grenzbereich

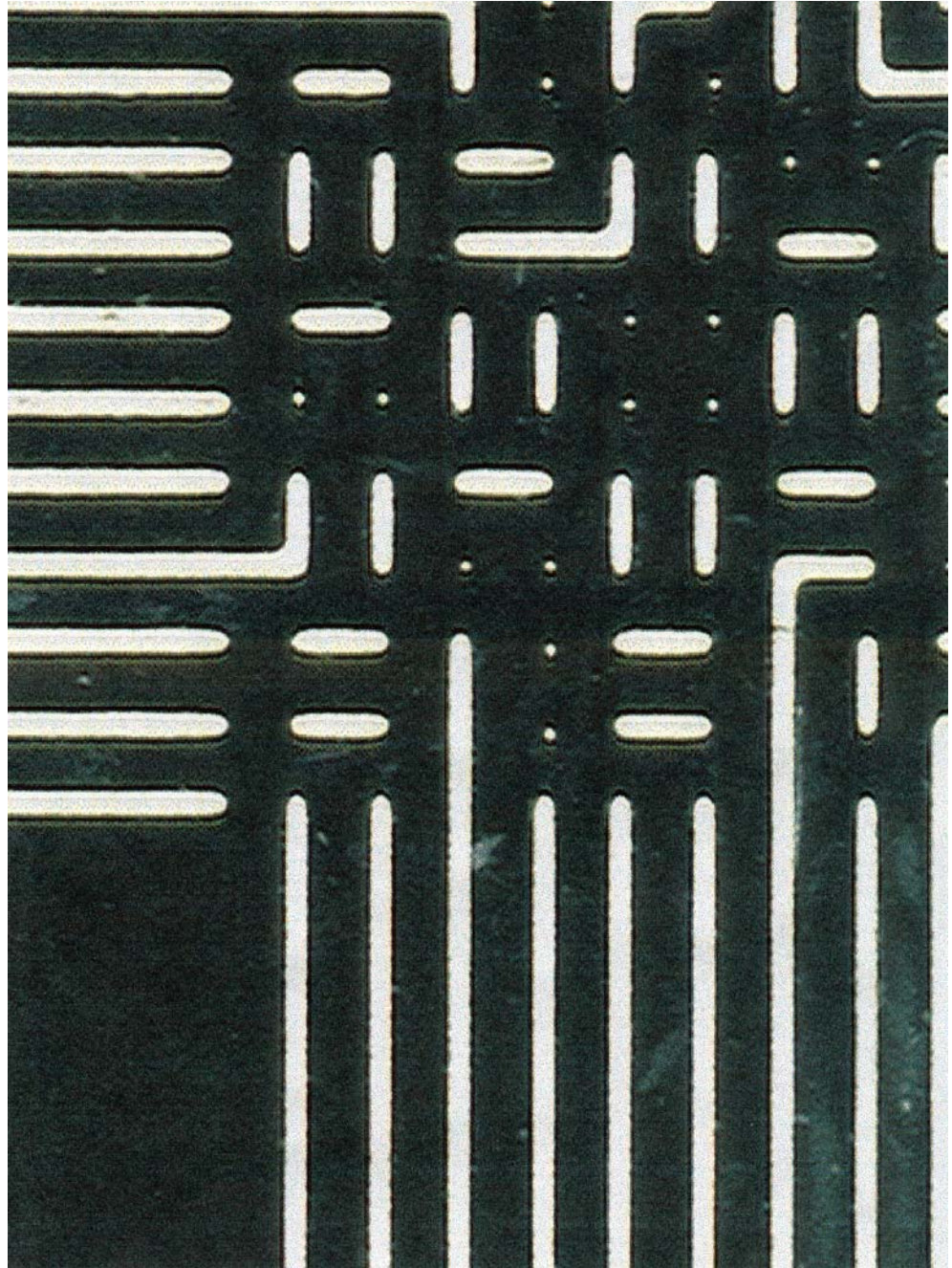
# Ätzen

## 6.0 Fotos



Leiterbahn-Schliff im Querschnitt. Unten ist die Haftung des Basis-  
kupfers auf dem FR4-Material zu sehen, links und rechts die Rück-  
ätzung der Leiterbahnflanken. Die Leiterbahn ist mit Lötstoplack  
(zirka 8  $\mu\text{m}$ ) überdeckt.

# Ätzen



Rückätzung nicht belegter Kontaktpunkte im Innenbereich eines Flip-Chips durch den allseitigen Einfluß des Ätzmediums.

**7.0 Querverweise** „Basismaterial (starr) [S.50]“ ; „Oberflächen [S.265]“

## Basismaterial (flexibel)

**1.0 Anwendung** Flexible Materialien werden eigenständig für ein- oder doppelseitige Leiterplatten eingesetzt oder als flexibler Bestandteil in einem Multilayer.

**2.0 Materialien** Vorrangig bestehen flexible Materialien aus Polyimid, seltener aus Polyester (hier nicht beschrieben).

### 2.1 Tabelle

Gruppe	Zusammensetzung	Tg	$\epsilon_r$	Relative Kosten
PD	Polyimidharz	n.d.	3.2 3.6	2

**3.0 Aufbau** Es gibt bei flexiblen Materialien die Varianten "Mit Kleber" oder "Ohne Kleber" zwischen Trägermaterial und Kupferfolie.

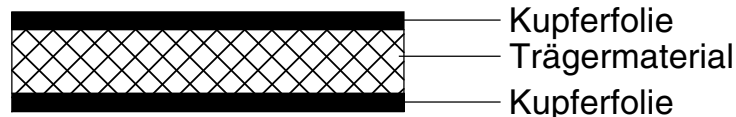
**3.1 kleberlos / starrflexibel** Aufbau flexibler Materialien "Ohne Kleber (= kleberlos)":

- a.) Trägermaterial (als Isolierstoff)
- b.) Kupferfolie (als metallischer Leiter)

Dieses Material kommt bevorzugt bei starrflexiblen Multilayern zum Einsatz, die nur wenige Male bei der Baugruppenmontage gebogen werden.

Das Kupfer wird elektrolytisch abgeschieden (= Elektrolytisches Kupfer) oder aufgewalzt (= Walzkupfer).

#### 3.1.1 Beispiel



#### 3.2 kleber / flexibel

Aufbau flexibler Materialien "Mit Kleber (= kleber)":

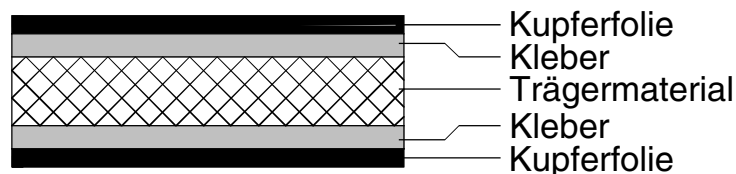
- a.) Trägermaterial (als Isolierstoff)
- b.) Kleber (als Haftmittel (20-25µm dick))
- c.) Kupferfolie (als metallischer Leiter)

Dieses Material wird bevorzugt für ein- oder doppelseitige flexible Leiterplatten eingesetzt (wegen der höheren Biegebeanspruchung).

Der Kleber kann aus Acryl oder Epoxid bestehen.

Das Kupfer wird als Walzkupfer aufgebracht.

#### 3.2.1 Beispiel



## Basismaterial (flexibel)

### 4.0 Syntax

Der Name des Flexmaterials setzt sich zusammen aus:

Materialgruppe - Klebertyp - Kupfertyp

Optionen für die Auswahl sind:

Materialgruppe	PD = Polyimid
Klebertyp	a = Acrylkleber e = Epoxidkleber
Kupfertyp	EK = Elektrolytisches Kupfer WK = Walzkupfer

### 4.1 Beispiel

#### Name

PD-e-WK

PD-WK

PD-a-WK

#### Klartext

Flexibles Material für ein- oder doppel-seitige Leiterplatten, mit Epoxidkleber und aufgewalztem Kupfer

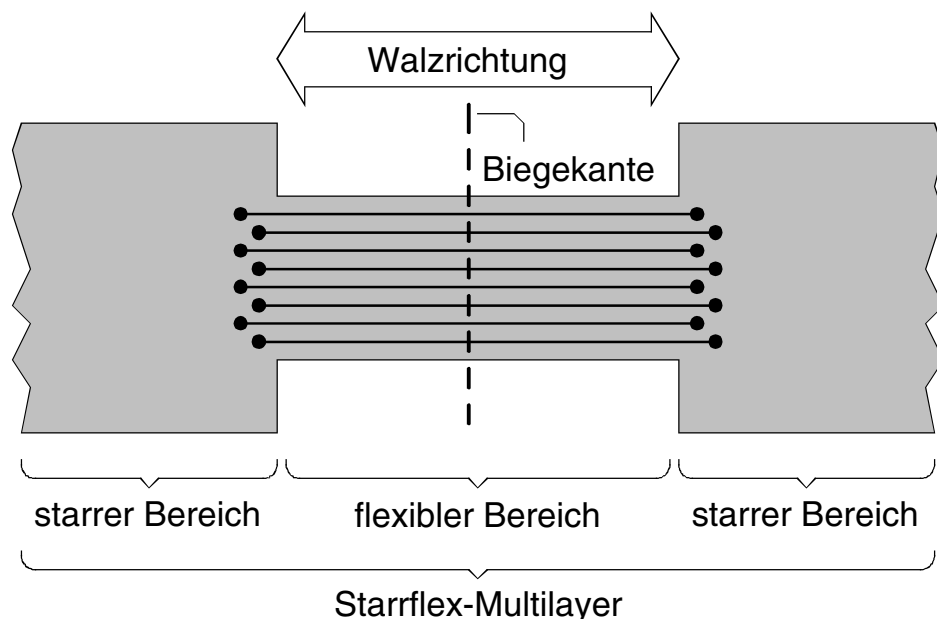
Flexibles Material für starrflexible Multilayer, ohne Kleber, das Kupfer ist aufgewalzt

Flexibles Material für ein- oder doppel-seitige Leiterplatten, mit Acrylkleber und aufgewalztem Kupfer

### 5.0 Walzrichtung

Bei aufgewalztem Kupfer muß die Biegekante senkrecht zur Walzrichtung stehen.

### 5.1 Beispiel





## Basismaterial (flexibel)

**6.0 Materialliste** Die gleichen Materialien werden von unterschiedlichen Herstellern mit unterschiedlichen Produktnamen und teilweise abweichenden technischen Eigenschaften angeboten.

### 6.1 Tabelle

Polyimidmaterialien für <b>flexible</b> Leiterplatten (Auszug).								
Name	Dicke PD	[ym] Cu		Hersteller	Produktname		Tg	$\epsilon_r$
PD-a-EK	25	17	es	DuPont	Pyralux	FR8510	n.d.	3.6
	50	35	es	DuPont	Pyralux	FR9120	n.d.	3.6
PD-a-WK	25	35	es	DuPont	Pyralux	LF9110	n.d.	3.6
	25	70	es	DuPont	Pyralux	LF9210	n.d.	3.6
	25	70	ds	DuPont	Pyralux	LF9212	n.d.	3.6
	50	35	ds	DuPont	Pyralux	LF9121	n.d.	3.6
PD-e-WK	25	35	es	DuPont	Teclam	FNC110	n.d.	n.d.
	50	17	es	DuPont	Teclam	FNC920	n.d.	n.d.
	50	35	es	DuPont	Teclam	FNC120	n.d.	n.d.

### 6.2 Tabelle

Polyimidmaterialien für <b>starrflexible</b> Leiterplatten (Auszug).								
Name	Dicke PD	[ym] Cu		Hersteller	Produktname		Tg	$\epsilon_r$
PD-EK	50	5	ds	Sheldal	Novaclad	G2300 5/5	n.d.	3.3
PD-WK	25	17	es	NSC	Espanex	Flex SC	n.d.	3.5
	25	70	es	NSC	Espanex	Flex SC	n.d.	3.5
	25	17	ds	DuPont	Pyralux	AP-8515	n.d.	3.2
	25	17	ds	NSC	Espanex	Flex SC-1	n.d.	3.5
	50	17	ds	DuPont	Pyralux	AP-8525	n.d.	3.2
	50	35	ds	DuPont	Pyralux	AP-9121	n.d.	3.2
	50	35	ds	NSC	Espanex	SB35-50-3	n.d.	3.5
	50	70	ds	DuPont	Pyralux	AP-9222	n.d.	3.2
	75	35	ds	DuPont	Pyralux	AP-9131	n.d.	3.2

Legende:

"es" = einseitig mit Kupfer beschichtet

"ds" = doppelseitig mit Kupfer beschichtet

"n.d." = der Wert ist nicht definiert

## Basismaterial (starr)

### 1.0 Anwendung

Das Basismaterial ist der Träger der Baugruppe. Seine technischen Eigenschaften können die Funktion der elektronischen Schaltung beeinflussen.

### 2.0 Materialien

Basismaterialien unterscheiden sich nach ihrer stofflichen Materialgruppe und ihrer Zusammensetzung. Die Klassifikation orientiert sich an den chemischen, thermischen und elektrischen Eigenschaften.

Kennziffern für die Stabilität eines Material sind der Tg-Wert (=Glasumwandlungstemperatur) und für die technische Funktion der  $\epsilon_r$ -Wert (=Dielektrizitätskonstante).

### 2.1 Tabelle

Gruppe	Zusammensetzung	Tg	$\epsilon_r$	Relative Kosten
<b>BT</b>	Bismaleinimid-Triazinharz mit Quarzglas	180-220	3.9-4.9	5.3
<b>CE</b>	Cyanatester mit Quarzglas	230	3.6	4.5
<b>CEM1</b>	Hartpapierkern mit FR4-Außenlagen	130	4.7	0.95
<b>CEM3</b>	Glasvlieskern mit FR4-Außenlagen	130	5.2	0.95
<b>FR2</b>	Phenolharzpapier	105	4.7	0.73
<b>FR3</b>	Hartpapier	110	4.9	0.85
<b>FR4</b>	Epoxid-Glashartgewebe	135-170	4.7	1 Referenz
<b>FR5</b>	Epoxid-Glashartgewebe mit vernetztem Harzsystem	160	4.6	1.4
<b>PD</b>	Polyimidharz	260	4.2-4.6	6.5
<b>PTFE</b>	Polytetrafluoräthylen mit Glas oder Keramik	240-280	2.2-10.2	32-78
<b>CHn</b>	Hochvernetzte Kohlenwasserstoffe mit Keramik	300	4.5-9.8	90

## Basismaterial (starr)

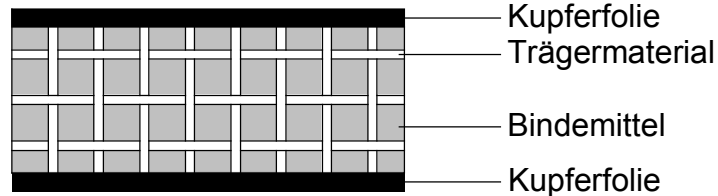
### 3.0 Aufbau

Basismaterialien für starre Schaltungen bestehen aus:

- a.) dem Trägermaterial (als Isolierstoff)
- b.) dem Bindemittel (meistens Harzsysteme)
- c.) einer Kupferfolie (als metallischer Leiter)

Die Materialstärke wird inklusive der Kupferfolie angegeben. Die Stärke der Kupferfolie ist beidseitig gleich.

### 3.1 Beispiel



### 3.2 Stoffe

Trägermaterial
Papier
Glasvlies
Glasgewebe
Keramik
Aramid
Quarzglas

Bindemittel
Phenolharz
Epoxydharz
Polyester
Polyimidharz
Bismaleinimid-Triazin
Cyanatester
Polytetrafluoräthylen

### 3.3 Stärken

Kupfer	Materialstärke (mm)						
	0.8	1.0	1.2	1.5	2.0	2.4	3.2
5 ym	○	●	○	●	○	○	○
9 ym	○	○	○	○	○	○	○
12 ym	○	○	○	○	○	○	○
17 ym	●	●	●	●	●	●	●
35 ym	●	●	●	●	●	●	●
70 ym	○	●	○	●	●	○	○
105 ym	○	○	○	○	○	○	○
140 ym	○	○	○	○	○	○	○
175 ym	○	○	○	○	○	○	○
210 ym	○	○	○	○	○	○	○

● vorhanden      ○ auf Anfrage

# Bauteil-Definition

## 1.0 Anwendung

Mit der Definition von Bauteilen in der CAD-Bibliothek werden die entscheidenden Parameter für das CAD-Design, den Postprozeß, die CAM-Bearbeitung und die Leiterplattenproduktion festgelegt.

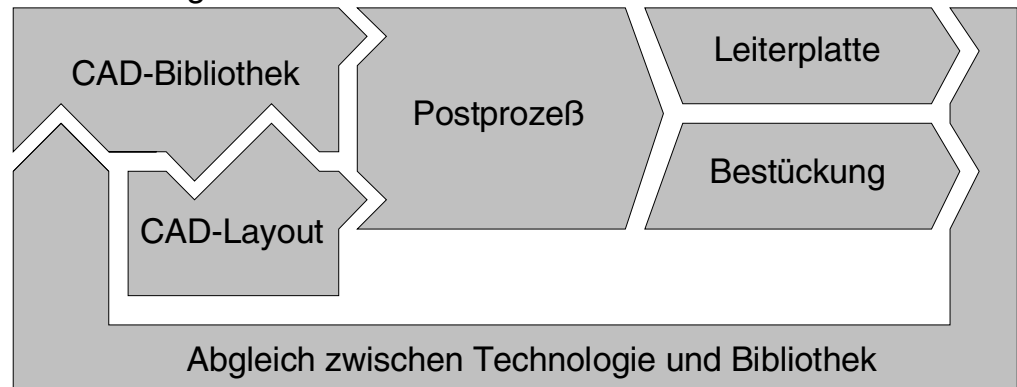
## 2.0 Regel

Die Qualität der Bauteile in der Bibliothek bestimmt die Qualität der späteren Baugruppe, weil elementare Parameter (Lötflächen, Bestückungsdruck, Lötstopmasken, Bohrungen, Lotpastendruck, Bestückungsfähigkeit) Teil der Definition sind.

Im Idealfall wirken die Produktionsprozesse auf die Bauteilbibliothek zurück.

## 2.1 Beispiel

Der Wirkungsbereich der Bauteilbibliothek



## 3.0 Bauteile

Die Definition der Bauteile **muß** Auskunft geben über:

- a) die Lötflächen auf den Außenlagen
- b) den Bestückungsdruck
- c) den Platzbedarf des Bauteils
- d) die Lötstopmaske
- e) die Anbindung an ML-Innenlagen (nicht bei SMD)
- f) die Lotpaste (nicht bei bedrahteten)
- g) den Bohrdurchmesser (nicht bei SMD)
- h) das Bohrsymbol (nicht bei SMD)

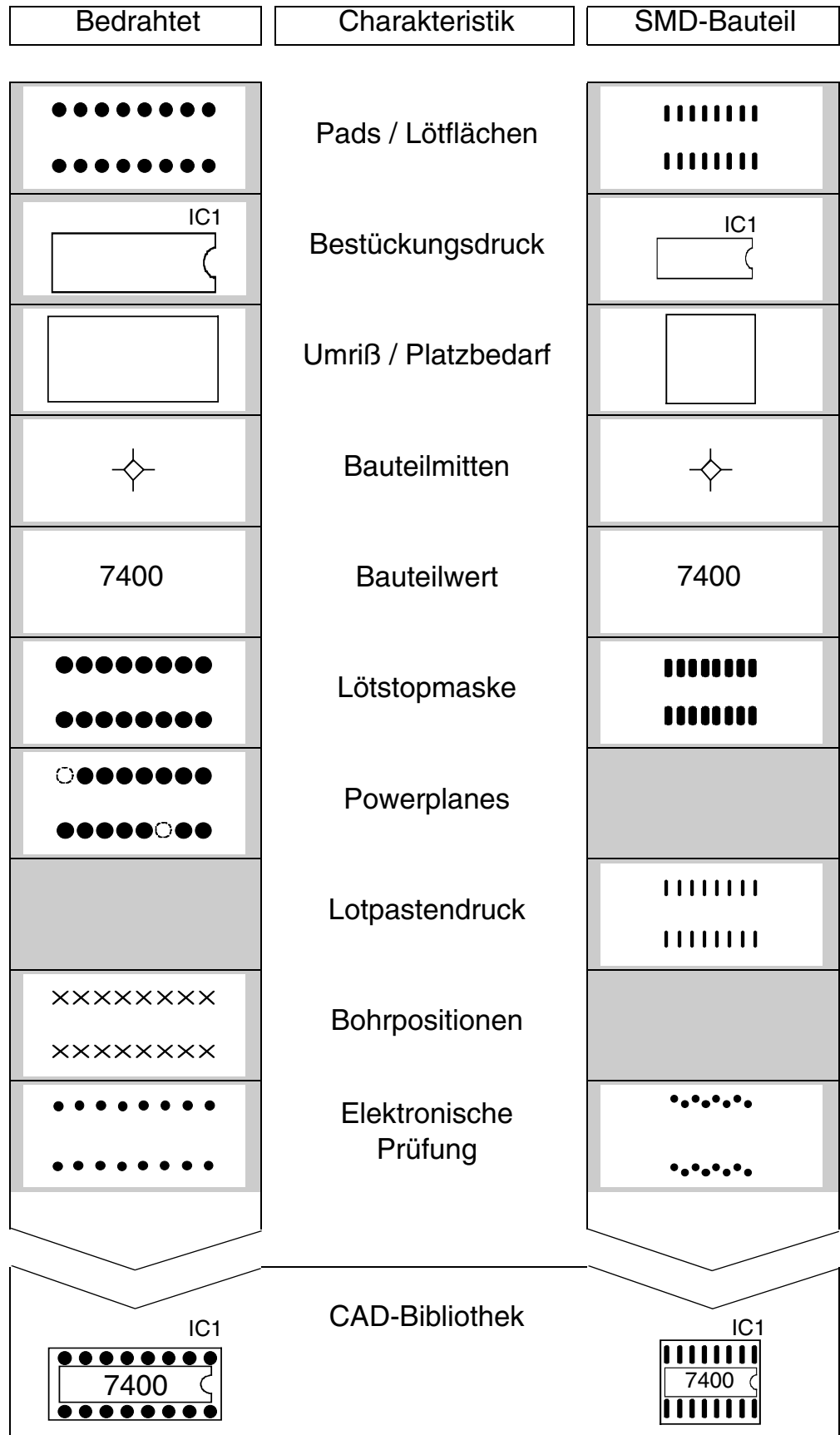
Die Definition **kann** zudem Auskunft geben über:

- i) die Bauteilmittelpunkte
- j) die Bauteilhöhe
- k) die Bauteilwerte
- l) die Bauteilhersteller
- m) die Pin-Nummern
- n) die Prüfpunkte für die elektronische Prüfung
- o) Bauteiltypische Abschirmflächen
- p) Klebpositionen für die Bestückung (nur SMD)
- q) Prüfpunkte für den In-Circuit-Tester

Alle Parameter zusammen ergeben die Charakteristik des Bauteils und werden in der Bauteilbibliothek abgelegt.

# Bauteil-Definition

## 3.1 Beispiel



# Begriff: Liefer-, Produktionsnutzen

## 1.0 Anwendung

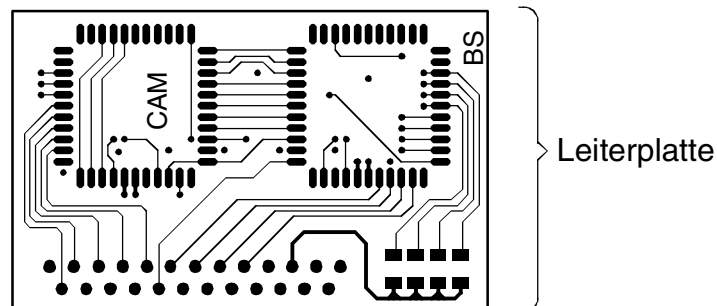
Leiterplatten werden (oft) im Nutzen gefertigt. Aus Sicht des CAD-Designs, der Leiterplattenproduktion und der Bestückung hat der Begriff „Nutzen“ eine unterschiedliche Bedeutung. Ausgehend von der einzelnen Leiterplatte werden daher die Begriffe „Lieferrnutzen“ und „Produktionsnutzen“ verwandt.

## 2.0 Begriff

Leiterplatte

Die Leiterplatte ist die Grundeinheit für die Kalkulation und die Referenz für die mechanischen Maße, den Bohrplan und alle statistischen Parameter.

### 2.0.1 Beispiel

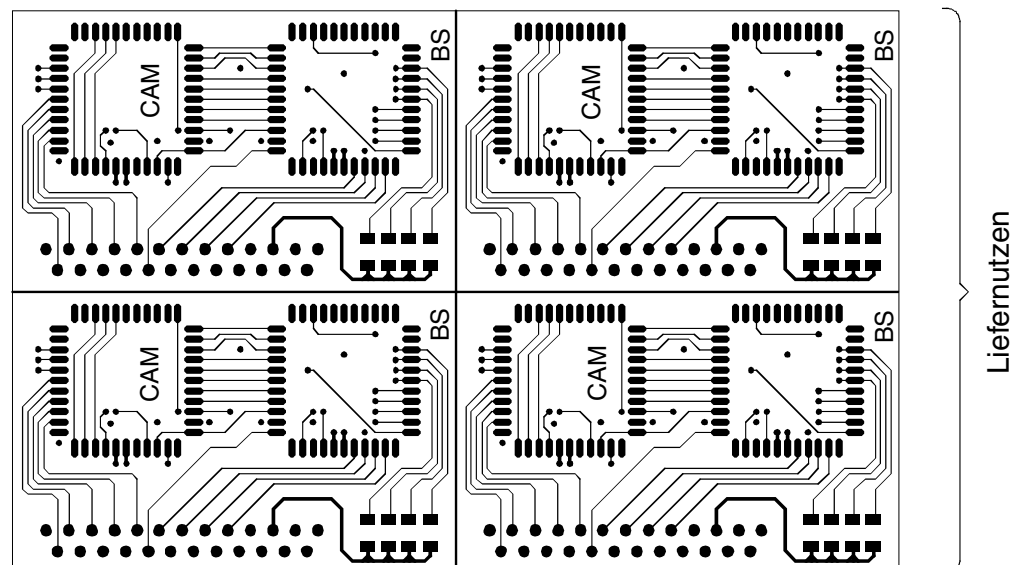


## 2.1 Begriff

Lieferrnutzen

Der Lieferrnutzen ist die Summe und die Anordnung der Leiterplatten, die geliefert werden.

### 2.1.1 Beispiel



Das Beispiel zeigt einen „4-fach“-Lieferrnutzen.

Er enthält insgesamt 4 Leiterplatten.

Der Lieferrnutzen wird (normalerweise) in kompletter Form bestückt. Nach der Bestückung werden die einzelnen Leiterplatten voneinander getrennt.

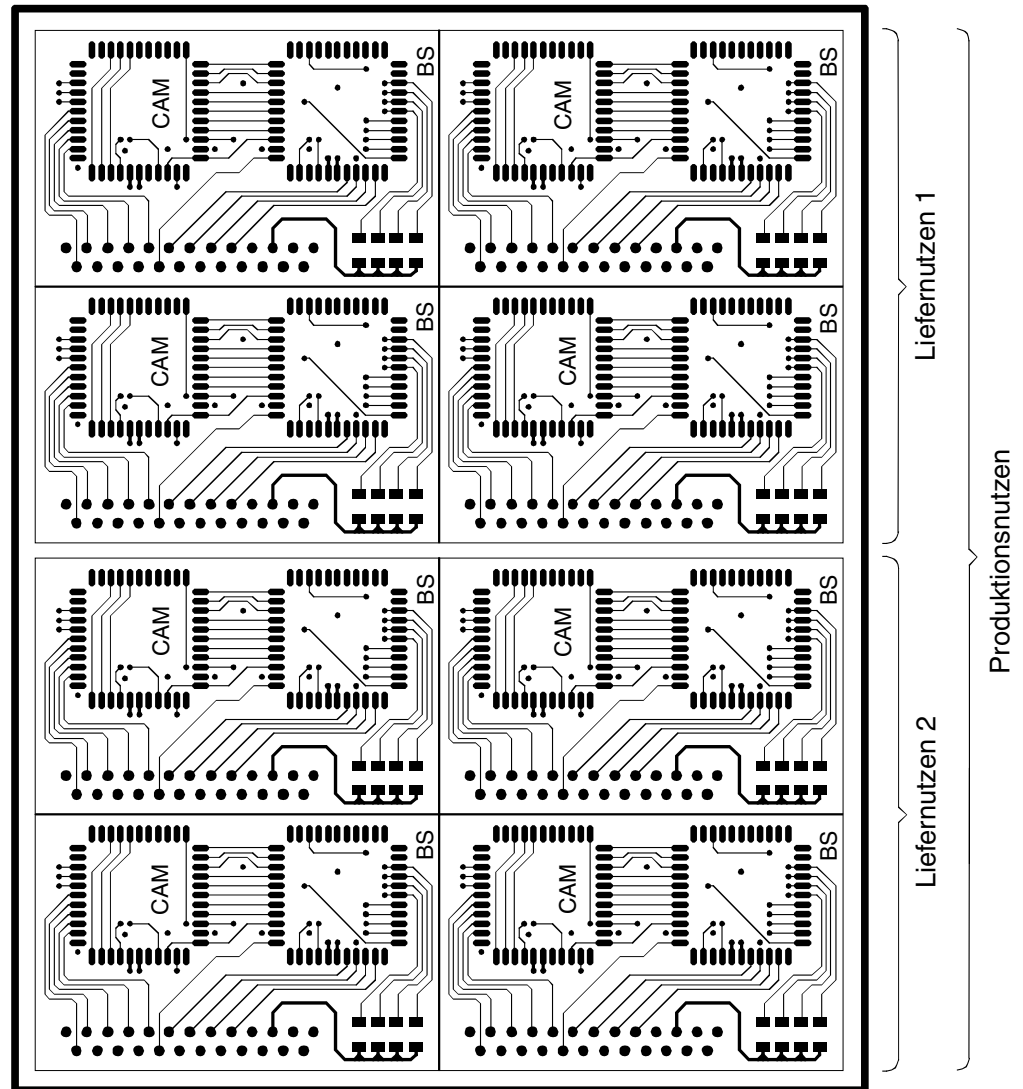
# Begriff: Liefer-, Produktionsnutzen

## 2.2 Begriff

Produktionsnutzen

Der Produktionsnutzen ist die Summe und die Anordnung der Liefernutzen, die in der Fertigung produziert werden.

### 2.2.1 Beispiel



Das Beispiel zeigt einen „2-fach“-Produktionsnutzen. Da jeder Produktionsnutzen ein „4-fach“-Liefernutzen ist, enthält er insgesamt 8 Leiterplatten.

## 2.3 Berechnung

Die Summe der einzelnen Leiterplatten ist das Produkt aus „Liefernutzen“ und „Produktionsnutzen“ :

$$8 = 4 * 2$$

$\Sigma$  Leiterplatten = Liefernutzen \* Produktionsnutzen

# Bestückungsdruck

## 1.0 Anwendung

Bestückungsdruck ist thermisch härtender 2-Komponentenlack, der im Siebdruck aufgebracht wird.

Der Bestückungsdruck hat die Aufgabe:

- Die Position von Bauteilen auf der Leiterplatte zu kennzeichnen
- Informationen für die Bestückung, den Betrieb oder den Service der Leiterplatte weiterzugeben (z.B. gesperrte Bereiche, Hinweis auf Betriebsspannungen oder Montagehilfen)

Bestückungsdruck kann auf alle Platinentypen mit allen gängigen Oberflächen gedruckt werden.

Der Druck kann auf beiden Leiterplattenseiten aufgebracht werden. Standardfarben sind gelb und weiß.

## 2.0 Designregel





Der Datensatz für den Bestückungsdruck enthält nur die Bauteilsymbole und die Texte, die tatsächlich aufgedruckt werden sollen.

## 2.1 Textgröße

Damit der Bestückungsdruck lesbar ist, dürfen die Textgrößen nicht zu klein vorgegeben werden.

### 2.1.1 Beispiel

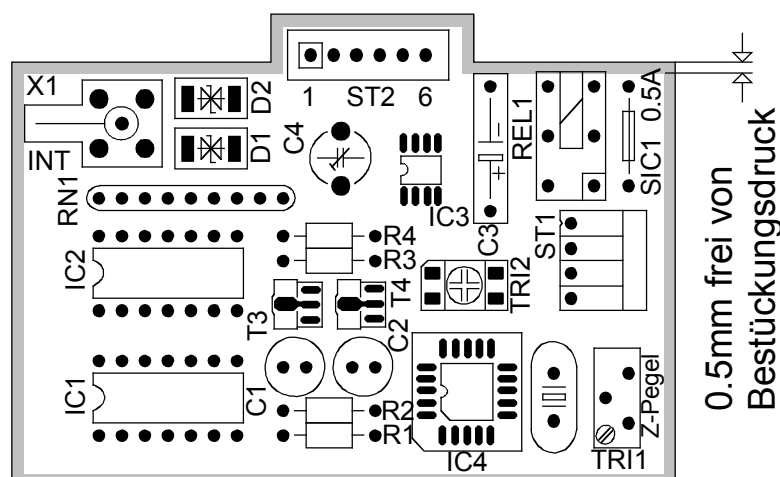
Originalgrößen für Bauteilnamen im Bestückungsdruck:

Linie 0.2mm	IC1		45mil 1.14mm	IC1		≥ 55mil ≥ 1.39mm
Linie 0.3mm	IC1		60mil 1.53mm	IC1		≥ 70mil ≥ 1.78mm
			Minimum	Empfehlung		

## 2.2 Randabstand

Der Bestückungsdruck muß zum Platinenrand einen Abstand von 0.5mm haben.

### 2.2.1 Beispiel



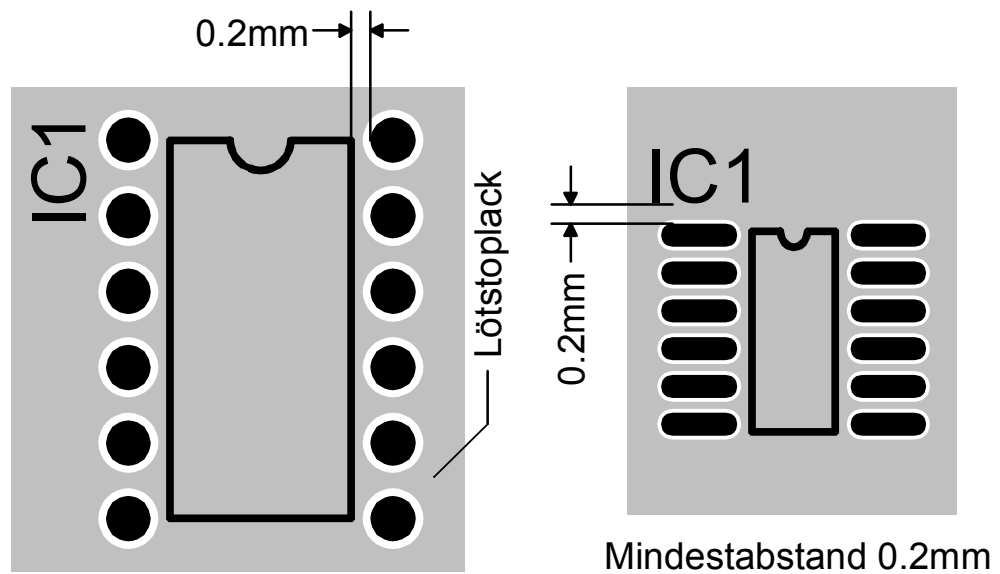


## Bestückungsdruck

### 2.3 Padabstand

Der Bestückungsdruck muß von Pads oder Flächen, die gelötet werden sollen, 0,2mm Abstand haben.

#### 2.3.1 Beispiel

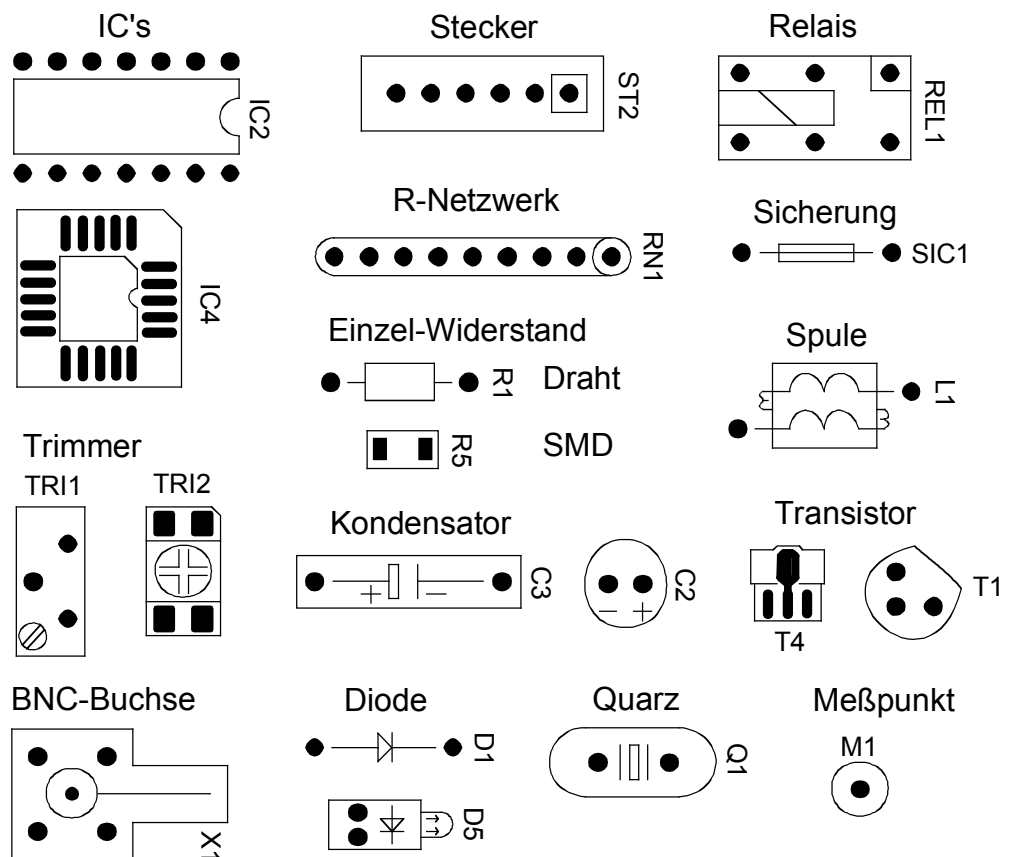


### 3.0 Hinweis

Die Bauteilnamen sollen nach der Bestückung aus maximal zwei Richtungen lesbar sein. Texte im Leiterbild sollen durch den Bestückungsdruck nicht verdeckt sein.

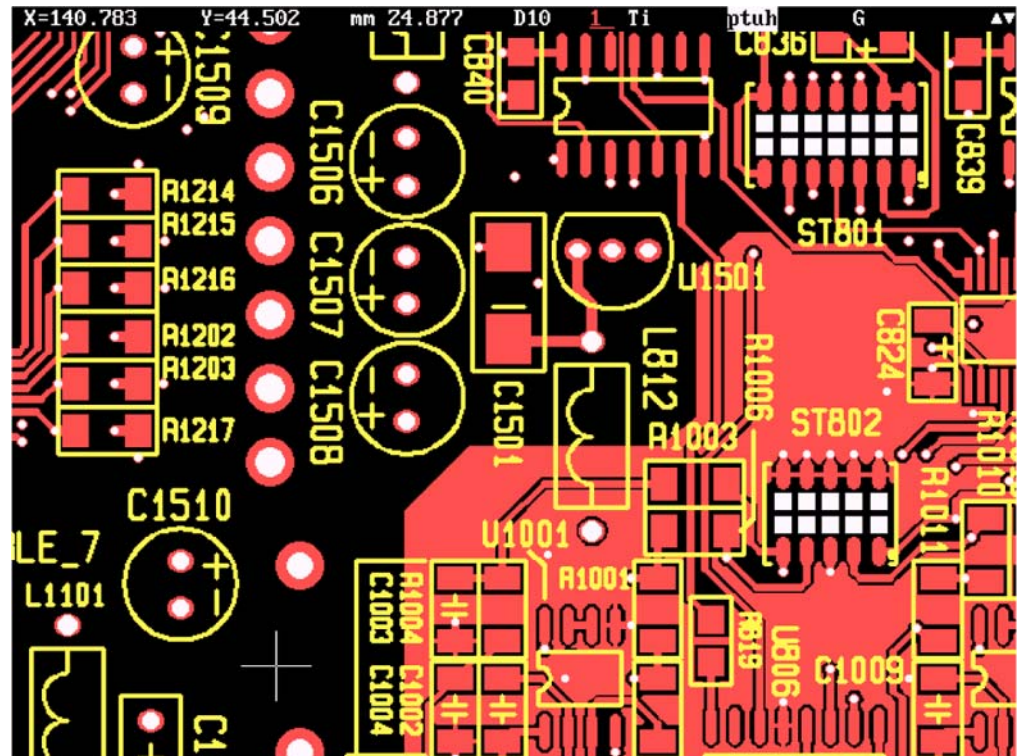
Die Symbole sollen die Funktion des Bauteiles ausweisen. Gegebenenfalls sind mechanische Besonderheiten anzugeben.

#### 3.1 Beispiel

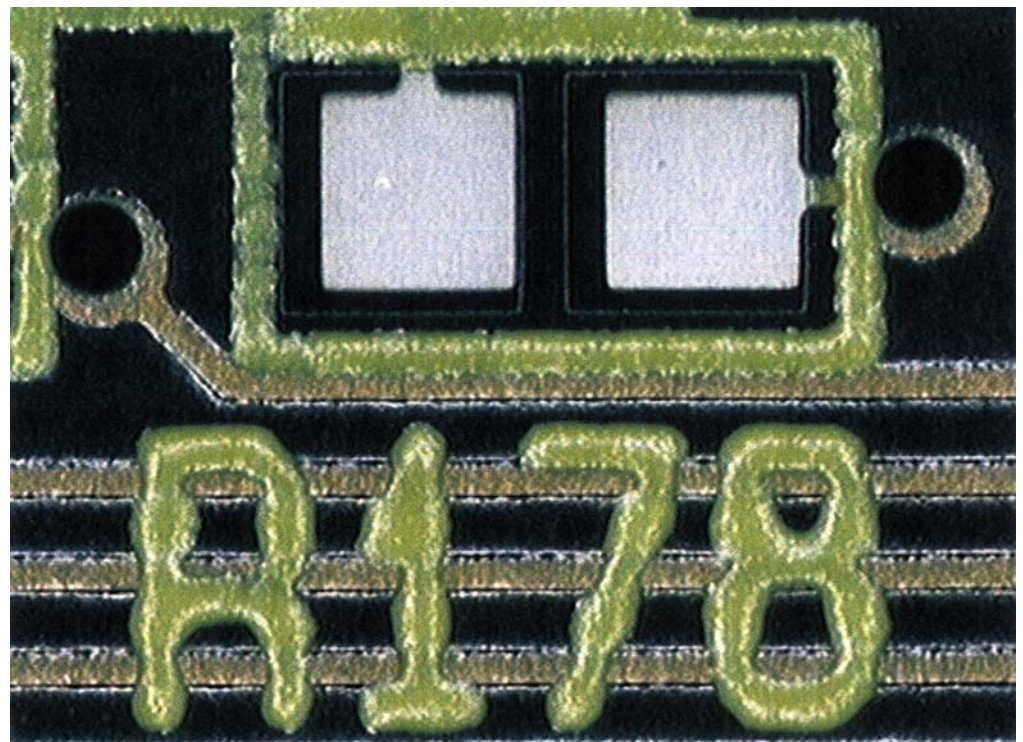


## Bestückungsdruck

### 4.0 Fotos



Im Bestückungsdruck sind die Bauteiltypen und die Polung klar erkennbar. Der Text ist aus maximal 2 Richtungen lesbar. Die Namen sind möglichst abseits der Vias platziert und in unterschiedlicher Schriftgröße.



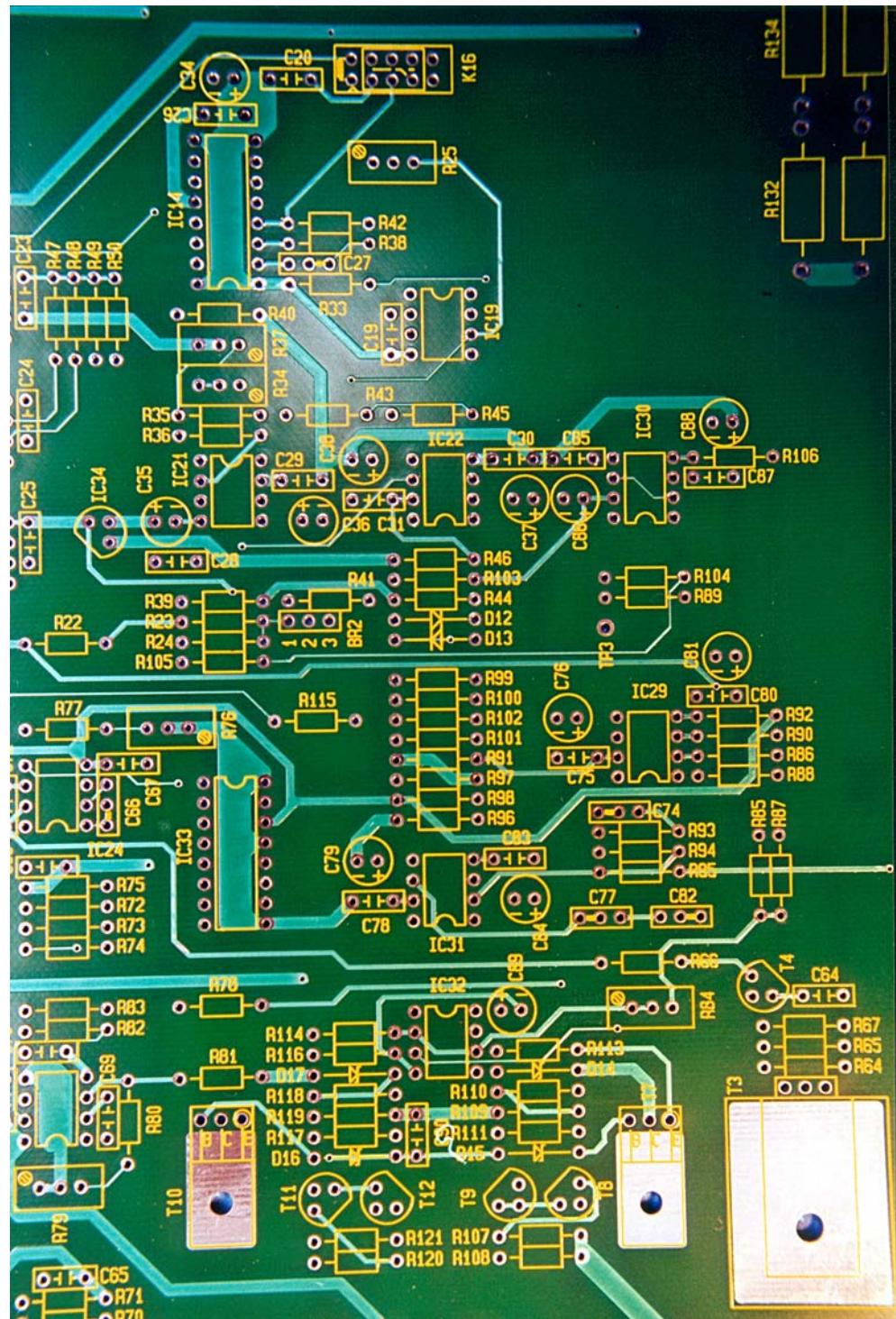
Bestückungsdruck, siebtechnisch aufgebracht. Schriftgröße zirka 1.5 mm.

## Bestückungsdruck



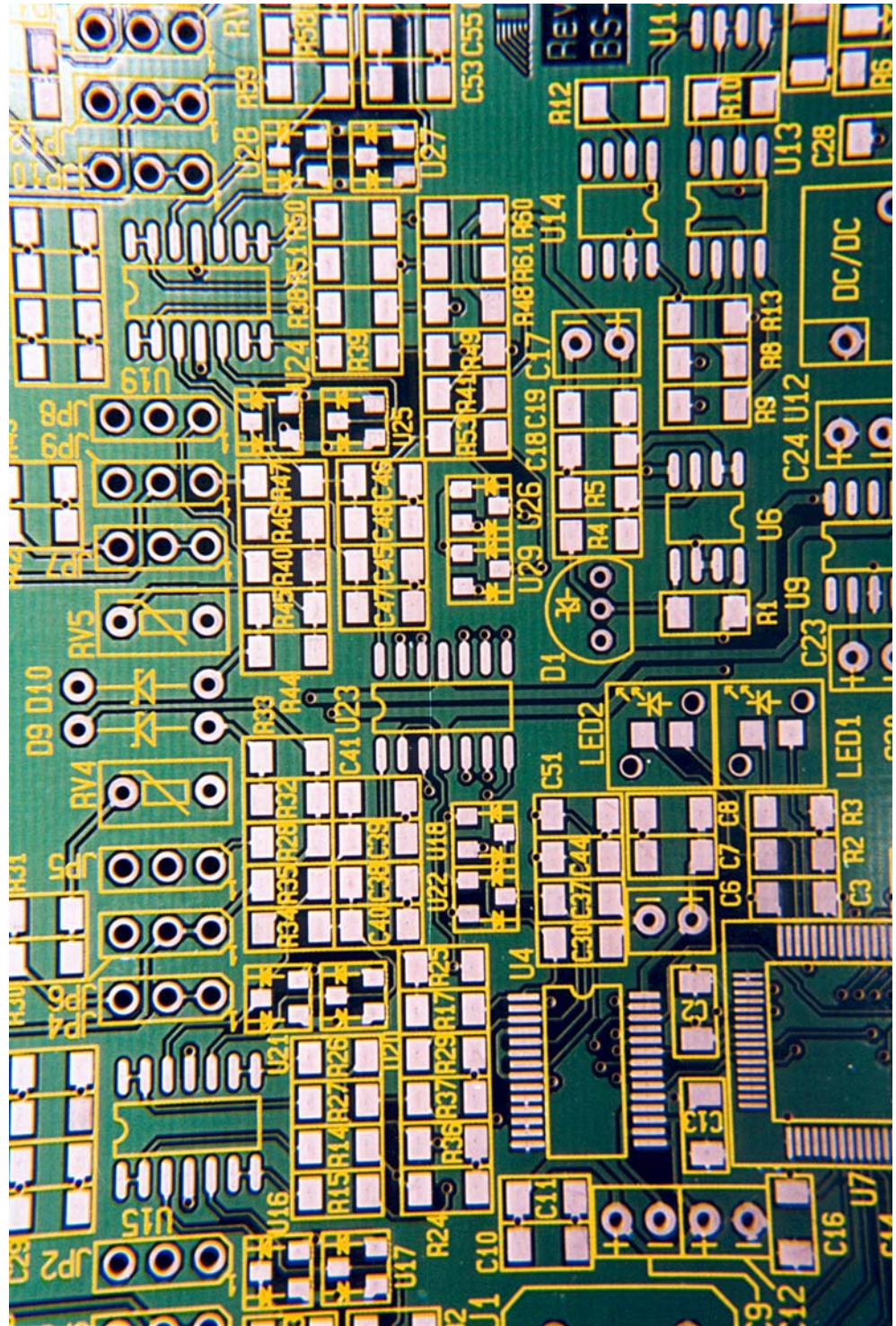
Mit der Bauteilbezeichnung bedruckte Pads. Der Bauteilname ist unlesbar, für die Lötqualität sind erhebliche Einbußen zu erwarten.

## Bestückungsdruck



Konventionell bedrahtete Leiterplatte. Der Bestückungsdruck ist aus maximal 2 Richtungen lesbar. Polung und Orientierung der Bauteile sind erkennbar.

## Bestückungsdruck



Gut überarbeiteter Bestückungsdruck.

Unterschiedliche Textgrößen, da wenig Platz zur Verfügung steht.

5.0 Querverweis „Siebdruck [S.315]“

# Bohrplan

## 1.0 Anwendung

Der Bohrplan wird für die Herstellung und die qualitative Kontrolle der Leiterplatte benötigt sowie als Information für die Bestückungsvorbereitung.

## 2.0 Inhalt

Der Bohrplan sollte als Gerberdatensatz vorliegen. Der Datensatz muß enthalten:

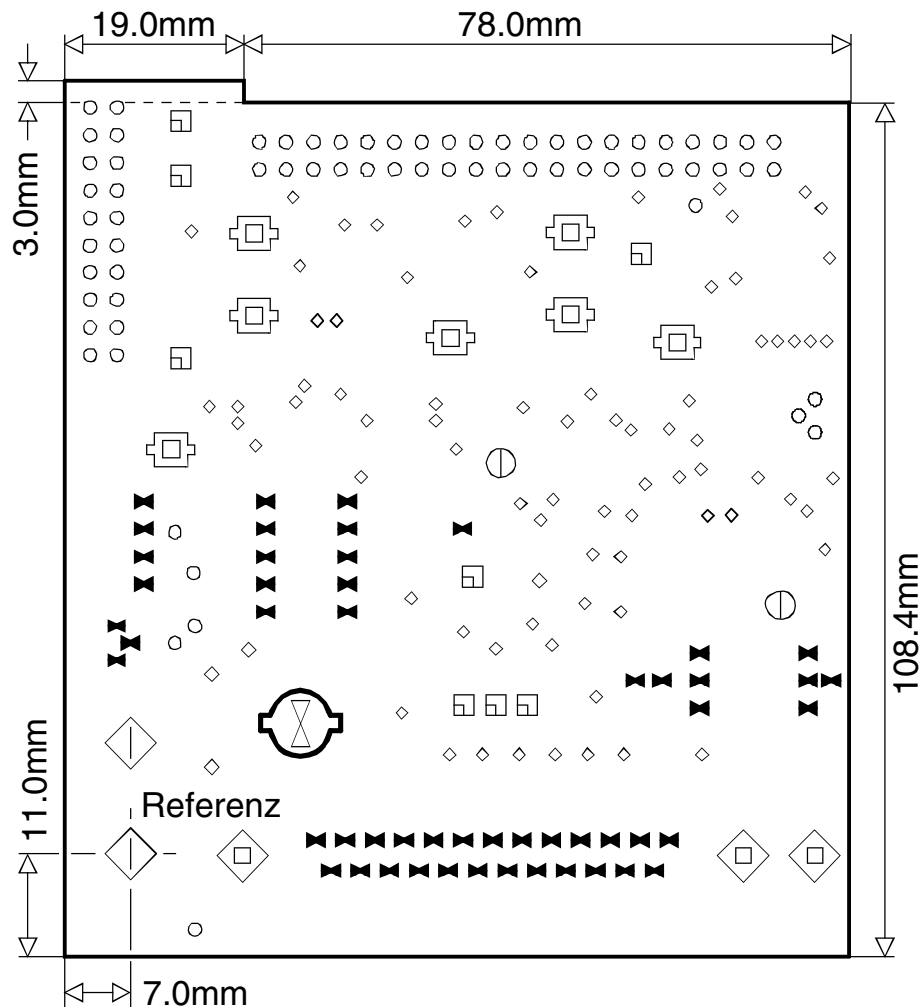
- a.) die DK- und NDK-Bohrungen
- b.) die Senkbohrungen
- c.) die Symbolbeschreibung und Legende

In Kombination mit dem Umschnittplan muß angegeben sein:

- d.) die bemaßte Kontur
- e.) die bemaßte Referenz

### 2.0.1 Beispiel

#### Standardbohrplan mit Umschnittplan



# Bohrplan

## Legende zum Bohrplan

Werkzeug	Durchmesser	Typ	Anzahl	Symbol
T1	0.60mm	DK	81	◇
T2	0.85mm	DK	52	✂
T3	0.90mm	DK	68	○
T4	1.20mm	DK	8	□
T5	2.00mm	DK	2	⊖
T6	3.00mm	DK	2	◇
T7	3.50mm	DK	3	◇
T8	4.50mm	DK	7	□
T9	5.80mm	NDK	1	⊗

Gesamt 224

## 2.1 Symbole

Die Bohrsymbole müssen im Bohrplan eindeutig lesbar sein. Die Symbole sollten fest zugeordnet sein und DK's sowie NDK's unterscheiden.

### 2.1.1 Beispiel

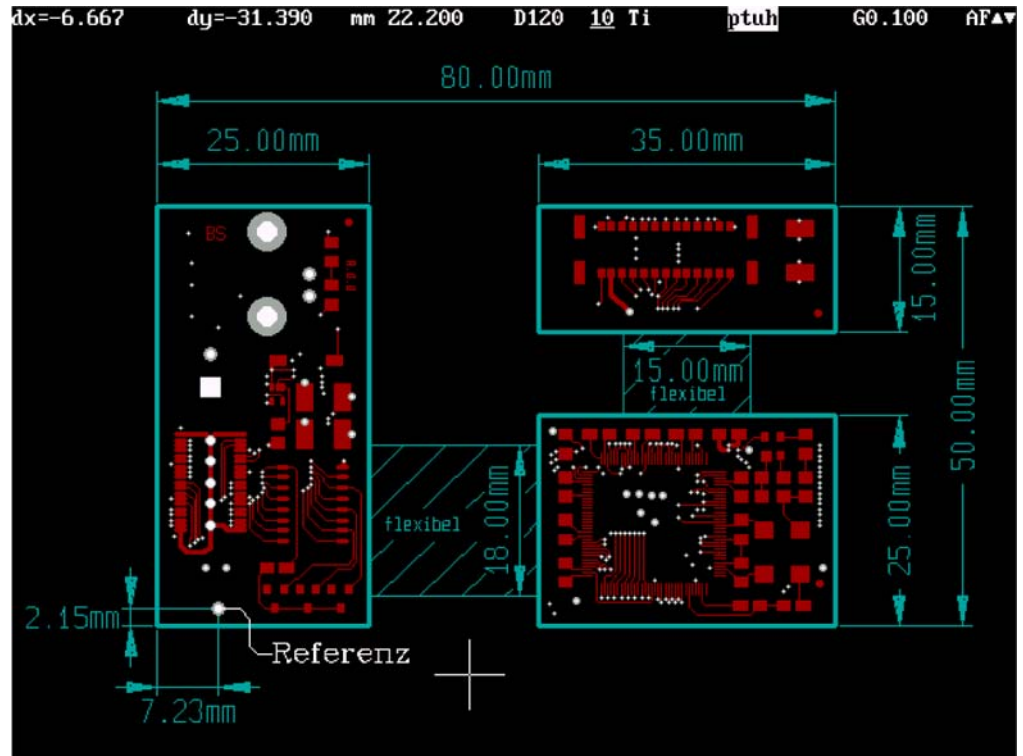
DK's : 1.00 □ □    1.10 ▤    1.20 □    1.50 □    2.00 ⊖

          1.05 ■    1.15 ▤    1.25 □    1.55 ■    2.05 ⊖

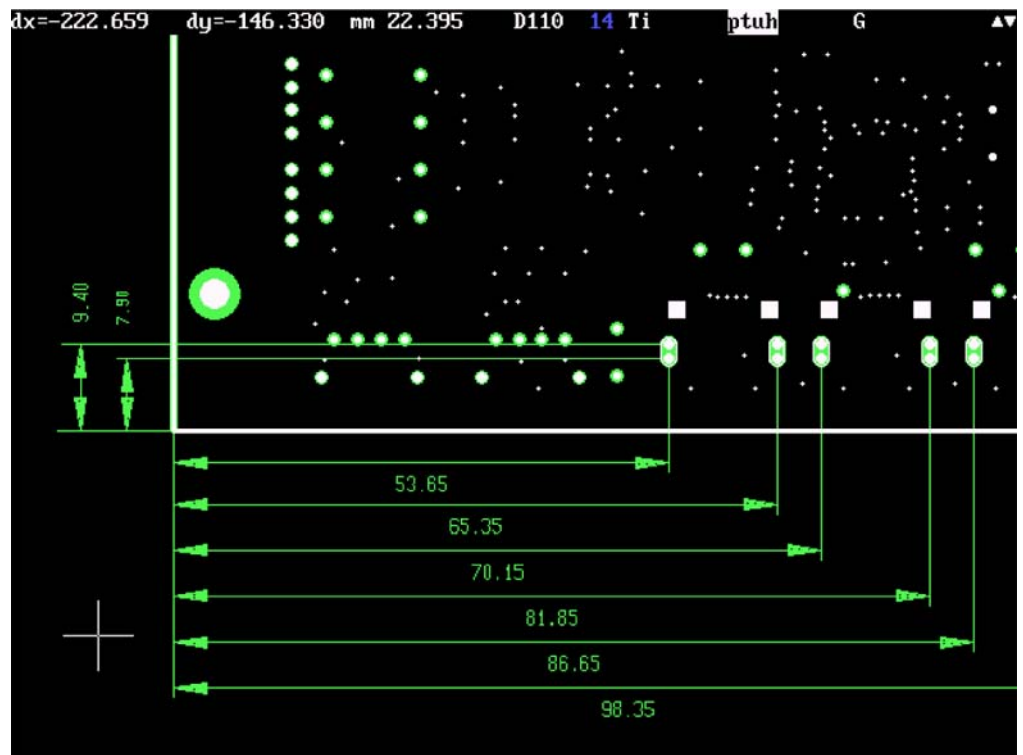
NDK's: 1.00 □ □    1.10 ▤    1.20 □    1.50 □    2.00 ⊖

# Bohrplan

## 3.0 Fotos



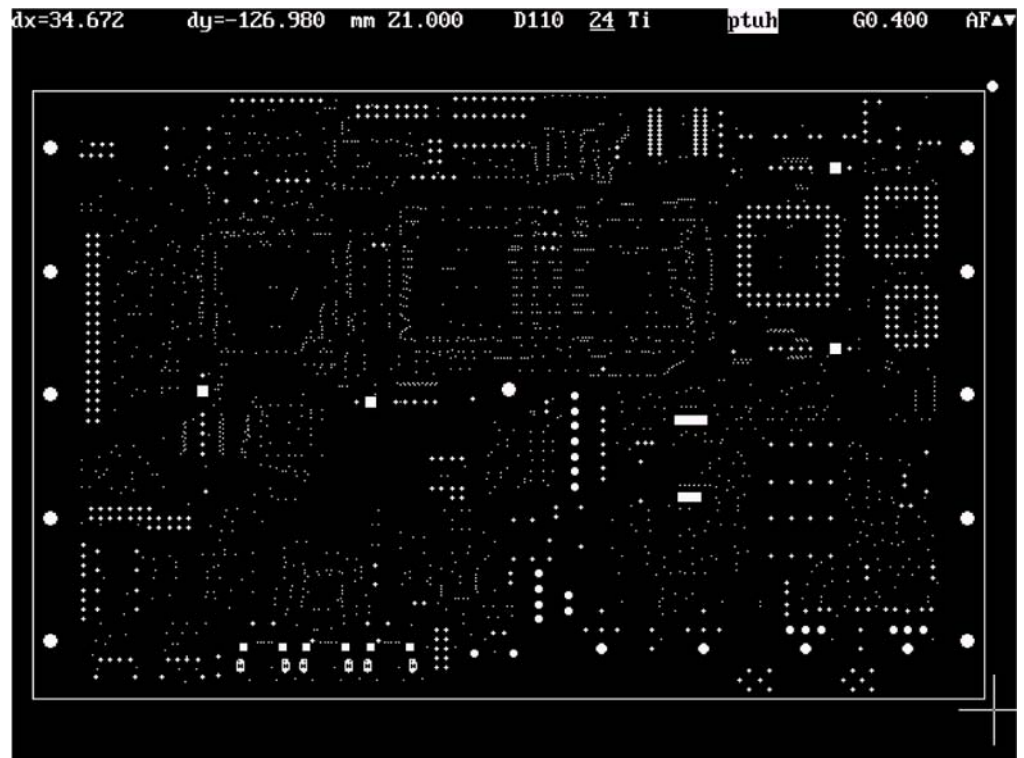
Vollständige Bemaßung für eine starrflexible Leiterplatte. Mit Referenzbemaßung zwischen Bohrplan, Leiterbild und Umschnittkontur.



Ausschnitt aus einem Maßplan. Bemaßung von Details (hier : Schlitz) auf der Leiterplatte.



# Bohrplan



Vollständiges Bohrprogramm im Gerberformat mit Umschnittkonturlinie zur Kontrolle am CAM-System und zur Vorbereitung der CNC-Bohrprogramme.

- 4.0 Querverweise** „Gerber [S.139]“ ; „NDK-Bohrungen [S.262]“ ;  
 „Bohrsymbole [S.66]“ ; „Bohrungen [S.70]“ ;  
 „Bohrwerkzeuge [S.83]“

# Bohrsymbole

## 1.0 Anwendung

Bohrsymbole stellen auf einem Bohrplan die Position und den Durchmesser von Bohrungen dar.

Die Zuordnung der Bohrsymbole zu einer Bohrung ist erforderlich für die Dokumentation des CAD-Layoutes und die Produktprüfung der Leiterplatte.

## 2.0 Regeln













- 1) Das Bohrsymbol gibt den vorgegebenen Enddurchmesser der Bohrung an.
- 2) Jede Bohrung hat (möglichst) ein eigenes, nicht verwechselbares Symbol.
- 3) Die Symbole unterscheiden kontaktierte (DK's) und nichtkontaktierte (NDK's) Bohrungen.
- 4) Die Symbole unterscheiden (möglichst) Vias von Bauteilbohrungen.
- 5) Die Symbole unterscheiden Bohrdurchmesser mit einem Abstand von 0.10 mm (0.3, 0.4, 0.5,...) und die Zwischengrößen (0.35, 0.45, 0.55,...).

## 3.0 Symbole

Bohrsymbole werden für die Bohrdurchmesser von 0.10 mm bis 6.40 mm vergeben.

Die Kennzeichnung setzt sich aus einem äußeren und einem inneren graphischen Symbol zusammen.

### Äußere Symbole

Ø	DK's	NDK's
0.* mm	kein Symbol	kein Symbol
1.* mm		
2.* mm		
3.* mm		
4.* mm		
5.* mm		
6.* mm		

Alle Bohrdurchmesser mit gleichem ganzzahligen mm-Wert haben das gleiche äußere Symbol.

Für NDK's ist das äußere Symbol kräftiger ausgelegt.

# Bohrsymbole

## Innere Symbole

Ø	1/10	Ø	1/10 + 0.05
*.00 mm		*.05 mm	▬
*.10 mm	▵	*.15 mm	▴
*.20 mm	└	*.25 mm	■
*.30 mm	+	*.35 mm	■
*.40 mm	×	*.45 mm	*
*.50 mm	□	*.55 mm	■
*.60 mm	◇	*.65 mm	◆
*.70 mm	△	*.75 mm	▲
*.80 mm	⊗	*.85 mm	⊗
*.90 mm	○	*.95 mm	●

Bohrdurchmesser mit gleichem Nachkommawert für 1/10 mm haben die gleiche innere Kennzeichnung.

Bei allen Bohrdurchmessern für die Zwischengrößen ist die innere Kennzeichnung vollflächig dargestellt.

### 3.1 Beispiel

+	□	=	□	→	0.* + *.50 = 0.50 mm DK
□	+	+	=	⊕	→ 1.* + *.30 = 1.30 mm DK
□	+	⊗	=	⊗	→ 1.* + *.85 = 1.85 mm DK
□	+	⊗	=	⊗	→ 1.* + *.85 = 1.85 mm NDK
○	+	□	=	⊠	→ 2.* + *.50 = 2.50 mm DK
◇	+	□	=	⊠	→ 3.* + *.50 = 3.50 mm DK
◇	+	□	=	⊠	→ 3.* + *.50 = 3.50 mm NDK

### 3.2 Hinweis

Vias  $\leq 0.35$  mm und NDK's  $\leq 0.75$  mm ist kein individuelles Symbol zugeordnet.

# Bohrsymbole

## 3.3 Tabelle

Zuordnung der Bohrsymbole.

Übersicht zu den Bohrsymbolen														
mm	DK	NDK	DK	NDK	DK	NDK	DK	NDK	DK	NDK	DK	NDK	DK	NDK
	0.*		1.*		2.*		3.*		4.*		5.*		6.*	
*.00	•	•	□	□	○	○	◇	◇	□	□	○	○	◇	◇
*.05	•	•	■	■	◐	◐	◑	◑	◐	◐	◑	◑	◑	◑
*.10	•	•	◓	◓	◔	◔	◕	◕	◓	◓	◔	◔	◕	◕
*.15	•	•	◔	◔	◕	◕	◖	◖	◔	◔	◕	◕	◖	◖
*.20	•	•	◕	◕	◖	◖	◗	◗	◕	◕	◖	◖	◗	◗
*.25	•	•	◖	◖	◗	◗	◘	◘	◖	◖	◗	◗	◘	◘
*.30	•	•	◗	◗	◘	◘	◙	◙	◗	◗	◘	◘	◙	◙
*.35	•	•	◘	◘	◙	◙	◚	◚	◘	◘	◙	◙	◚	◚
*.40	×	×	⊠	⊠	⊙	⊙	⊠	⊠	×	×	⊙	⊙	⊠	⊠
*.45	*	*	⊠	⊠	⊙	⊙	⊠	⊠	*	*	⊙	⊙	*	*
*.50	□	□	◻	◻	◼	◼	◽	◽	□	□	◻	◻	◽	◽
*.55	■	■	◼	◼	◽	◽	◾	◾	■	■	◼	◼	◽	◽
*.60	◇	◇	◽	◽	◾	◾	◿	◿	◇	◇	◽	◽	◾	◾
*.65	◆	◆	◾	◾	◿	◿	⬢	⬢	◆	◆	◽	◽	◾	◾
*.70	△	△	◿	◿	⬢	⬢	⬣	⬣	△	△	◽	◽	◾	◾
*.75	▲	▲	⬣	⬣	⬤	⬤	⬥	⬥	▲	▲	◽	◽	◾	◾
*.80	⊗	⊗	⊠	⊠	⊙	⊙	⊠	⊠	⊗	⊗	⊙	⊙	⊠	⊠
*.85	⊗	⊗	⊠	⊠	⊙	⊙	⊠	⊠	⊗	⊗	⊙	⊙	⊠	⊠
*.90	○	⊖	◻	◻	◼	◼	◽	◽	○	○	◻	◻	◽	◽
*.95	●	●	◻	◻	◼	◼	◽	◽	●	●	◻	◻	◽	◽

Bohrungen ≥ 6.45 mm  
gehören zur Fräskontur

# Bohrsymbole

**4.0 Querverweise** „Gerber [S.139]“ ; „Kontaktieren [S.184]“ ;  
„NDK-Bohrungen [S.262]“ ; „Bohrsymbole [S.66]“ ;  
„Bohrungen [S.70]“ ; „Bohrwerkzeuge [S.83]“

# Bohrungen

## 1.0 Anwendung

Bohrungen auf einer Leiterplatte werden eingeteilt in:

- a.) Montagebohrungen (Befestigung der Leiterplatte im Gehäuse, Befestigung von Baukörpern auf der Leiterplatte, Justage einstellbarer Bauteile)
- b.) Bauteilbohrungen (Aufnahme bedrahteter Bauteile)
- c.) Kontaktierungen (Für den galvanotechnischen Kontakt mehrerer Ebenen der Leiterplatte).  
Kontaktierungen sind „Durchkontaktierungen“, „buried vias“ oder „blind vias“.

Alle Bohrungen werden mechanisch mit Bohrwerkzeugen hergestellt (gebohrt).

## 1.1 Begriffe

Via = mechanische Kontaktierung  $\geq 100\mu\text{m}$   
Mikrovia = mechanische Kontaktierung  $\geq 50$  und  $\leq 100\mu\text{m}$

## 2.0 Designregel

- a.) Montagebohrungen können kontaktiert (=dk) oder nicht kontaktiert (=ndk) sein. Sie können gleichzeitig die Funktion einer Bauteilbohrung haben.  
Sind sie dk, können sie als Kontaktierung wirken.
- b.) Bauteilbohrungen können dk oder ndk sein. Sind sie dk, wirken sie immer als Kontaktierung.
- c.) Kontaktierungen müssen immer dk sein. Sie haben niemals die Funktion einer Bauteilbohrung

## 2.1 Tabelle

Bohrungstyp	Funktion der Bohrung				
	Montagebohrung	Bauteilbohrung	Durchkontaktierung	Blind via	Buried via
Montagebohrung (dk)	+	+	+	-	-
Montagebohrung (ndk)	+	+	-	-	-
Bauteilbohrung (dk)	-	+	+	-	-
Bauteilbohrung (ndk)	-	+	-	-	-
Kontaktierung (dk)	-	-	+	+	+

# Bohrungen

## 3.0 Intervalle

Verfügbare Bohrwerkzeuge : 0.05mm bis 6.40mm  
 Abstufung der Durchmesser : 0.05mm

$\varnothing > 6.40\text{mm}$  gelten als Fräskontur

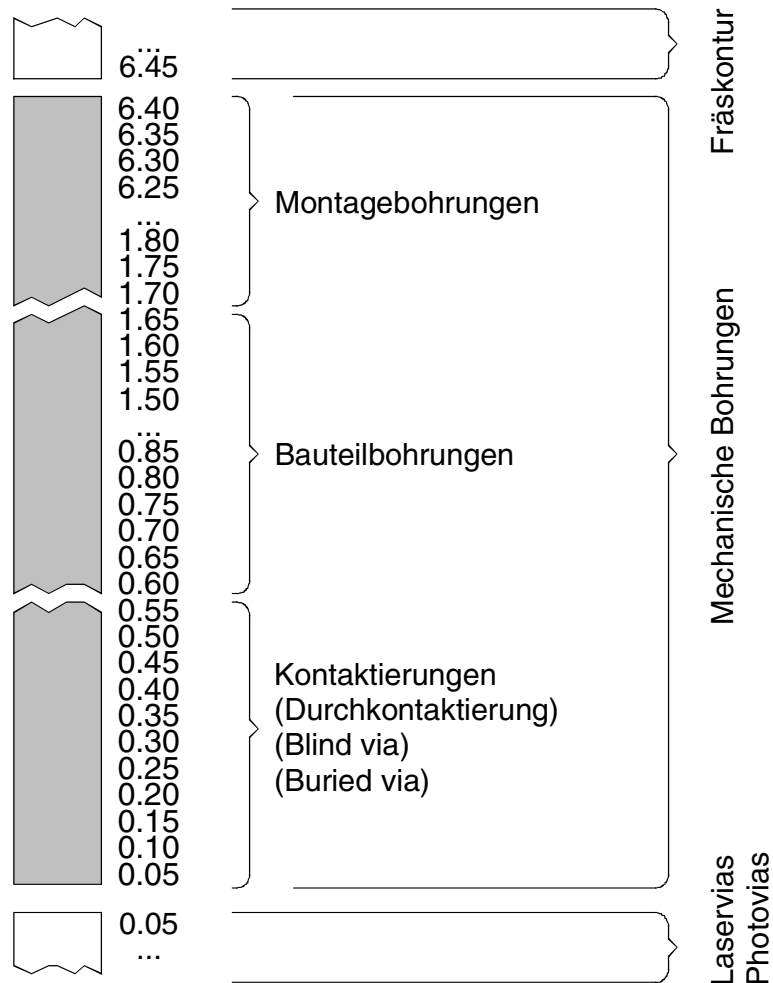
$\varnothing < 0.05\text{mm}$  sind nicht-mechanische Kontaktierungen

## 3.1 Übersicht

$\varnothing$  für Montagebohrungen : 1.70mm bis 6.40mm

$\varnothing$  für Bauteilbohrungen : 0.60mm bis 1.65mm

$\varnothing$  für Kontaktierungen : 0.05mm bis 0.55mm



## 4.0 Anbindungen

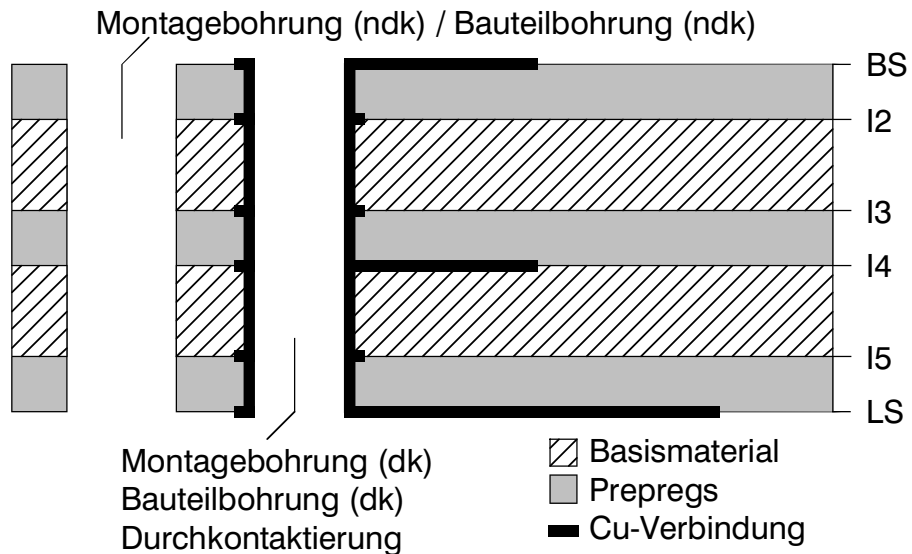
Die Art der Bohrung bestimmt die Anbindung der einzelnen Ebenen einer mehrlagigen Leiterplatte.

Der kleinste Bohrdurchmesser bestimmt die Bohrtiefe und damit die maximale Platinendicke. Bei „Buried vias“ limitiert er den möglichen Abstand zu den Innenlagen.

# Bohrungen

## 4.1 Montage-, Bauteil, DK-Bohrung

Montagebohrungen, Bauteilbohrungen und Durchkontaktierungen gehen durch alle Ebenen eines Multilayers.



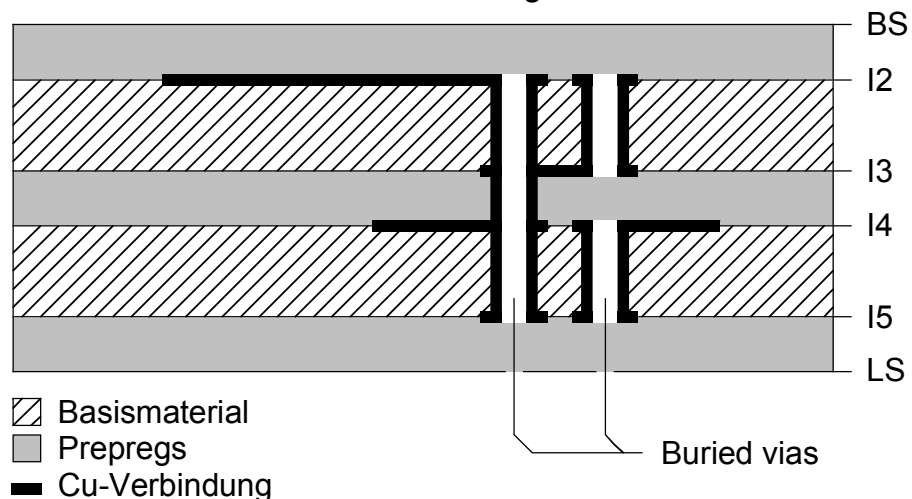
### 4.1.1 Bohrtiefe

Die kleinste Bohrung legt die Bohrtiefe (BS → LS) fest.

Bohrung (mm)	0.20	0.25	0.30	0.35	0.40	0.45	0.50
Maximale Tiefe	1.65	1.90	2.20	2.50	2.75	3.00	3.30

## 4.2 Buried vias

„Buried vias“ kontaktieren zwei oder mehrere Innenlagen und haben nie Kontakt zu einer Außenlage.



### 4.2.1 Bohrtiefe

Die kleinste Bohrung legt die Bohrtiefe (I... → I...) fest.

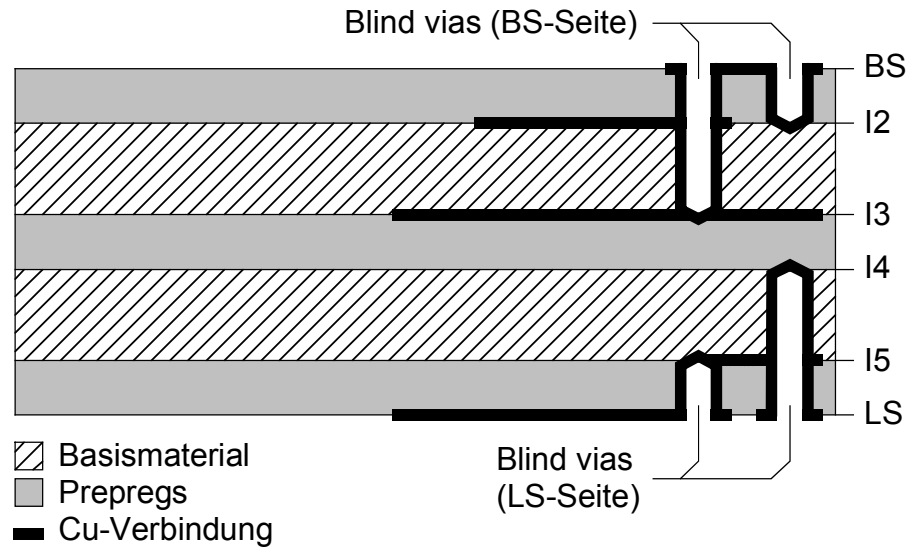
Bohrung (mm)	0.10	0.15	0.20	0.25	0.30	0.35	0.40
Maximale Tiefe	1.10	1.40	1.65	1.90	2.20	2.50	2.75



# Bohrungen

## 4.3 Blind vias

„Blind vias“ kontaktieren immer eine Außenlage und eine oder mehrere Innenlagen.



### 4.3.1 Bohrtiefe

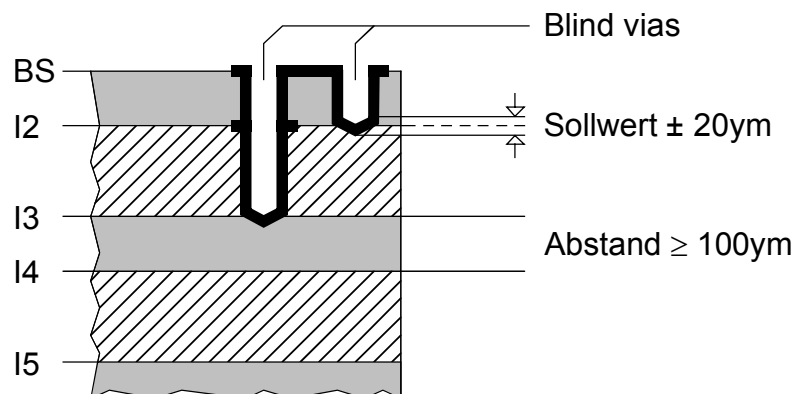
Die kleinste Bohrung legt die Bohrtiefe (BS → I...) oder (LS → I...) fest.

Bohrung (mm)	0.05	0.10	0.15	0.20	0.25	0.30	0.35
Maximale Tiefe	0.15	0.20	0.25	0.30	0.35	0.40	0.45

### 4.3.2 Toleranz

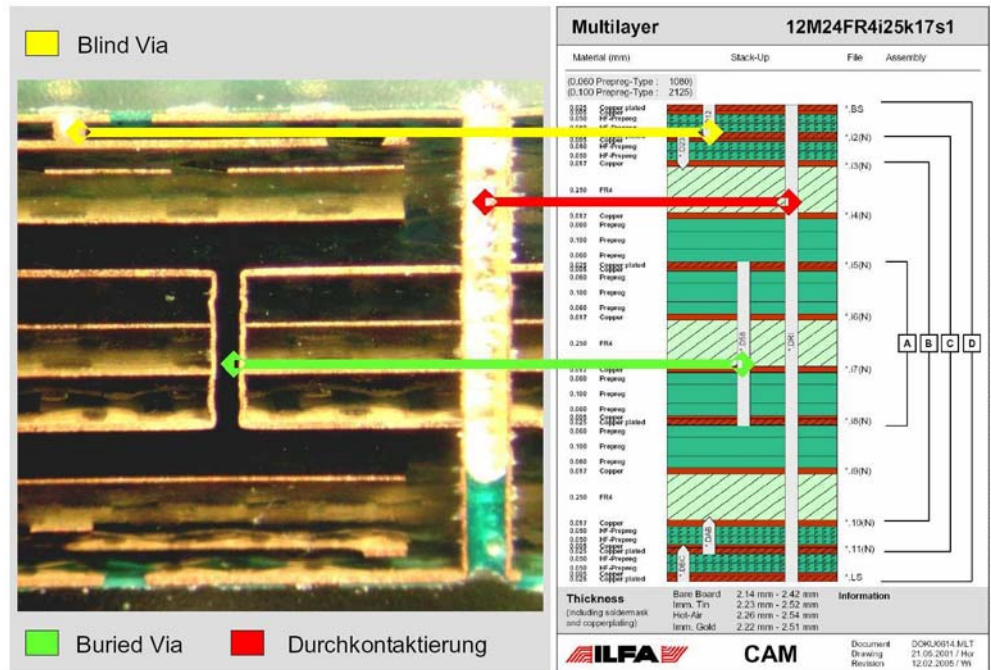
Die Toleranz für das Tiefenbohren von „Blind vias“ (= Z-Achsen-Bohren) beträgt  $\pm 20\mu\text{m}$ .

Der Abstand der letzten kontaktierten Innenlage zur nächsten nicht kontaktierten Innenlage muß  $\geq 100\mu\text{m}$  sein.



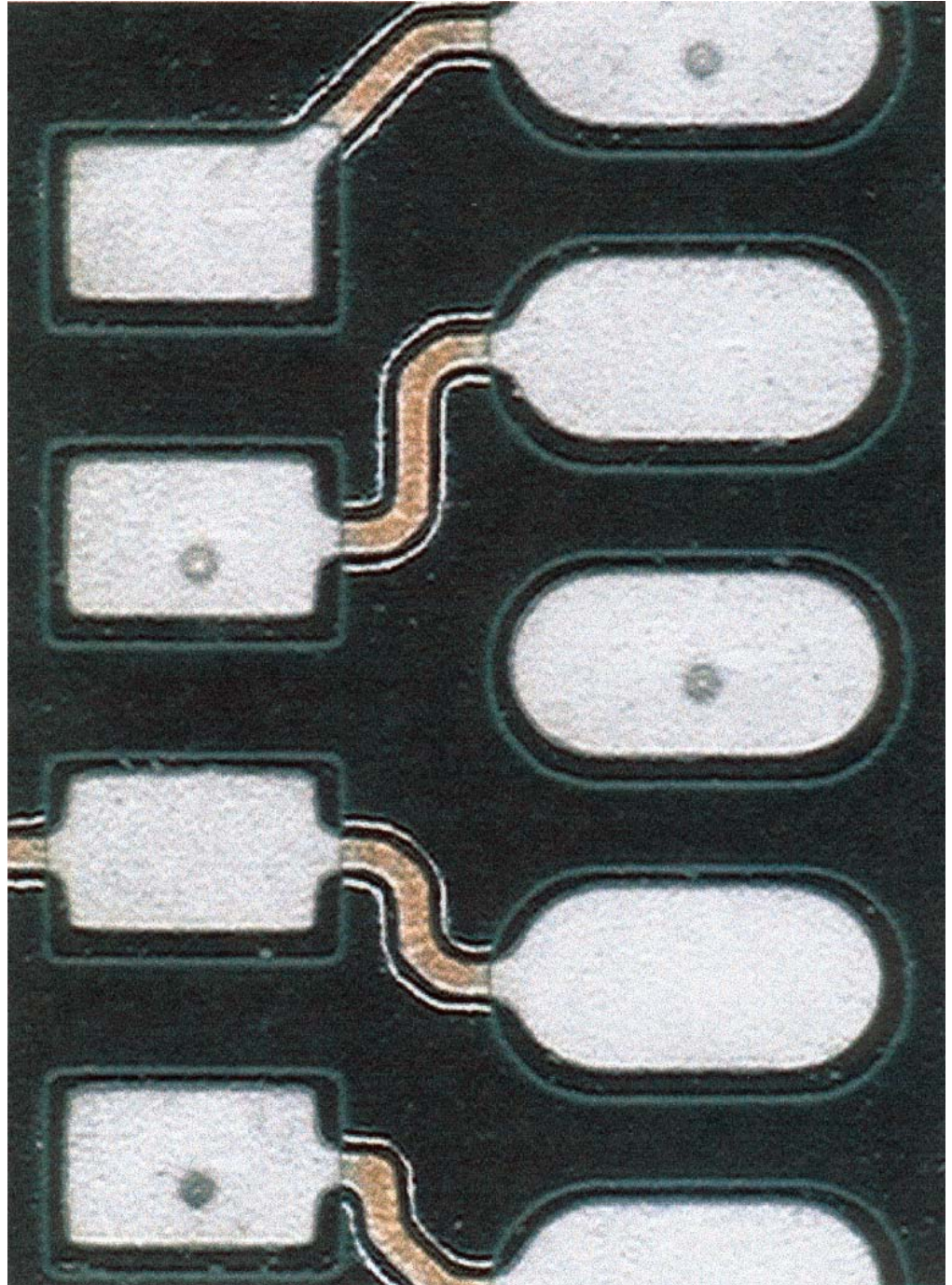
# Bohrungen

## 4.3.3 Fotos



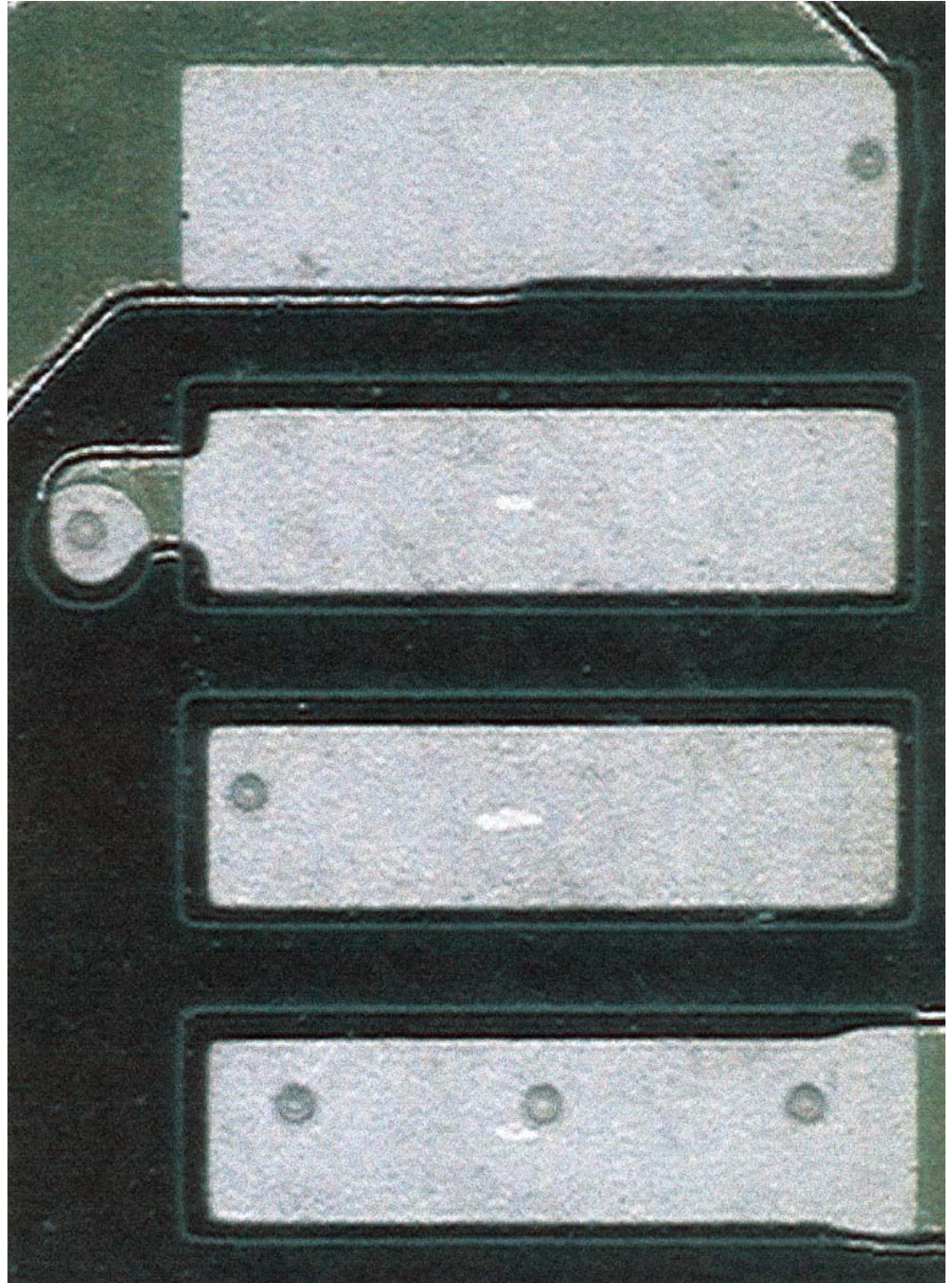
© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

## Bohrungen



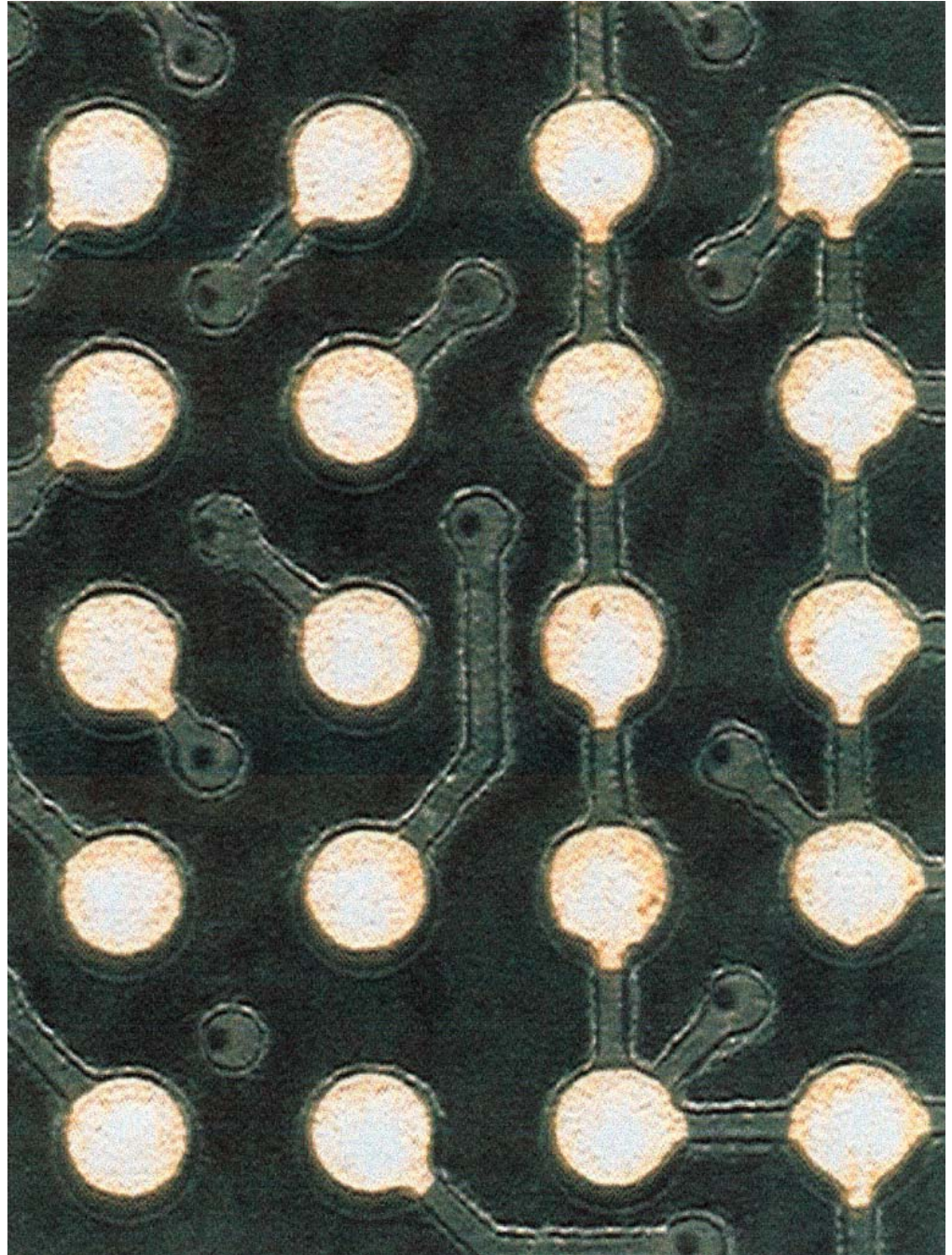
Direktkontaktierung in SMD-Pads (Pad-Abstand 1.27mm) durch "Blind vias" (Durchmesser 150 $\mu$ m) an die inneren Ebenen eines Multilayers.

## Bohrungen



Kontaktierungsvarianten in SMD-Pads (Pad-Abstand 1.27mm) mit "Blind-vias", beginnend von oben: in der Fläche, als separates klassisches Via, einzeln innerhalb des Pads oder sogar mehrfach.

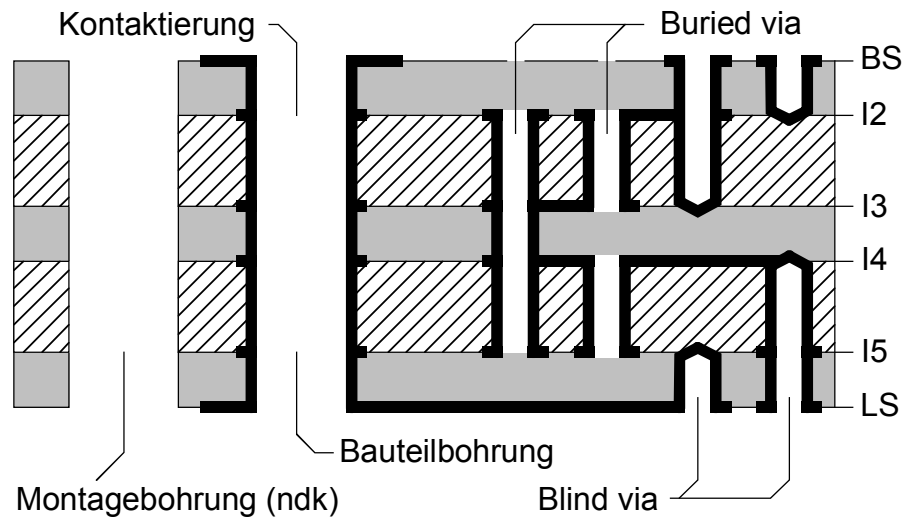
## Bohrungen



Ausschnitt des Layoutes für ein Ball-Grid-Array mit "Blind vias" zur Kontaktierung an die Innenlagen eines Multilayers.

# Bohrungen

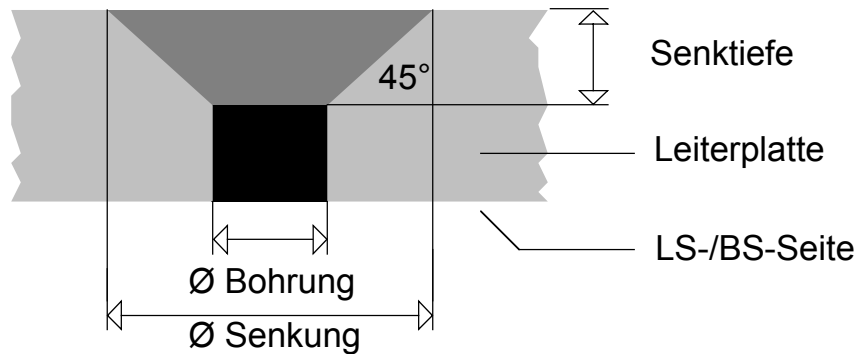
**4.4 Kombination** Alle Bohrtypen können in einem Multilayer kombiniert werden.



## 5.0 Senken

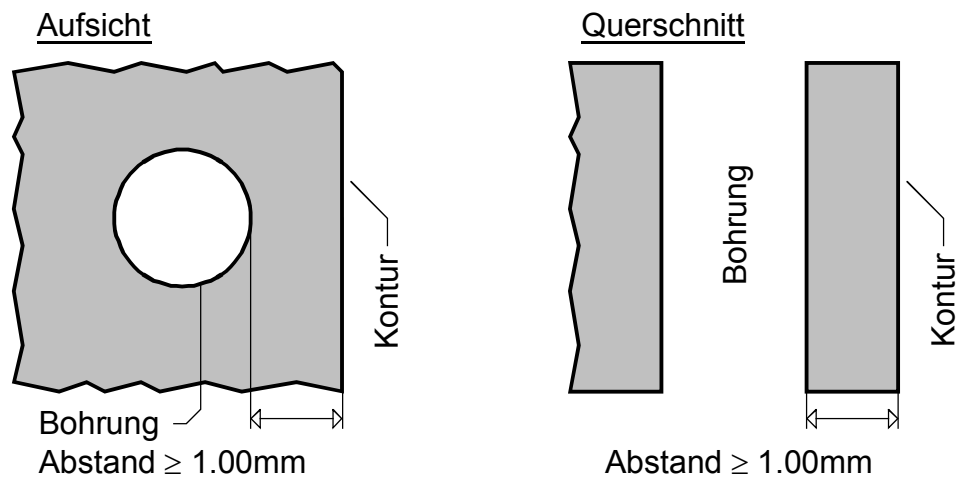
Für Senkbohrungen muß die Senktiefe angegeben werden und die Senkrichtung (BS- oder LS-Seite).

### 5.1 Beispiel



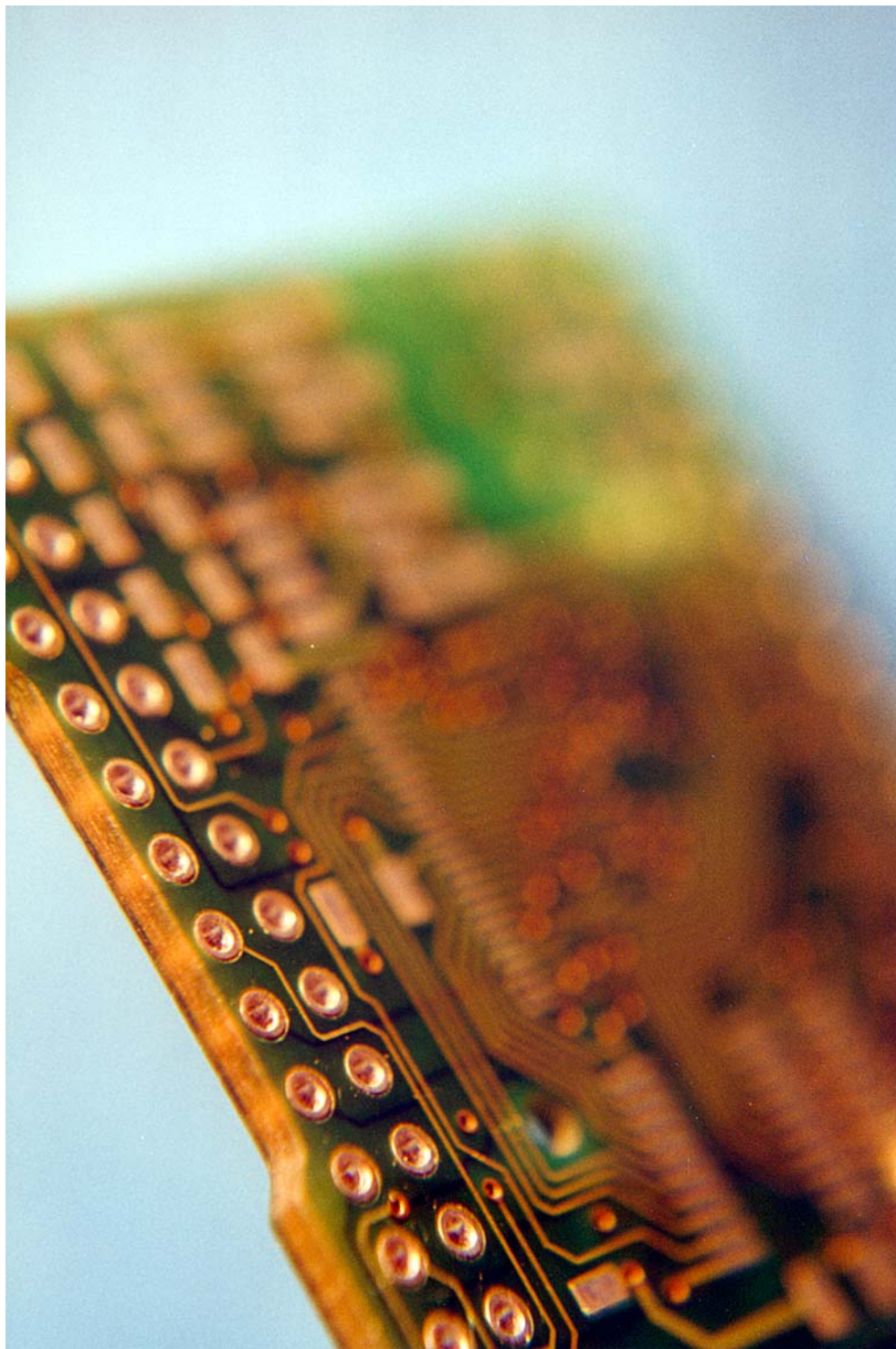
**6.0 Randabstand** Der Abstand einer Bohrwandung zur Leiterplattenkontur muß  $\geq 1.00\text{mm}$  sein.

### 6.1 Beispiel



# Bohrungen

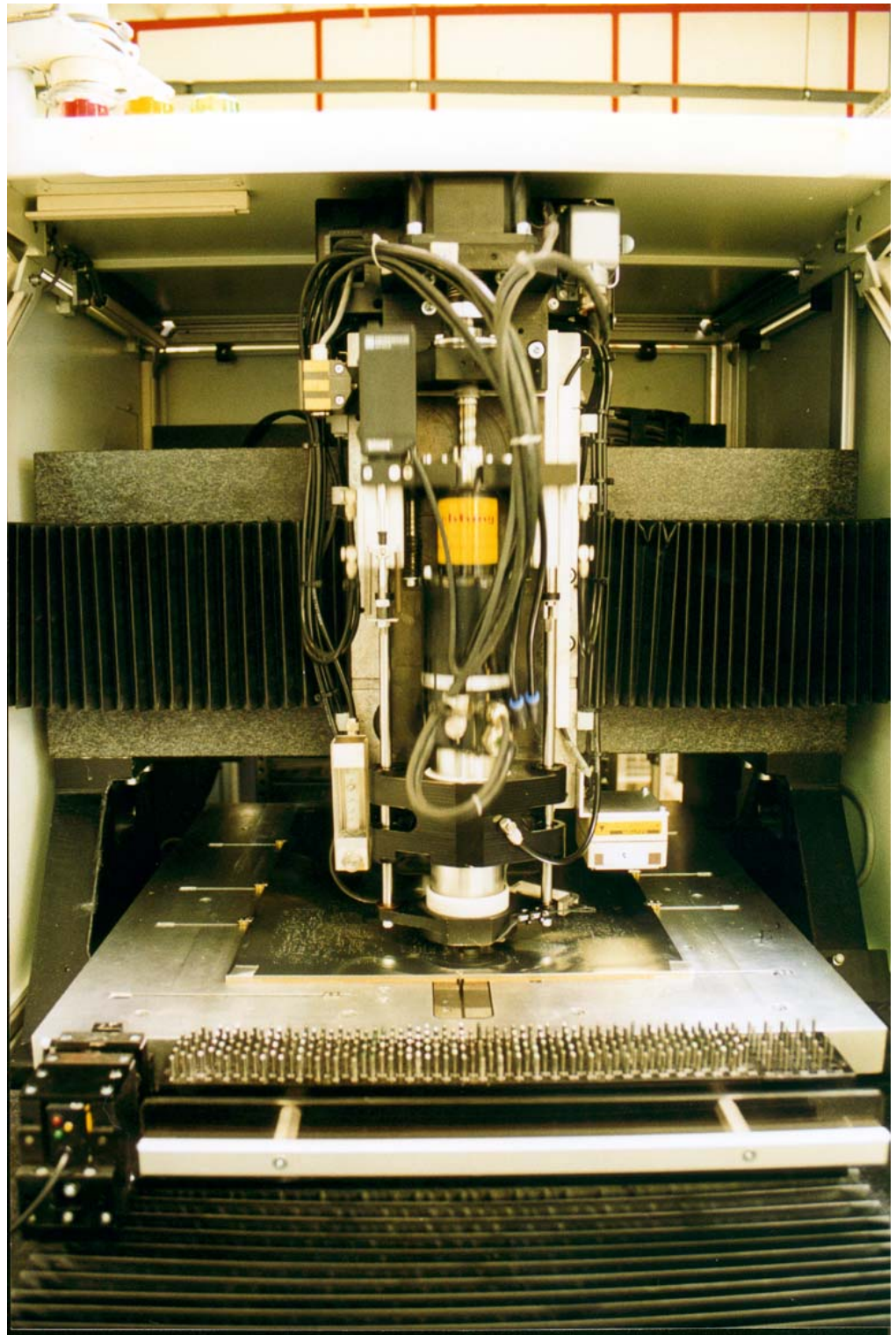
## 6.2 Foto



Abstand der Bohrungen (links) im Grenzbereich. Bei Sicht auf die Kontur sind bereits die Bohrhülsen zu erahnen.

# Bohrungen

## 7.0 Fotos



Granitgelagerte 1-Spindelbohrmaschine für "Blind vias" und "Buried vias". Vollautomat mit Werkzeugmanagement. Im Vordergrund das Werkzeugmagazin, links vorne die Laser-Meßstation. (Hersteller Fa. KLG).

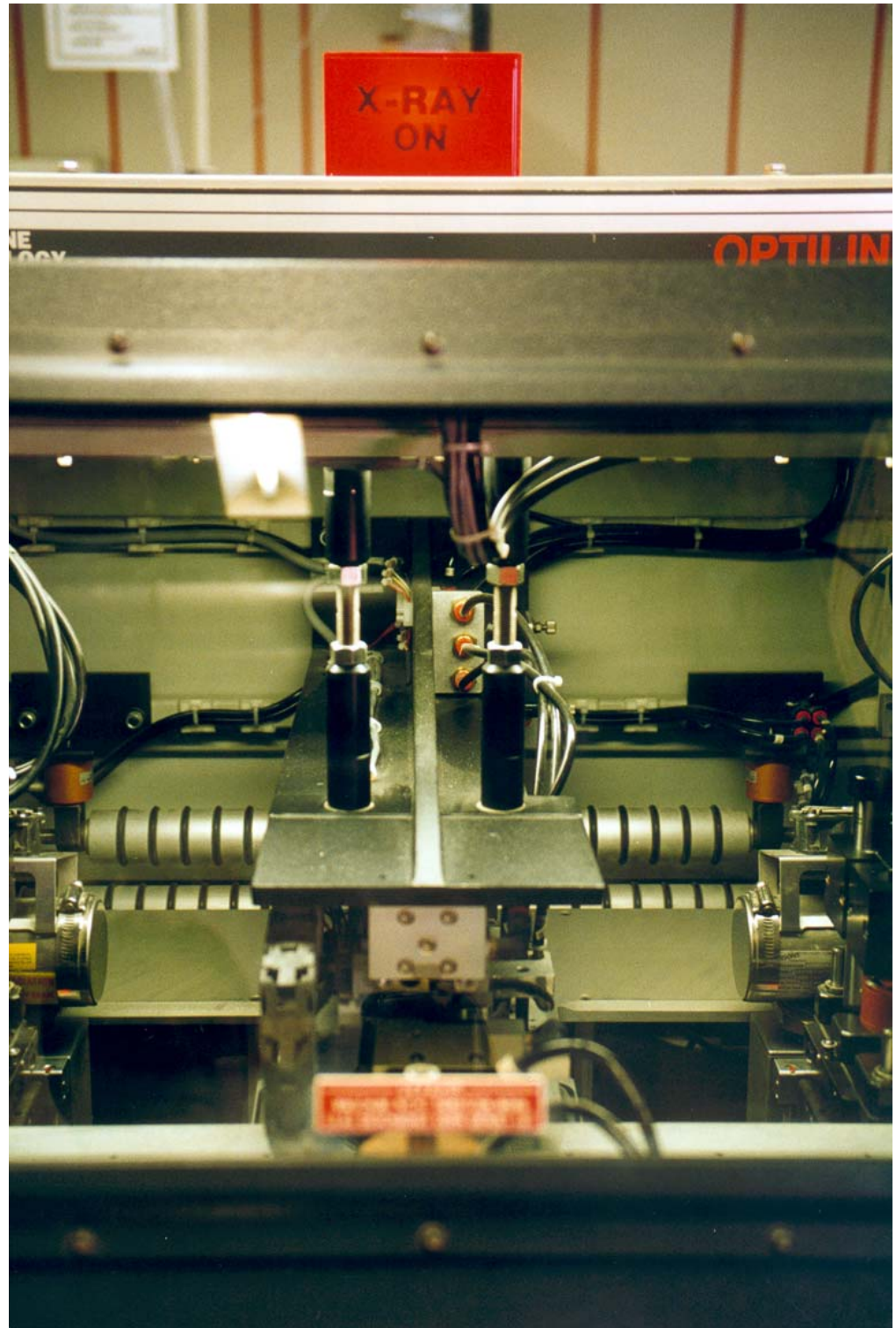


# Bohrungen



Granitgelagerte 3-Spindelbohrmaschine für mittlere und größere Serien. Eigenes Werkzeugmanagement pro Spindel. Auf dem Bohrtisch liegen bereits verstiftete Bohrpakete.  
(Hersteller Fa. Schmolli).

## Bohrungen



Blick in eine Röntgenbohrmaschine für das Erstellen von Paßbohrungen zur toleranzarmen Aufnahme von verpreßten Multilayern mit bereits fertig strukturierten Innenlagen.  
(Hersteller Fa. Multiline).

**8.0 Querverweise** „Kontaktieren [S.184]“ ; „NDK-Bohrungen [S.262]“ ;  
„Bohrplan [S.62]“ ; „Bohrsymbole [S.66]“ ; „Bohrwerkzeuge [S.83]“

# Bohrwerkzeuge

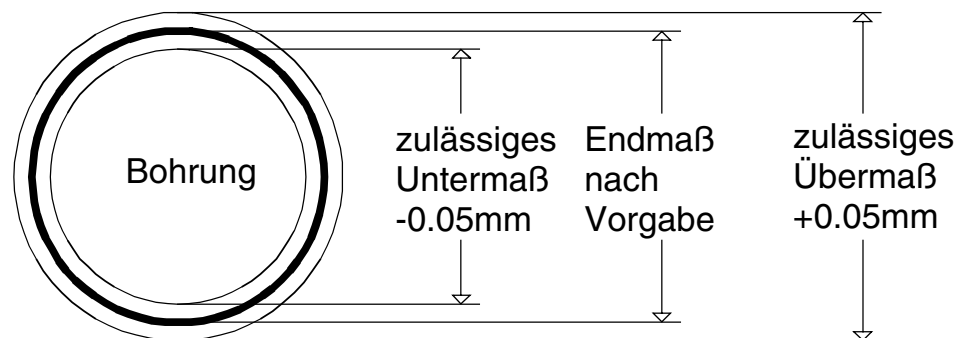
## 1.0 Anwendung

Der Enddurchmesser (=das Endmaß) einer Bohrung hängt von der galvanischen Oberfläche der Leiterplatte und der Werkzeugtoleranz ab.

Die Wahl des geeigneten Bohrwerkzeuges bestimmt das Endmaß der Bohrung (=Vorgabe des CAD-Systems).

## 2.0 Regeln

1. Bohrwerkzeuge sind in Größenabständen von 0.05mm verfügbar.
2. Bohrwerkzeuge haben ein Untermaß von 0.01mm bis 0.02mm.
3. Die Standardtoleranz für das Endmaß eines Bohrdurchmessers darf  $\pm 0.05\text{mm}$  nicht überschreiten.



## 3.0 NDK's

Die Bohrwerkzeuge für nicht kontaktierte Bohrungen sind 0.05mm größer, als das Endmaß:

$$\text{Bohrwerkzeug (NDK)} = \text{Endmaß} + 0.05\text{mm}$$

## 3.1 DK's

Die Bohrwerkzeuge für kontaktierte Bohrungen sind 0.1mm größer, als das Endmaß:

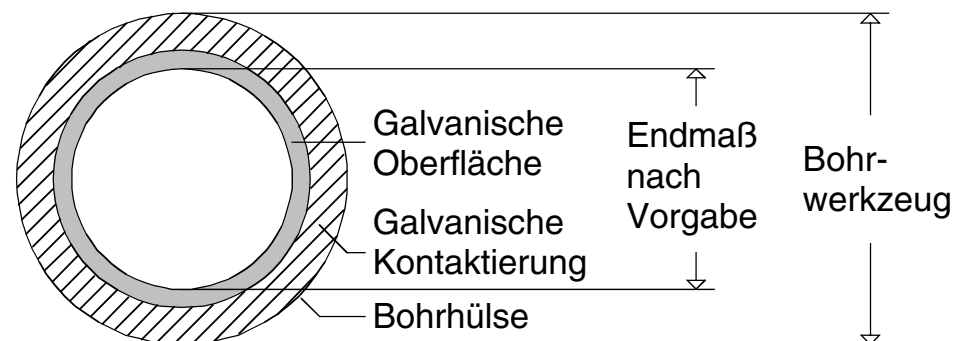
$$\text{Bohrwerkzeug (DK)} = \text{Endmaß} + 0.1\text{mm}$$

Ausnahme:

Bei der Oberfläche Hot-Air-Leveling sind die Bohrwerkzeuge für Bohrungen ab 0.65mm um 0.15mm größer, als das Endmaß:

$$\text{Bohrwerkzeug (DK/Ho)} = \text{Endmaß} + 0.15\text{mm}$$

## 3.1.1 Beispiel



## 4.0 mil / mm

Bohrwerkzeuge werden in „mm“ beschrieben. Jedem „mm“-Wert ist ein definiertes „mil“-Intervall für die Umrechnung zugeordnet.

# Bohrwerkzeuge

## 5.0 Tabelle

Bohrwerkzeug für Endmaße von 0.0mm bis 0.95mm.

Endmaß		Bohrwerkzeug				Bohrsymbole	
		Chemisch Zinn, Gold, Kupfer, Nickel, Entek+					
		Hot-Air-Leveling			Bleizinn		
		dk	dk	dk			
mm	mil	dk	dk	dk	ndk	dk	ndk
0.00	0.0	-	-	-	-	•	•
0.05	0.1-2.9	0.15	0.15	0.15	0.10	•	•
0.1	3.0-4.8	0.2	0.2	0.2	0.15	•	•
0.15	4.9-6.8	0.25	0.25	0.25	0.20	•	•
0.2	6.9-8.8	0.3	0.3	0.3	0.25	•	•
0.25	8.9-10.7	0.35	0.35	0.35	0.3	•	•
0.3	10.8-12.7	0.4	0.4	0.4	0.35	•	•
0.35	12.8-14.7	0.45	0.45	0.45	0.4	•	•
0.4	14.8-16.6	0.5	0.5	0.5	0.45	×	×
0.45	16.7-18.6	0.55	0.55	0.55	0.5	*	*
0.5	18.7-20.6	0.6	0.6	0.6	0.55	□	□
0.55	20.7-22.5	0.65	0.65	0.65	0.6	■	■
0.6	22.6-24.5	0.7	0.7	0.7	0.65	◇	◇
0.65	24.6-26.5	0.75	0.8	0.75	0.7	◆	◆
0.7	26.6-28.4	0.8	0.85	0.8	0.75	△	△
0.75	28.5-30.4	0.85	0.9	0.85	0.8	▲	▲
0.8	30.5-32.4	0.9	0.95	0.9	0.85	⊗	⊗
0.85	32.5-34.3	0.95	1.0	0.95	0.9	⊗	⊗
0.9	34.4-36.3	1.0	1.05	1.0	0.95	○	⊕
0.95	36.4-38.3	1.05	1.1	1.05	1.0	●	●

# Bohrwerkzeuge

5.1 Tabelle

Bohrwerkzeuge für Endmaße von 1.0mm bis 1.95mm.

Endmaß		Bohrwerkzeug				Bohrsymbole	
		Chemisch Zinn, Gold, Kupfer, Nickel, Entek+					
		Hot-Air-Leveling			Bleizinn		
		dk	dk	dk			
mm	mil	dk	dk	dk	ndk	dk	dk
1.0	38.4-40.3	1.1	1.15	1.1	1.05		
1.05	40.4-42.2	1.15	1.2	1.15	1.1		
1.10	42.3-44.2	1.2	1.25	1.2	1.15		
1.15	44.3-46.2	1.25	1.3	1.25	1.2		
1.20	46.3-48.1	1.3	1.35	1.3	1.25		
1.25	48.2-50.1	1.35	1.4	1.35	1.3		
1.30	50.2-52.1	1.4	1.45	1.4	1.35		
1.35	52.2-54.0	1.45	1.5	1.45	1.4		
1.40	54.1-56.0	1.5	1.55	1.5	1.45		
1.45	56.1-58.0	1.55	1.6	1.55	1.5		
1.50	58.1-59.9	1.6	1.65	1.6	1.55		
1.55	60.0-61.9	1.65	1.7	1.65	1.6		
1.60	62.0-63.9	1.7	1.75	1.7	1.65		
1.65	64.0-65.8	1.75	1.8	1.75	1.7		
1.70	65.9-67.8	1.8	1.85	1.8	1.75		
1.75	67.9-69.8	1.85	1.9	1.85	1.8		
1.80	69.9-71.8	1.9	1.95	1.9	1.85		
1.85	71.9-73.7	1.95	2.0	1.95	1.9		
1.90	73.8-75.7	2.0	2.05	2.0	1.95		
1.95	75.8-77.7	2.05	2.1	2.05	2.0		

# Bohrwerkzeuge

## 5.2 Tabelle

Bohrwerkzeuge für Endmaße von 2.0mm bis 2.95mm.

Endmaß		Bohrwerkzeug				Bohrsymbole	
		Chemisch Zinn, Gold, Kupfer, Nickel, Entek+					
		Hot-Air-Leveling			ndk		
		dk	dk	Bleizinn dk			
mm	mil	dk	dk	dk	ndk	dk	ndk
2.0	77.8-79.6	2.1	2.15	2.1	2.05		
2.05	79.7-81.6	2.15	2.2	2.15	2.1		
2.10	81.7-83.6	2.2	2.25	2.2	2.15		
2.15	83.7-85.5	2.25	2.3	2.25	2.2		
2.20	85.6-87.5	2.3	2.35	2.3	2.25		
2.25	87.6-89.5	2.35	2.4	2.35	2.3		
2.30	89.6-91.4	2.4	2.45	2.4	2.35		
2.35	91.5-93.4	2.45	2.5	2.45	2.4		
2.40	93.5-95.4	2.5	2.55	2.5	2.45		
2.45	95.5-97.3	2.55	2.6	2.55	2.5		
2.50	97.4-99.3	2.6	2.65	2.6	2.55		
2.55	99.4-101.3	2.65	2.7	2.65	2.6		
2.60	101.4-103.2	2.7	2.75	2.7	2.65		
2.65	103.3-105.2	2.75	2.8	2.75	2.7		
2.70	105.3-107.2	2.8	2.85	2.8	2.75		
2.75	107.3-109.2	2.85	2.9	2.85	2.8		
2.80	109.3-111.1	2.9	2.95	2.9	2.85		
2.85	111.2-113.1	2.95	3.0	2.95	2.9		
2.90	113.2-115.1	3.0	3.05	3.0	2.95		
2.95	115.2-117.0	3.05	3.1	3.05	3.0		

# Bohrwerkzeuge

## 5.3 Tabelle

Bohrwerkzeuge für Endmaße von 3.0mm bis 3.95mm.

Endmaß		Bohrwerkzeug				Bohrsymbole	
		Chemisch Zinn, Gold, Kupfer, Nickel, Entek+					
		Hot-Air-Leveling					
		Bleizinn					
mm	mil	dk	dk	dk	ndk	dk	ndk
3.0	117.1-119.0	3.1	3.15	3.1	3.05		
3.05	119.1-121.0	3.15	3.2	3.15	3.1		
3.10	121.1-122.9	3.2	3.25	3.2	3.15		
3.15	123.0-124.9	3.25	3.3	3.25	3.2		
3.20	125.0-126.9	3.3	3.35	3.3	3.25		
3.25	127.0-128.8	3.35	3.4	3.35	3.3		
3.30	128.9-130.8	3.4	3.45	3.4	3.35		
3.35	130.9-132.8	3.45	3.5	3.45	3.4		
3.40	132.9-134.7	3.5	3.55	3.5	3.45		
3.45	134.8-136.7	3.55	3.6	3.55	3.5		
3.50	136.8-138.7	3.6	3.65	3.6	3.55		
3.55	138.8-140.6	3.65	3.7	3.65	3.6		
3.60	140.7-142.6	3.7	3.75	3.7	3.65		
3.65	142.7-144.6	3.75	3.8	3.75	3.7		
3.70	144.7-146.6	3.8	3.85	3.8	3.75		
3.75	146.7-148.5	3.85	3.9	3.85	3.8		
3.80	148.6-150.5	3.9	3.95	3.9	3.85		
3.85	150.6-152.5	3.95	4.0	3.95	3.9		
3.90	152.6-154.4	4.0	4.05	4.0	3.95		
3.95	154.5-156.4	4.05	4.1	4.05	4.0		

# Bohrwerkzeuge

5.4 Tabelle

Bohrwerkzeuge für Endmaße von 4.0mm bis 4.95mm.

Endmaß		Bohrwerkzeug				Bohrsymbole	
		Chemisch Zinn, Gold, Kupfer, Nickel, Entek+					
		Hot-Air-Leveling					
		Bleizinn					
mm	mil	dk	dk	dk	ndk	dk	ndk
4.0	156.5-158.4	4.1	4.15	4.1	4.05		
4.05	158.5-160.3	4.15	4.2	4.15	4.1		
4.10	160.4-162.3	4.2	4.25	4.2	4.15		
4.15	162.4-164.3	4.25	4.3	4.25	4.2		
4.20	164.4-166.2	4.3	4.35	4.3	4.25		
4.25	166.3-168.2	4.35	4.4	4.35	4.3		
4.30	168.3-170.2	4.4	4.45	4.4	4.35		
4.35	170.3-172.1	4.45	4.5	4.45	4.4		
4.40	172.2-174.1	4.5	4.55	4.5	4.45		
4.45	174.2-176.1	4.55	4.6	4.55	4.5		
4.50	176.2-178.0	4.6	4.65	4.6	4.55		
4.55	178.1-180.0	4.65	4.7	4.65	4.6		
4.60	180.1-182.0	4.7	4.75	4.7	4.65		
4.65	182.1-184.0	4.75	4.8	4.75	4.7		
4.70	184.1-185.9	4.8	4.85	4.8	4.75		
4.75	186.0-187.9	4.85	4.9	4.85	4.8		
4.80	188.0-189.9	4.9	4.95	4.9	4.85		
4.85	190.0-191.8	4.95	5.0	4.95	4.9		
4.90	191.9-193.8	5.0	5.05	5.0	4.95		
4.95	193.9-195.8	5.05	5.1	5.05	5.0		



# Bohrwerkzeuge

5.5 Tabelle

Bohrwerkzeuge für Endmaße von 5.0mm bis 5.95mm.

Endmaß		Bohrwerkzeug				Bohrsymbole	
		Chemisch Zinn, Gold, Kupfer, Nickel, Entek+					
		Hot-Air-Leveling		Bleizinn			
		dk	dk	dk	ndk		
mm	mil	dk	dk	dk	ndk	dk	ndk
5.0	195.9-197.7	5.1	5.15	5.1	5.05		
5.05	197.8-199.7	5.15	5.2	5.15	5.1		
5.10	199.8-201.7	5.2	5.25	5.2	5.15		
5.15	201.8-203.6	5.25	5.3	5.25	5.2		
5.20	203.7-205.6	5.3	5.35	5.3	5.25		
5.25	205.7-207.6	5.35	5.4	5.35	5.3		
5.30	207.7-209.5	5.4	5.45	5.4	5.35		
5.35	209.6-211.5	5.45	5.5	5.45	5.4		
5.40	211.6-213.5	5.5	5.55	5.5	5.45		
5.45	213.6-215.5	5.55	5.6	5.55	5.5		
5.50	215.6-217.4	5.6	5.65	5.6	5.55		
5.55	217.5-219.4	5.65	5.7	5.65	5.6		
5.60	219.5-221.4	5.7	5.75	5.7	5.65		
5.65	221.5-223.3	5.75	5.8	5.75	5.7		
5.70	223.4-225.3	5.8	5.85	5.8	5.75		
5.75	225.4-227.3	5.85	5.9	5.85	5.8		
5.80	227.4-229.2	5.9	5.95	5.9	5.85		
5.85	229.3-231.2	5.95	6.0	5.95	5.9		
5.90	231.3-233.2	6.0	6.05	6.0	5.95		
5.95	233.3-235.1	6.05	6.1	6.05	6.0		

# Bohrwerkzeuge

## 5.6 Tabelle

Bohrwerkzeuge für Endmaße von 6.0mm bis 6.40mm.

Endmaß		Bohrwerkzeug				Bohrsymbole	
		Chemisch Zinn, Gold, Kupfer, Nickel, Entek+					
		Hot-Air-Leveling					
		Bleizinn					
mm	mil	dk	dk	dk	ndk	dk	ndk
6.0	235.2-237.2	6.1	6.15	6.1	6.05		
6.05	237.3-239.1	6.15	6.2	6.15	6.1		
6.10	239.2-241.1	6.2	6.25	6.2	6.15		
6.15	241.2-243.2	6.25	6.3	6.25	6.2		
6.20	243.3-245.1	6.3	6.35	6.3	6.25		
6.25	245.2-247.1	6.35	6.4	6.35	6.3		
6.30	247.2-249.0	6.4	6.45	6.4	6.35		
6.35	249.1-250.9	6.45	6.5	6.45	6.4		
6.40	251.0-252.9	6.5	6.55	6.5	6.45		

**6.0 Querverweise** „Bohrwerkzeuge (Kommentar) [S.323]“ ; „Kontaktieren [S.184]“ ;  
 „NDK-Bohrungen [S.262]“ ; „Bohrplan [S.62]“ ;  
 „Bohrsymbole [S.66]“ ; „Bohrungen [S.70]“

# Carbonlack

## 1.0 Anwendung

Carbonlack ist eine feinkörnige, leitfähige Ruß- und Graphitpaste, die mit Siebdruck aufgebracht wird.

Carbonlack verbessert die Leitfähigkeit (z.B. von Tastaturkontakten oder LCD-Kontakten).

## 2.0 Designregel

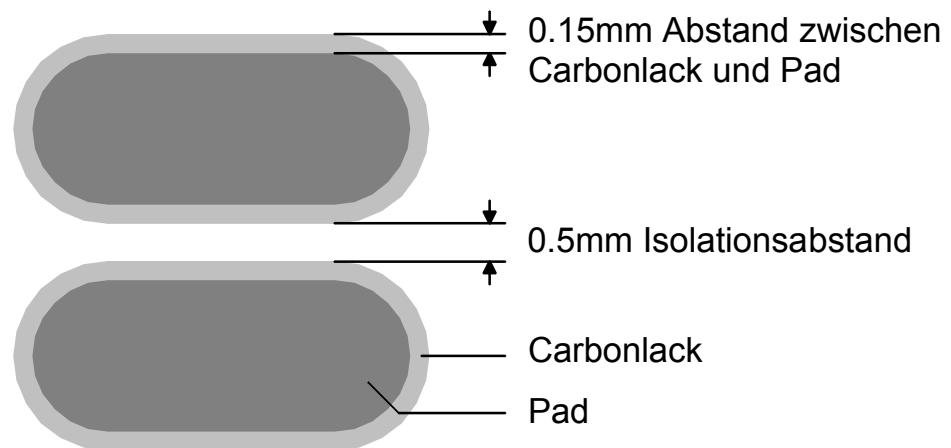
Der Datensatz für die Carbonlackmaske enthält nur die Strukturen, die mit Carbonlack bedruckt werden sollen.

Die Strukturen der Carbonlackmaske müssen größer sein, als die zu bedruckenden Strukturen des Leiterbildes:

Carbonlackmaske = Struktur + 0.3mm

Der Isolationsabstand zwischen benachbarten Carbonlackflächen muß 0.5mm betragen.

### 2.0.1 Beispiel

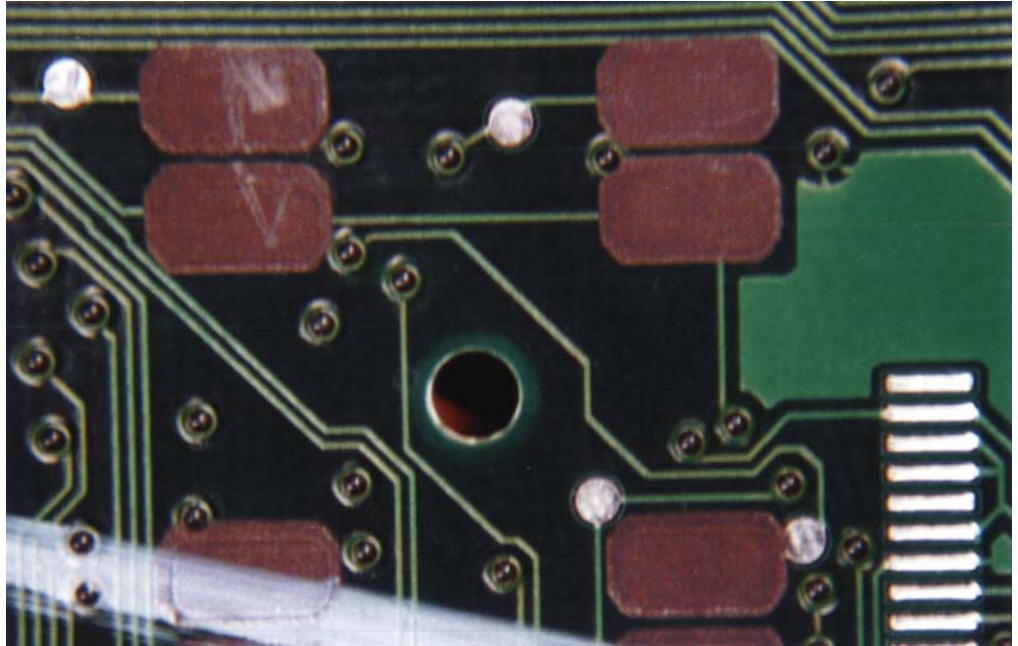


## 3.0 Hinweis

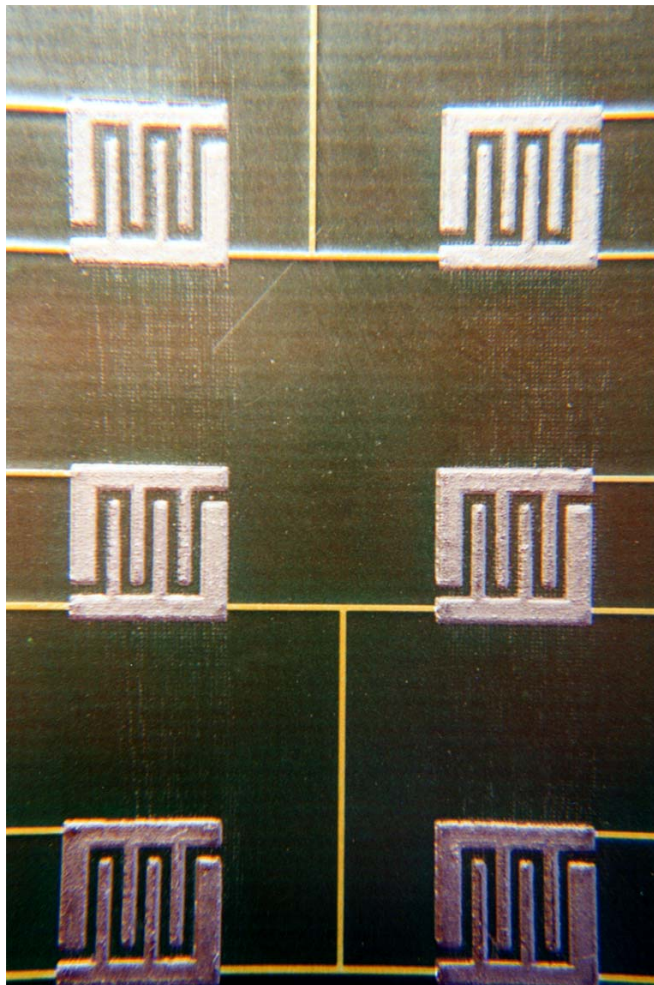
Die Dicke des Carbonlacks beträgt 15µm-30µm.

# Carbonlack

## 4.0 Fotos



Schwarzgrauer Carbonlack auf Kontaktflächen, siebtechnisch aufgebracht.



Carbonlack (Siebdruck) auf Tastaturkontaktfeldern.

## 5.0 Querverweis „Siebdruck [S.315]”

## D-Code-Liste

- 1.0 Anwendung** Die D-Code-Liste beschreibt die in einem Gerber-File eingesetzten graphischen Werkzeuge. Die D-Code-Liste ist unverzichtbar für die CAM-Bearbeitung eines CAD-Datensatzes.
- Im Standard-Gerber muß die D-Code-Liste als eigener Datensatz vorliegen.
- Im Extended-Gerber wird die D-Code-Liste im Kopf jedes einzelnen Datensatzes aufgeführt.
- 2.0 Gerberfiles** Definitionen und Struktur: siehe Dokument „Gerber [S.139]“.
- 2.1 Fileformat** Die D-Code-Liste muß als ASCII-Datensatz vorliegen. Die Größenangaben können in "Inch", "Mil" oder "mm" erfolgen.
- 2.2 D-Code-Liste** Die D-Code-Liste muß die Zuordnung aller in den Gerberfiles vorhandenen D-Codes zu einer geometrischen Blendenform und einer mechanischen Blendengröße enthalten.
- 2.2.1 Beispiel** Beispiel einer D-Code-Liste für Standard-Gerber.

D-Code	Geometrie	(mm)
D 10	Quadrat	0.3
D 20	Quadrat	0.4
D 30	Quadrat	0.1
D 40	Quadrat	0.2
D 48	Quadrat	1.62
D 11	Kreis	0.1
D 13	Kreis	0.25
D 16	Kreis	0.4
D 21	Kreis	0.8
D 28	Kreis	1.4
D 31	Kreis	1.6
D 36	Kreis	2.2
D 39	Kreis	2.8
D 43	Kreis	3.6
D 15	Heat	1.6
D 25	Heat	2.0
D 35	Heat	2.8
D 49	Cross	2.8

## D-Code-Liste

### 2.3 Limits

D10,...,D999 können mit Fotowerkzeugen (=Blenden) belegt werden. D0,...,D9 dürfen nie mit Fotowerkzeugen belegt werden.

### 2.4 Regeln

- 1.) Zu jedem Gerberfile muß immer eine D-Code-Liste vorliegen.
- 2.) Jeder D-Code darf pro Gerberfile nur einmal vergeben sein.
- 3.) Die D-Code-Liste darf keine komplexen Makros enthalten.
- 4.) Die Blenden dürfen nicht rotiert werden.
- 5.) Die Gerberfiles sollen keine Polygone enthalten.
- 6.) Füllblenden müssen eine Kreisgeometrie haben.
- 7.) Jeder Leiterbahnbreite soll ein D-Code zugeordnet sein.

### 3.0 Hinweis

Für die Erzeugung von Masseflächen soll der größtmögliche D-Code verwandt werden. Empfohlen wird ein D-Code mit einem Blendendurchmesser von 0.2mm.

Als minimaler Blendendurchmesser für das Füllen von Masseflächen wird eine Kreisblende von 0.1mm empfohlen.

### 4.0 Beispiel

D-Code-Liste zu einem Gerber-Datensatz.

```

D Code Mapping                                     +- for more
mm
90:C0      0      91:C0      0      92:C0      0      93:C0      0
94:C0      0      95:C0      0      96:C0      0      97:C0      0
98:C0      0      99:C0      0      100:C0     0 P      101:C0.01  0
102:C0.02  0      103:C0.03  0      104:C0.04  0      105:C0.05  0
106:C0.06  0      107:C0.07  0      108:C0.08  0      109:C0.09  0
110:C0.1   0      111:C0.11  0      112:C0.12  0      113:C0.13  0
114:C0.14  0      115:C0.15  0 T      116:C0.16  0      117:C0.17  0
118:C0.18  0      119:C0.19  0      120:C0.2   0 *      121:C0.21  0
122:C0.22  0      123:C0.23  0      124:C0.24  0      125:C0.25  0 T
126:C0.26  0      127:C0.27  0      128:C0.28  0 T      129:C0.29  0
130:C0.3   0 *      131:C0.35  0      132:C0.4   0 *      133:C0.45  0
134:C0.5   0 T      135:C0.55  0 P      136:C0.6   0 *      137:C0.65  0
138:C0.7   0 T      139:C0.75  0      140:C0.8   0 *      141:C0.85  0
142:C0.9   0 *      143:C0.95  0      144:C1     0 *      145:C1.05  0
146:C1.1   0      147:C1.15  0 T      148:C1.2   0 P      149:C1.25  0 P
150:C1.3   0 P      151:C1.35  0      152:C1.4   0 *      153:C1.45  0
154:C1.5   0 *      155:C1.55  0      156:C1.6   0 P      157:C1.65  0
158:C1.7   0 *      159:C1.75  0      160:C1.8   0 P      161:C1.85  0
162:C1.9   0 *      163:C1.95  0      164:C2     0 *      165:C2.05  0
166:C2.1   0 P      167:C2.15  0      168:C2.2   0 P      169:C2.25  0
Delete; Insert; Delete unused; Unique shapes; Transcode; Rotate; Modify;
Esc=Quit; F1=View; F2=Read; F3=Main; F5=Map; F9=Help; Alt-F9=Dir; F10=Layers

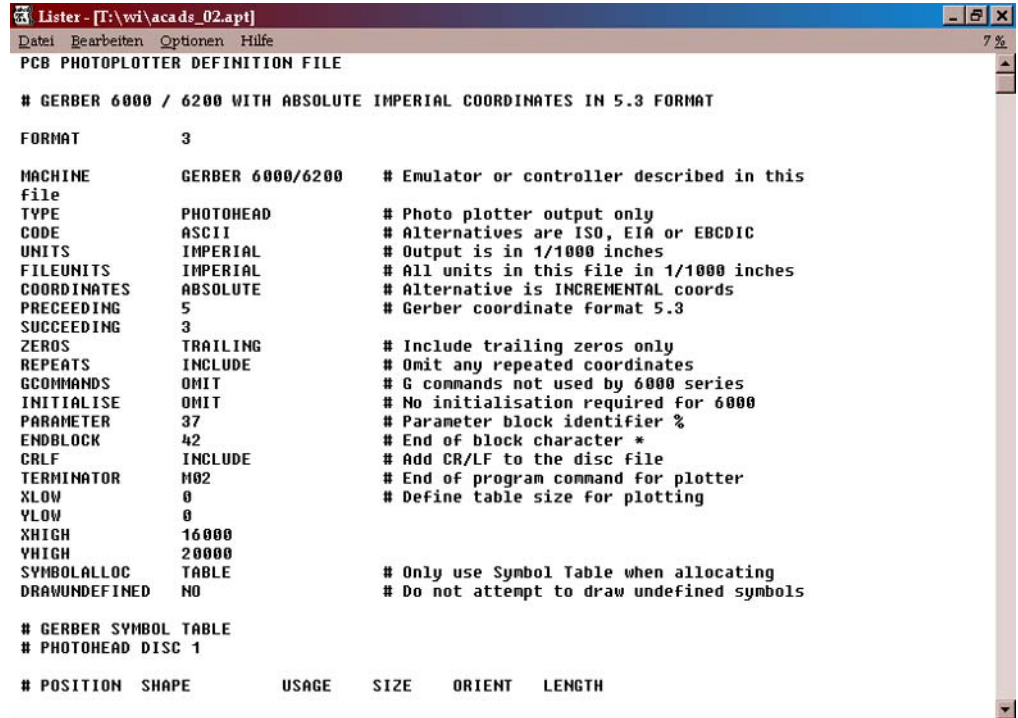
```

Anzeige der D-Code-Liste mit Angabe der D-Code-Nummer, der Blendengröße und der geometrischen Form am Bildschirm während der CAM-Bearbeitung (Lavenir).

# D-Code-Liste

## 4.1 Beispiel

### D-Code-Liste für Standard-Gerber : Parameter



```

Liste - [T:\wi\acads_02.apl]
Datei Bearbeiten Optionen Hilfe
PCB PHOTOPLOTTER DEFINITION FILE

# GERBER 6000 / 6200 WITH ABSOLUTE IMPERIAL COORDINATES IN 5.3 FORMAT

FORMAT          3

MACHINE         GERBER 6000/6200  # Emulator or controller described in this
file
TYPE            PHOTOHEAD   # Photo plotter output only
CODE            ASCII        # Alternatives are ISO, EIA or EBCDIC
UNITS           IMPERIAL     # Output is in 1/1000 inches
FILEUNITS       IMPERIAL     # All units in this file in 1/1000 inches
COORDINATES     ABSOLUTE     # Alternative is INCREMENTAL coords
PRECEDING       5            # Gerber coordinate format 5.3
SUCCEEDING      3
ZEROS           TRAILING     # Include trailing zeros only
REPEATS         INCLUDE     # Omit any repeated coordinates
GCOMMANDS       OMIT        # G commands not used by 6000 series
INITIALISE      OMIT        # No initialisation required for 6000
PARAMETER       37          # Parameter block identifier %
ENDBLOCK        42          # End of block character *
CRLF            INCLUDE     # Add CR/LF to the disc file
TERMINATOR      M02        # End of program command for plotter
XLOW            0           # Define table size for plotting
YLOW            0
XHIGH           16000
YHIGH           20000
SYMBOLALLOC     TABLE     # Only use Symbol Table when allocating
DRAWUNDEFINED   NO         # Do not attempt to draw undefined symbols

# GERBER SYMBOL TABLE
# PHOTOHEAD DISC 1

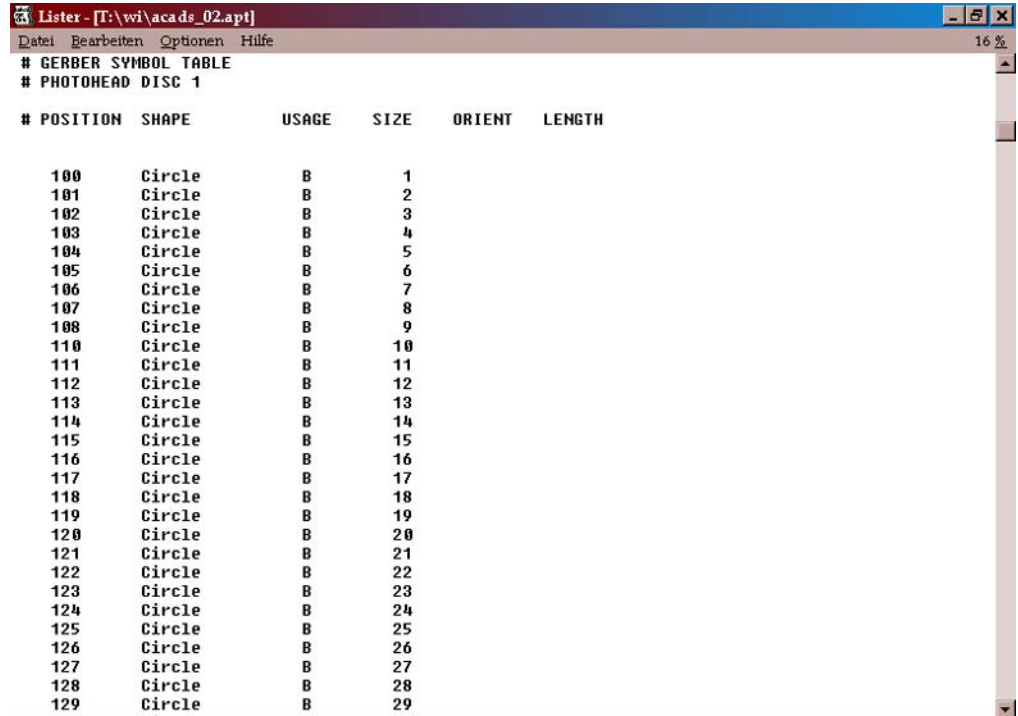
# POSITION SHAPE          USAGE   SIZE   ORIENT  LENGTH

```

Im Kopf der D-Code-Liste für Standard-Gerber werden gegebenenfalls diverse Parameter zum Datensatz angezeigt.

### 4.1.1 Beispiel

### D-Code-Liste für Standard-Gerber : D-Codes



```

Liste - [T:\wi\acads_02.apl]
Datei Bearbeiten Optionen Hilfe
# GERBER SYMBOL TABLE
# PHOTOHEAD DISC 1

# POSITION SHAPE          USAGE   SIZE   ORIENT  LENGTH

100      Circle          B        1
101      Circle          B        2
102      Circle          B        3
103      Circle          B        4
104      Circle          B        5
105      Circle          B        6
106      Circle          B        7
107      Circle          B        8
108      Circle          B        9
110      Circle          B       10
111      Circle          B       11
112      Circle          B       12
113      Circle          B       13
114      Circle          B       14
115      Circle          B       15
116      Circle          B       16
117      Circle          B       17
118      Circle          B       18
119      Circle          B       19
120      Circle          B       20
121      Circle          B       21
122      Circle          B       22
123      Circle          B       23
124      Circle          B       24
125      Circle          B       25
126      Circle          B       26
127      Circle          B       27
128      Circle          B       28
129      Circle          B       29

```

Die D-Code-Liste zeigt im einzelnen die Nummer des D-Codes (hier unter „Position“), die Geometrie der Blende („shape“), die Art der Anwendung für diese Blende („Usage“, „B“ steht für „Blitzen“) und die Blendengröße („size“).

# D-Code-Liste

## 4.2 Beispiel

D-Code-Liste für Extended Gerber (RS274x).

```

Lister - [C:\wi\gerber\TEST.WI]
Datei Bearbeiten Optionen Hilfe
0 %

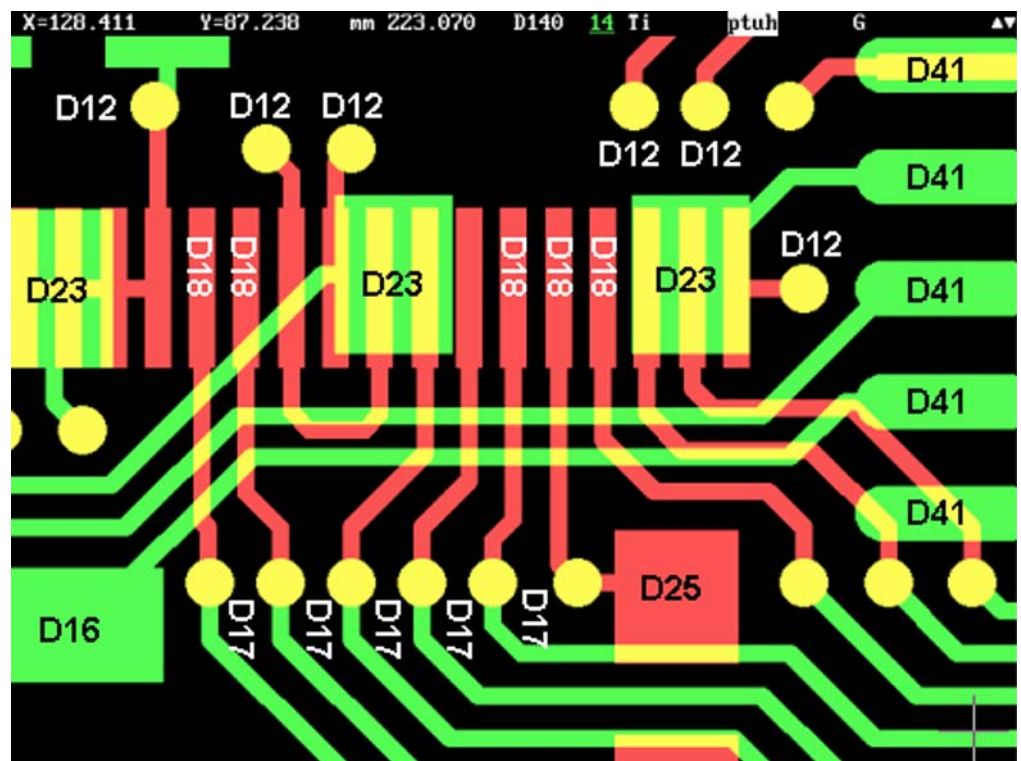
*%FSLAX32V32*%
%MOMM*%
%IPPOS*%
%ADD115C,0.15*%
%ADD132C,0.4*%
%ADD134C,0.5*%
%ADD135C,0.55*%
%ADD136C,0.6*%
%ADD138C,0.7*%
%ADD140C,0.8*%
%ADD142C,0.9*%
%ADD144C,1.0*%
%ADD150C,1.3*%
%ADD152C,1.4*%
%ADD154C,1.5*%
%ADD158C,1.7*%
%ADD168C,2.2*%
%ADD176C,2.6*%
%ADD180C,2.8*%
%ADD186C,3.2*%
%ADD195C,4.5*%
%ADD197C,5.5*%
%ADD228R,0.28X0.28*%
%ADD232R,0.4X0.4*%
%ADD250R,1.3X1.3*%
%ADD252R,1.4X1.4*%
%ADD256R,1.6X1.6*%
%ADD264R,2.0X2.0*%
%ADD274R,2.5X2.5*%

%LPD*%
D115*X13214V937D2*X13238D1*X13278D2*X13302D1*X13270V1017D2*X13302D1*X13143V993D2*X13214D1*X13238D
8D2*V731D1*V763D2*V802D1*V890D2*V929D1*V993D2*V1041D1*V1072D2*V1176D1*V1207D2*V1255D1*V1287D2*V13
7D2*V993D1*X13238V675D2*V731D1*V937D2*V993D1*V1287D2*V1358D1*X13302V699D2*V731D1*V810D2*V882D1*V9
  
```

Die Blendeninformationen werden im Kopf des jeweiligen Gerberdatensatzes angezeigt, bevor die Beschreibung der Koordinaten und Vektoren erfolgt.

## 4.3 Beispiel

Die graphische Umsetzung von D-Codes.



Jedes Pad (=Koordinate) und jede Leiterbahn (=Vektor) wird mit einem D-Code beschrieben. Die Zuordnung der Blendennummer zu einer graphischen Struktur ist nicht standardisiert.



# D-Code-Liste

**5.0 Querverweis** „Gerber [S.139]“

# Design-Optimierung

## 1.0 Anwendung

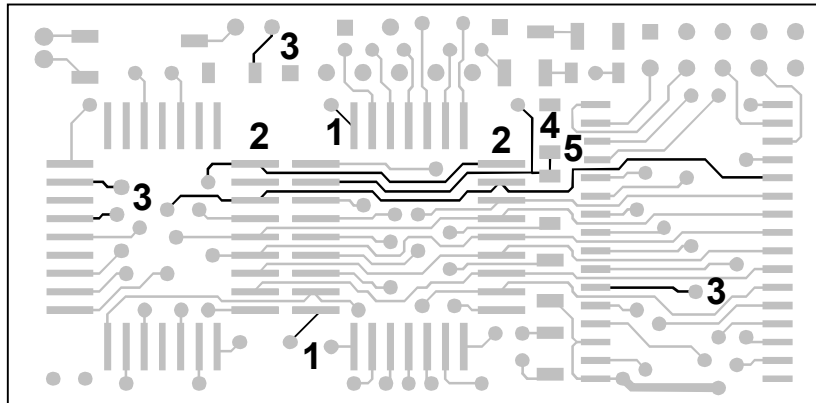
Die Optimierung des CAD-Designs erhöht die Produzierbarkeit der Leiterplatte, die Sicherheit der Bestückung und die Stabilität der Funktion der Baugruppe.

## 2.0 Designregel

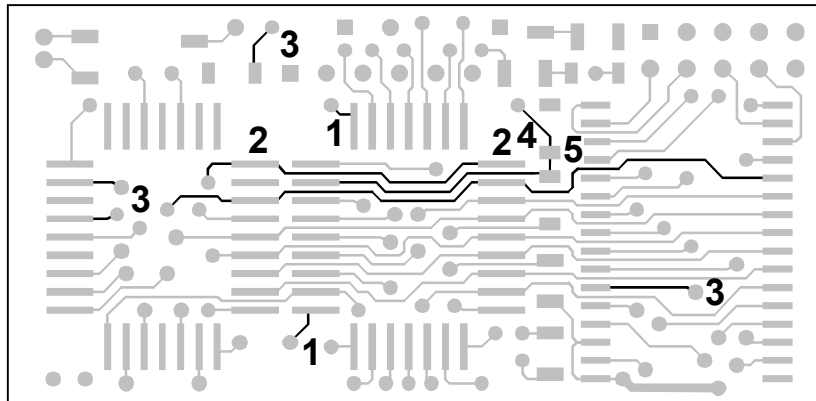
Die Struktur der Anordnung der Bauteile und die Leiterbahnführung muß einfach, einheitlich und funktionell sein.

## 2.1 Beispiel

### 1.ter Entwurf



### Optimierung



- 1.) Spitze Winkel zwischen Leiterbahn und SMD-Pad führen in der Leiterplattenherstellung zu Brüchen im Fotolaminat.
- 2.) Das Herausführen der Leiterbahn zwischen zwei SMD-Pads hat Kurzschlüsse bei der LP-Produktion und bei der Bestückung zur Folge.
- 3.) Einfache Leitungsführung ohne unnötige Winkel.
- 4.) Korrektur der Leiterführung des Routers.
- 5.) Statt 90°-Winkel einheitlich 45°-Winkel benutzen.

## Design-Optimierung

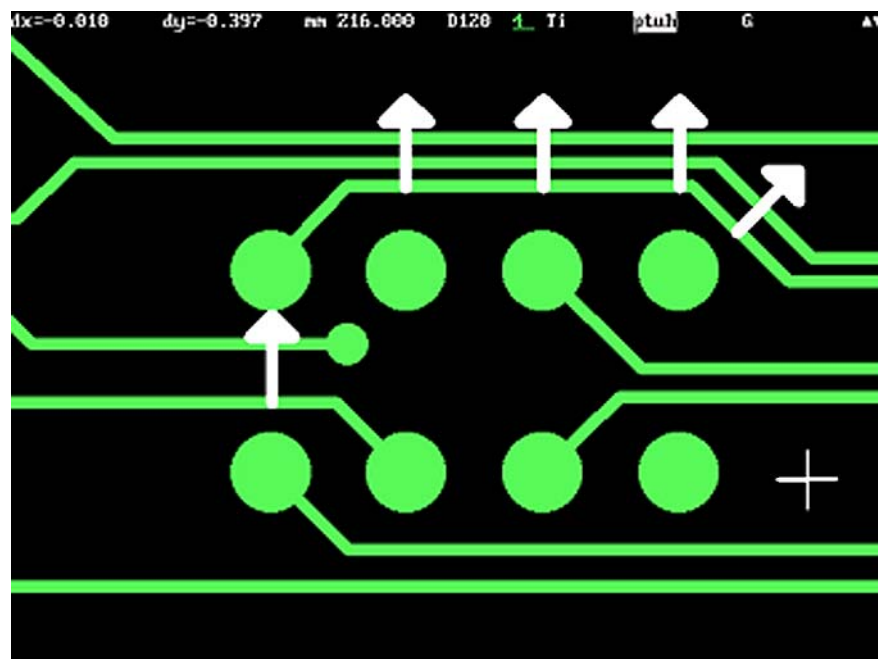
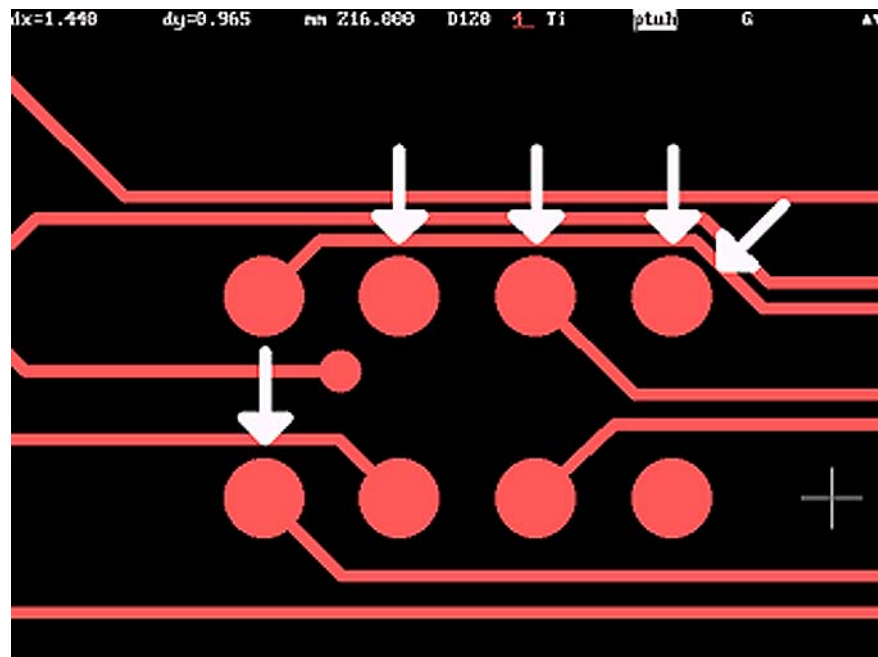
### 3.0 Beispiele

Rote Bilder : erster Layoutentwurf.  
Die Pfeilspitzen zeigen auf unnötige Mindestabstände.

Grüne Bilder : Nachbearbeitung des Layoutes.  
Die Pfeilspitzen geben an, in welche Richtung die Leiterbahnen verschoben wurden.

### 3.1 Beispiel 1

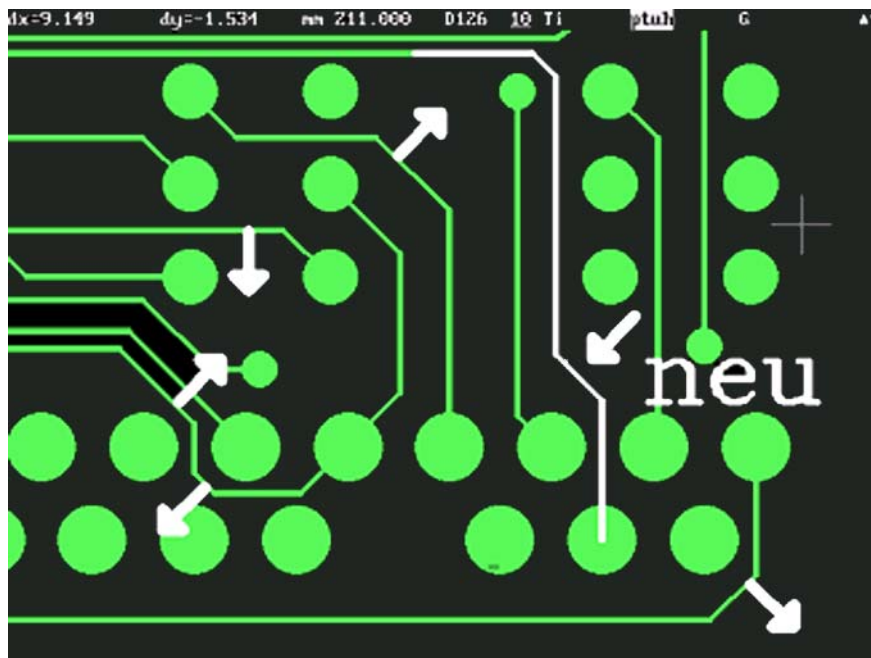
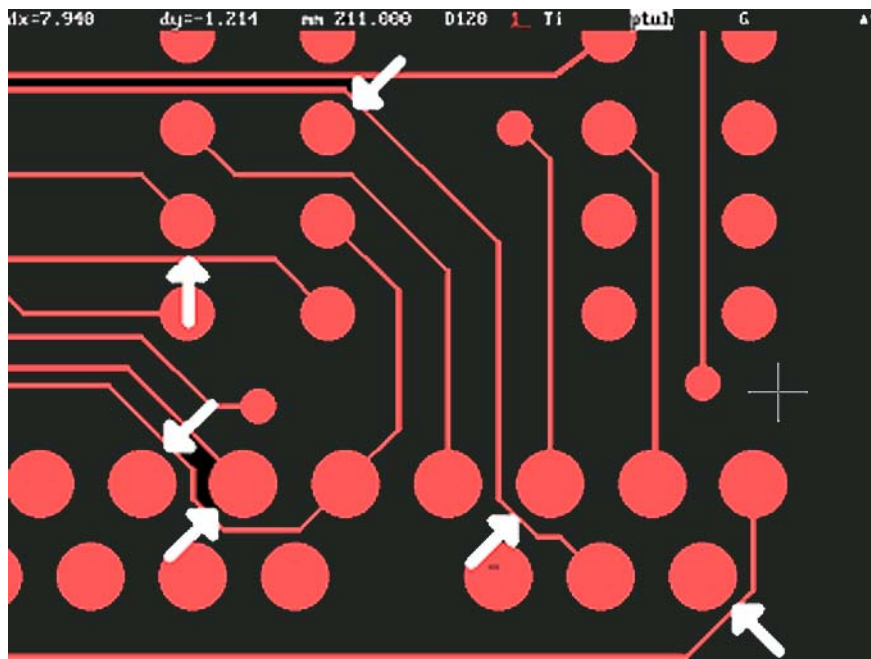
Beim ersten Routing wurden die Leiterbahnen auf Mindestabstand gelegt. Da genug Platz auf der Leiterebene ist, konnten etliche Leiterbahnen im Zuge der Nachbearbeitung des fertigen Layoutes unter Ausnutzung des freien Raumes von den Anschlußpads wieder abgerückt werden.



## Design-Optimierung

### 3.2 Beispiel 2

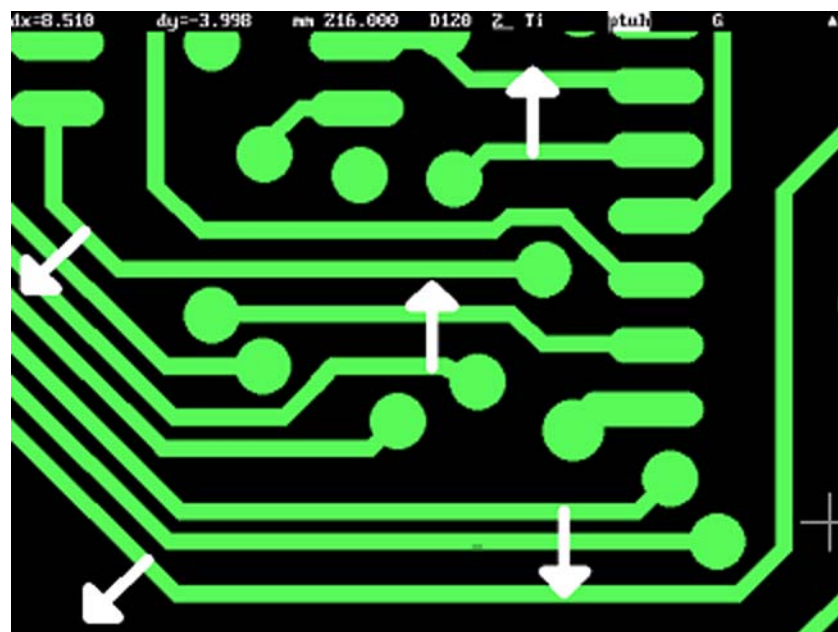
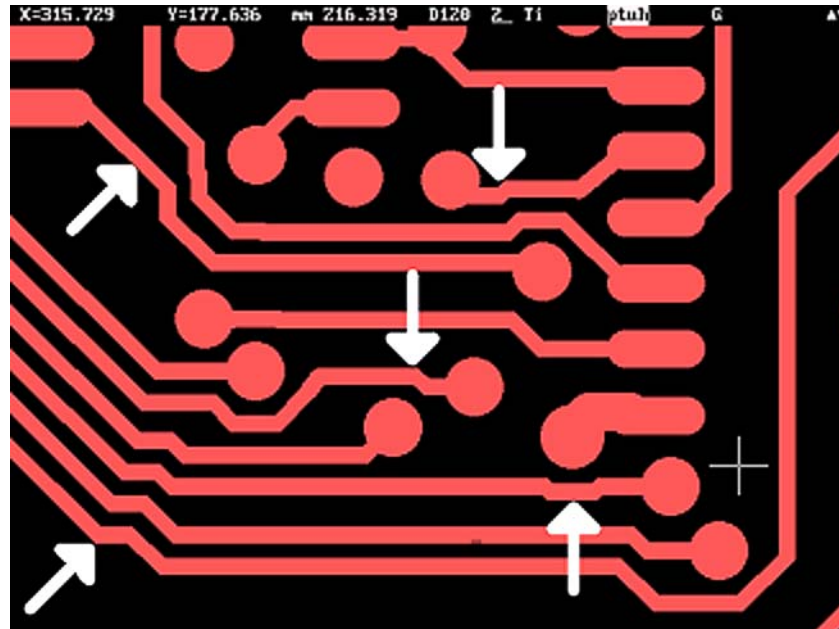
Die Verlegung der Leiterbahnen auf Mindestabstand liefert die Option auf mögliche Kurzschlüsse während der Leiterplattenproduktion oder später beim Bestücken der Baugruppe. Die Leiterbahnen wurden von den Pads abgerückt. Einzelne Leiterbahnen zwischen zwei IC-Pads wurden mittig gelegt (Mitte links). Eine Leiterbahn wurde partiell neu verlegt.



## Design-Optimierung

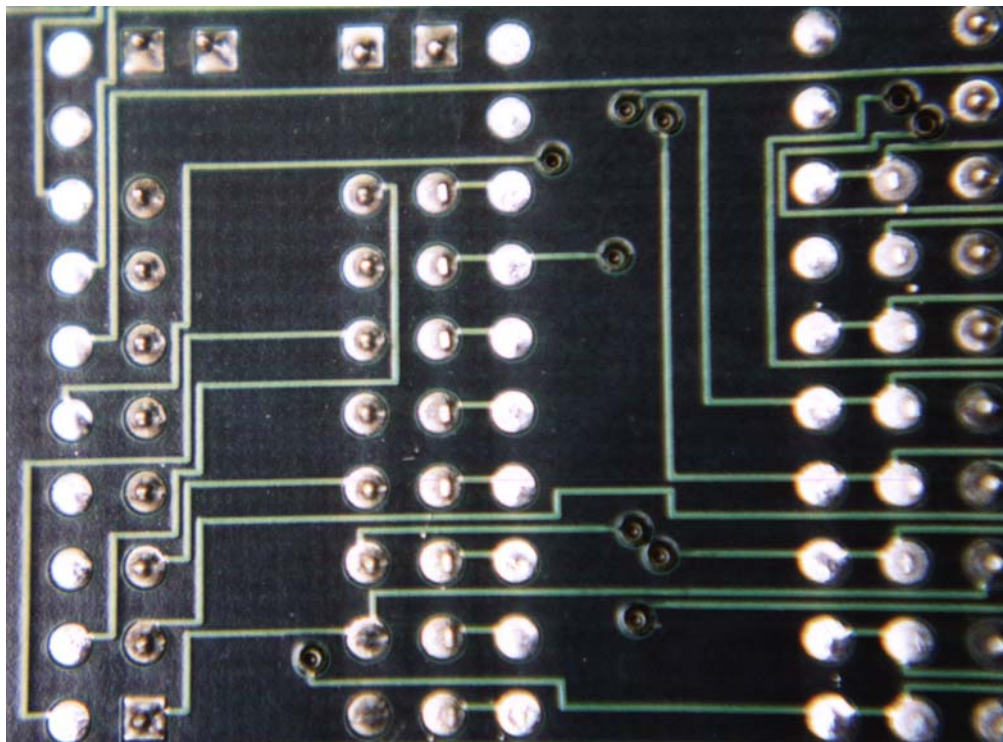
### 3.3 Beispiel 3

Durch das konsequente Minimieren des Routers während des Entflechtens sind zahlreiche unnötige Treppchen in der Leiterbahnführung entstanden. Erst die manuelle Nachbearbeitung des Layoutes führt zu einer Begradigung und Vereinfachung in der Leiterbahnführung und vermindert mögliche Kurzschlüsse während der Leiterplattenproduktion.



## Design-Optimierung

### 4.0 Foto



Obwohl ausreichend Platz ist, sind die Leiterbahnen auf Mindestabstand verlegt. Unnötige Treppenbildung im Bahnverlauf. Durch falsche Rasterwahl (1/60") können Bahnen zwischen zwei Pins nicht mittig verlegt werden.

### 4.0 Querverweis „Design-Optimierung (Kommentar) [S.333]”

# Drehen, Spiegeln, Strecken

## 1.0 Anwendung

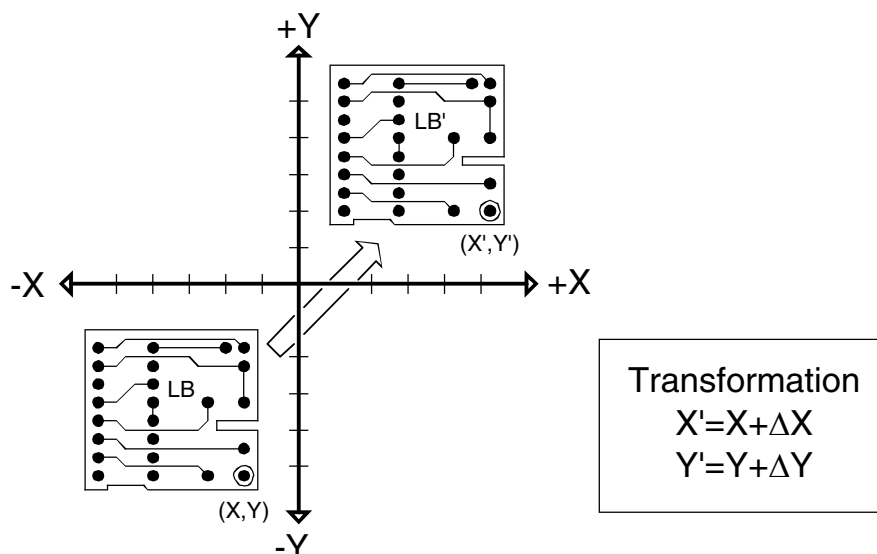
CAD-Daten werden von der CAM des Leiterplatten-Herstellers durch verschiedene Koordinatentransformationen für die Leiterplattenproduktion aufbereitet.

Zielstellung ist, die Daten in den optimalen Arbeitsbereich der Produktionsmaschinen zu bewegen, eine effektive Auslastung zu erreichen sowie herstellungsbedingte und materialtypische Toleranzen kontrollieren und ausgleichen zu können.

## 2.0 Verschieben

Das Leiterbild (LB) wird in den positiven Bereich des Koordinatensystems verschoben (LB'). Alle Punkte und Vektoren liegen dadurch im Arbeitsbereich der Produktionsmaschinen (Plotten, Bohren, Fräsen).

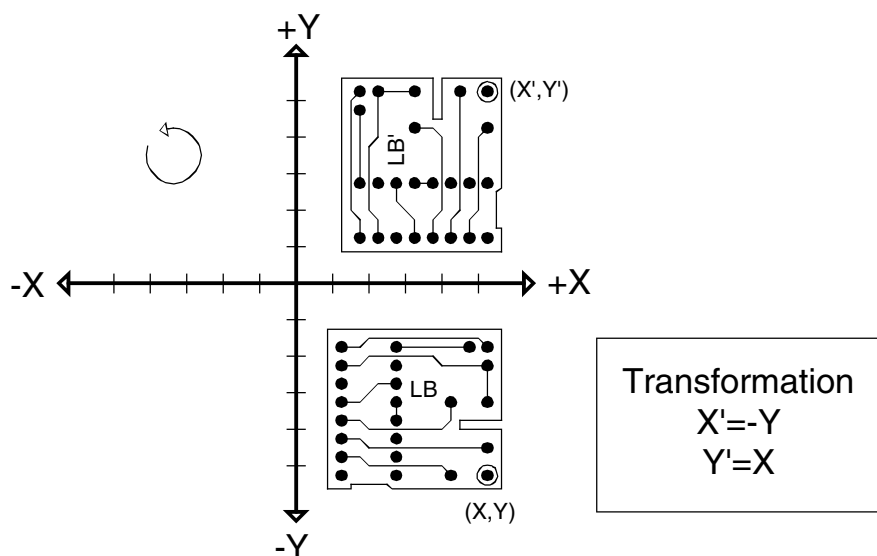
### 2.1 Beispiel



## 3.0 Drehen 1

Das Leiterbild (LB) wird um den Nullpunkt in den positiven Bereich des Koordinatensystems gedreht (LB').

### 3.0.1 Beispiel

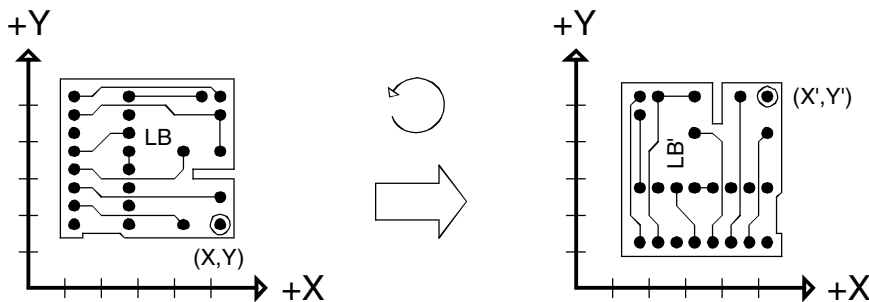


# Drehen, Spiegeln, Strecken

## 3.1 Drehen 2

Das Leiterbild (LB) wird innerhalb des Arbeitsbereiches gedreht (LB'). Damit ergibt sich eine Umorientierung der Längsachse.

### 3.1.1 Beispiel

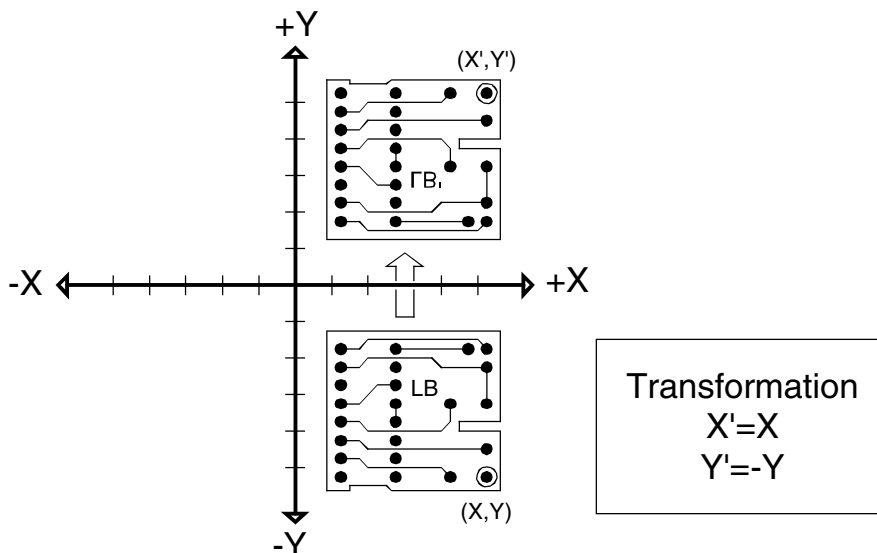


Transformation	$X' = -Y + \Delta X$	$Y' = X + \Delta Y$
----------------	----------------------	---------------------

## 4.0 Spiegeln 1

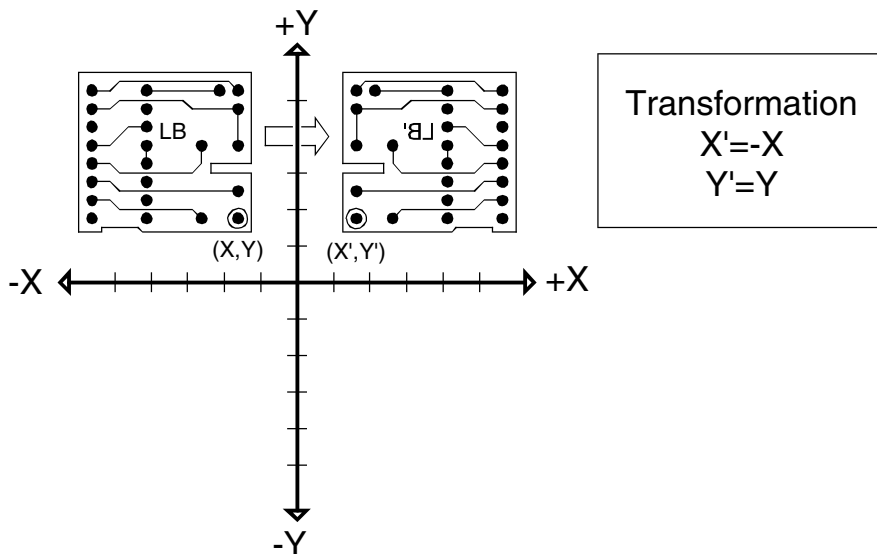
Das Leiterbild (LB) wird an der X- oder Y-Achse in den Arbeitsbereich gespiegelt (LB').

### 4.0.1 Beispiel



Transformation	$X' = X$	$Y' = -Y$
----------------	----------	-----------

### 4.0.2 Beispiel



Transformation	$X' = -X$	$Y' = Y$
----------------	-----------	----------

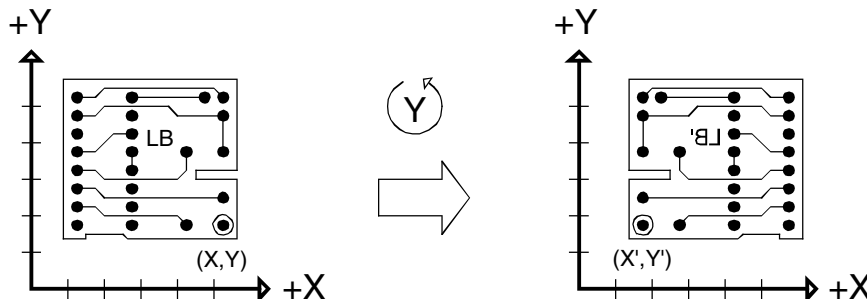


# Drehen, Spiegeln, Strecken

## 4.1 Spiegeln 2

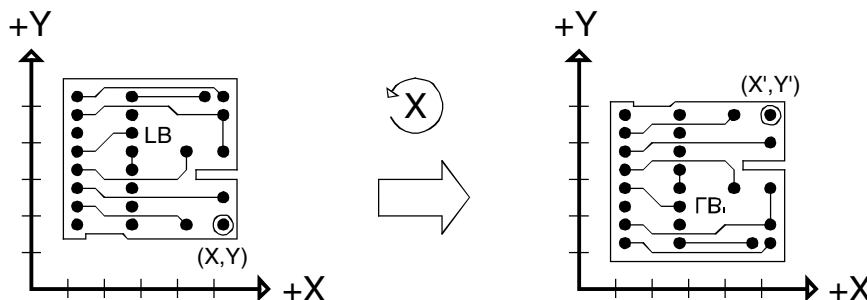
Das Leiterbild (LB) wird innerhalb des Arbeitsbereiches gespiegelt (LB'). Ober- und Unterseite werden dabei ausgetauscht. Dadurch wird beim Fotoplotten die Filmschicht der „richtigen“ Seite zugewiesen oder für das Bohren einseitiger Leiterplatten wird die Kupferseite auf das Bohrprogramm abgestimmt.

### 4.1.1 Beispiel



Transformation	$X' = -X + \Delta X$	$Y' = Y$
----------------	----------------------	----------

### 4.1.2 Beispiel

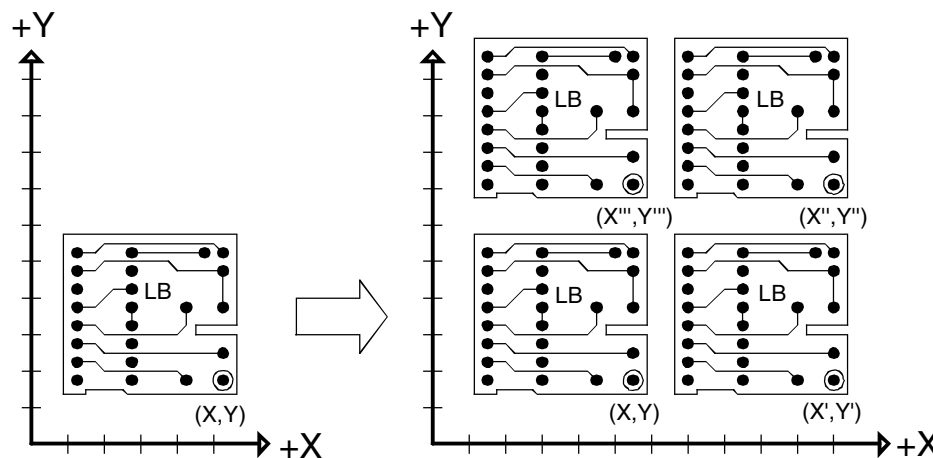


Transformation	$X' = X$	$Y' = -Y + \Delta Y$
----------------	----------	----------------------

## 5.0 Kopieren

Der Datensatz (LB) wird innerhalb des Arbeitsbereiches kopiert (LB', LB''). Durch dieses „Nutzensetzen“ ist eine effektivere Auslastung der Produktionskapazität möglich.

### 5.0.1 Beispiel



Transformation	$X' = X + \Delta X$	$Y' = Y + \Delta Y$
----------------	---------------------	---------------------

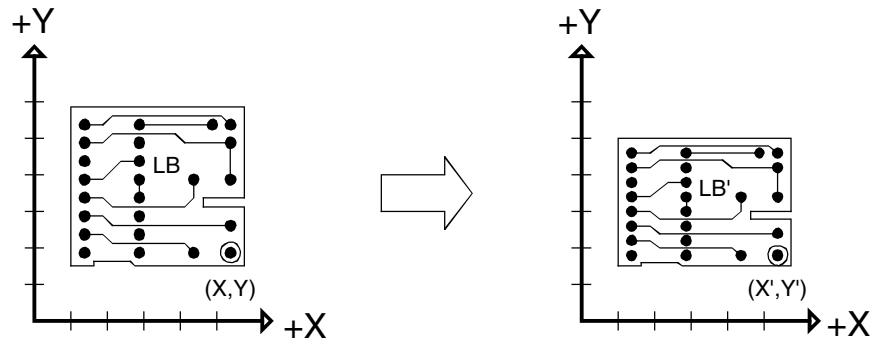
© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

# Drehen, Spiegeln, Strecken

## 6.0 Stauchen

Das Leiterbild (LB) wird im Arbeitsbereich in einer Achse gestaucht (LB'). Damit werden Ausdehnungen des Innenlagenmaterials beim Verpressen von Multilayern ausgeglichen.

### 6.0.1 Beispiel

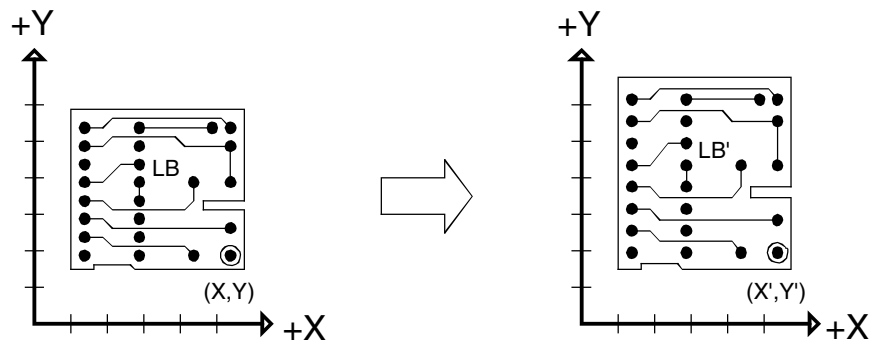


Transformation  $X'=X$   $Y'=f \cdot Y$   $f < 1$   
 Der Faktor "f" ist abhängig vom Material und vom Produktionsprozeß und liegt in einem Bereich von 0.9999 bis 0.9988.

## 6.1 Strecken

Das Leiterbild (LB) wird im Arbeitsbereich in einer Achse gestreckt (LB'). Damit werden Schrumpfungen des Innenlagenmaterials beim Verpressen von Multilayern ausgeglichen.

### 6.1.1 Beispiel



Transformation  $X'=X$   $Y'=f \cdot Y$   $f > 1$   
 Der Faktor "f" ist abhängig vom Material und vom Produktionsprozeß und liegt in einem Bereich von 1.0001 bis 1.0012.

# Einpress-Stecker

## 1.0 Anwendung

Durch das Einpressen von Steckern sind lötfreie Verbindungen in kontaktierten Leiterplatten (doppelseitig oder Multilayer) möglich.

## 2.0 Regel

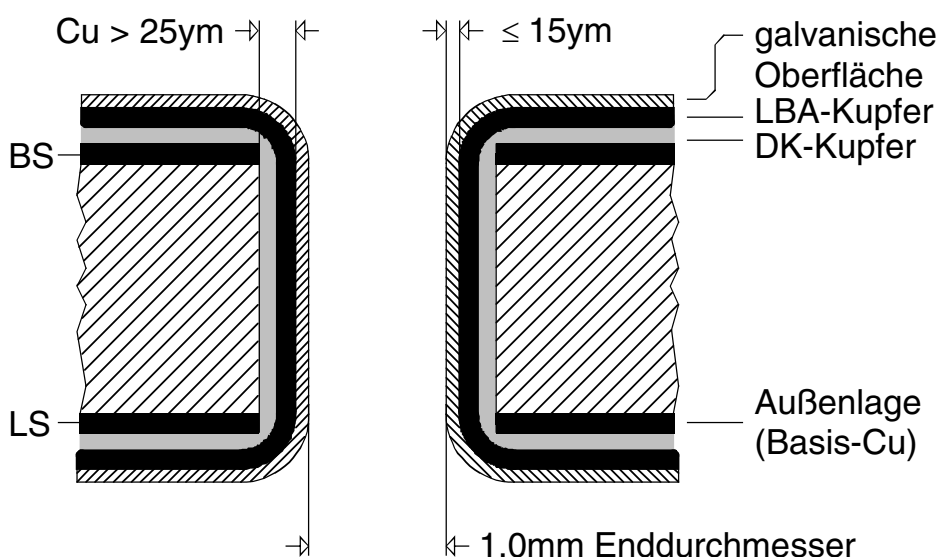
Der Enddurchmesser der metallisierten Bohrung ist:

$$1.0\text{mm} \begin{array}{l} + 0.09\text{mm} \\ - 0.06\text{mm} \end{array}$$

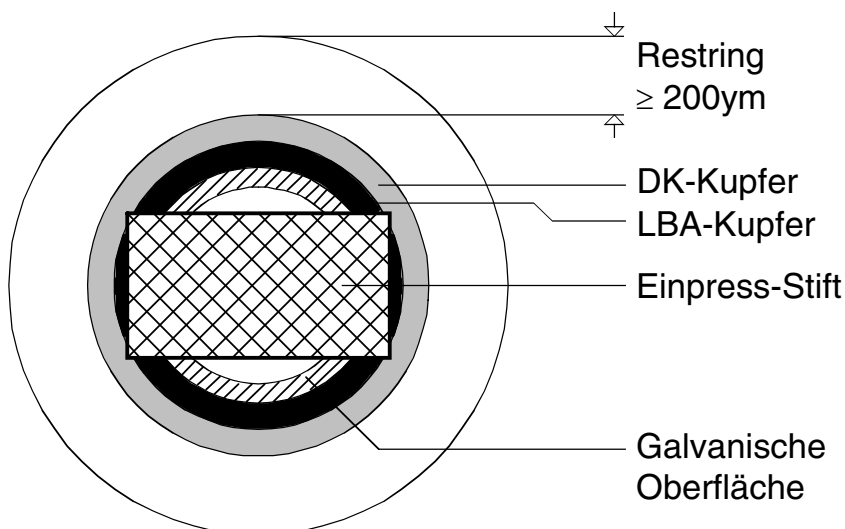
Die Kupferdicke der Kontaktierung in der Bohrhülse muß mindestens 25µm sein. Die galvanische Oberfläche darf nicht dicker als 15µm sein. Die Restring-Breite darf 200µm nicht unterschreiten.

## 2.1 Beispiel

### Querschnitt durch die Bohrung



### Aufsicht auf die Bohrung



# Einpress-Stecker

## 3.0 Oberflächen

Die Elastizität des galvanotechnischen Aufbaus der Bohrhülse legt die Qualität der Einpressung fest.

Galvanische Oberfläche	geeignet für Einpress-Stecker
Bleizinn	+
Bondgold (chemisch)	+ / -
Bondgold (galvanisch)	+ / -
Entec+	-
Gold (chemisch)	+ / -
Gold (galvanisch)	+ / -
Hot-Air-Leveling	+
Kupfer	-
Nickel	-
Zinn (chemisch)	+

+ = Einpressen ist möglich

- = Einpressen ist nicht möglich

+ / - = durch den galvanischen Aufbau (Gold auf Nickel) bedingt möglich

# Excellon

## 1.0 Anwendung

Die Excellon-Daten enthalten die Informationen über die Koordinaten der Bohrungen eines CAD-Layouts.

Das Excellon-Format ist eine Standard-Datei-Struktur, die den Datenaustausch zwischen CAD (Entwicklung) und CAM (Produktion) ermöglicht.

Zu jedem Excellon-Datensatz gehört eine Tool-Liste, in der die Werkzeugzuordnung definiert wird.

## 2.0 File-Format

Das File-Format muß ASCII-sein.  
Wir bevorzugen das m.n-Format 3.3mm.

## 2.1 m.n-Format

siehe Dokument „m.n-Format [S.222]“

## 2.2 Drill-Typen

**Standard-Drill** : Datensatz und Tool-Liste sind getrennt.  
**Extended-Drill** : Die Tool-Liste ist im Kopf des Datensatzes enthalten.

Wir bevorzugen "Extended-Drill".

## 2.3 Struktur

Die grundsätzliche Struktur eines Excellonfiles ist:

1.Block

Werk- zeug	Blockende
---------------	-----------

2.Block

X-, Y-Koordinate	Blockende
------------------	-----------

etc...

Die X- und Y-Koordinaten werden immer ohne "." angegeben.

Jeder Block muß mit Return und Linefeed (CR/LF) abgeschlossen werden.

Ein "%" -Zeichen zu Beginn des Files definiert die Daten als CNC-Daten und initialisiert die Maschine.

Der Befehl "M30" zeigt das Programm-Ende an.

## 2.4 Tools

Der Werkzeugwechsel wird durch Angabe eines neuen Tools definiert, das Tool steht vor der ersten mit diesem Werkzeug zu bohrenden Koordinate.

Die Werkzeugbezeichnung setzt sich zusammen aus dem Buchstaben "T" und einer Zahl (Bsp.: T1, T2...).

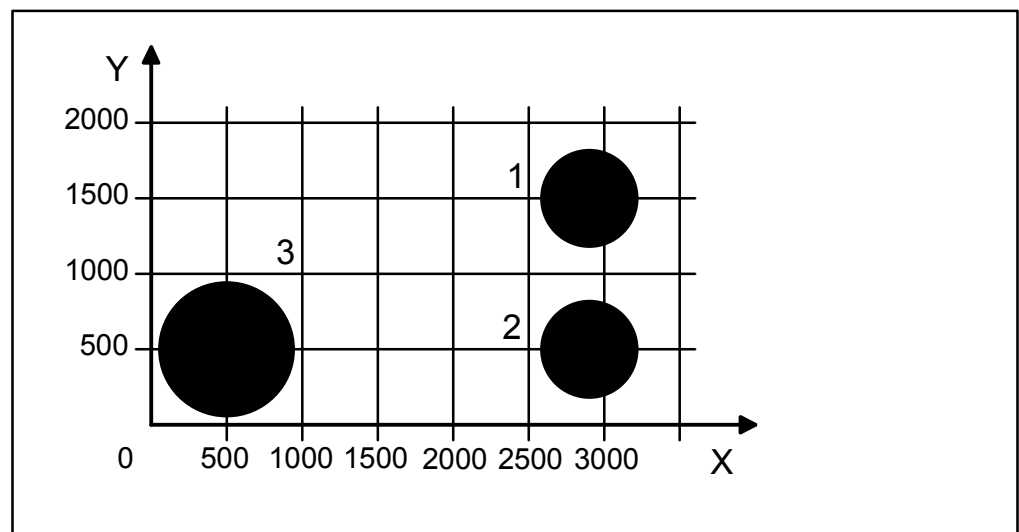
# Excellon

## 2.4.1 Beispiel

### Excellonfile

File-Inhalt	Funktion	Nr.
%	Maschine initialisieren	
T1	Werkzeug 1 wählen	
X2800Y1500	Koordinate bohren	1
X2800Y500	Koordinate bohren	2
T2	Werkzeug 2 wählen	
X500Y500	Koordinate bohren	3
M30	Programmende	

### Bohrbild



## 2.5 Tool-Liste

siehe Dokument „Tool-Liste [S.319]“

## 3.0 Hinweis

An dieser Stelle sind nicht beschrieben:

- Befehl zum Setzen eines Nullpunktes (G93).
- Step&Repeat-Befehl (M25, M01, M02, R\*, M08).
- Befehl für Inspektionsstop oder Bedienerhinweise (M09).

## 3.1 Einsatz

Excellonfiles werden benötigt für:

- Die CAM-Bearbeitung (Nutzen)
- Die CNC-Bearbeitung (Bohren)
- Die elektronische Prüfung (Adapterbau, Testfile)

## 4.0 Querverweise

„Tool-Liste [S.319]“ ; „m.n-Format [S.222]“ ; „Bohrungen [S.70]“ ;  
 „NDK-Bohrungen [S.262]“ ; „Bohrplan [S.62]“ ;  
 „Sieb&Meyer [S.313]“

# Filesyntax

## 1.0 Anwendung

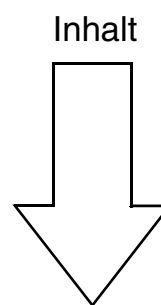
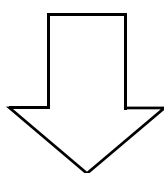
Die Filesyntax dient der eindeutigen Identifizierung eines Datensatzes, seines Inhaltes, seines Formates und seiner Zugehörigkeit zu anderen Datensätzen.

## 2.0 Syntax

Die Filebezeichnung setzt sich aus dem Filenamem und der Extension zusammen. Der Filename enthält verschlüsselt die Information über die Firma, den Bearbeitungszeitraum und die CAM/CAD-Nummer. Die Extension informiert über den Inhalt des Files (Status, m.n-Format, Layer,...).

### Filebezeichnung

- + Firma
- + Zeitraum (Jahr und Monat)
- + CAM/CAD-Nummer



**FILENAME.EXT**

## 2.1 Regeln

- 1) Die Filebezeichnung muß von den Betriebssystemen DOS, Unix und MSM lesbar sein.
- 2) Der Filename ist immer gleich für alle Datensätze, die zum gleichen Layout gehören.
- 3) Für unterschiedliche Filenamem beschreibt die gleiche Extension immer den gleichen Inhalt.

## 3.0 Filename

Die Information im Filenamem werden abgekürzt.

### 3.1 Firma

Die ersten drei Buchstaben des Firmennamem ergeben das Kürzel für die (pauschale) Firmenkenennung.

Beispiel : „Fa. Mueller GmbH“ → MUE

### 3.2 Zeitraum

Die Kennung für den Bearbeitungszeitraum setzt sich zusammen aus den Kürzeln für das Jahr und den Monat.

**Jahr** Die letzte Ziffer der Jahreszahl :

- 1996 = 6
- 1997 = 7
- 1998 = 8
- 1999 = 9
- 2000 = 0
- 2001 = 1 , etc

# Filesyntax

**Monat** Der alphabetische Kennbuchstabe :

A = Januar	G = Juli
B = Februar	H = August
C = März	I = September
D = April	J = Oktober
E = Mai	K = November
F = Juni	L = Dezember

Beispiel : „1996 / April“ → 6D

## 3.3 CAM/CAD

Die CAM/CAD-Nummer ist dreistellig und beginnt jeweils zum Monatsanfang mit „000“.

## 3.4 Beispiel

Der Filename „MUE6D000“ wird dann so gelesen :

Dies ist der erste Auftrag, der von CAD/CAM im April 1996 bearbeitet wurde. Die Daten werden einer Firma zugeordnet, deren Name mit „MUE“ anfängt.

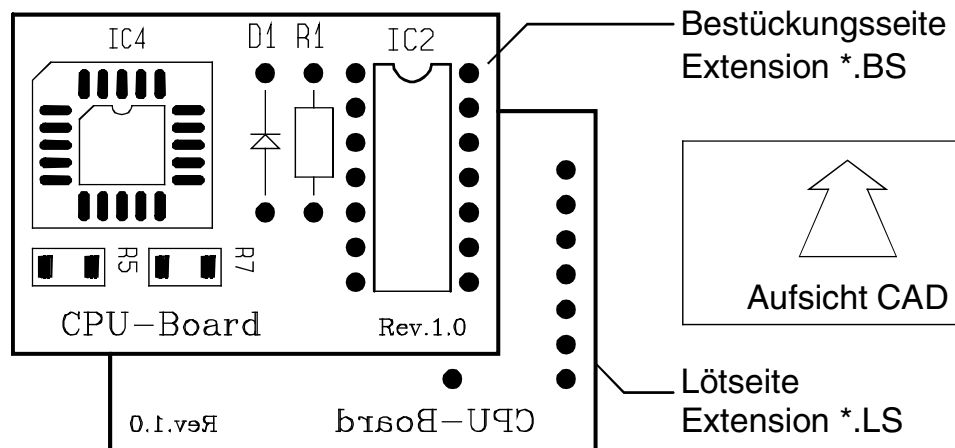
## 4.0 Extension

Die Extension kennzeichnet den Inhalt des Files. Sie wird in Kurzform mit wenigstens 2 und höchstens 3 Zeichen angegeben.

## 4.1 Vorgaben

Die Außenlagen für Leiterbilder werden „Bestückungsseite“ (=\*.BS) und „Lötseite“ (=\*.LS) genannt.

Als „Bestückungsseite“ wird der Layer bezeichnet, der bei der Layouterstellung am CAD-System mit Aufsicht von oben als erste Leiterbildebene angelegt wird.



Dem Begriff „Bestückungsseite“ gleichbedeutend sind die Begriffe „Top“, „Top-Layer“, „Layer 1“.

Dem Begriff „Lötseite“ gleichbedeutend sind die Begriffe „Bottom“, „Bottom-Layer“, „Layer n“ (mit der Bedingung  $n > n-1$ ).



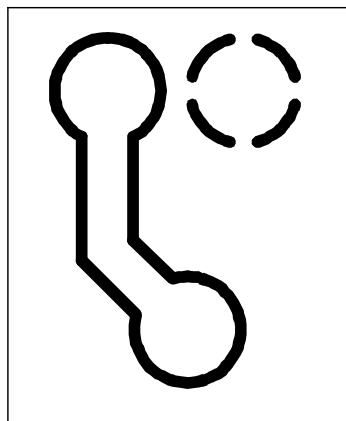
## Filesyntax

### 4.2 Leiterbilder

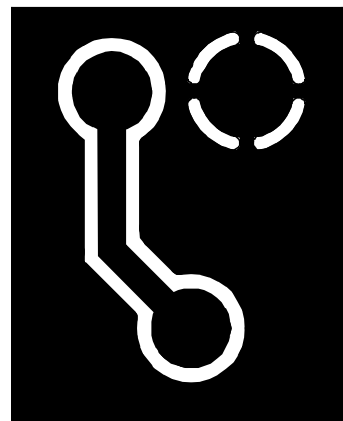
Die Extension für alle Leiterbilder ist 2-stellig.  
Die Außenlagen heißen immer BS und LS, die Innenlagen werden mit I2, I3, ..., I9, I10, I11, ... bezeichnet.

Die Layer-Reihenfolge ist : BS, I2, I3, I4, ..., n, LS.

Muß die Vektorinformation negativ interpretiert werden, dann wird in der 3. Stelle ein „N“ ergänzt.



\*.I2N



\*.I2

### 4.3 Drucke

In der 1. Stelle der Extension werden alle Drucke unterschieden :

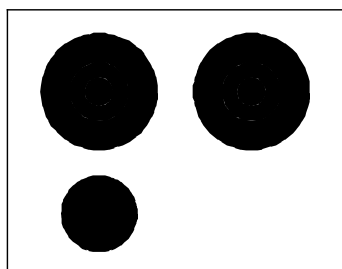
A = Abziehlack	M = Lötstopdruck
C = Carbonlack	V = Viadruck
D = Bestückungsdruck	

In der 2. Stelle der Extension wird die Zuordnung des Druckes zur Bestückungsseite (.B) oder zur Lötseite (.L) angegeben :

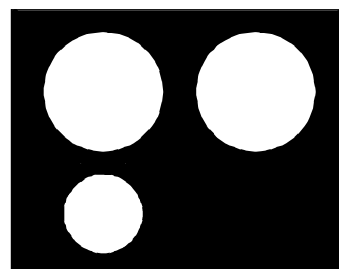
*.MB	= Lötstopmaske für die Bestückungsseite
*.ML	= Lötstopmaske für die Lötseite
*.DB	= Bestückungsdruck für die Bestückungsseite
*.DL	= Bestückungsdruck für die Lötseite

In der 3. Stelle der Extension wird ein „N“ ergänzt, wenn die Vektorinformation negativ interpretiert werden muß :

*.MB	= Lötstopmaske für BS-Seite („positiv“)
*.MBN	= Lötstopmaske für BS-Seite („negativ“)



\*.MBN



\*.MB

## Filesyntax

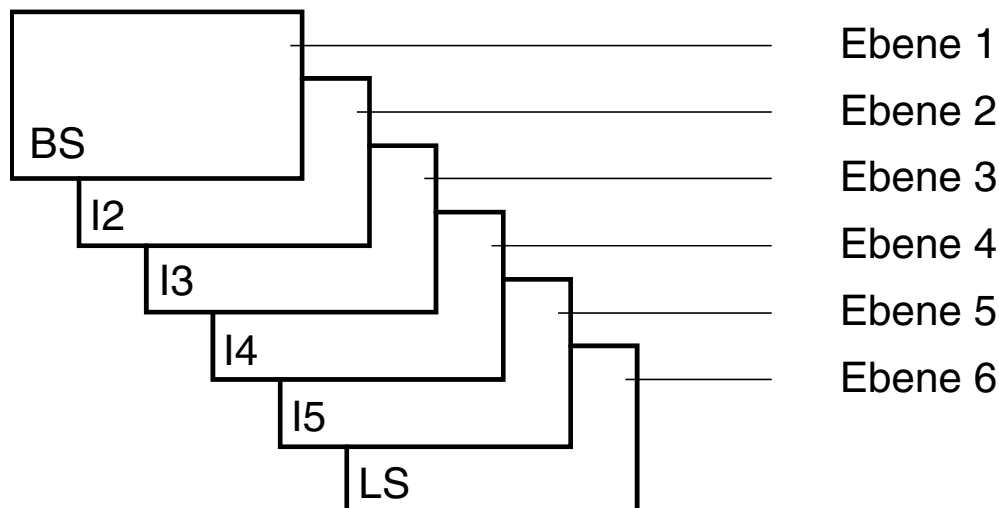
### 4.4 Bohrungen

Die Bohrprogramme werden eingeteilt in durchgehende Bohrungen (DK oder NDK) und selektive Bohrungen (blind vias und buried vias).

#### 4.4.1 Ebenen

Für die Bestimmung der Start- und Zielebene werden die Lagen von der BS-Seite ausgehend durchnummeriert. Die Nummernvergabe für die Ebenen ist 1,2,3,4,5,6,7,8,9,A,B,C,D,E,F,G,H,I,J,...,Z.

##### 4.4.1.1 Beispiel



#### 4.4.2 Durchgehend

Die Extension für durchgehende Bohrungen von der BS- zur LS-Seite ist :

- \*.DRI (DK's und NDK's im 1. Bohrdurchgang)
- \*.NDK (nur NDK's im 2. Bohrdurchgang)

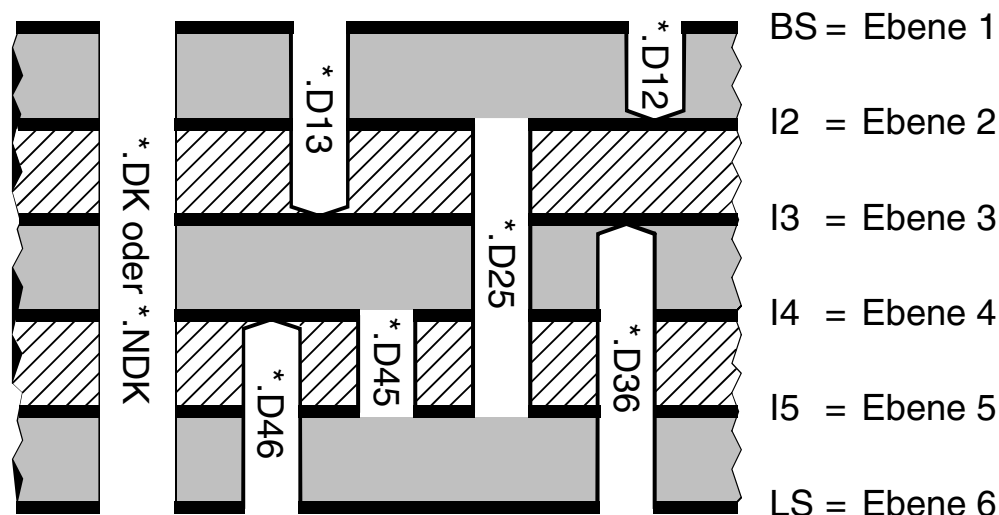
#### 4.4.3 Selektiv (DK)

Die 1. Stelle der Extension bei selektiven Bohrungen ist „D“. Die 2. Stelle gibt die Startebene und die 3. Stelle die Zielebene der Bohrung an.

Die Angabe erfolgt in aufsteigender Reihenfolge.

##### 4.4.3.1 Beispiel

- Extension : \*.D23 → Bohren von Ebene 2 nach 3.
- Extension : \*.D8C → Bohren von Ebene 8 nach 12.



## Filesyntax

### 4.4.3.2 NDK's

Selektive NDK's müssen in der Tool-Liste oder im Bohrplan ausgewiesen sein.

Die 1. Stelle der Extension bei selektiven und nicht kontaktierten Bohrungen ist „N“. Die 2. Stelle gibt die Startebene und die 3. Stelle die Zielebene der Bohrungen an. Die Angabe erfolgt in aufsteigender Reihenfolge.

### 4.4.3.3 Beispiel

Extension : \*.N45 → Bohren von Ebene 4 nach 5.

Extension : \*.N9A → Bohren von Ebene 9 nach 10.

### 4.4.4 Format

Bohrdaten können im Werkzeugmaschinen-Format (z.B. Excellon) oder im CAD/CAM-Format (Gerber) vorliegen. Bohrdaten im Gerberformat haben in der Extension an erster Stelle ein „Z“. Weitere Formate sind nach Vereinbarung möglich.

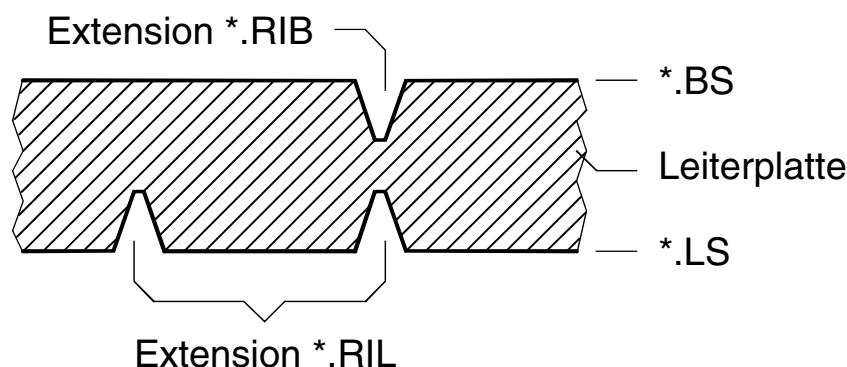
### 4.4.4.1 Beispiel

Extensions zu Bohrprogramm-Formaten		
Excellon	Gerber	KLG
*.DRI	≙ *.Z1	≙ *.KLG
*.NDK	≙ *.Z2	≙ *.?
*.D12	≙ *.Z12	≙ *.K12
*.D13	≙ *.Z13	≙ *.K13
*.D34	≙ *.Z34	≙ *.K34
*.D46	≙ *.Z46	≙ *.K46
...	...	...

## 4.5 Ritzen

Eine Ritztrennung erfolgt üblicherweise beidseitig und gleichzeitig. Das erforderliche CNC-Programm muß mit Aufsicht BS-Seite vorliegen und wird mit der Extension \*.RIB bezeichnet. Sind die Ritzkonturen für BS und LS unterschiedlich, dann werden die Extensions \*.RIB und \*.RIL vergeben.

### 4.5.1 Beispiel



# Filesyntax

## 4.6 Fräsen

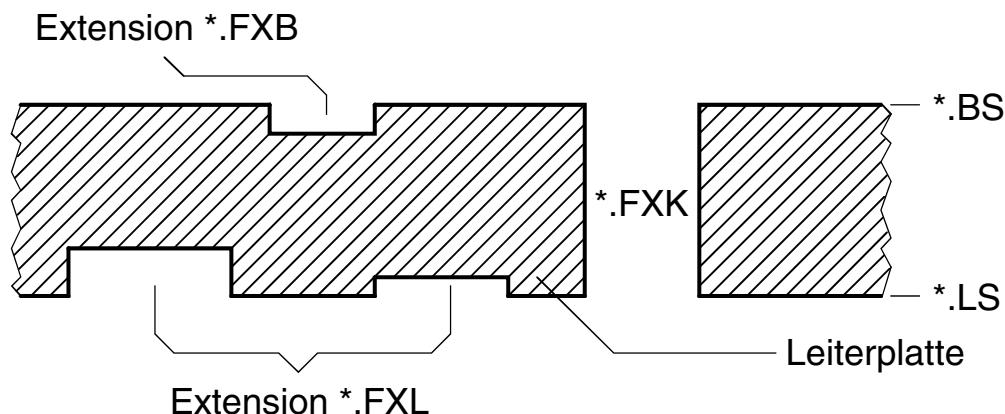
Das Fräsen dient üblicherweise zur Freistellung der Leiterplatte aus dem Produktionsnutzen bei gleichzeitiger Fertigung der vorgegebenen Kontur.

Das CNC-Programm wird mit Aufsicht auf die BS-Seite gesehen und hat die Extension \*.FXK.

Für partielle, einseitige Niveaufräsen werden die Extensions \*.FXB und \*.FXL vergeben.

### 4.6.1 Beispiel

Querschnitt durch den Produktionsnutzen



## 4.7 Sonstige

Alle anderen Extensions werden nach Bedarf und zur Verfügung stehenden freien alphanumerischen Zeichen zugeordnet.

## 4.8 Format

Jeder Extension muß verbindlich ein Datenformat mit einer definierten Datenstruktur (ASCII, Gerber, m.n, Excellon, metrisch) zugeordnet sein.

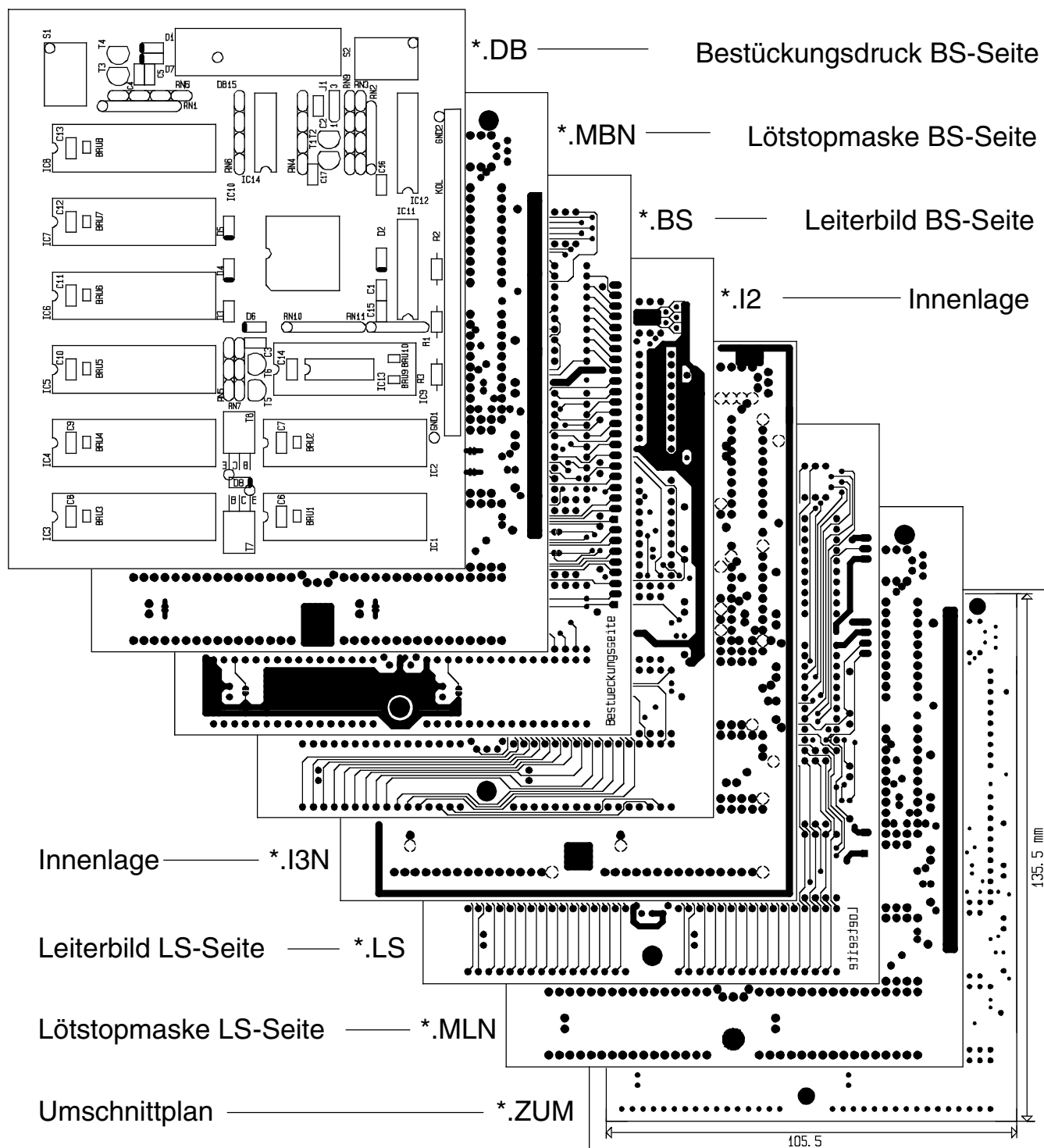
## 4.9 Limits

Bekannte und übliche Extensions externer Softwareprogramme sollten nicht als Extensions für CAD-, CAM-Datensätze vergeben werden.

# Filesyntax

## 5.0 Beispiel

Beschreibung eines Standard-4-Lagen-Multilayers mit Lötstopdruck und Bestückungsdruck.



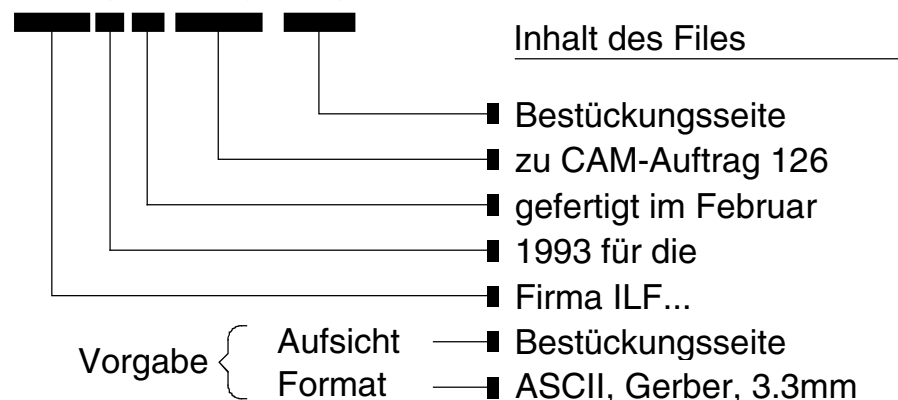
# Filesyntax

## 6.0 Lesart

Beispiel für die Lesart der Filebezeichnungen.

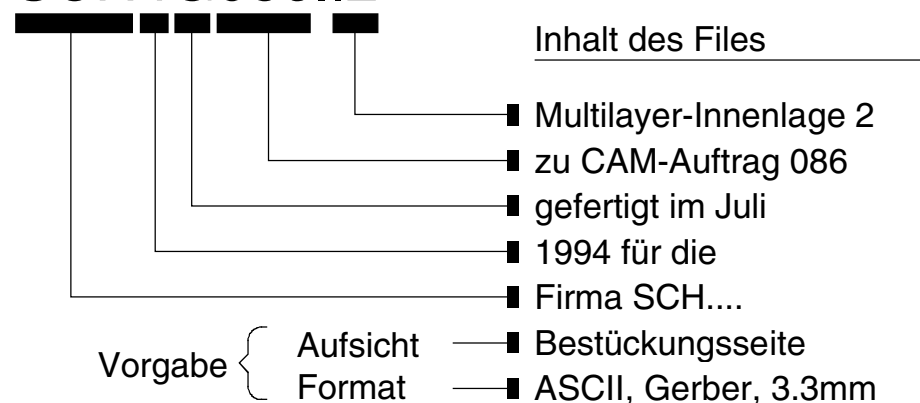
## 6.1 Beispiel

### ILF3B126.BS



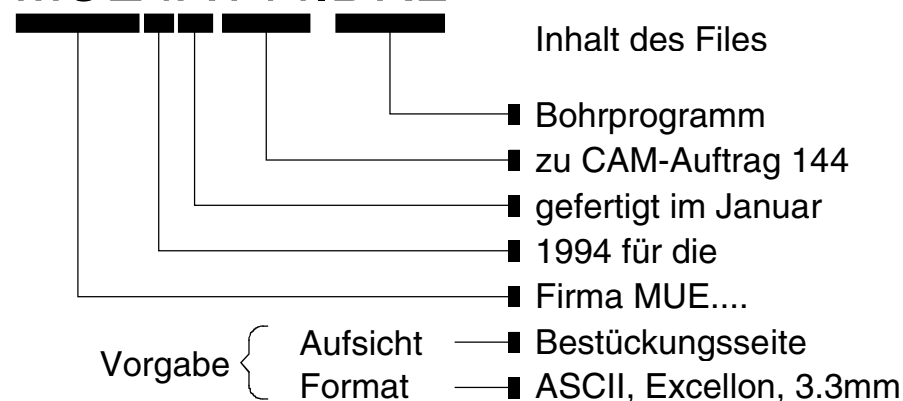
## 6.2 Beispiel

### SCH4G086.I2



## 6.3 Beispiel

### MUE4A144.DRL



# Filesyntax

## 7.0 Ordnung

Beispiele für die sich aus der Filesyntax ergebenden Ordnungssysteme.

## 7.1 Leiterplatte

Alle Datensätze gehören zur selben Leiterplatte, weil der Filename („ILF2A156“) identisch ist.

ILF2A156	.BS
ILF2A156	.I2
ILF2A156	.I3
ILF2A156	.LS
ILF2A156	.MB
ILF2A156	.DB
ILF2A156	.ML

## 7.2 Zeitraum

Alle Datensätze wurden zum ersten Mal im gleichen Zeitraum bearbeitet (...3B.= Februar 1993).

ILF	3B	044.BS
BOS	3B	122.I2N
MUE	3B	123.LS
SCH	3B	089.I5
GAR	3B	054.DB
DEU	3B	012.MBN

## 7.3 Firma

Alle Datensätze gehören zu einer Firma mit den Anfangsbuchstaben „ABC“.

ABC	4B123.LS
ABC	3A123.BS
ABC	3K044.LS
ABC	3L178.DB
ABC	3L184.I6N
ABC	4A068.MB

## 7.4 Inhalt

Alle Datensätze beschreiben die Bestückungsseite, gehören aber zu unterschiedlichen Leiterplatten.

ILF3B134.	BS
BOS3A135.	BS
SCH3C144.	BS
DEU3C146.	BS
BOS4C046.	BS
PHA4A111.	BS

## 8.0 Querverweis

„Filesyntax (Kommentar) [S.335]“

# Filesyntax: Extensions

## 1.0 Tabelle

Tabellen definierter Extensions zur Filesyntax.

## 1.1 Leiterbilder

Tabelle der Extensions für Leiterbilder.

Leiterbilder				
Extension	Inhalt		Format	
BS,BSN	Bestückungsseite	(Lage 1)	Gerber	3.3 mm
I2,I2N	Innenlage	(Lage 2)	Gerber	3.3 mm
I3,I3N	Innenlage	(Lage 3)	Gerber	3.3 mm
I4,I4N	Innenlage	(Lage 4)	Gerber	3.3 mm
I5,I5N	Innenlage	(Lage 5)	Gerber	3.3 mm
I6,I6N	Innenlage	(Lage 6)	Gerber	3.3 mm
I7,I7N	Innenlage	(Lage 7)	Gerber	3.3 mm
I8,I8N	Innenlage	(Lage 8)	Gerber	3.3 mm
I9,I9N	Innenlage	(Lage 9)	Gerber	3.3 mm
10,10N	Innenlage	(Lage 10)	Gerber	3.3 mm
11,11N	Innenlage	(Lage 11)	Gerber	3.3 mm
12,12N	Innenlage	(Lage 12)	Gerber	3.3 mm
13,13N	Innenlage	(Lage 13)	Gerber	3.3 mm
14,14N	Innenlage	(Lage 14)	Gerber	3.3 mm
15,15N	Innenlage	(Lage 15)	Gerber	3.3 mm
16,16N	Innenlage	(Lage 16)	Gerber	3.3 mm
17,17N	Innenlage	(Lage 17)	Gerber	3.3 mm
18,18N	Innenlage	(Lage 18)	Gerber	3.3 mm
19,19N	Innenlage	(Lage 19)	Gerber	3.3 mm
...	Innenlage	(Lage ...)	Gerber	3.3 mm
LS,LSN	Lötseite	(Lage ...)	Gerber	3.3 mm
GBG	Partielles Leiterbild (Gold) BS		Gerber	3.3 mm
GBB	Nichtpartielles Leiterbild BS		Gerber	3.3 mm
GLG	Partielles Leiterbild (Gold) LS		Gerber	3.3 mm
GLB	Nichtpartielles Leiterbild LS		Gerber	3.3 mm



# Filesyntax: Extensions

Fortsetzung

Tabelle der Extensions für Leiterbilder.

Leiterbilder				
Extension	Inhalt		Format	
RGB	Resist-Gold	BS	Gerber	3.3 mm
RGL	Resist-Gold	LS	Gerber	3.3 mm
1B	Test/Positivdaten	BS	Gerber	3.3 mm
2B	Test/Negativdaten	BS	Gerber	3.3 mm
1L	Test/Positivdaten	LS	Gerber	3.3 mm
2L	Test/Negativdaten	LS	Gerber	3.3 mm
1I2	Test/Positivdaten	(Lage 2)	Gerber	3.3 mm
2I2	Test/Negativdaten	(Lage 2)	Gerber	3.3 mm
1I3	Test/Positivdaten	(Lage 3)	Gerber	3.3 mm
2I3	Test/Negativdaten	(Lage 3)	Gerber	3.3 mm
....	....		....	
1I10	Test/Positivdaten	(Lage 10)	Gerber	3.3 mm
2I10	Test/Negativdaten	(Lage 10)	Gerber	3.3 mm
....	....		....	

# Filesyntax: Extensions

## 1.2 Drucke

Tabelle der Extensions für (Sieb-) Drucke.

Drucke				
Extension	Inhalt		Format	
AB	Abziehlack	BS-Seite	Gerber	3.3 mm
AL	Abziehlack	LS-Seite	Gerber	3.3 mm
CB	Carbondruck	BS-Seite	Gerber	3.3 mm
CL	Carbondruck	LS-Seite	Gerber	3.3 mm
DB	Bestückungsdruck	BS-Seite	Gerber	3.3 mm
DL	Bestückungsdruck	LS-Seite	Gerber	3.3 mm
GAB	Maske für partielles Gold	BS	Gerber	3.3 mm
GAL	Maske für partielles Gold	LS	Gerber	3.3 mm
HB,HBN	Heatsinkpaste	BS-Seite	Gerber	3.3 mm
HL,HLN	Heatsinkpaste	LS-Seite	Gerber	3.3 mm
MB,MBN	Lötstopdruck	BS-Seite	Gerber	3.3 mm
ML,MLN	Lötstopdruck	LS-Seite	Gerber	3.3 mm
PB	Lotpaste (Laser, Film)	BS	Gerber	3.3 mm
PL	Lotpaste (Laser, Film)	LS	Gerber	3.3 mm
PBP	Lotpaste (Platinenseite)	BS	Gerber	3.3 mm
PBR	Lotpaste (Rakelseite)	BS	Gerber	3.3 mm
PLP	Lotpaste (Platinenseite)	LS	Gerber	3.3 mm
PLR	Lotpaste (Rakelseite)	LS	Gerber	3.3 mm
VB	Viadruck	BS-Seite	Gerber	3.3 mm
VL	Viadruck	LS-Seite	Gerber	3.3 mm
1MB	Test/Lötstopdruck positiv	BS	Gerber	3.3 mm
2MB	Test/Lötstopdruck negativ	BS	Gerber	3.3 mm
1ML	Test/Lötstopdruck positiv	LS	Gerber	3.3 mm
2ML	Test/Lötstopdruck negativ	LS	Gerber	3.3 mm
1DB	Test/Bestückungsdruck pos.	BS	Gerber	3.3 mm
2DB	Test/Bestückungsdruck neg.	BS	Gerber	3.3 mm

# Filesyntax: Extensions

Fortsetzung

Tabelle der Extensions für (Sieb-) Drucke.

Drucke			
Extension	Inhalt	Format	
1DL	Test/Bestückungsdruck pos. BS	Gerber	3.3 mm
2DL	Test/Bestückungsdruck neg. BS	Gerber	3.3 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# Filesyntax: Extensions

## 1.3 CNC

Tabelle der Extensions für CNC (Bohren).

Bohren			
Extension	Inhalt	Format	
BP	Bohrplan (DK und NDK)	Gerber	3.3 mm
BN	Bohrplan (nur NDK)	Gerber	3.3 mm
ZZM	Bohrplan bemaßt	Gerber	3.3 mm
UM	Umschnittplan (+ Bemaßung)	Gerber	3.3 mm
UNB	Bohr-/Umschnittplan zu "ZB"	Gerber	3.3 mm
UNL	Bohr-/Umschnittplan zu "ZL"	Gerber	3.3 mm
Z1	Bohren (1.Durchgang DK + NDK)	Gerber	3.3 mm
Z2	Bohren (2.Durchgang NDK)	Gerber	3.3 mm
ZB	Niveaubohrung	BS-Seite	Gerber 3.3 mm
ZL	Niveaubohrung	LS-Seite	Gerber 3.3 mm
Z12, Z13, Z14,...	selektiv Bohren (DK)	Gerber	3.3 mm
Z23, Z24, Z25,...	selektiv Bohren (DK)	Gerber	3.3 mm
Z34, Z35, Z36,...	selektiv Bohren (DK)	Gerber	3.3 mm
Z45, Z46, Z47,...	selektiv Bohren (DK)	Gerber	3.3 mm
...			
ZUM	Bohrplan (Z1+Z2) + Umschnittplan	Gerber	3.3 mm
U12,...	Bohrplan (zu Z12) + Umschnittplan	Gerber	3.3 mm
U23,...	Bohrplan (zu Z23) + Umschnittplan	Gerber	3.3 mm
U34,...	Bohrplan (zu Z34) + Umschnittplan	Gerber	3.3 mm
U45,...	Bohrplan (zu Z45) + Umschnittplan	Gerber	3.3 mm
...			
Y12, Y13, Y14,...	selektiv Bohren (NDK)	Gerber	3.3 mm
Y23, Y24, Y25,...	selektiv Bohren (NDK)	Gerber	3.3 mm
Y34, Y35, Y36,...	selektiv Bohren (NDK)	Gerber	3.3 mm
Y45, Y46, Y47,...	selektiv Bohren (NDK)	Gerber	3.3 mm
...			

# Filesyntax: Extensions

Fortsetzung

Tabelle der Extensions für CNC (Bohren).

Bohren			
Extension	Inhalt		Format
DRI	Bohren (1.Durchgang DK + NDK)		Excellon 3.3 mm
NDK	Bohren (2.Durchgang NDK )		Excellon 3.3 mm
DNB	Niveaubohren (DK+NDK)	BS	Excellon 3.3 mm
DNL	Niveaubohren (DK+NDK)	LS	Excellon 3.3 mm
D12, D13, D14,...	selektiv Bohren (DK)		Excellon 3.3 mm
D23, D24, D25,...	selektiv Bohren (DK)		Excellon 3.3 mm
D34, D35, D36,...	selektiv Bohren (DK)		Excellon 3.3 mm
D45, D46, D47,...	selektiv Bohren (DK)		Excellon 3.3 mm
...			
N12, N13, N14,...	selektiv Bohren (NDK)		Excellon 3.3 mm
N23, N24, N25,...	selektiv Bohren (NDK)		Excellon 3.3 mm
N34, N35, N36,...	selektiv Bohren (NDK)		Excellon 3.3 mm
N45, N46, N47,...	selektiv Bohren (NDK)		Excellon 3.3 mm
...			
DRL	Bohren ( $\hat{=}$ *.DRI)		Wessel 3.3 mm
KLG	Bohren ( $\hat{=}$ *.DRI)		KLG 3.3 mm
K12, K13, K14,...	selektiv Bohren (DK) ( $\hat{=}$ *.D12)		KLG 3.3 mm
K23, K24, K25,...	selektiv Bohren (DK) ( $\hat{=}$ *.D23)		KLG 3.3 mm
K34, K35, K36,...	selektiv Bohren (DK) ( $\hat{=}$ *.D34)		KLG 3.3 mm
K45, K46, K47,...	selektiv Bohren (DK) ( $\hat{=}$ *.D45)		KLG 3.3 mm
...			
KNB	Niveaubohren	BS ( $\hat{=}$ *.DNB)	KLG 3.3 mm
KNL	Niveaubohren	LS ( $\hat{=}$ *.DNL)	KLG 3.3 mm
KL1, ..., KL9	Bohren (freibleibend)		Excellon 3.3 mm
SM1	Bohren ( $\hat{=}$ *.DRI)		Sieb&Meyer 3.3 mm

## Filesyntax: Extensions

### 1.3.1 CNC

Tabelle der Extensions für CNC (Fräsen).

Fräsen			
Extension	Inhalt		Format
FXK	Fräsen (Umschnitt)		Excellon 3.3 mm
FXB	Fräsen (Niveau)	BS-Seite	Excellon 3.3 mm
FXL	Fräsen (Niveau)	LS-Seite	Excellon 3.3 mm
FX1,...,FX9	Fräsen (freibleibend)		Excellon 3.3 mm
FRA	Fräsen (Umschnitt)	( $\hat{=}$ *.FXK)	Wessel 3.3 mm
PRE	Fräsen von Prepregs		Excellon 3.3 mm
ZU1, ZU2, ..., ZU9	Detaildokumentation Fräsen		Gerber 3.3 mm

### 1.3.2 CNC

Tabelle der Extensions für CNC (Ritzen).

Ritzen			
Extension	Inhalt		Format
RPB	Ritzplan (+Bemaßung)	BS-Seite	Gerber 3.3 mm
RPL	Ritzplan (+Bemaßung)	LS-Seite	Gerber 3.3 mm
RIB	Ritzen	BS-Seite	Excellon 3.3 mm
RIL	Ritzen	LS-Seite	Excellon 3.3 mm

# Filesyntax: Extensions

## 1.4 E.-Prüfung

Tabelle der Extensions für die elektronische Prüfung.

Elektronische Prüfung		
Extension	Inhalt	Format
ADJ	Prüffile (Probot)	
EP	Masselagen (Probot)	ASCII
F04	Netzliste IPC4-Format	
HLS	Testpunkte, Alignement	ASCII
LNK	Linkdatei	ASCII
NET	Netznummern (Probot)	ASCII
SDE	für doppelseitigen Test	ASCII

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

# Filesyntax: Extensions

## 1.5 E.-Prüfung

Tabelle der Extensions für die Baugruppenbestückung.

Bestückung		
Extension	Inhalt	Format
MIT	Bauteilmitten (BS+LS)	ASCII

## 1.6 Archiv

Tabelle der Extensions für Archiv und Datatransfer.

Archiv + Transfer		
Extension	Inhalt	Format
ARJ,A01,A02,A03,...	Datensätze (komprimiert)	ARJ
LZH	Einzeldaten (komprimiert)	LHA
NEG,NE1,NE2,NE3,...	Plottdaten, negativ (komprimiert)	
PAN,PA1,PA2,PA3,...	Nutzendaten (komprimiert)	LHA
PLO,PO1,PO2,PO3,...	Plottdaten, positiv (komprimiert)	
-FI	Filmdateien DP40	
-KU	Innenlagendateien DP40	



# Filesyntax: Extensions

## 1.7 Sonstige

Tabelle der Extensions für sonstige Anwendungen.

Sonstige				
Extension	Inhalt		Format	
ERR ???	Fehlerkennung			
INF ???	Information zum Auftrag			
KWB	Kalenderwoche	BS-Seite	Gerber	3.3 mm
KWL	Kalenderwoche	LS-Seite	Gerber	3.3 mm
NB	NDK-Maske	BS-Seite	Gerber	3.3 mm
NL	NDK-Maske	LS-Seite	Gerber	3.3 mm
TXT ???				

## 1.8 Environment

Tabelle der Extensions für Environments.

Environments		
Extension	Inhalt	Format
ENV	Lavenir (CAM-System)	ASCII

# Filesyntax: Extensions

## 1.9 Gesperrt

Tabelle der gesperrten Extensions.

<b>Environments</b>		
<b>Extension</b>	<b>Inhalt</b>	<b>Format</b>
BAT	MS-DOS	ASCII
BAK	MS-DOS (Backup)	MS
BIN	Windows, Unix	Binär
BRD	Eagle	
COM	MS-DOS	ASCII
DLL	Windows (Dynamische Links)	Binär
DDE	Dansk Data Elektroniks	ASCII
DOC	MS-Word	MS
EXE	MS-DOS, diverse	ASCII
HTM	MS-DOS, HTML	ASCII
INI	Unix (Systemdateien)	Binär
PCB	allgemein	
PDF	Adobe (Acrobat)	Adobe
SYS	MS-DOS	ASCII
TMP	Temporäre Dateien	verschieden
XLS	MS-Excell	MS

# Fräsen

## 1.0 Anwendung

Die Frästechnik wird zur mechanischen Bearbeitung von Leiterplatten eingesetzt.

## 2.0 Designregel

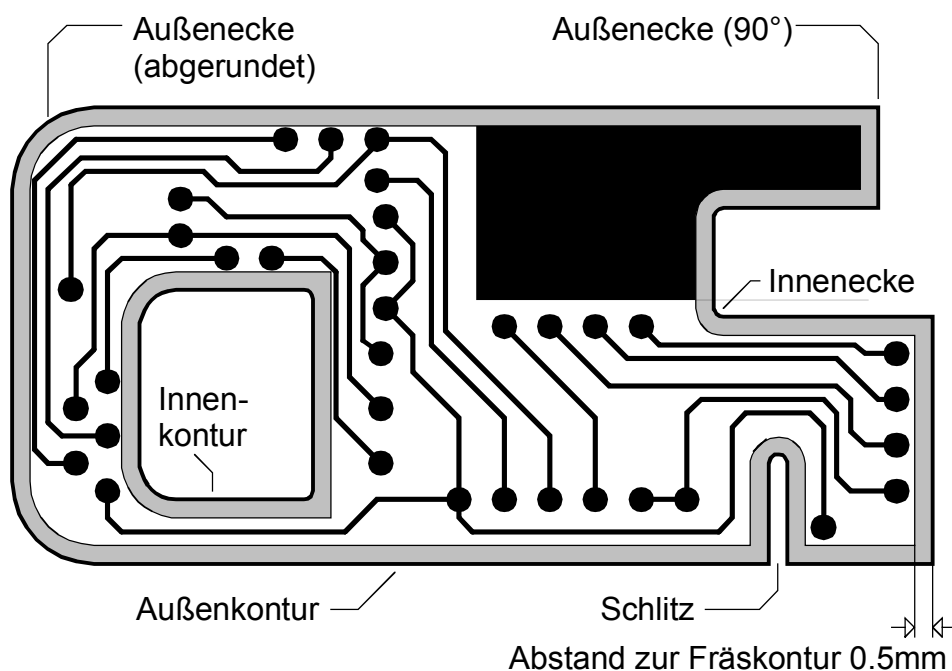
Alle Leiterbildstrukturen und Masseflächen müssen von der Fräskontur einen Abstand  $\geq 0.5\text{mm}$  haben.

Die Außenecken von Konturen können  $90^\circ$  oder nach Vorgabe abgerundet sein.

Die Innenecken von Konturen haben minimal den Radius des Fräswerkzeuges.

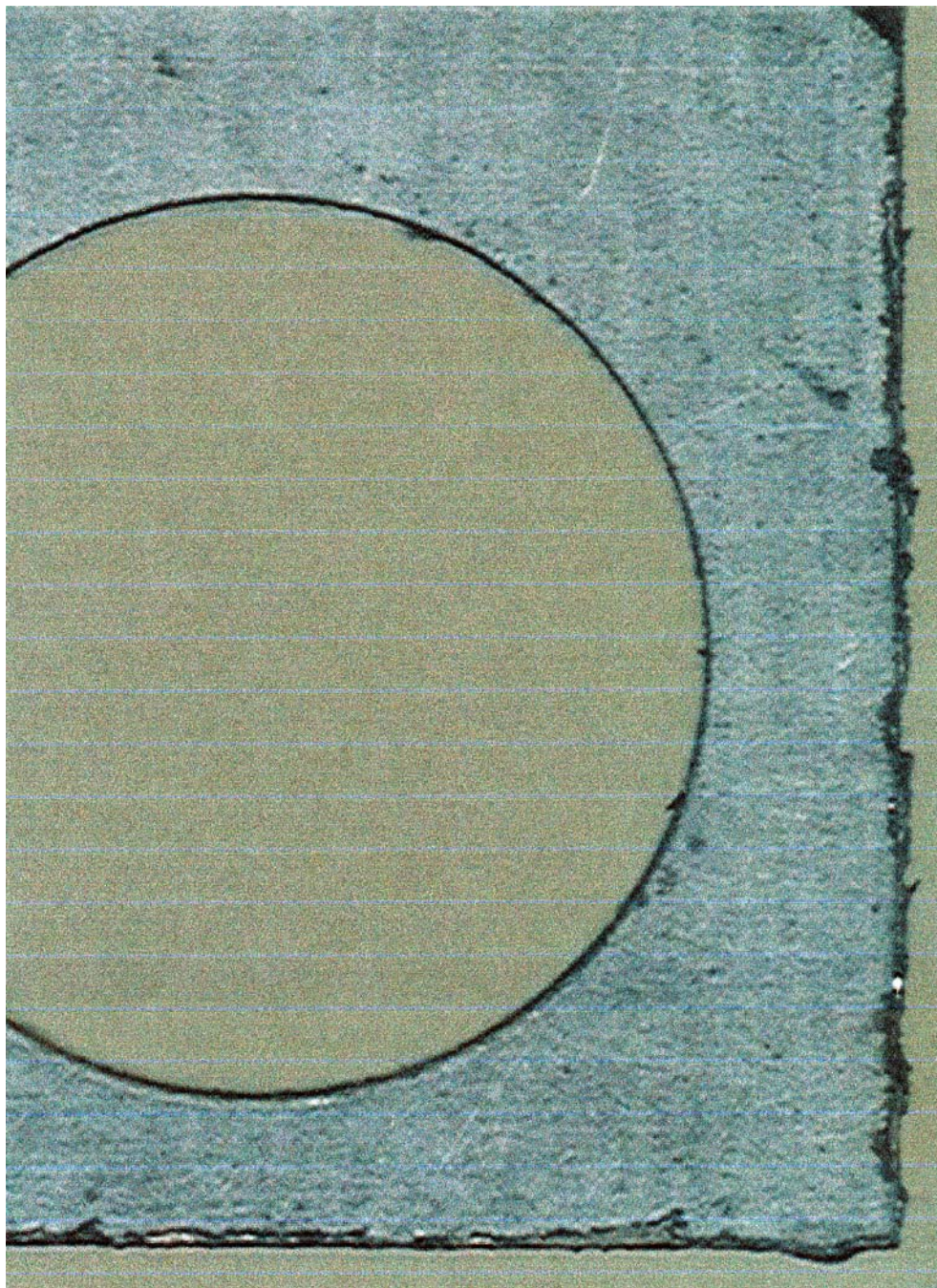
Die Toleranz für die Bearbeitung einer Innen- oder Außenkontur beträgt  $\pm 0.2\text{mm}$ .

## 2.1 Beispiel



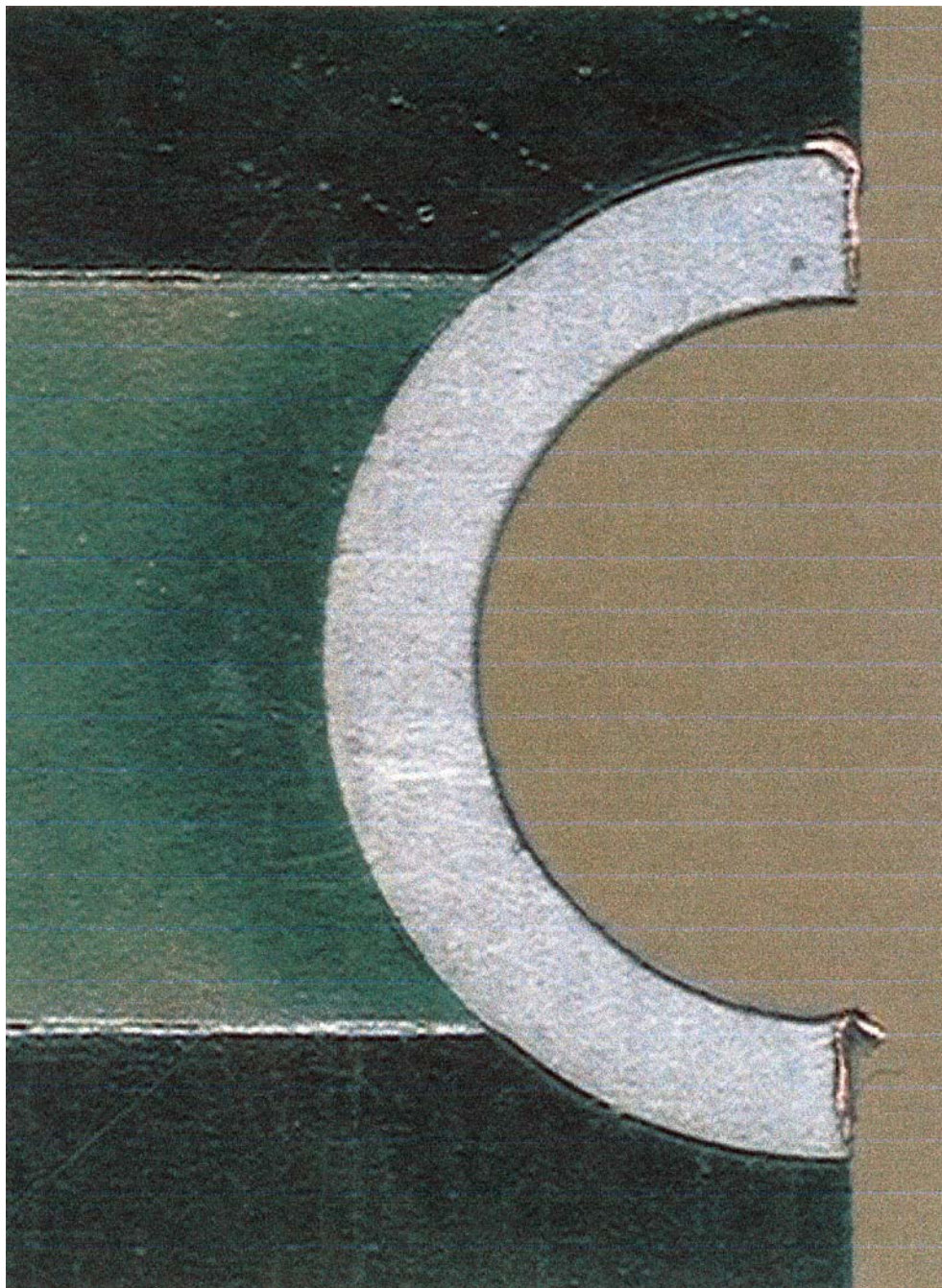
# Fräsen

## 2.2 Fotos



Beim Fräsen beschädigte Fläche durch fehlenden Abstand von der Außenkontur. Abgerissener Metallflitter kann beim späteren Lötten stören.

## Fräsen



... andererseits eine gewollte, kontaktierte Halbbohrung an der Außenkontur.

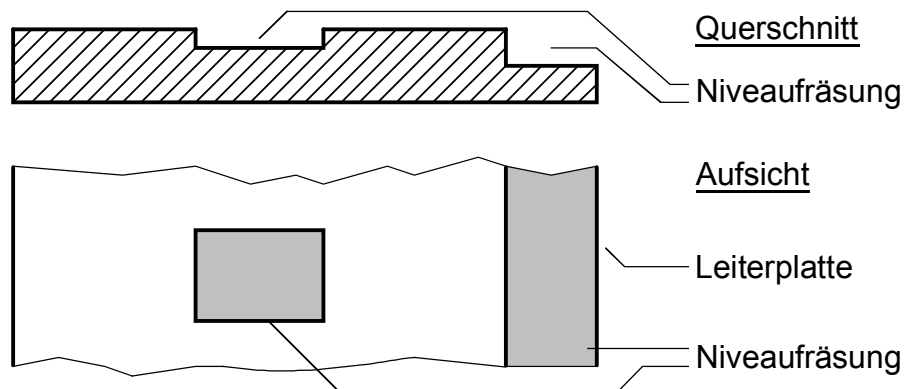
# Fräsen

## 3.0 Niveaufräsen

Am Rand oder innerhalb der Leiterplatte kann ein unterschiedliches Höhenniveau gefräst werden.

Die Toleranz beim Niveaufräsen beträgt  $\pm 0.2\text{mm}$ .

## 3.1 Beispiel



## Fräsen

### 3.2 Foto



Kontaktierte Niveaufräsung zur Aufnahme eines metallenen Abschirmgehäuses auf einer Leiterplatte. Vias innerhalb der Fräsung kontaktieren das rückseitig layoutete Potential.

# Fräsen

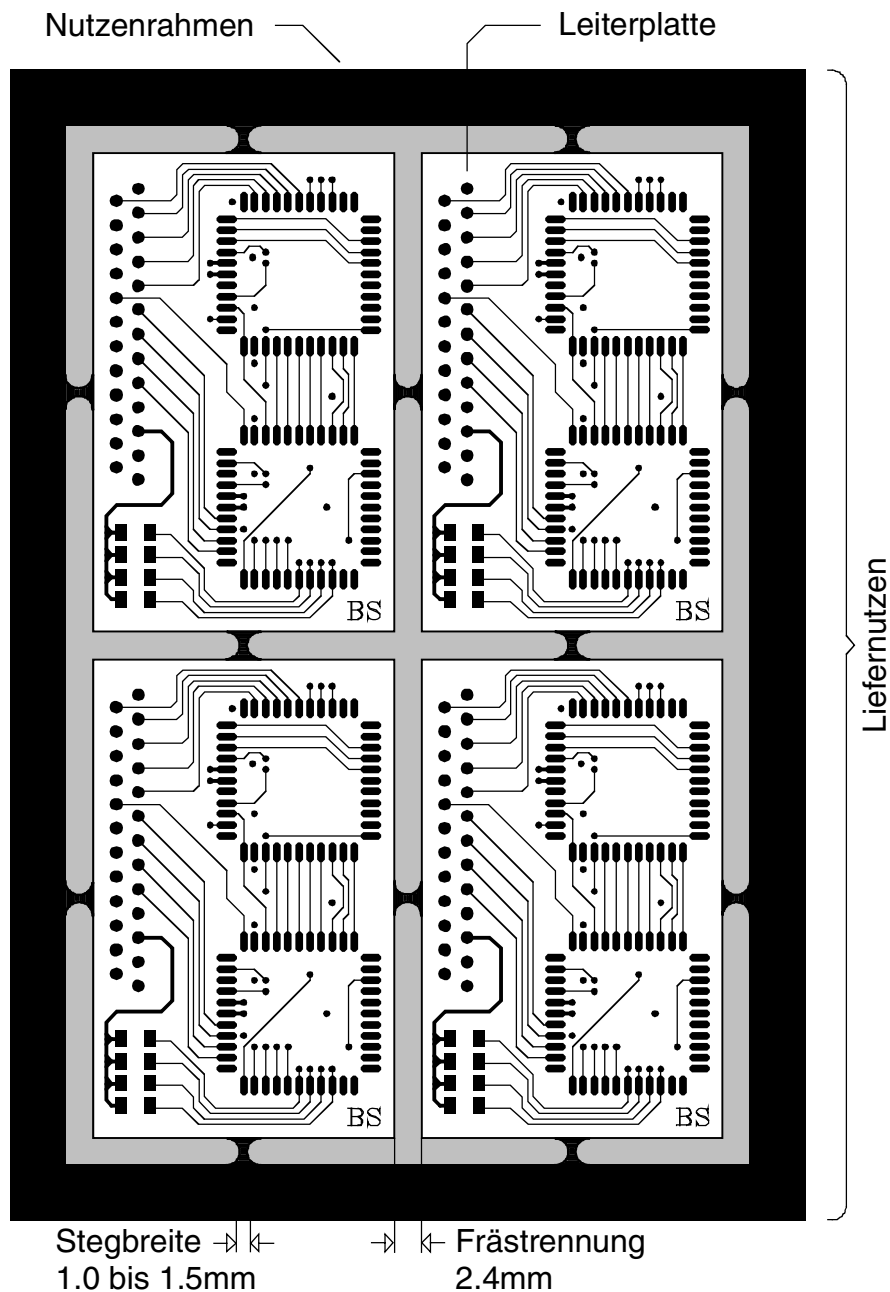
## 4.0 Stegnutzen

Bei Lieferrahmen können die einzelnen Leiterplatten durch eine Stegfräsung vortrennt werden.

Der Nutzenabstand der Leiterplatte ist 2.4mm.

Die Stegbreite ist  $\geq 1.0\text{mm}$  und  $\leq 1.5\text{mm}$ .

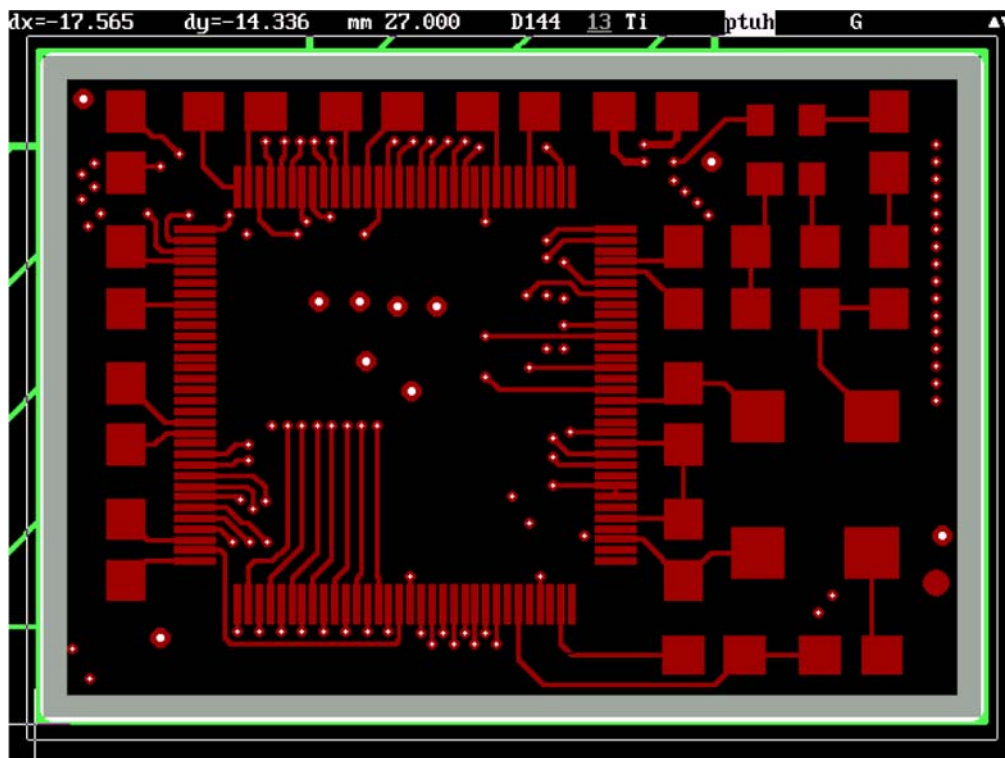
## 4.1 Beispiel



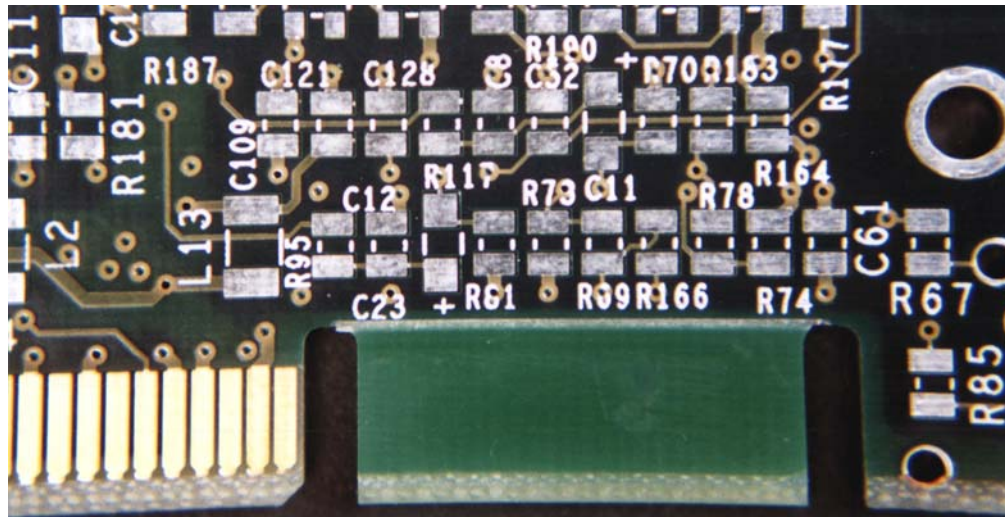


# Fräsen

## 5.0 Fotos

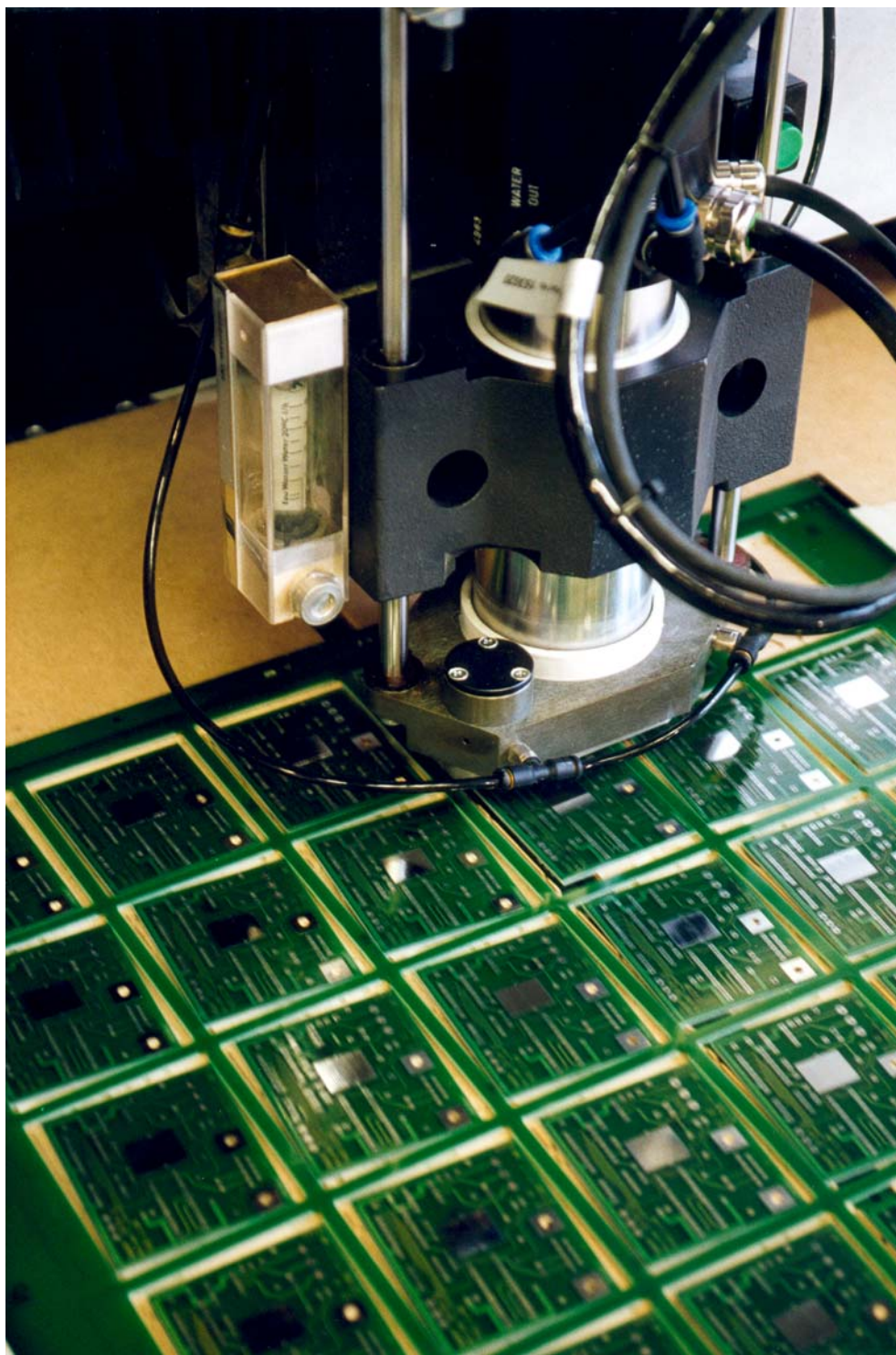


Der Mindestabstand (graue Umrandung) aller Leiterbildstrukturen von der Leiterplattenkontur (grün) ist 1.0mm.



Detail eines gefrästen PC-Steckers mit Anfasung. Die Ritzkombination zum Ausbrechen des Mittelstückes ist kritisch. Die Bohrung rechts unten ist durch zu geringen Randabstand beim Fasen beschädigt worden.

## Fräsen



Im Produktionsnutzen mehrfach gefertigte Leiterplatten werden durch CNC-Fräsen vereinzelt.

6.0 Querverweis „Ritzen [S.309]“

# Gerber

## 1.0 Anwendung

Die Gerberdaten enthalten die Informationen über die Vektoren und Koordinaten eines CAD-Layoutes.

Das Gerberformat ist eine Standard-Filestruktur, die den Datenaustausch zwischen CAD (Entwicklung) und CAM (Produktion) ermöglicht.

Zu jedem Gerberdatensatz gehört eine D-Code-Liste, in der die Werkzeugzuordnung definiert wird.

## 2.0 File-Format

Das File-Format muß ASCII sein.

Wir bevorzugen das m.n-Format 3.3mm.

## 2.1 m.n-Format

siehe Dokument „m.n-Format [S.222]“

## 2.2 Gerbertypen

**Standard-Gerber** : Datensatz und D-Code-Liste sind getrennt.

**Extended-Gerber** : Die D-Code-Liste ist im Datensatz enthalten.

Wir bevorzugen "Extended-Gerber".

## 2.3 Struktur

Die grundsätzliche Struktur eines Gerberfiles ist:

1.Block

Werkzeug	X-, Y-Koordinate	Steuerfunktion	Blockende
----------	------------------	----------------	-----------

2.Block

Werkzeug	X-, Y-Koordinate	Steuerfunktion	Blockende
----------	------------------	----------------	-----------

etc...

Die X- und Y-Koordinaten werden immer ohne "." angegeben. Das Blockendezeichen sollte ein "\*" sein. Jeder Block muß mit Return und Linefeed (CR/LF) abgeschlossen werden.

## 2.4 D-Codes

Die Wahl der Steuerfunktion und des Werkzeuges erfolgt über die Angabe eines D-Codes.

D-Code	Funktion	Status
D0	Steuerung	reserviert
D1	Steuerung	Licht an (Vektoranfang)
D2	Steuerung	Licht aus (Vektorende)
D3	Steuerung	Blitzen (Koordinate)
D4	Steuerung	reserviert
D5	Steuerung	reserviert
D6	Steuerung	reserviert
D7	Steuerung	reserviert
D8	Steuerung	reserviert
D9	Steuerung	reserviert
D10,...,D999	Werkzeug/Blende	Definition CAD-System

D0,...,D9 dürfen nie für Blenden genutzt werden.

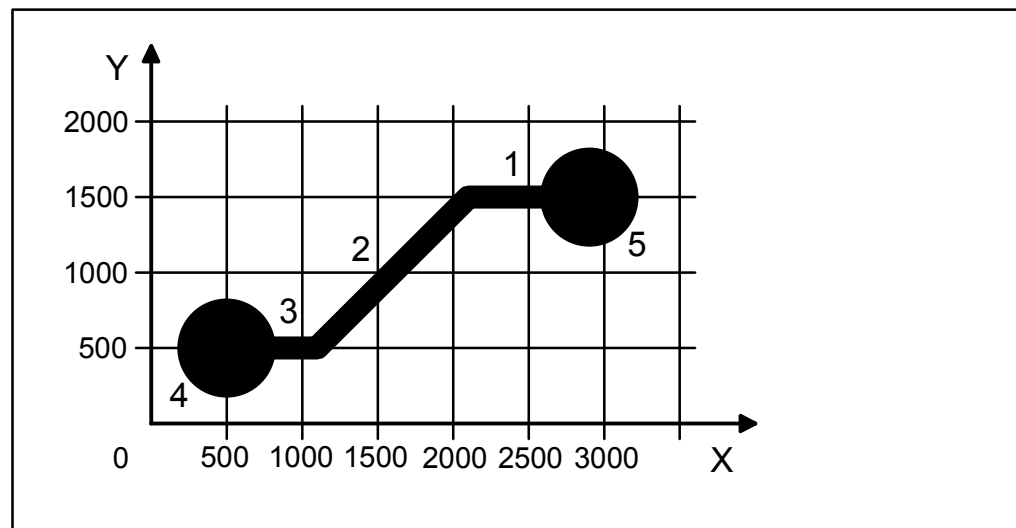
# Gerber

## 2.4.1 Beispiel

### Gerberfile

File-Inhalt	Funktion	Nr.
D14 *	Blende D14 wählen	1
X2800Y1500D2*	Licht aus, Koordinate anfahren	
X2200Y1500D1*	Licht an, Koordinate anfahren	
X1200Y500 D1*	Licht an, Koordinate anfahren	
X500 Y500 D1*	Licht an, Koordinate anfahren	
D43 *	Blende D43 wählen	4
X500 Y500 D3*	Koordinate anfahren, blitzen	
X2800Y1500D3*	Koordinate anfahren, blitzen	5
X0 Y0 D2*	Licht aus, Nullpunkt anfahren	
M02 *	Ende des Files	

### Leiterbild



**2.5 D-Code-Liste** siehe Dokument „D-Code-Liste [S.93]“

**3.0 Hinweis** An dieser Stelle sind nicht beschrieben:

- M-Codes : Hinweise zum Filestatus
- G-Codes : Unterscheidung zwischen absoluter und inkrementaler Koordinatenbasis (etc...)
- I,J-Codes : Interpolation für Kreise und Kreissegmente

**3.1 Einsatz** Gerberfiles werden benötigt für:

- a.) Die CAM-Bearbeitung (Nutzen und Fotoplotts)
- b.) Die CNC-Bearbeitung (Fräskontur und Ritzen)
- c.) Die elektronische Prüfung (Adapterbau, Testfile)
- d.) Die Laserbelichtung (Leiterbild, Lotpastenschablone)

**4.0 Querverweis** „D-Code-Liste [S.93]“ ; „m.n-Format [S.222]“

# Heatsinkpaste

## 1.0 Anwendung

Heatsinkpaste ist ein thermisch ausgehärteter 1-Komponenten-Lack, der siebdrucktechnisch auf die Leiterplatte aufgebracht wird. Die durch die Oberfläche oder zusätzlich durch die Thermovias aufgenommene Wärme wird über die Heatsinkpaste abgeleitet.

## 2.0 Regel

Für den Druck der Heatsinkpaste sind zwei positive Datensätze erforderlich:

- 1.) Die Flächenmaske für den Druck der Fläche
- 2.) Die Padmaske zum Verfüllen der Thermovias

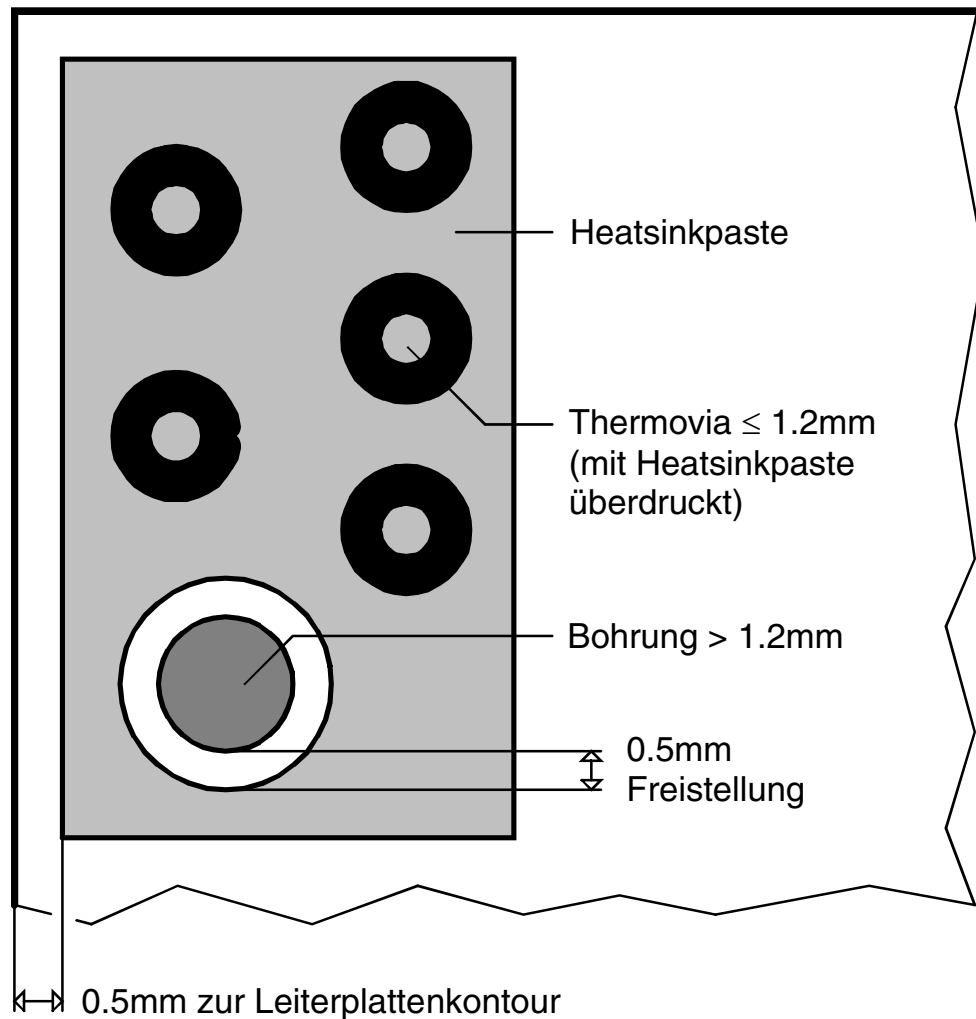
## 2.1 Flächen

Von der Leiterplattenkontur muß ein Abstand von 0.5mm eingehalten werden.

Bohrungen > 1.2mm müssen in der Flächenmaske umlaufend 0.5mm freigestellt sein:

Freistellung = Bohrung + 1.0mm

### 2.1.1 Beispiel



# Heatsinkpaste

## 2.2 Padmaske

Die Thermovias sollen einen Durchmesser von 0.8mm bis 1.2mm haben. Die Padmaske für den Siebdruck zum Verfüllen der Thermovias muß größer sein als die Bohrungen der Thermovias:

Padmaske = Bohrung + 0.3mm

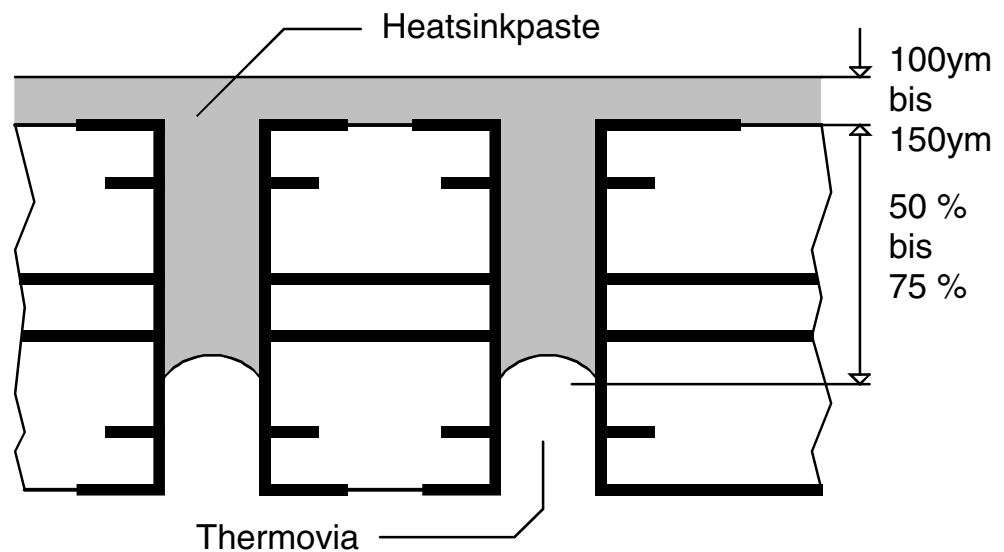
## 3.0 Auftrag

Die Schichtdicke der Heatsinkpaste liegt zwischen 100µm und 150µm.

Die Verfüllung der Thermovias liegt zwischen 50% und 75%. Eine Verfüllung bis 100% ist zulässig.

## 3.1 Beispiel

Querschnitt durch einen Multilayer

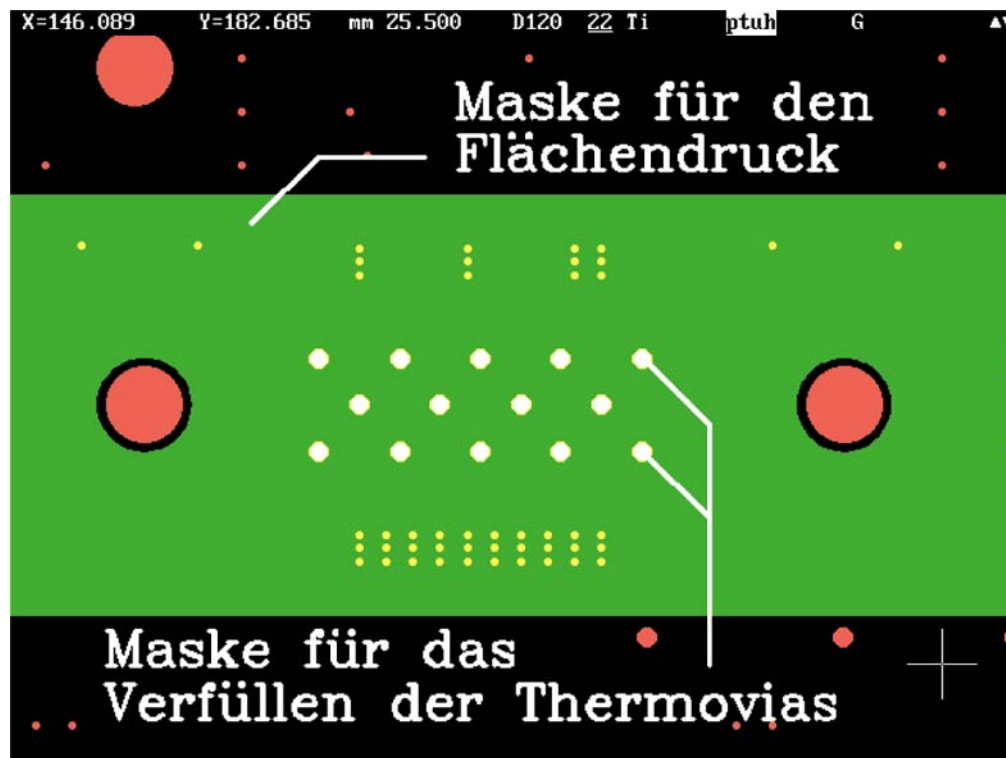


## 4.0 Limits

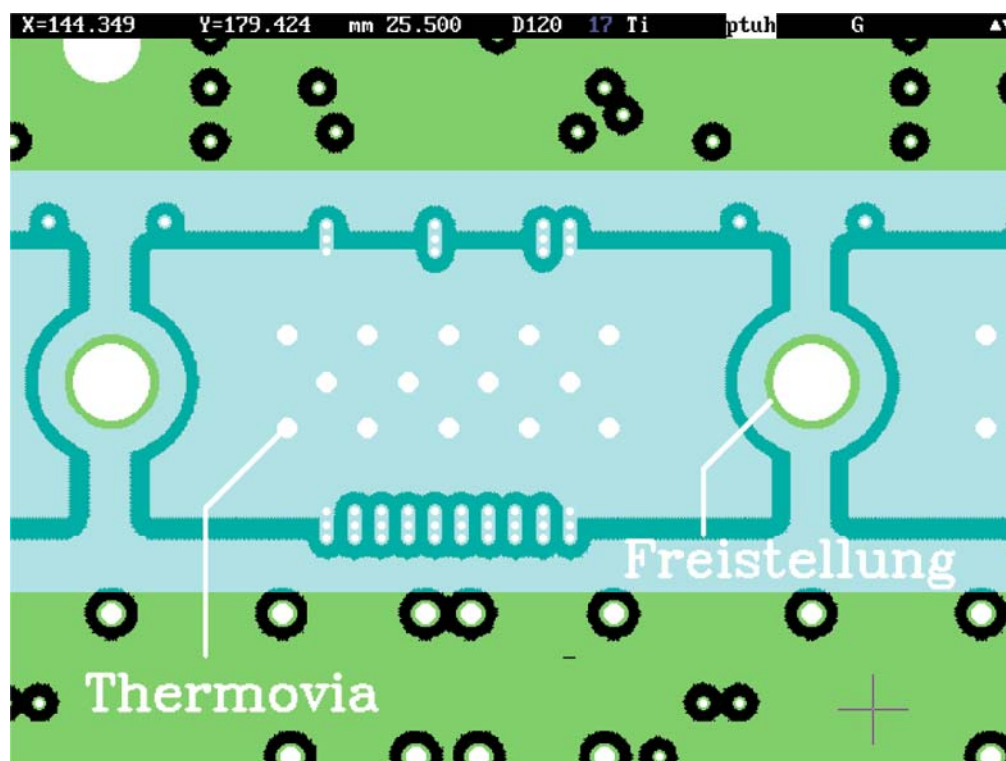
Für den Siebdruck der Heatsinkpaste sollte die Dicke der Leiterplatte  $\geq 1.2\text{mm}$  sein.

## Heatsinkpaste

### 5.0 Fotos

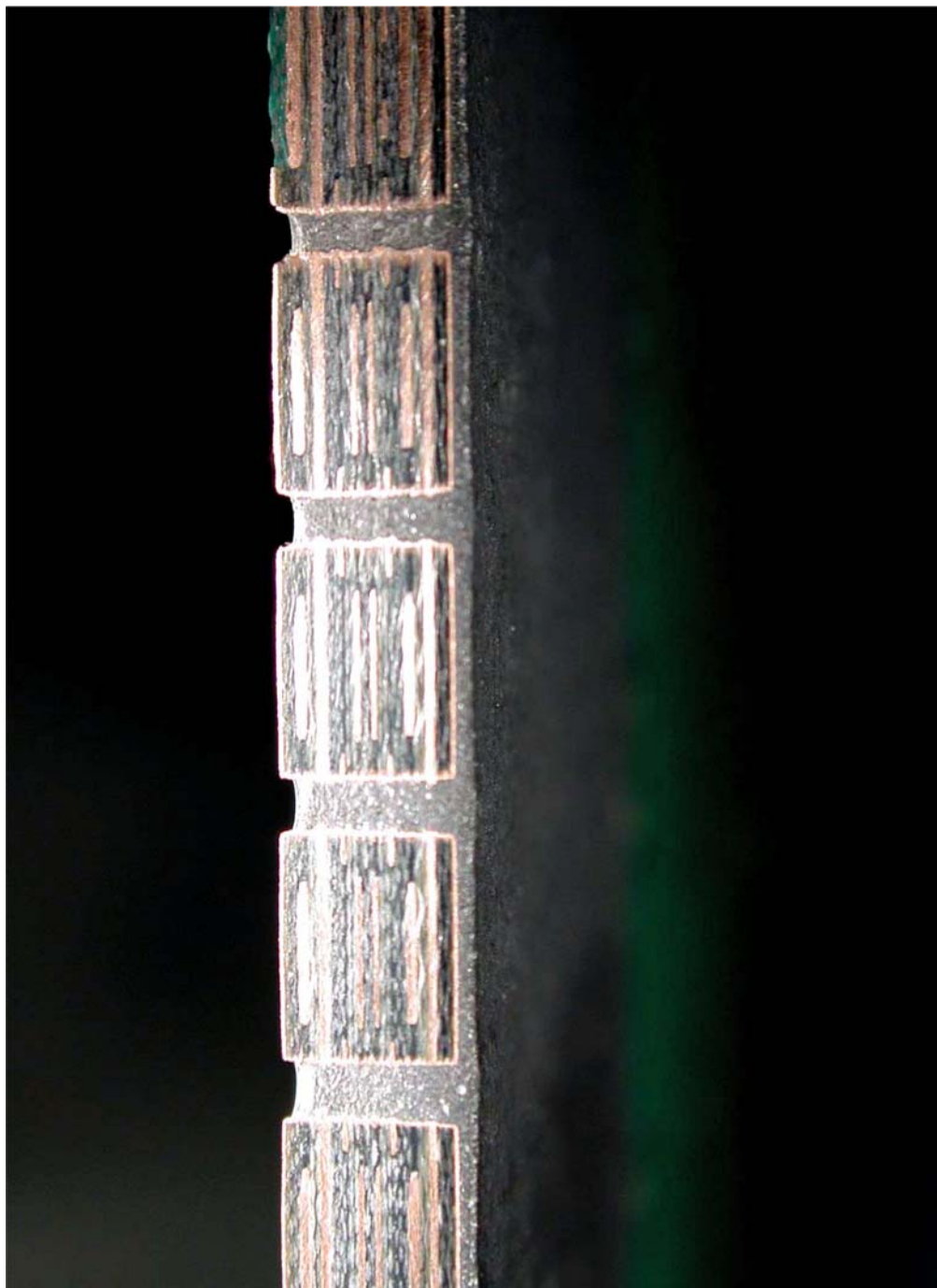


Erforderlich sind 2 Datensätze : einmal für das Verfüllen der Thermovias (weiß) und einmal für den Flächendruck (grün). Sonstige Bohrungen sind rot/gelb dargestellt.



Druck der Heatsinkpaste (türkis) auf der "LS"-Seite (grün). Die Thermovias (hier: Durchmesser 0.9mm) sind überdruckt, die Bohrungen > 1.2mm sind freigestellt.

## Heatsinkpaste



Schliff durch eine mit Heatsinkpaste bedruckte Leiterplatte. Die Hülssen der Thermovias (Durchmesser 0.9mm) sind zu 85% verfüllt. Die Fläche auf der wärmeableitenden Seite ist zirka 150ym dick.



# Impedanz: Begriffe und Geometrien

**1.0 Anwendung** Für das Layout impedanzkontrollierter Multilayer muß die Anordnung der signalführenden Leiterbahn zur Potentialreferenz (meistens GND) festgelegt sein.

**1.1 Begriffe** Entsprechend der geometrischen Anordnung werden unterschieden:

## Microstrip

Eine außenliegende Leiterbahn ÜBER einem Potential.

## Stripline

Eine oder zwei innenliegende Leiterbahnen ZWISCHEN zwei Potentialen.

**2.0 Regel** Der Lagenaufbau des Multilayers und die Zuordnung der Files des CAD-Systems zu den Layern müssen aufeinander abgestimmt sein.

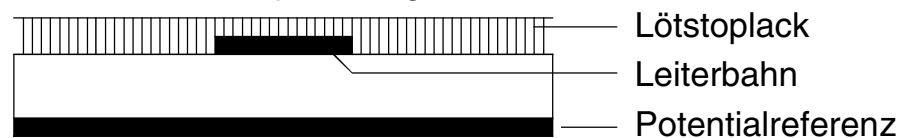
**3.0 Microstrip** Varianten der Microstrips sind:

- a.) Coated Microstrip
- b.) Surface Microstrip
- c.) Embedded Microstrip

**3.1 Beispiel**

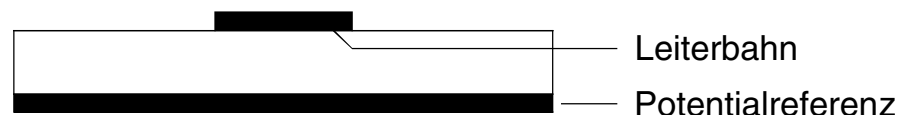
### Coated Microstrip

Die Leiterbahnebene liegt über dem Potential auf einer Außenlage und ist mit Lötstopplack abgedeckt.



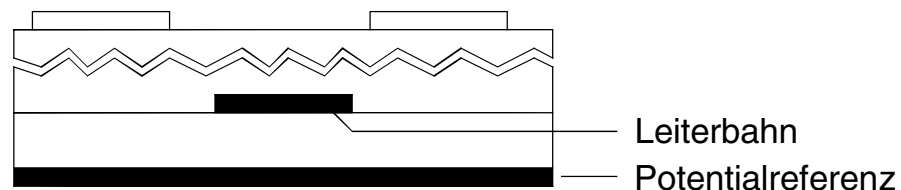
### Surface Microstrip

Die Leiterbahnebene liegt über dem Potential auf einer Außenlage ohne Lötstopplack-Abdeckung.



### Embedded Microstrip

Die Leiterbahnebene liegt innerhalb des Multilayers mit Referenz zu einem Potential.



# Impedanz: Begriffe und Geometrien

## 4.0 Stripline

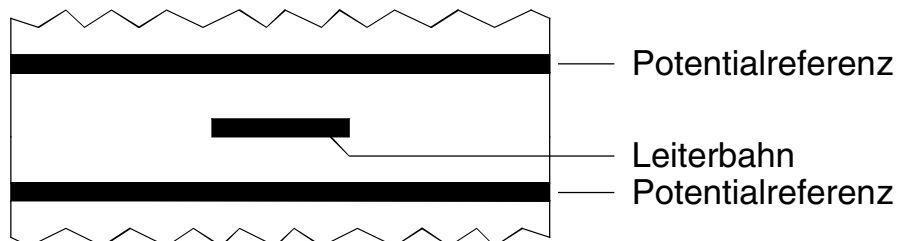
Varianten der Striplines sind:

- a.) Single Stripline symmetrisch
- b.) Single Stripline asymmetrisch
- c.) Dual Stripline

## 4.1 Beispiel

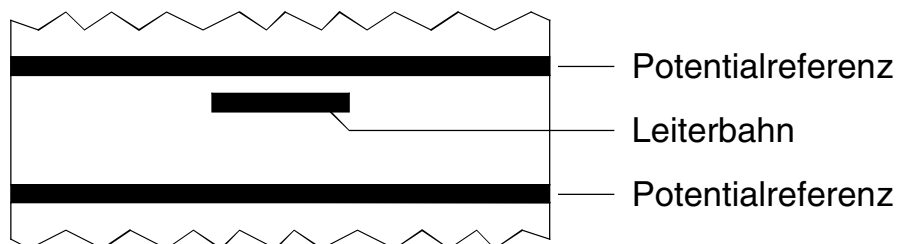
### Single Stripline symmetrisch

Eine Leiterbahnebene liegt mittig zwischen zwei Potentialen.



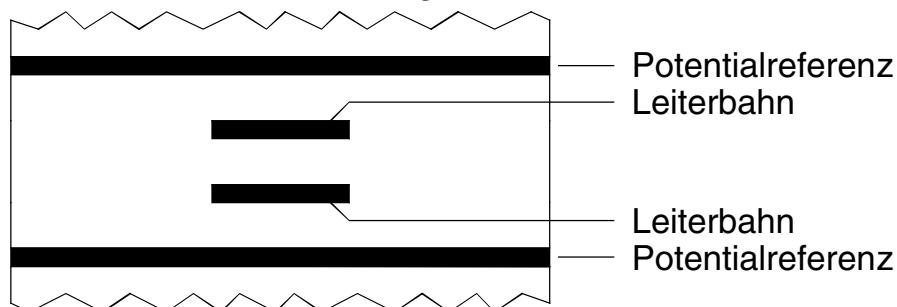
### Single Stripline asymmetrisch

Eine Leiterbahnebene liegt nicht mittig zwischen zwei Potentialen.



### Dual Stripline

Zwei Leiterbahnebenen liegen zwischen zwei Potentialen.



# Impedanz: Coated Microstrip

## 1.0 Anwendung

Für das Layout impedanzkontrollierter Multilayer kann die signalführende Leiterbahn auf eine Außenlage über eine Potentialreferenz gelegt werden.

## 2.0 Coated Microstrip

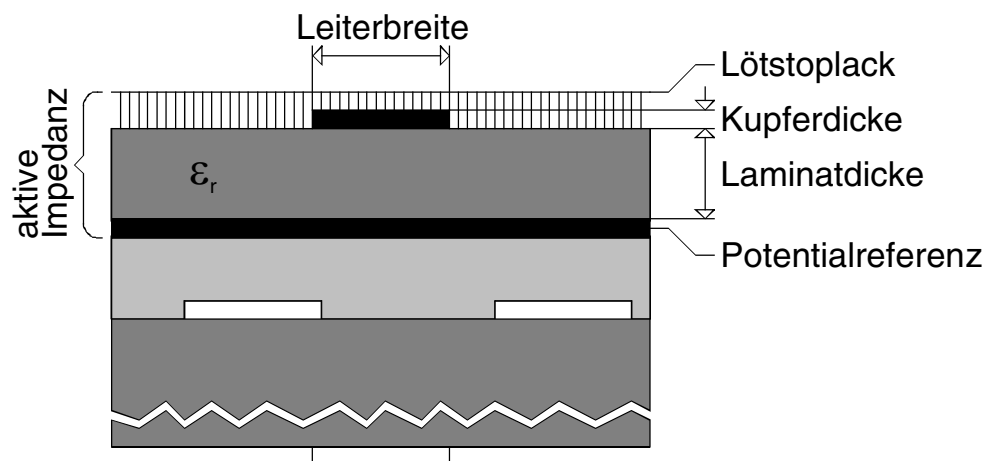
### Coated Microstrip

Die Leiterbahnebene liegt über dem Potential auf einer Außenlage und ist mit Lötstoplack abgedeckt. Der aktive Bereich kann eine doppelseitige Leiterplatte oder Teil eines Multilayers sein.

Parameter für die Impedanzberechnung sind:

- 1.) die Leiterbahnbreite
- 2.) die Kupferdicke
- 3.) die Laminatdicke (= Abstand Leiterbahn / Potential)
- 4.) die Dielektrizitätskonstante des Laminates (=  $\epsilon_r$ )
- 5.) die Dicke des Lötstoplackes (zirka 12 $\mu$ m)
- 6.) der  $\epsilon_r$  - Wert des Lötstoplackes (zirka 4.5)

## 2.1 Beispiel



- Leiterbahn + Potential für die Impedanz
- Basislaminat      Prepreg
- Leiterbahnen (ohne Einfluß)

### Hinweis

Bei impedanzkontrollierten Multilayern sollten die Kerne außen liegen.

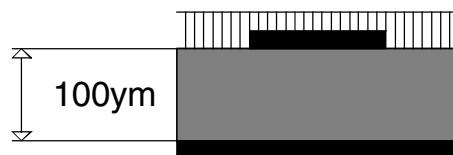
$\epsilon_r$  und Dicke des Lackes werden angenommen für gegossenen Epoxydharzlack.

## Impedanz: Coated Microstrip

2.2 Tabelle

### 100ym-Laminat

Material	: FR4
$\epsilon_r$	: 3.8
Prepregs	: /

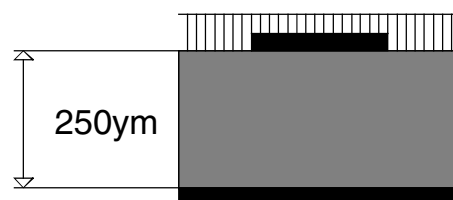


Leiterbreite	Impedanz $\Omega$		
	Kupferdicke (*)		
	5ym	17ym	35ym
300ym	X	36.0	35.3
200ym	X	45.2	44.1
150ym	X	52.0	50.4
120ym	X	57.2	55.3
100ym	X	61.5	
80ym	X		

2.3 Tabelle

### 250ym-Laminat

Material	: FR4
$\epsilon_r$	: 3.8
Prepregs	: /

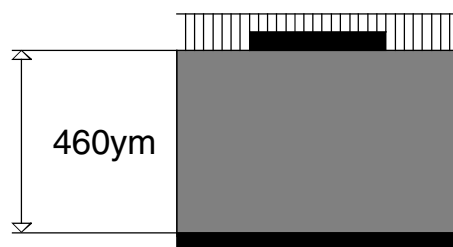


Leiterbreite	Impedanz $\Omega$		
	Kupferdicke (*)		
	5ym	17ym	35ym
300ym	X	62.4	61.0
200ym	X	73.7	71.8
150ym	X	81.5	79.1
120ym	X	87.3	84.5
100ym	X	91.8	
80ym	X		

2.4 Tabelle

### 460ym-Laminat

Material	: FR4
$\epsilon_r$	: 3.8
Prepregs	: /



Leiterbreite	Impedanz $\Omega$		
	Kupferdicke (*)		
	5ym	17ym	35ym
300ym	X	83.3	81.7
200ym	X	95.3	93.0
150ym	X	103.3	100.5
120ym	X	109.2	106.0
100ym	X	113.8	
80ym	X		

(\*)"17ym" = 5ym(Basiskupfer)+28ym(DK.Kupfer) = 33ym(effektiv)

"35ym" = 17ym(Basiskupfer)+28ym(DK.Kupfer)= 45ym(effektiv)

# Impedanz: Coated Microstrip

## 3.0 Beispiel 1

Bauplan für einen 6-Lagen-Multilayer, FR4, Aufbau symmetrisch, außenliegende 100µm-Kerne, 930µm innen.

### Multilayer-Bautyp 6M16FR4I10I93K17

mm Material

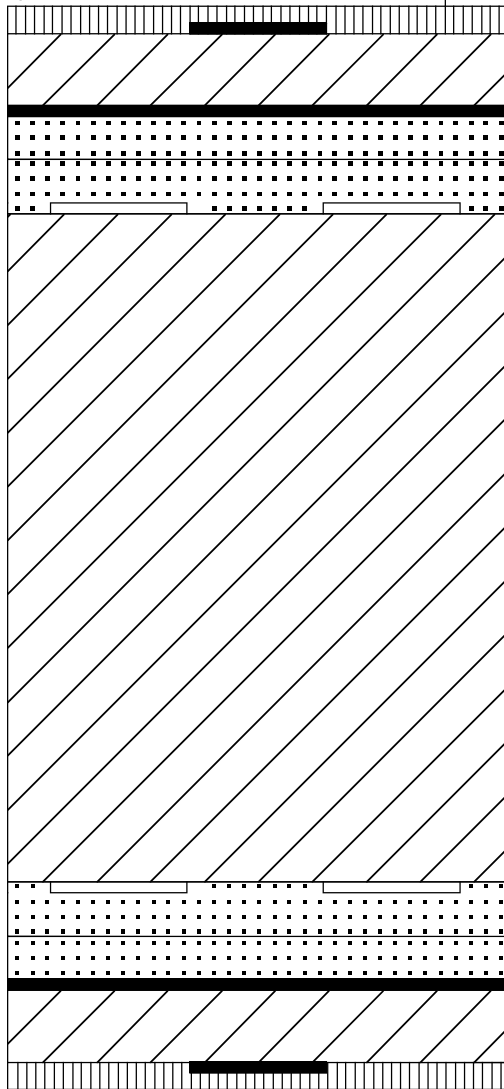
File-Typ

CAD-Layer

0.060 Prepreg-Typ : 1080  
(0.035 kontaktiert)

Lötstoplack

0.017 Kupfer  
0.100 FR4  
0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer



\*.BS } Signal  
\*.I2(N) } Impedanz  
          } GND  
\*.I3(N)

Leiterbahn	Impedanz
300µm	35.3 Ω
200µm	44.1 Ω
150µm	50.4 Ω
120µm	55.3 Ω

0.930 FR4

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer  
0.100 FR4  
0.017 Kupfer  
(0.035 kontaktiert)

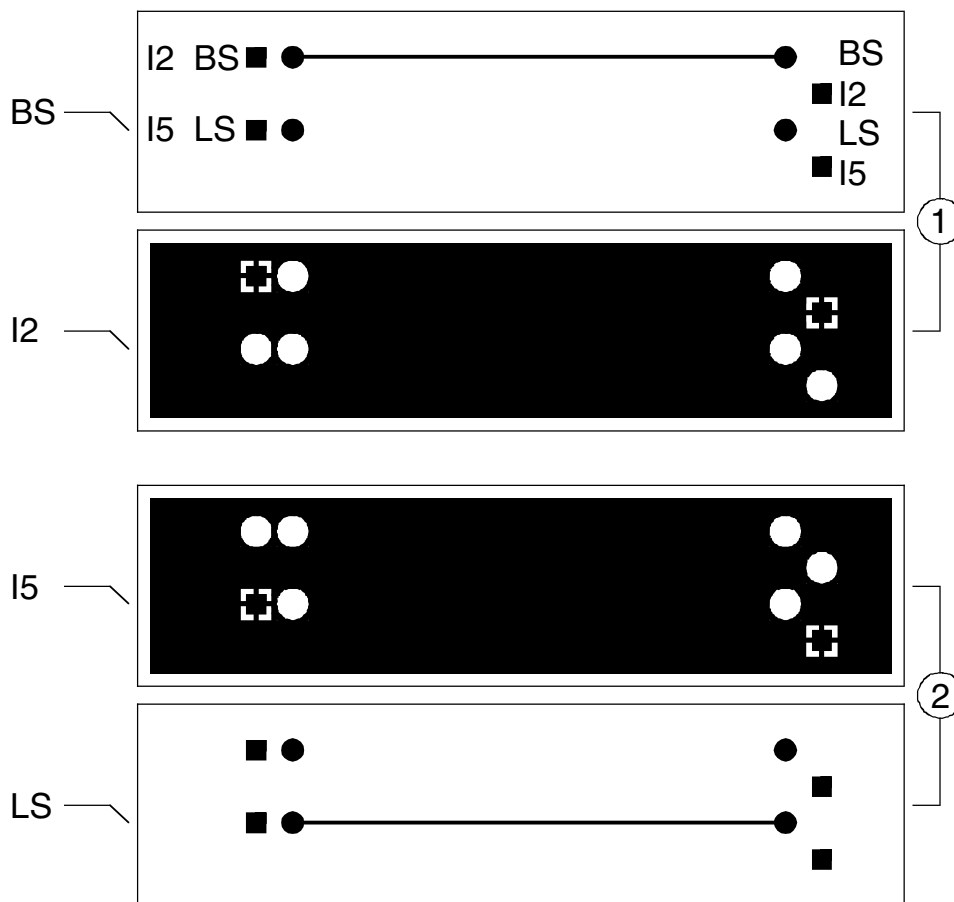
\*.I4(N)  
\*.I5(N) } GND  
\*.LS } Impedanz  
          } Signal

<b>Endstärke</b>	Verpreßt	1.38 - 1.56	mm
(mit Lötstoplack)	Bleizinn	1.47 - 1.66	mm
	Hot-Air	1.49 - 1.69	mm
	Gold	1.46 - 1.65	mm

# Impedanz: Coated Microstrip

**3.0.1 Testcoupon** Aufbau des Testcoupons für den Multilayer-Bautyp "6M16FR4I10I93K17".

## Layer Coupon



Paarweise zusammengehörende Lagengruppen sind:

- ① [ BS Signal  
I2 Potentialreferenz
- ② [ I5 Potentialreferenz  
LS Signal

## 4.0 Hinweis

Alle Berechnungen ohne Berücksichtigung der Toleranz für Laminate, Pressen, Ätzen und Kontaktieren.  
 Berechnungssoftware: "Polar CITS25 Version 2.0.3.0".  
 Alle Angaben sind ohne Gewähr.

# Impedanz: Dual Stripline symmetrisch

## 1.0 Anwendung

Für das Layout impedanzkontrollierter Multilayer können zwei signalführende Leiterbahnebenen zwischen zwei Potentialebenen gelegt werden.

## 2.0 Dual Stripline

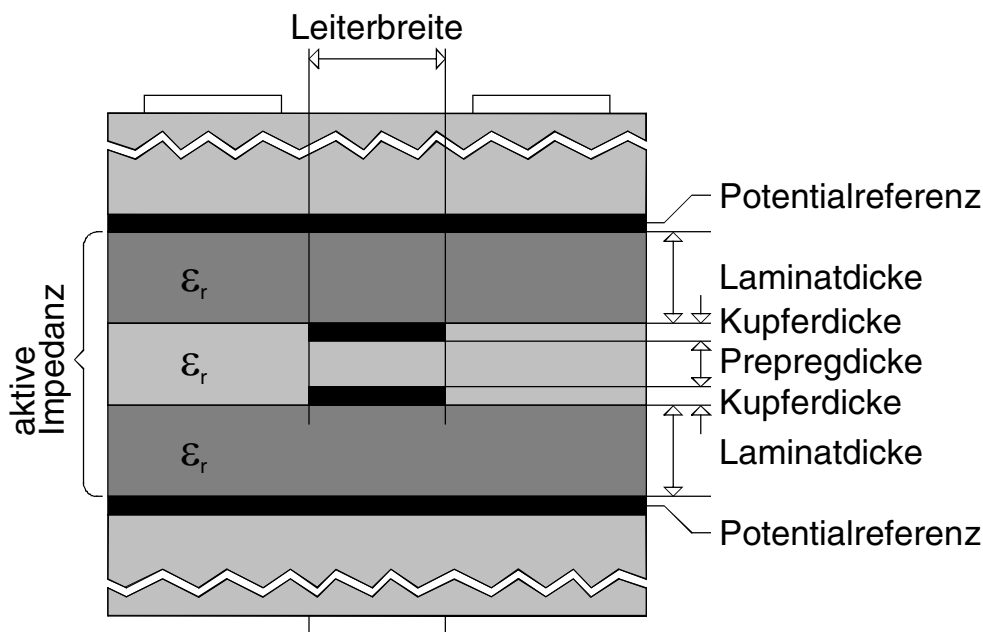
Dual Stripline symmetrisch

Die Leiterbahnebenen liegen innerhalb eines Multilayers zwischen zwei Potentialebenen. Der Abstand der Leiterbahnebenen zum benachbarten Potential ist gleich.

Parameter für die Impedanzberechnung sind:

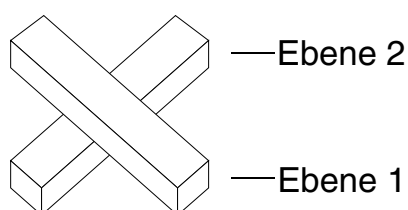
- 1.) die Leiterbahnbreite
- 2.) die Kupferdicke
- 3.) die Laminatdicke (= Abstand Leiterbahn / Potential)
- 4.) die Prepregdicke (= Abstand Leiterbahn / Leiterbahn)
- 5.) die Dielektrizitätskonstante des Laminates (=  $\epsilon_r$ )

## 2.1 Beispiel



- Leiterbahn + Potential für die Impedanz
- Basislaminat      Prepreg
- Leiterbahnen (ohne Einfluß)

### 2.1.1 Hinweis



Die Leiterbahnen liegen in den Signalebenen orthogonal oder sind räumlich voneinander getrennt.

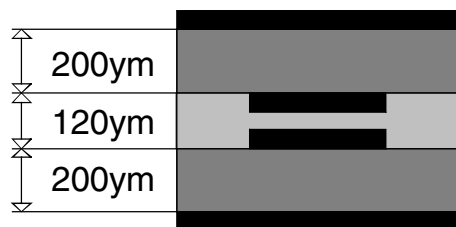
© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

# Impedanz: Dual Stripline symmetrisch

2.2 Tabelle

**200ym-Laminat**

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 2 x 1080

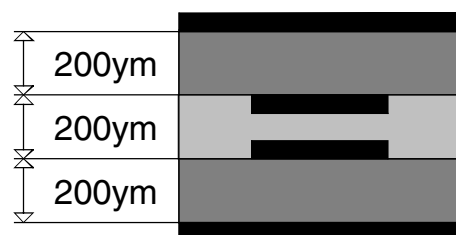


Leiterbreite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	42.1	40.4	38.4
200ym	52.3	49.8	47.0
150ym	59.7	56.6	53.0
120ym	65.5	61.8	57.6
100ym	70.3	66.0	
80ym	76.1		

2.3 Tabelle

**200ym-Laminat**

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 2 x 2125



Leiterbreite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	43.9	42.3	40.5
200ym	54.2	51.8	49.1
150ym	61.6	58.6	55.3
120ym	67.5	63.8	59.9
100ym	72.2	68.0	
80ym	78.0		

2.4 Tabelle

**250ym-Laminat**

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 2 x 2125



Leiterbreite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	48.9	47.2	45.1
200ym	59.4	56.9	54.1
150ym	67.0	63.9	60.3
120ym	72.9	69.1	65.0
100ym	77.7	73.4	
80ym	83.5		

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

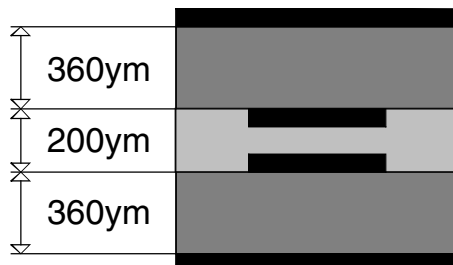


# Impedanz: Dual Stripline symmetrisch

2.5 Tabelle

## 360ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 2 x 2125



Leiterbreite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	57.4	55.5	53.3
200ym	68.2	65.6	62.6
150ym	75.9	72.7	68.9
120ym	81.9	78.0	73.7
100ym	86.7	82.3	
80ym	92.6		

2.6 Tabelle

## 100ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 4 x 2125

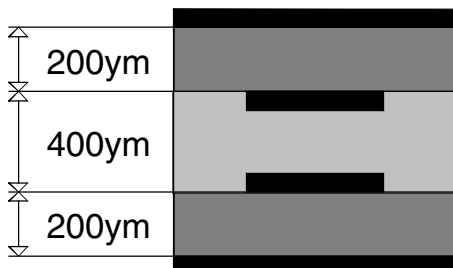


Leiterbreite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	31.7	30.7	29.6
200ym	40.6	38.9	37.2
150ym	47.4	45.1	42.8
120ym	52.8	50.0	47.1
100ym	57.4	54.0	
80ym	62.9		

2.7 Tabelle

## 200ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 4 x 2125



Leiterbreite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	46.3	44.8	43.1
200ym	56.6	54.4	51.9
150ym	64.1	61.2	58.1
120ym	70.0	66.5	62.7
100ym	74.7	70.7	
80ym	80.5		

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

# Impedanz: Dual Stripline symmetrisch

## 3.0 Beispiel 1

Bauplan für einen 8-Lagen-Multilayer, FR4, Aufbau symmetrisch, innenliegende 200µm-Kerne.

### Multilayer-Bautyp 8M15FR4I20K35

mm	Material	File-Typ	CAD-Layer
0.060	Prepreg-Typ : 1080		
0.100	Prepreg-Typ : 2125		
0.017	Kupfer	*.BS	
0.060	Prepreg		
0.060	Prepreg		
0.035	Kupfer	*.I2(N)	GND
0.200	FR4		
0.035	Kupfer	*.I3(N)	Signal
0.100	Prepreg		Impedanz
0.100	Prepreg		
0.035	Kupfer	*.I4(N)	Signal
0.200	FR4		
0.035	Kupfer	*.I5(N)	GND
0.100	Prepreg		
0.100	Prepreg		
0.035	Kupfer		
0.200	FR4		
0.035	Kupfer		
0.060	Prepreg		
0.060	Prepreg		
0.017	Kupfer		

Leiterbahn	Impedanz
300µm	40.5 Ω
200µm	49.1 Ω
150µm	55.3 Ω
120µm	59.9 Ω

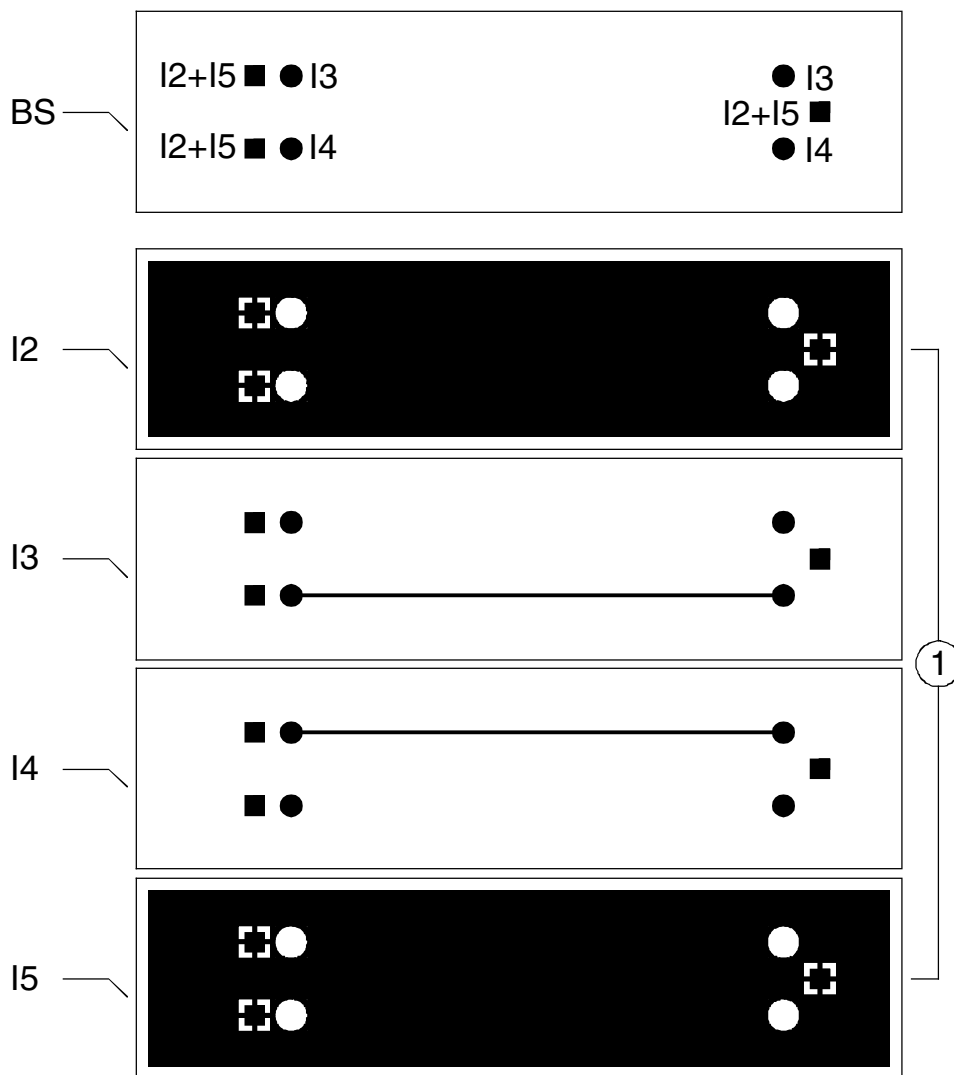
<b>Endstärke</b> (mit Lötstoplack)	Verpreßt	1.34 - 1.51	mm
	Bleizinn	1.43 - 1.61	mm
	Hot-Air	1.46 - 1.64	mm
	Gold	1.42 - 1.60	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

# Impedanz: Dual Stripline symmetrisch

**3.1.1 Testcoupon** Aufbau des Testcoupons für den Multilayer-Bautyp "8M15FR4I20K35".

## Layer Coupon



Zusammengehörende Lagengruppen sind:

- ① { I2 Potentialreferenz
- I3 Signal
- I4 Signal
- I5 Potentialreferenz

## 4.0 Hinweis

Alle Berechnungen ohne Berücksichtigung der Toleranz für Laminate, Pressen, Ätzen und Kontaktieren.  
 Berechnungssoftware: "Polar CITS25 Version 2.0.3.0".  
 Alle Angaben sind ohne Gewähr.

# Impedanz: Embedded Microstrip

## 1.0 Anwendung

Für das Layout impedanzkontrollierter Multilayer kann die signalführende Leiterbahn über eine Potentialreferenz gelegt werden.

## 2.0 Embedded Microstrip

### Embedded Microstrip

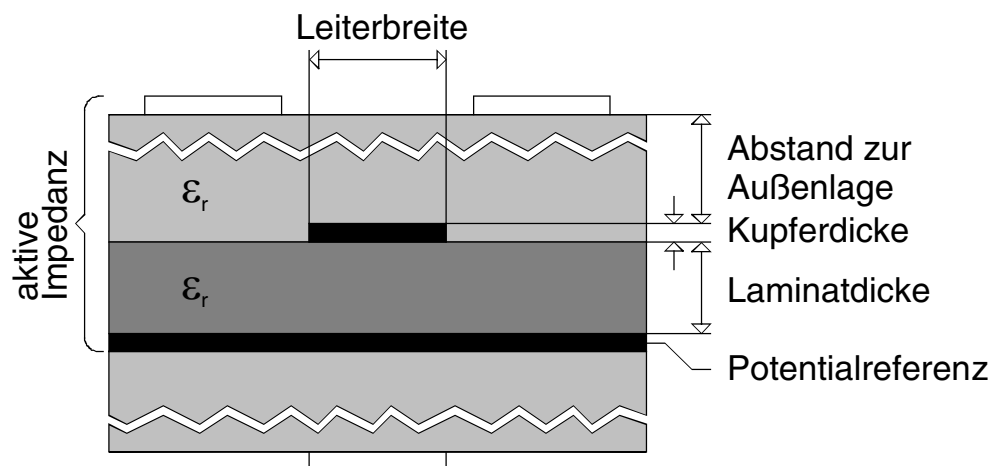
Die Leiterbahnebene liegt innerhalb eines Multilayers mit Referenz zu einem Potential.

Zwischen der Leiterbahnebene und der Außenlage können noch eine oder mehrere weitere Leiterbahnebenen liegen aber keine weiteren Potentialebenen.

Parameter für die Impedanzberechnung sind:

- 1.) die Leiterbahnbreite
- 2.) die Kupferdicke
- 3.) die Laminatdicke (= Abstand Leiterbahn / Potential)
- 4.) der Abstand zur Außenlage
- 5.) die Dielektrizitätskonstante des Laminates (=  $\epsilon_r$ )

## 2.1 Beispiel



■ Leiterbahn + Potential für die Impedanz


■ Basislaminat    ■ Prepreg

□ Leiterbahnen (ohne Einfluß)

# Impedanz: Embedded Microstrip


2.2 Tabelle

50ym-Laminat		Impedanz $\Omega$			
Material	: FR4	Leiter- breite	Kupferdicke		
$\epsilon_r$	: 4.3		5ym	17ym	35ym
Prepregs	: 2 x 1080	300ym	21.0	20.5	20.0
		200ym	27.8	26.9	26.1
		150ym	33.3	32.0	30.8
		120ym	38.0	36.2	34.6
		100ym	41.9	39.7	
		80ym	47.0		




2.3 Tabelle

50ym-Laminat		Impedanz $\Omega$			
Material	: FR4	Leiter- breite	Kupferdicke		
$\epsilon_r$	: 4.3		5ym	17ym	35ym
Prepregs	: 1 x 2125 2 x 1080	300ym	20.7	20.2	19.7
		200ym	27.4	26.5	25.7
		150ym	32.9	31.6	30.3
		120ym	37.5	35.7	34.0
		100ym	41.5	39.3	
		80ym	46.6		



2.4 Tabelle

100ym-Laminat		Impedanz $\Omega$			
Material	: FR4	Leiter- breite	Kupferdicke		
$\epsilon_r$	: 4.3		5ym	17ym	35ym
Prepregs	: 2 x 1080	300ym	34.4	33.6	32.7
		200ym	43.5	42.1	40.7
		150ym	50.4	48.5	46.5
		120ym	56.0	53.5	51.0
		100ym	60.5	57.5	
		80ym	66.2		



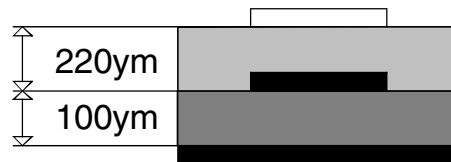
© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

## Impedanz: Embedded Microstrip

2.5 Tabelle

### 100ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 2 x 1080 1 x 2125

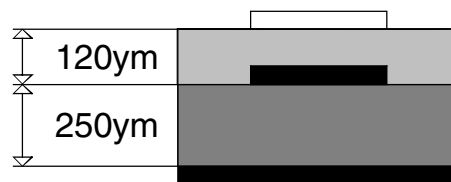


Leiter- breite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	33.8	32.9	32.0
200ym	42.7	41.3	39.8
150ym	49.5	47.5	45.4
120ym	55.0	52.4	49.8
100ym	59.6	56.4	
80ym	65.2		

2.6 Tabelle

### 250ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 2 x 1080

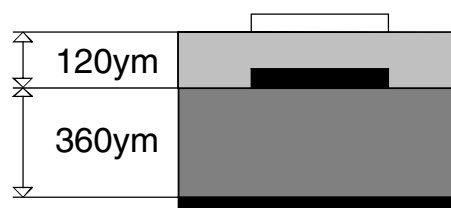


Leiter- breite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	59.0	57.7	56.3
200ym	70.1	68.1	66.0
150ym	78.0	75.4	72.6
120ym	84.0	80.8	77.5
100ym	88.9	85.2	
80ym	94.8		

2.7 Tabelle

### 360ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 2 x 1080



Leiter- breite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	70.5	69.1	67.5
200ym	82.0	79.8	77.5
150ym	90.0	87.2	84.3
120ym	96.1	92.7	89.2
100ym	101.0	97.1	
80ym	106.9		

# Impedanz: Embedded Microstrip

2.8 Tabelle

360ym-Laminat		Impedanz $\Omega$			
Material	: FR4	Leiter- breite	Kupferdicke		
$\epsilon_r$	: 4.3		5ym	17ym	35ym
Prepregs	: 1 x 1080 1 x 2125	300ym	69.6	68.1	66.5
		200ym	80.8	78.7	76.3
		150ym	88.8	85.9	82.9
		120ym	94.8	91.4	87.7
		100ym	99.7	95.7	
		80ym	105.6		

2.9 Tabelle

710ym-Laminat		Impedanz $\Omega$			
Material	: FR4	Leiter- breite	Kupferdicke		
$\epsilon_r$	: 4.3		5ym	17ym	35ym
Prepregs	: 3 x 2125 1 x 1080	300ym	88.6	86.9	84.9
		200ym	99.8	97.4	94.6
		150ym	107.7	104.6	101.1
		120ym	113.8	110.0	105.9
		100ym	118.6	114.3	
		80ym	124.5		

2.10 Tabelle

930ym-Laminat		Impedanz $\Omega$			
Material	: FR4	Leiter- breite	Kupferdicke		
$\epsilon_r$	: 4.3		5ym	17ym	35ym
Prepregs	: 2 x 1080	300ym	102.8	101.1	99.2
		200ym	114.7	112.3	109.6
		150ym	122.8	119.8	116.5
		120ym	129.0	125.4	121.5
		100ym	133.9	129.8	
		80ym	139.9		

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

# Impedanz: Embedded Microstrip

## 3.0 Beispiel 1

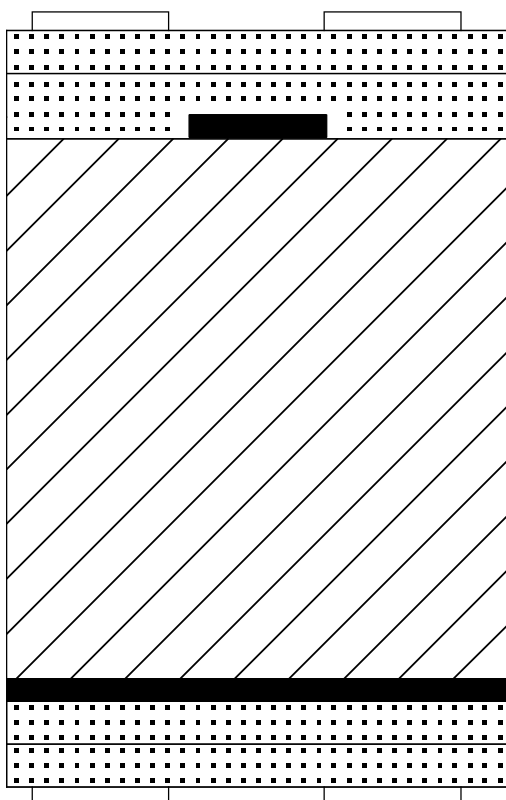
Bauplan für einen 4-Lagen-Multilayer, FR4, Aufbau symmetrisch, innenliegender 930ym-Kern.

### Multilayer-Bautyp 4M13FR4I93K35

mm	Material	File-Typ	CAD-Layer
----	----------	----------	-----------

0.060	Prepreg-Typ : 1080		
-------	--------------------	--	--

0.017	Kupfer	*.BS	
0.060	Prepreg		
0.060	Prepreg	*.I2(N)	Signal
0.035	Kupfer		



0.930	FR4		Impedanz
-------	-----	--	----------

0.035	Kupfer	*.I3(N)	GND
0.060	Prepreg		
0.060	Prepreg		
0.017	Kupfer		

Leiterbahn	Impedanz
300ym	99.2 Ω
200ym	109.6 Ω
150ym	116.5 Ω
120ym	121.5 Ω

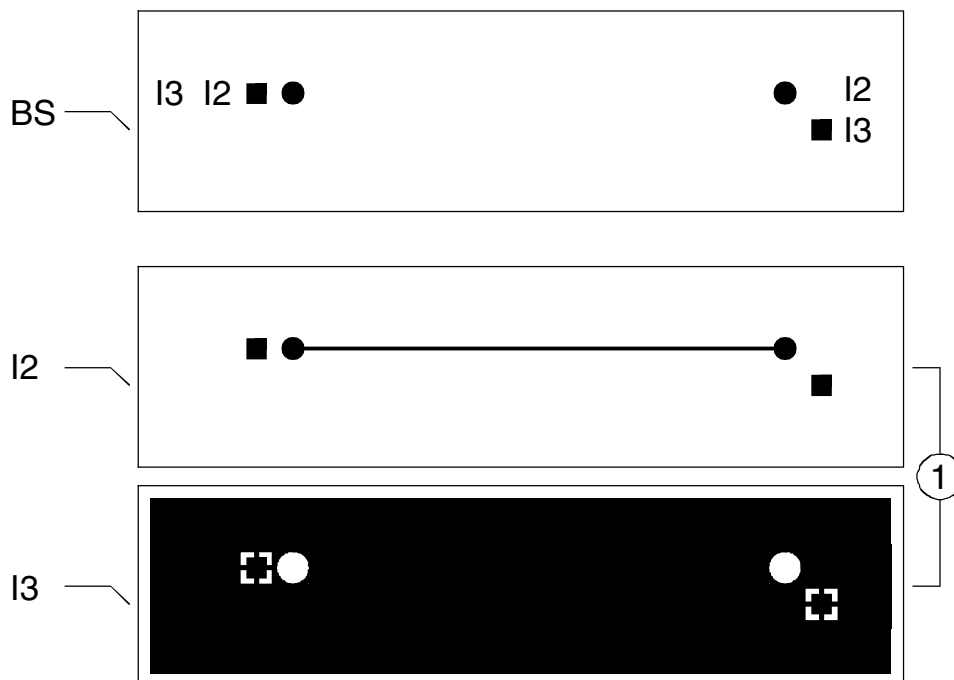
<b>Endstärke</b> (mit Lötstoplack)	Verpreßt	1.18 - 1.34	mm
	Bleizinn	1.27 - 1.44	mm
	Hot-Air	1.30 - 1.46	mm
	Gold	1.26 - 1.42	mm



## Impedanz: Embedded Microstrip

**3.0.1 Testcoupon** Aufbau des Testcoupons für den Multilayer-Bautyp "4M13FR4I93K35".

### Layer Coupon



Paarweise zusammengehörende Lagengruppen sind:

- ① [ I2 Signal  
I3 Potentialreferenz

### 4.0 Hinweis

Alle Berechnungen ohne Berücksichtigung der Toleranz für Laminat, Pressen, Ätzen und Kontaktieren.

Berechnungssoftware: "Polar CITS25 Version 2.0.3.0".

Alle Angaben sind ohne Gewähr.

# Impedanz: Single Stripline asymmetrisch

## 1.0 Anwendung

Für das Layout impedanzkontrollierter Multilayer kann die signalführende Leiterbahn zwischen zwei Potentialreferenzen gelegt werden.

## 2.0 Single Stripline asymmetrisch

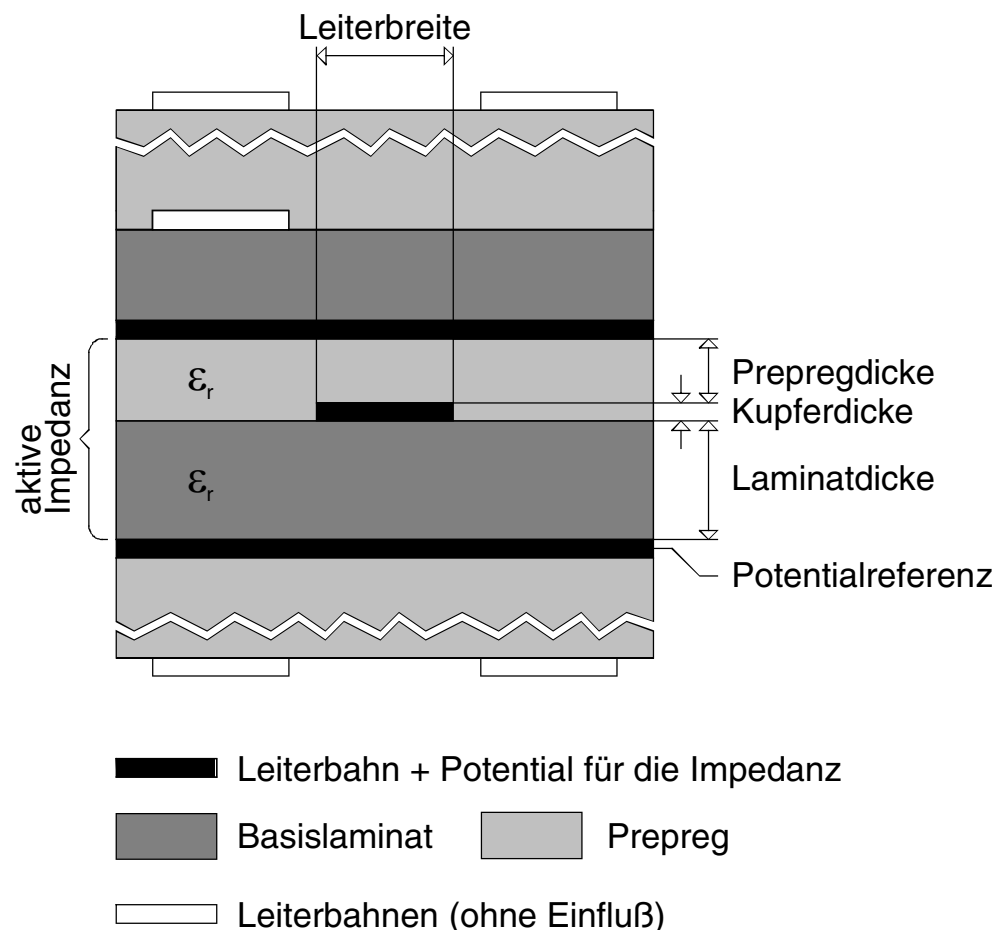
### Single Stripline asymmetrisch

Die Leiterbahnebene liegt zwischen zwei Potentialen innerhalb eines Multilayers. Der Abstand zu den Potentialebenen ist ungleich (Laminatdicke  $\neq$  der Prepregdicke).

Parameter für die Impedanzberechnung sind:

- 1.) die Leiterbahnbreite
- 2.) die Kupferdicke
- 3.) die Laminatdicke (= Abstand Leiterbahn / Potential)
- 4.) die Prepregdicke (= Abstand Leiterbahn / Potential)
- 5.) die Dielektrizitätskonstante des Laminates (=  $\epsilon_r$ )

## 2.1 Beispiel



# Impedanz: Single Stripline asymmetrisch

2.2 Tabelle

## 200ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 2 x 1080



Leiter- breite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	30.1	27.6	24.1
200ym	39.0	35.6	31.0
150ym	45.9	41.7	36.3
120ym	51.4	46.5	40.4
100ym	55.9	50.5	
80ym	61.5		

2.3 Tabelle

## 200ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 3 x 2125

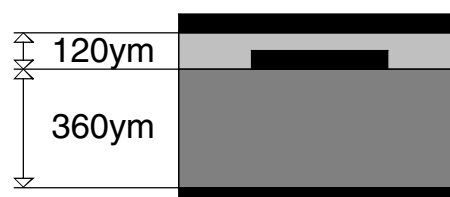


Leiter- breite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	41.5	39.8	37.7
200ym	51.6	49.2	46.2
150ym	59.1	55.9	52.3
120ym	64.9	61.1	56.9
100ym	69.6	65.3	
80ym	75.4		

2.4 Tabelle

## 360ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 2 x 1080



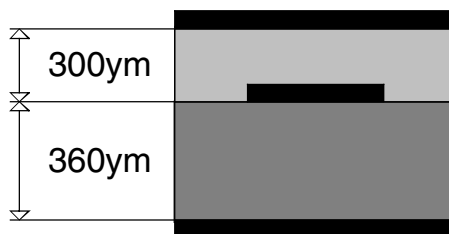
Leiter- breite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	33.3	30.4	26.3
200ym	42.5	38.7	33.4
150ym	49.5	44.9	38.8
120ym	55.0	49.8	43.0
100ym	59.6	53.8	
80ym	65.3		

# Impedanz: Single Stripline asymmetrisch

2.5 Tabelle

## 360ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 3 x 2125



Leiterbreite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	49.5	47.4	44.7
200ym	60.1	57.2	53.7
150ym	67.8	64.2	59.9
120ym	73.7	69.5	64.6
100ym	78.5	73.7	
80ym	84.3		

2.6 Tabelle

## 560ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 2 x 1080



Leiterbreite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	34.7	31.6	27.2
200ym	43.9	39.9	34.4
150ym	50.9	46.1	39.8
120ym	56.5	51.0	44.0
100ym	61.1	55.0	
80ym	66.7		

2.7 Tabelle

## 560ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 3 x 2125



Leiterbreite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	53.8	51.4	48.5
200ym	64.5	61.4	57.2
150ym	72.2	68.4	63.8
120ym	78.1	73.7	68.5
100ym	82.9	77.9	
80ym	88.7		

# Impedanz: Single Stripline asymmetrisch

## 3.0 Beispiel 1

Bauplan für einen 6-Lagen-Multilayer, FR4, Aufbau asymmetrisch, innenliegender 75µm- und 360µm-Kern.

### Multilayer-Bautyp 6M15FR4I7I36K35

mm Material

0.100 Prepreg-Typ : 2125  
0.180 Prepreg-Typ : 7628

File-Typ

CAD-Layer

0.017 Kupfer  
0.100 Prepreg

0.180 Prepreg

0.035 Kupfer  
0.075 FR4  
0.035 Kupfer  
0.100 Prepreg

0.100 Prepreg

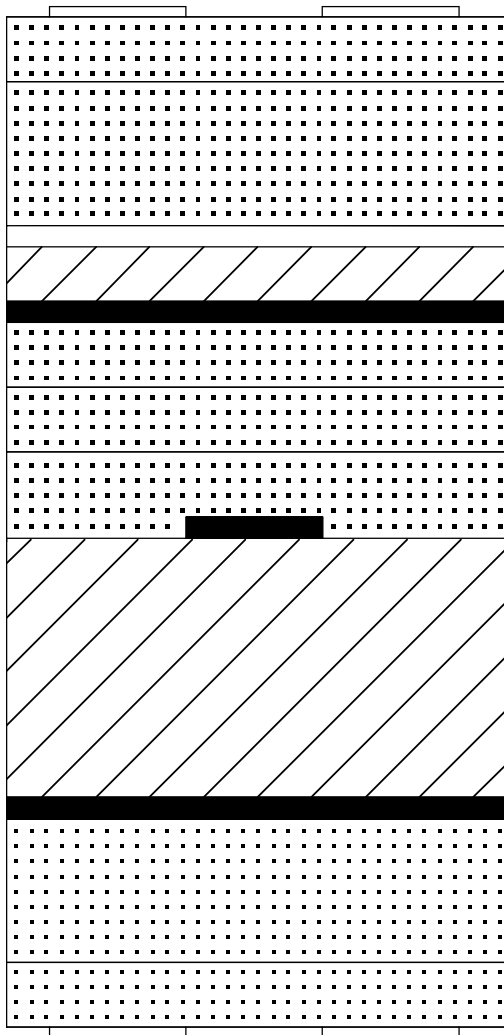
0.100 Prepreg  
0.035 Kupfer

0.360 FR4

0.035 Kupfer

0.180 Prepreg

0.100 Prepreg  
0.017 Kupfer



Leiterbahn	Impedanz
300µm	44.7 Ω
200µm	53.7 Ω
150µm	59.9 Ω
120µm	64.6 Ω

\*.I2(N)

\*.I3(N)

GND

\*.I4(N)

Signal  
Impedanz

\*.I5(N)

GND

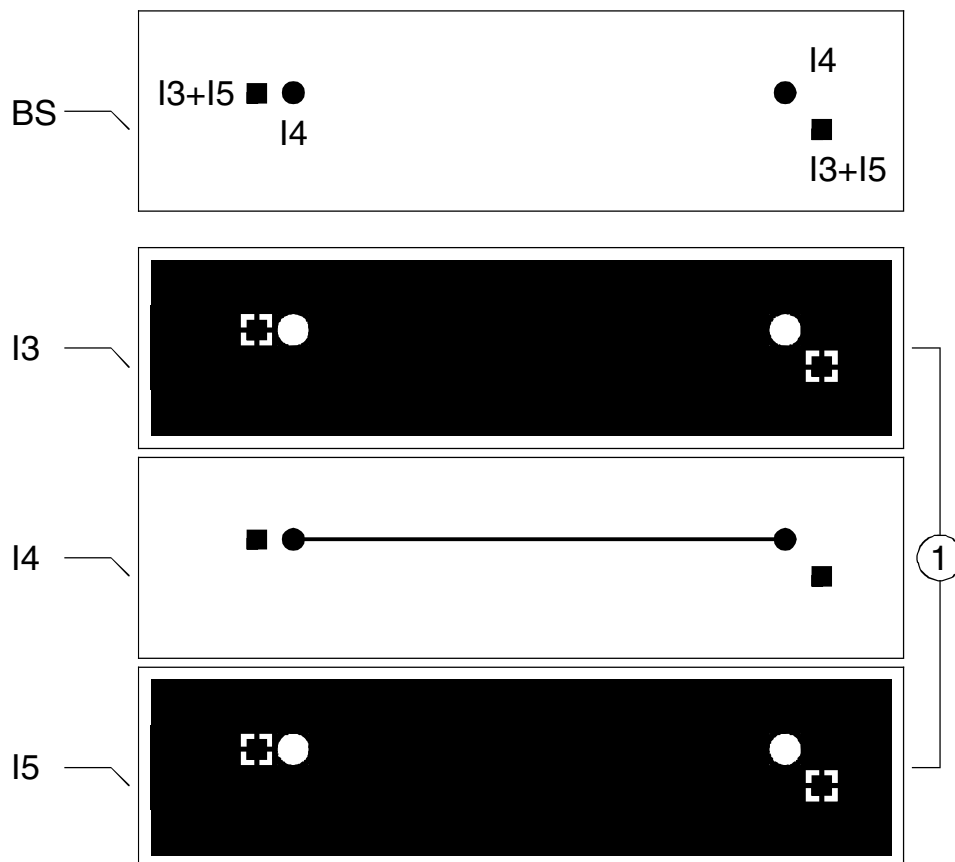
\*.LS

<b>Endstärke</b> (mit Lötstoplack)	Verpreßt	1.34 - 1.52	mm
	Bleizinn	1.43 - 1.62	mm
	Hot-Air	1.46 - 1.64	mm
	Gold	1.42 - 1.60	mm

## Impedanz: Single Stripline asymmetrisch

**3.1.1 Testcoupon** Aufbau des Testcoupons für den Multilayer-Bautyp "6M15FR4I7I36K35".

### Layer Coupon



Zusammengehörende Lagengruppen sind:

- |   |   |    |                   |
|---|---|----|-------------------|
| ① | { | I3 | Potentialreferenz |
|   |   | I4 | Signal            |
|   |   | I5 | Potentialreferenz |

# Impedanz: Single Stripline asymmetrisch

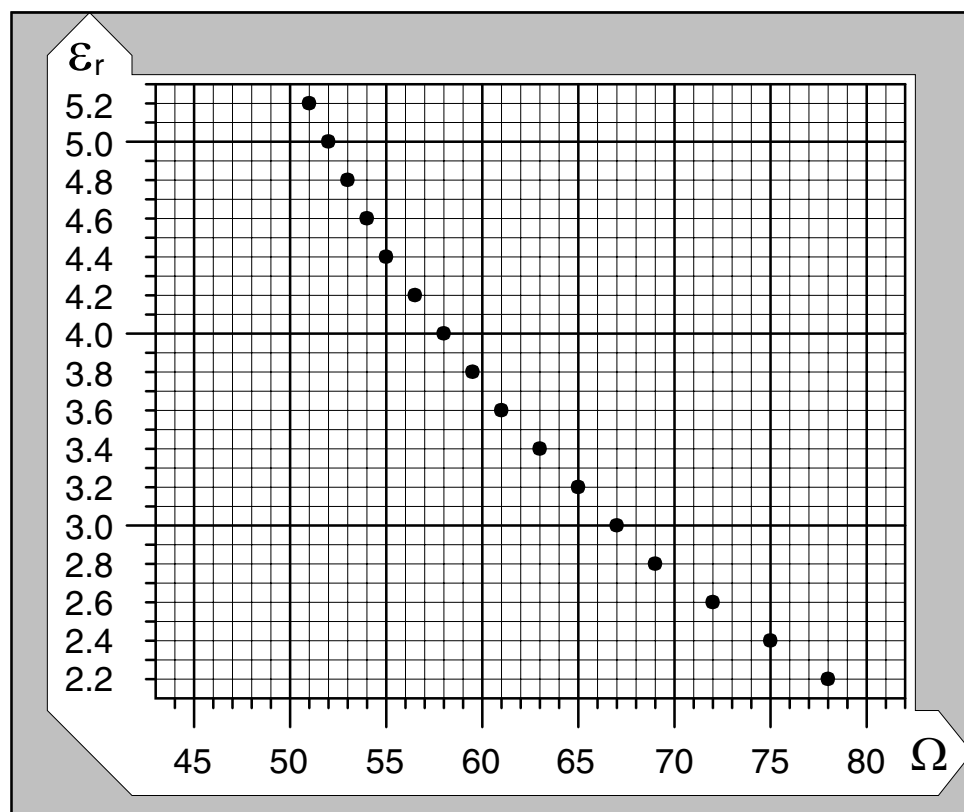
## 4.0 Varianz

Vorgaben zur Berechnung der Impedanzänderungen:

Lagenaufbau	Parameter
	Leiterbahnbreite : 150µm
	Kupferdicke : 17µm
	Ideale Impedanz : 55.90 Ω
	$\epsilon_r$ (für FR4) : 4.3
	(siehe Tabelle 2.3) :

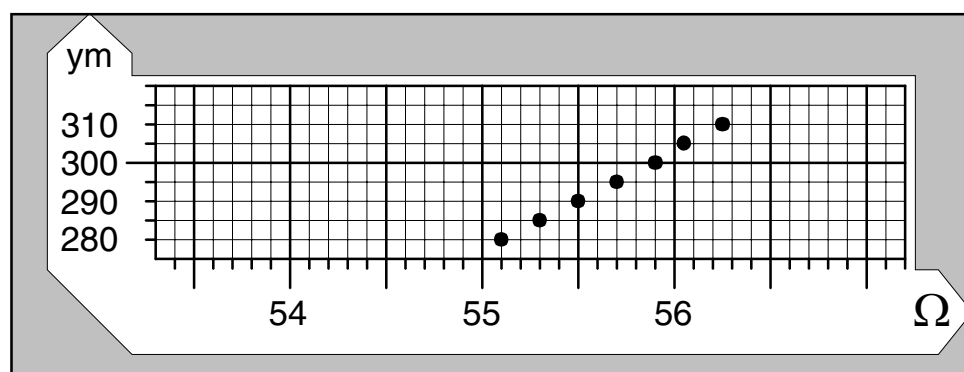
## 4.1 $\epsilon_r$

Impedanzänderung in Abhängigkeit vom  $\epsilon_r$ -Wert.



## 4.2 Prepregs

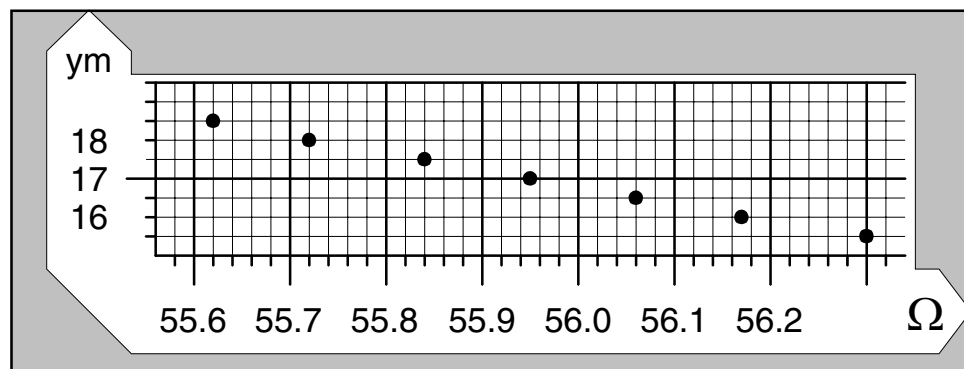
Abhängigkeit der Impedanz von der Prepregdicke und der Preßtoleranz.



# Impedanz: Single Stripline asymmetrisch






## 4.3 Cu-Dicke

Abhängigkeit der Impedanz von der Kupferdicke des Basislamina-tes.



## 4.4 Rückätzen

Impedanzabweichungen in Abhängigkeit von der Leiterbahn-geometrie (Querschnitt) und der Rückätzung.

Querschnitt	Breite (ym)	Impedanz (Ω)
	150 150 150	55.90
	145 150 155	55.79
	140 145 150	56.66
	135 140 145	57.46
	140 150 160	55.52

## 5.0 Hinweis

Alle Berechnungen ohne Berücksichtigung der Toleranz für Laminates, Pressen, Ätzen und Kontaktieren.

Berechnungssoftware: "Polar CITS25 Version 2.0.3.0".

Alle Angaben sind ohne Gewähr.



# Impedanz: Single Stripline symmetrisch

## 1.0 Anwendung

Für das Layout impedanzkontrollierter Multilayer kann die signalführende Leiterbahn zwischen zwei Potentialreferenzen gelegt werden.

## 2.0 Single Stripline symmetrisch

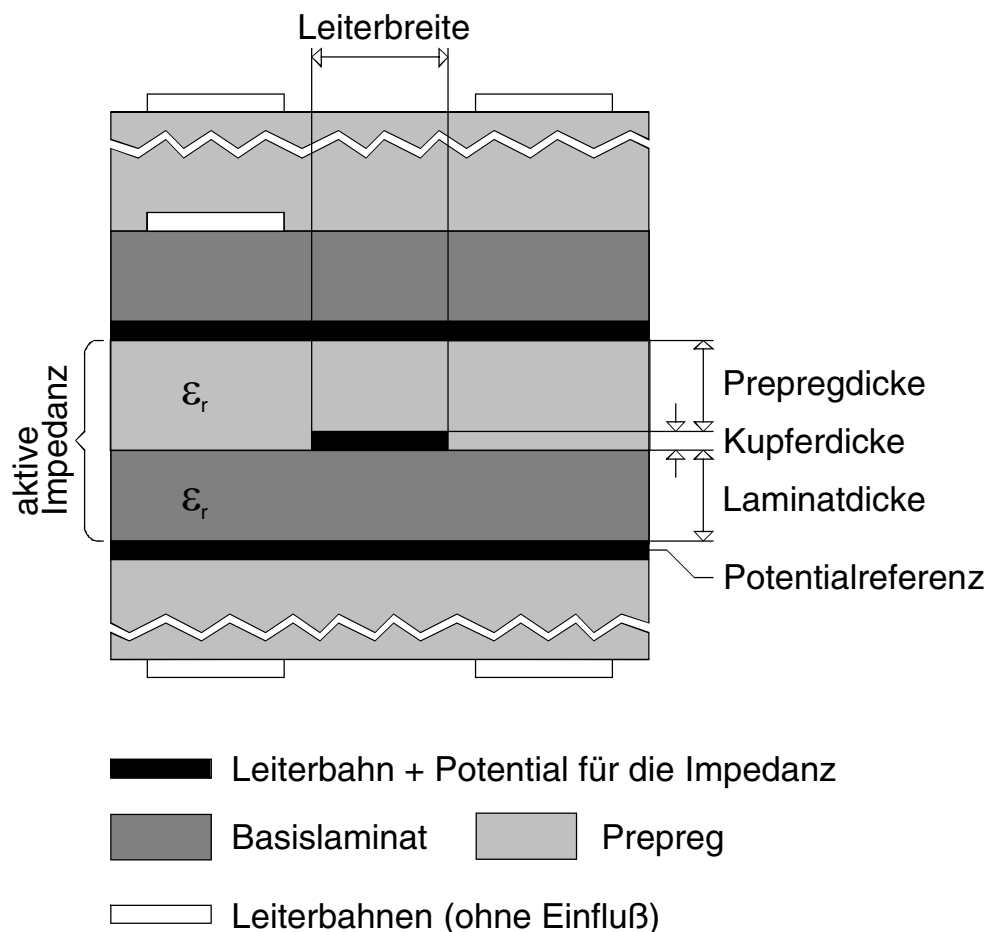
Single Stripline symmetrisch

Die Leiterbahnebene liegt zwischen zwei Potentialen innerhalb eines Multilayers. Der Abstand zu den Potentialebenen ist gleich (Laminatdicke = Prepregdicke).

Parameter für die Impedanzberechnung sind:

- 1.) die Leiterbahnbreite
- 2.) die Kupferdicke
- 3.) die Laminatdicke (= Abstand Leiterbahn / Potential)
- 4.) die Prepregdicke (= Abstand Leiterbahn / Potential)
- 5.) die Dielektrizitätskonstante des Laminates (=  $\epsilon_r$ )

## 2.1 Beispiel

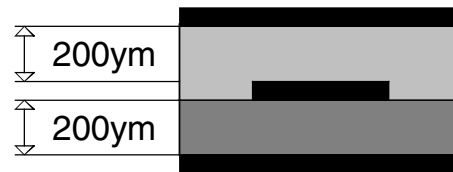


# Impedanz: Single Stripline symmetrisch

2.2 Tabelle

## 200ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 1 x 2125 2 x 1080



Leiter- breite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	37.1	35.1	32.8
200ym	46.9	44.1	40.9
150ym	54.2	50.7	46.7
120ym	59.9	55.8	51.2
100ym	64.6	59.9	
80ym	70.3		

2.3 Tabelle

## 360ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 2 x 2125 3 x 1080

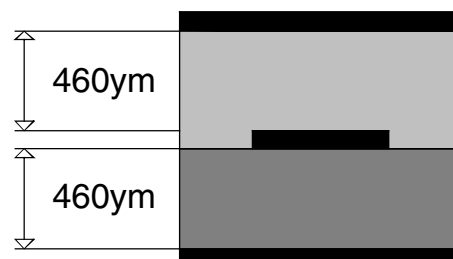


Leiter- breite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	52.2	50.2	47.7
200ym	62.9	60.1	56.8
150ym	70.6	67.1	63.1
120ym	76.5	72.4	67.8
100ym	81.3	76.7	
80ym	87.1		

2.4 Tabelle

## 460ym-Laminat

Material	: FR4
$\epsilon_r$	: 4.3
Prepregs	: 1 x 7628 1 x 2125 3 x 1080



Leiter- breite	Impedanz $\Omega$		
	Kupferdicke		
	5ym	17ym	35ym
300ym	58.9	56.9	54.4
200ym	69.8	67.0	63.7
150ym	77.5	74.1	70.1
120ym	83.5	79.4	74.8
100ym	88.3	83.7	
80ym	94.2		

# Impedanz: Single Stripline symmetrisch

## 3.0 Beispiel 1

Bauplan für einen 6-Lagen-Multilayer, FR4, Aufbau symmetrisch, innenliegende 200µm-Kerne.

### Multilayer-Bautyp 6M13FR4I20K35

mm	Material		File-Typ	CAD-Layer
0.060	Prepreg-Typ : 1080			
0.100	Prepreg-Typ : 2125			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I2(N)	
0.200	FR4			
0.035	Kupfer		*.I3(N)	GND
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I4(N)	Impedanz Signal
0.200	FR4			
0.035	Kupfer		*.I5(N)	GND
0.100	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.017	Kupfer			

Leiterbahn	Impedanz
300µm	32.8 Ω
200µm	40.9 Ω
150µm	46.7 Ω
120µm	51.2 Ω

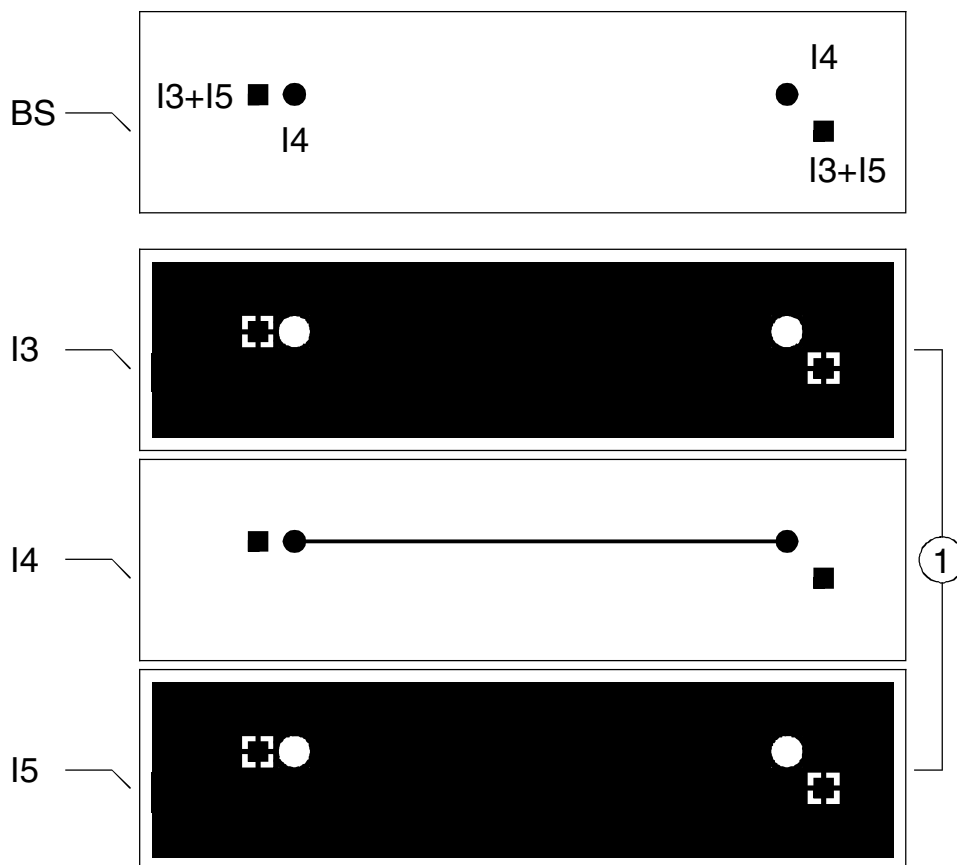
<b>Endstärke</b> (mit Lötstoplack)	Verpreßt	1.19 - 1.35	mm
	Bleizinn	1.28 - 1.45	mm
	Hot-Air	1.31 - 1.47	mm
	Gold	1.27 - 1.44	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

## Impedanz: Single Stripline symmetrisch

**3.1.1 Testcoupon** Aufbau des Testcoupons für den Multilayer-Bautyp "6M13FR4I20K35".

### Layer Coupon



Zusammengehörende Lagengruppen sind:

- |   |   |    |                   |
|---|---|----|-------------------|
| ① | { | I3 | Potentialreferenz |
|   |   | I4 | Signal            |
|   |   | I5 | Potentialreferenz |

### 4.0 Hinweis

Alle Berechnungen ohne Berücksichtigung der Toleranz für Laminate, Pressen, Ätzen und Kontaktieren.

Berechnungssoftware: "Polar CITS25 Version 2.0.3.0".

Alle Angaben sind ohne Gewähr.

# Impedanz: Surface Microstrip

## 1.0 Anwendung

Für das Layout impedanzkontrollierter Multilayer kann die signalführende Leiterbahn auf eine Außenlage über eine Potentialreferenz gelegt werden.

## 2.0 Surface Microstrip

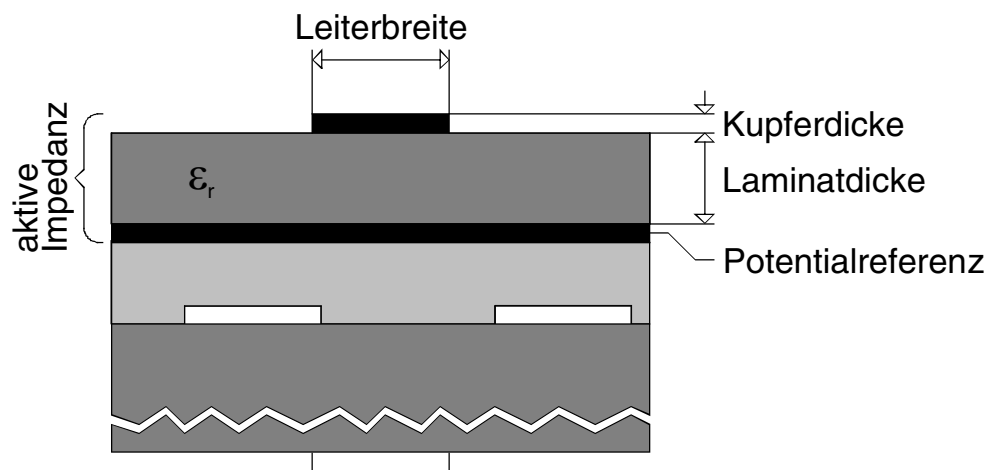
### Surface Microstrip

Die Leiterbahnebene liegt über dem Potential auf einer Außenlage und ist nicht mit Lötstoplack abgedeckt. Der aktive Bereich kann eine doppelseitige Leiterplatte oder Teil eines Multilayers sein.

Parameter für die Impedanzberechnung sind:

- 1.) die Leiterbahnbreite
- 2.) die Kupferdicke
- 3.) die Laminatdicke (= Abstand Leiterbahn / Potential)
- 4.) die Dielektrizitätskonstante des Laminates (=  $\epsilon_r$ )

## 2.1 Beispiel



- Leiterbahn + Potential für die Impedanz
- Basislaminat     Prepreg
- Leiterbahnen (ohne Einfluß)

### Hinweis

Bei impedanzkontrollierten Multilayern sollten die Kerne außen liegen

## Impedanz: Surface Microstrip

### 2.2 Tabelle

#### 100ym-Laminat

Material	: FR4
$\epsilon_r$	: 2.8
Prepregs	: keine



Leiter- breite	Impedanz $\Omega$		
	Kupferdicke (*)		
	5ym	17ym	35ym
300ym	X	43.3	42.8
200ym	X	55.0	54.0
150ym	X	63.8	62.5
120ym	X	70.8	69.1
100ym	X	76.4	
80ym	X		

### 2.3 Tabelle

#### 120ym-Laminat

Material	: FR4
$\epsilon_r$	: 2.8
Prepregs	: keine



Leiter- breite	Impedanz $\Omega$		
	Kupferdicke (*)		
	5ym	17ym	35ym
300ym	X	48.8	48.1
200ym	X	61.2	60.1
150ym	X	70.3	68.9
120ym	X	77.5	75.7
100ym	X	83.3	
80ym	X		

### 2.4 Tabelle

#### 160ym-Laminat

Material	: FR4
$\epsilon_r$	: 2.8
Prepregs	: keine



Leiter- breite	Impedanz $\Omega$		
	Kupferdicke (*)		
	5ym	17ym	35ym
300ym	X	58.2	57.4
200ym	X	71.5	70.2
150ym	X	81.1	79.4
120ym	X	88.5	86.4
100ym	X	94.4	
80ym	X		

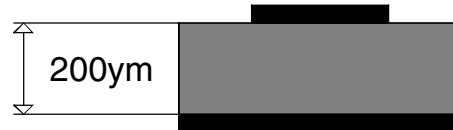
(\*)"17ym" = 5ym(Basiskupfer)+28ym(DK.Kupfer) = 33ym(effektiv)  
 "35ym" = 17ym(Basiskupfer)+28ym(DK.Kupfer)= 45ym(effektiv)

# Impedanz: Surface Microstrip

2.5 Tabelle

## 200ym-Laminat

Material	: FR4
$\epsilon_r$	: 2.8
Prepregs	: keine

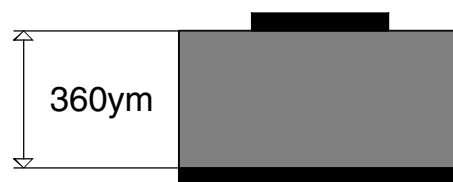


Impedanz $\Omega$			
Leiterbreite	Kupferdicke (*)		
	5ym	17ym	35ym
300ym	X	66.1	65.2
200ym	X	80.0	78.5
150ym	X	89.8	88.0
120ym	X	97.3	95.1
100ym	X	103.3	
80ym	X		

2.6 Tabelle

## 360ym-Laminat

Material	: FR4
$\epsilon_r$	: 2.8
Prepregs	: keine

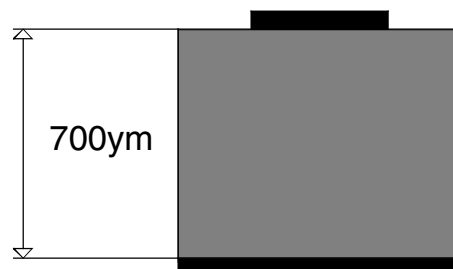


Impedanz $\Omega$			
Leiterbreite	Kupferdicke (*)		
	5ym	17ym	35ym
300ym	X	88.8	87.5
200ym	X	103.5	101.7
150ym	X	113.7	111.5
120ym	X	121.4	118.8
100ym	X	127.5	
80ym	X		

2.7 Tabelle

## 700ym-Laminat

Material	: FR4
$\epsilon_r$	: 2.8
Prepregs	: keine



Impedanz $\Omega$			
Leiterbreite	Kupferdicke (*)		
	5ym	17ym	35ym
300ym	X	116.2	114.8
200ym	X	131.4	129.3
150ym	X	141.7	139.2
120ym	X	149.4	146.5
100ym	X	155.5	
80ym	X		

(\*) "17ym" = 5ym(Basiskupfer)+28ym(DK.Kupfer) = 33ym(effektiv)  
 "35ym" = 17ym(Basiskupfer)+28ym(DK.Kupfer)= 45ym(effektiv)

# Impedanz: Surface Microstrip

## 3.0 Beispiel 1

Bauplan für einen 6-Lagen-Multilayer, FR4, Aufbau symmetrisch, außenliegende 100µm-Kerne.

### Multilayer-Bautyp 6M16FR4I10I93K17

mm	Material	File-Typ	CAD-Layer
----	----------	----------	-----------

0.060	Prepreg-Typ : 1080		
-------	--------------------	--	--

(0.035 kontaktiert)

0.017 Kupfer

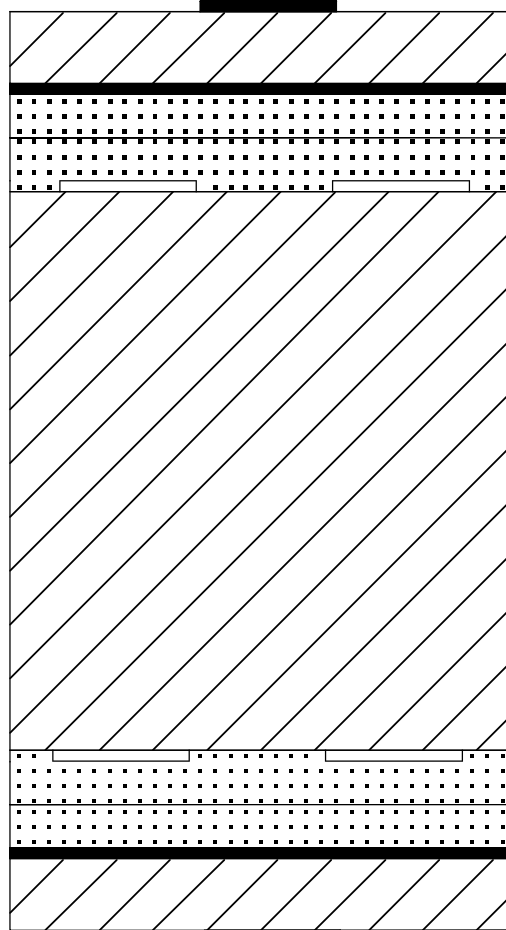
0.100 FR4

0.017 Kupfer

0.060 Prepreg

0.060 Prepreg

0.017 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.I4(N)

\*.I5(N)

\*.LS

} Signal  
Impedanz

GND

frei

frei

} GND  
Impedanz

Signal

Leiterbahn	Impedanz
300µm	42.8 Ω
200µm	54.0 Ω
150µm	62.5 Ω
120µm	69.1 Ω

0.930 FR4

0.017 Kupfer

0.060 Prepreg

0.060 Prepreg

0.017 Kupfer

0.100 FR4

0.017 Kupfer

(0.035 kontaktiert)

<b>Endstärke</b> (mit Lötstoplack)	Verpreßt	1.38 - 1.56	mm
	Bleizinn	1.47 - 1.66	mm
	Hot-Air	1.49 - 1.69	mm
	Gold	1.46 - 1.65	mm



# Impedanz: Surface Microstrip

## 3.1 Beispiel 2

Bauplan für einen 4-Lagen-Multilayer, FR4, Aufbau symmetrisch, außenliegende 200µm-Kerne.

### Multilayer-Bautyp 4M15FR4I20K35V1

mm	Material	File-Typ	CAD-Layer
----	----------	----------	-----------

(0.100 Prepreg-Typ : 2125)  
(0.180 Prepreg-Typ : 7628)

(0.070 kontaktiert)

0.035 Kupfer

Leiterbahn

\*.BS

Signal

0.200 FR4

Impedanz

0.035 Kupfer

0.100 Prepreg

\*.I2(N)

GND

0.180 Prepreg

0.180 Prepreg

0.180 Prepreg

0.100 Prepreg

0.035 Kupfer

\*.I3(N)

GND

0.200 FR4

Impedanz

0.035 Kupfer

(0.070 kontaktiert)

\*.LS

Signal

Leiterbahn

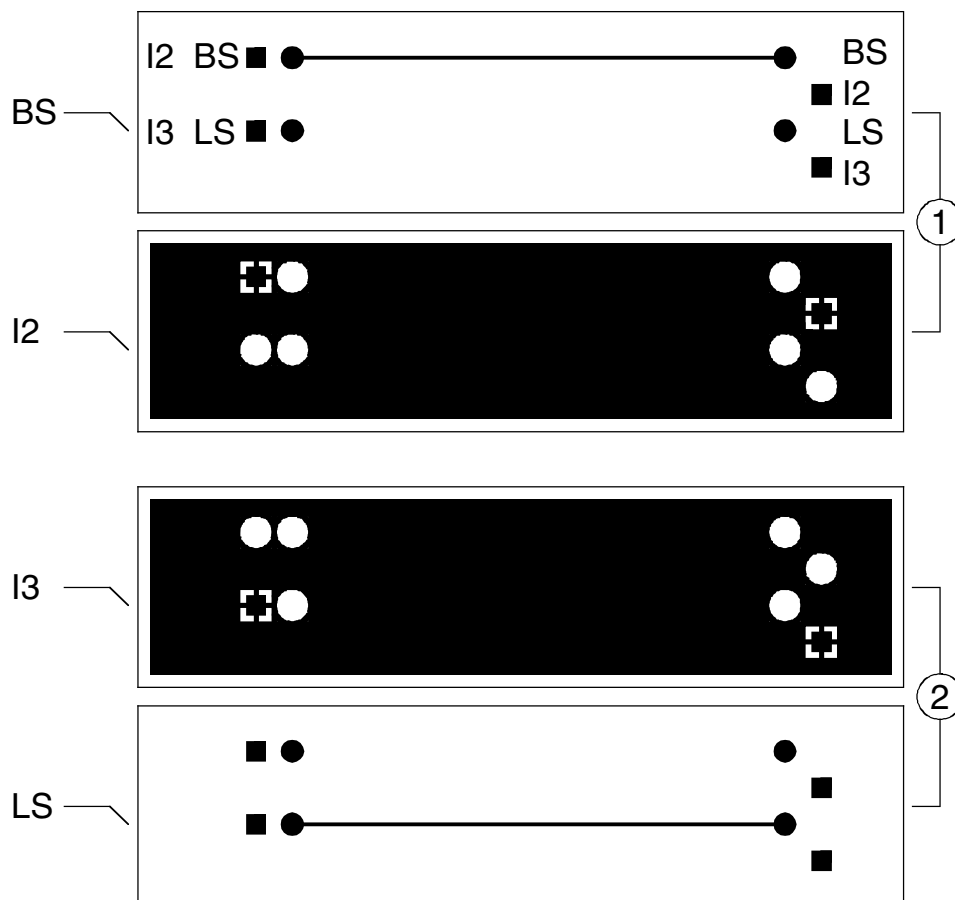
Leiterbahn	Impedanz
300µm	65.2 Ω
200µm	78.5 Ω
150µm	88.0 Ω
120µm	95.1 Ω

<b>Endstärke</b> (mit Lötstoplack)	Verpreßt	1.21 - 1.37	mm
	Bleizinn	1.30 - 1.47	mm
	Hot-Air	1.33 - 1.49	mm
	Gold	1.29 - 1.46	mm

## Impedanz: Surface Microstrip

### 3.1.1 Testcoupon Aufbau des Testcoupons für den Multilayer-Bautyp "4M15FR4I20K35V1".

#### Layer Coupon



Paarweise zusammengehörende Lagengruppen sind:

- ① [ BS Signal  
I2 Potentialreferenz
- ② [ I3 Potentialreferenz  
LS Signal

#### 4.0 Hinweis

Alle Berechnungen ohne Berücksichtigung der Toleranz für Laminare, Pressen, Ätzen und Kontaktieren.

Berechnungssoftware: "Polar CITS25 Version 2.0.3.0".

Alle Angaben sind ohne Gewähr.

# Innenlagen

## Laminates

### 1.0 Anwendung

Für die Innenlagen von Multilayern können Laminates und Kupferschichten von unterschiedlicher Dicke miteinander kombiniert werden.

Die Montage des Multilayers ist in der zugehörigen Bauanweisung beschrieben.

### 2.0 Regeln

- Die Dicke der Innenlagen errechnet sich aus der Dicke des Laminates plus der Dicke der Kupferschichten.
- Auf den beiden Seiten eines Laminates muß die Kupferschicht gleich sein.

### 2.1 Beispiel

0.035mm Kupfer

0.200mm Laminat

0.035mm Kupfer



Innenlage

0.270mm Dicke der Innenlage

### 3.0 Laminates

Übersicht zu Lagerbeständen

Laminat	Kupfer				
	5ym	17ym	35ym	70ym	105ym
0.050mm	●	●	●	○	○
0.075mm	□	●	●	○	○
0.100mm	●	●	●	○	○
0.200mm	□	●	●	○	○
0.360mm	□	●	●	○	○
0.460mm	●	●	●	○	○
0.710mm	□	●	●	○	○
0.930mm	□	●	●	●	○
1.000mm	●	●	●	●	○
1.130mm	□	●	●	○	○
1.430mm	●	●	●	●	○
1.860mm	□	□	□	●	○
1.930mm	□	□	●	○	○
2.330mm	□	□	●	●	○

● vorhanden

○ herstellbar

□ auf Anfrage

# Innenlagen

## Ätzen

### 1.0 Anwendung

Das Ätzen stellt die Leiterbildstrukturen auf der Platine frei. Prozeßtechnisch ist die Dicke der Kupferschicht bestimmend für das Ergebnis des Ätzens.




































### 2.0 Regel

Während der Layouterstellung müssen bei der Auswahl des Leiterbahn-Querschnittes die technische Funktion der Schaltung und die technologische Herstellbarkeit der Leiterplatte berücksichtigt werden.

Das geometrische Verhältnis von Leiterbahnbreite zu Leiterbahnhöhe bestimmt die Ätzqualität.

### 3.0 Tabelle

Leiterbahn-Querschnitte (idealisiert)

Layoutklasse	Kupfer				
	5ym	17ym	35ym	70ym	105ym
Frei Leiterbahn 300ym Querschnitt (ym <sup>2</sup> )	 1500	 5100	 10500	 21000	 31500
Standard Leiterbahn 200ym Querschnitt (ym <sup>2</sup> )	 1000	 3400	 7000	 14000	 21000
Feinleiter Leiterbahn 180ym Querschnitt (ym <sup>2</sup> )	 900	 3060	 6300	 12600	 18900
Feinstleiter Leiterbahn 150ym Querschnitt (ym <sup>2</sup> )	 750	 2550	 5250	 10500	 15700
Mikrofeinleiter Leiterbahn 120ym Querschnitt (ym <sup>2</sup> )	 600	 2040	 4200	 8400	 12600
Mikrofeinleiter Leiterbahn 100ym Querschnitt (ym <sup>2</sup> )	 500	 1700	 3500	 7000	 10500
Mikrofeinstleiter Leiterbahn 80ym Querschnitt (ym <sup>2</sup> )	 400	 1360	 2800	 5600	 8400
		Nur nach Rückfrage			

# Innenlagen

## 4.0 Tabelle

### Ätzbarkeit von Leiterbildstrukturen

Layoutklasse	Kupfer				
	5ym	17ym	35ym	70ym	105ym
Frei ≥ 300ym	●	●	●	●	○
Toleranz	+10% -20%	±10%	±10%	±10%	+10% -50%
Resist	Foto	Foto	Foto	Foto	PbSn
Standard ≥ 200 < 300ym	●	●	●	○	—
Toleranz	+10% -20%	±10%	±10%	±10%	
Resist	Foto	Foto	Foto	PbSn	
Feinleiter ≥ 180 < 200ym	●	●	●	—	—
Toleranz	+10% -20%	±10%	±10%		
Resist	Foto	Foto	Foto		
Feinstleiter ≥ 150 < 180ym	●	●	●	—	—
Toleranz	+10% -20%	±10%	±10%		
Resist	Foto	Foto	Foto		
Mikrofeinleiter ≥ 90 < 150ym	●	●	—	—	—
Toleranz	+10% -20%	±10%			
Resist	Foto	Foto			
Mikrofeinstleiter ≥ 60 < 90ym	●	—	—	—	—
Toleranz	+10% -20%				
Resist	Foto				

● Ätzen ist möglich

○ Ätzen ist mit Einschränkung möglich

— Nur nach Rückfrage

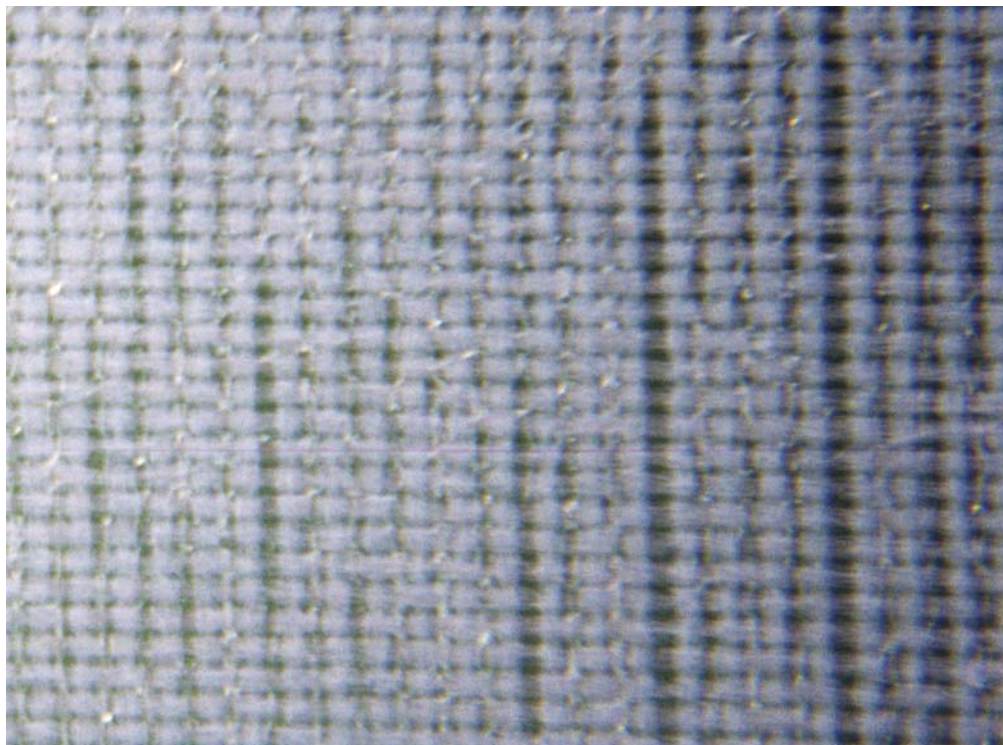
±10% Toleranz des Ätzprozesses

Foto Fotolaminat als Resist

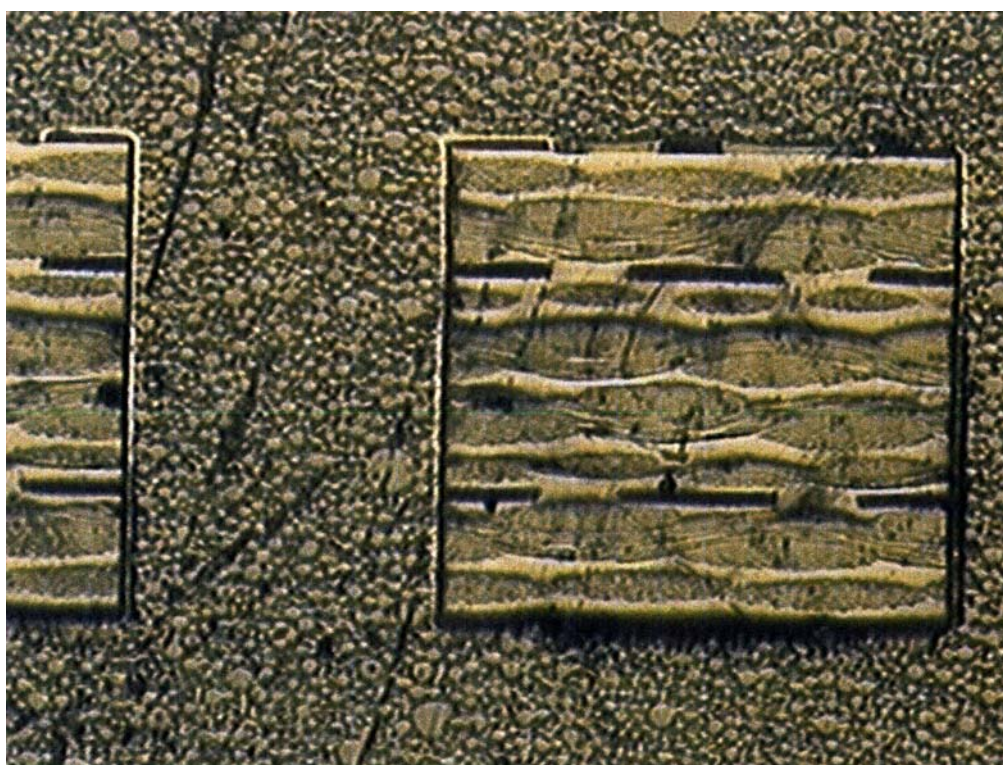
PbSn Bleizinn als Resist

## Innenlagen

### 5.0 Fotos



Unregelmäßigkeiten in der Gewebestruktur eines 200µm dicken FR4-Prepregs vom Typ 7628.



Schliff durch einen 1.5mm dicken 4-Lagen-Multilayer aus FR4, in Höhe zweier Kontaktierungen. Bohrhülle mit Kupfer und Endoberfläche sowie diverse Leiterbahnen in den einzelnen Ebenen im Querschnitt.

## Innenlagen



Schliff durch einen 8-Lagen-Multilayer aus FR4 (BS- und LS- Seite nicht sichtbar). Mittige Innenlage aus 50µm als Powerplane ausgelegt. Darüber und darunter jeweils eine weitere Innenlage mit Leiterbahnen im Querschnitt.

Deutlich erkennbares FR4-Gewebe mit wellenförmigen Fasern im Längsschnitt und oval-gebündelten Fasern im Querschnitt.

Unterschiedlich dicke Faserbündel je nach Prepreg- oder Laminat-Typ. Sehr guter Harzfluß (unstrukturierte Bereiche) und Verbindung der einzelnen Lagen beim Verpressen.

# Kontaktieren

## 1.0 Anwendung

Durch das galvanotechnische Kontaktieren werden mehrere Ebenen einer Leiterplatte über Bohrungen oder Außenflächen elektrisch leitend miteinander verbunden.

Der Galvanoprozeß besteht aus zwei Schritten:

- 1.) Der Kontaktierung (DK-Cu, Auftrag 8-12 $\mu$ m)
- 2.) Der Nachverstärkung (LBA-Cu, Auftrag 17-30 $\mu$ m)

Als Metall wird immer Kupfer (Cu) abgeschieden.

Das Basiskupfer auf den Leiterplattenoberflächen wird durch das Kontaktieren zusätzlich verstärkt.

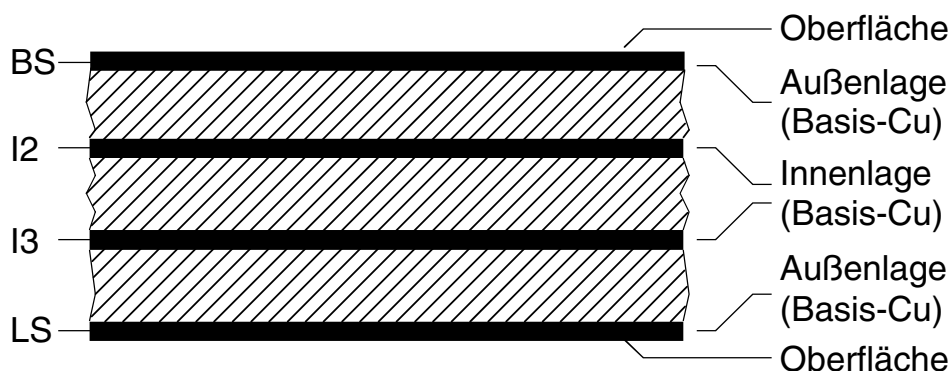
## 2.0 Toleranz

Der gesamte Cu-Auftrag des Kontaktierungsprozesses liegt bei 25-42 $\mu$ m.

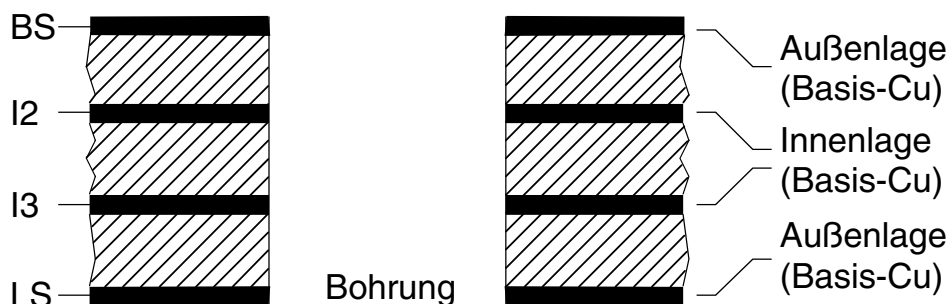
Diese Toleranz ist prozeßbedingt konstant.

## 3.0 Ablauf

- 1.) Ausgangsmaterial (4-Lagen-Multilayer)



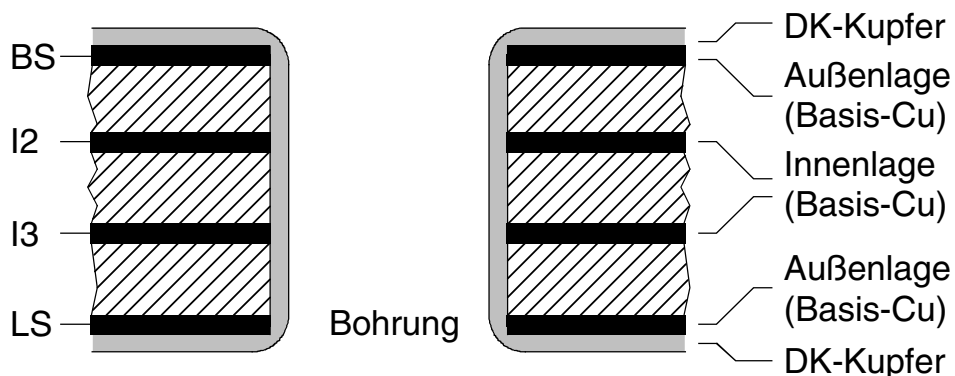
- 2.) Bohren des Materials



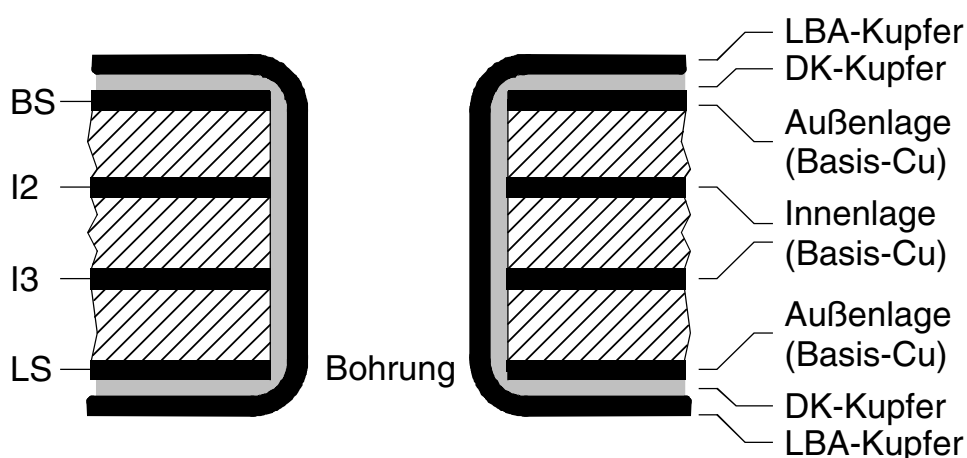


# Kontaktieren

## 3.) Kontaktieren der Bohrung, Aufbau der Oberfläche



## 4.) Nachverstärken der Bohrung und der Oberfläche



### 4.0 Cu-Stärken

Die Gesamtstärke des Cu-Aufbaus in der Hülse ist unabhängig von der Cu-Stärke des Basismaterials.

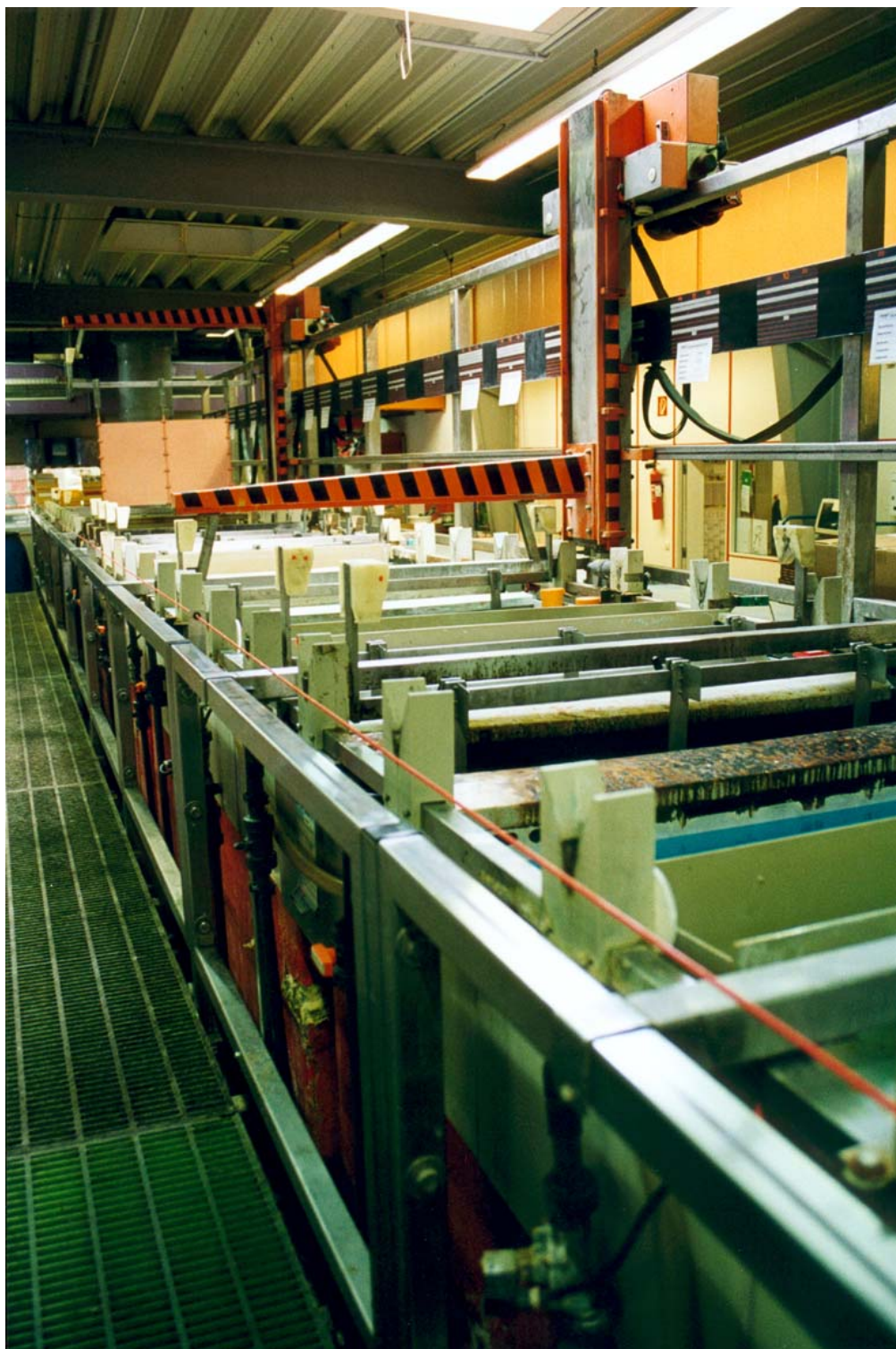
Die Gesamtstärke des Cu-Aufbaus auf der Leiterplattenoberfläche hängt von der Cu-Stärke des Basismaterials ab.

### 4.1 Tabelle

Basis-Cu	Kontaktierung	Cu (gesamt [ym])	
		Hülse	Oberfläche
5	25-42	25-42	30-47
9	25-42	25-42	34-51
17	25-42	25-42	42-59
35	25-42	25-42	60-77
70	25-42	25-42	95-112
105	25-42	25-42	130-147

## Kontaktieren

### 5.0 Foto



Galvanoautomat mit Gestelltechnik zum Kontaktieren von Leiterplatten. Am Ende der Galvanostraße werden gerade zwei Zugschnitte (=Produktionsnutzen) aus einem Bad gehoben. (Hersteller Fa. STS).

# Koordinatensysteme

## 1.0 Anwendung

Koordinatensysteme sind die Voraussetzung für die Erstellung von CAD-Layouts, den Transfer von Daten zu CAM-Systemen und die Produktion von Leiterplatten.

Die Erstellung von Fotoplotts, Bohr- und Fräsprogrammen sowie alle qualitätssichernden Maßnahmen während der Produktion bauen auf den Vereinbarungen auf, die mit der Festlegung eines Koordinatensystems verbunden sind.

Koordinatensysteme werden (unter anderem) nach den Dimensionen eingeteilt, die sie beschreiben:

- a) 1-dimensionales System (Strecke)  
Anwendung: Lineal, Schieblehre, Mikrometer
- b) 2-dimensionales System (Fläche)  
Anwendung: Fotoplott, Fräskontur, Bohren
- c) 3-dimensionales System (Raum)  
Anwendung: Z-Achsen-Bohren, Niveau-Fräsen

Hier wird nur das 2-dimensionale („kartesisches“) Koordinatensystem beschrieben.

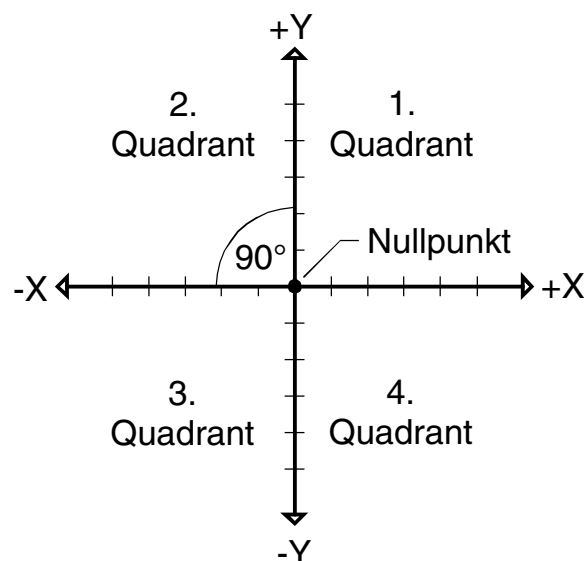
## 2.0 Regeln

Für ein 2-dimensionales System gilt als vereinbart:

- 1) es gibt zwei Achsen, die senkrecht aufeinander stehen
- 2) der Kreuzungspunkt der Achsen ist der „0“-Punkt
- 3) die horizontale Achse hat den Namen „X-Achse“, die vertikale den Namen „Y-Achse“
- 4) wenn „+X“ nach rechts zeigt, dann zeigt „+Y“ nach oben
- 5) durch die Achsen werden 4 Quadranten eingeteilt

## 2.1 Beispiel

2-dimensionales Koordinatensystem:

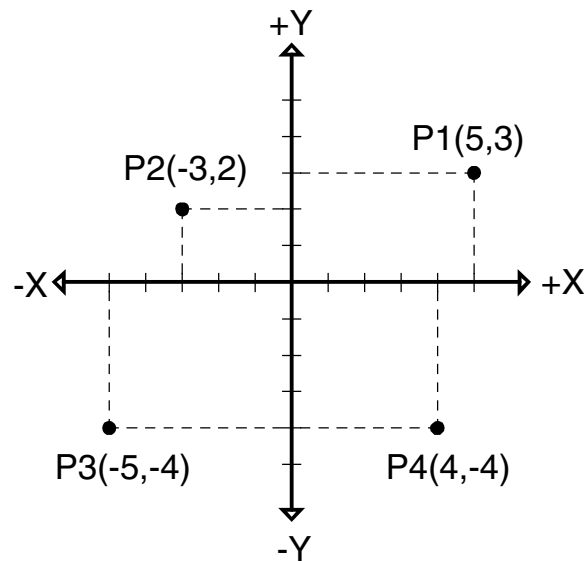


# Koordinatensysteme

## 3.0 Punkte

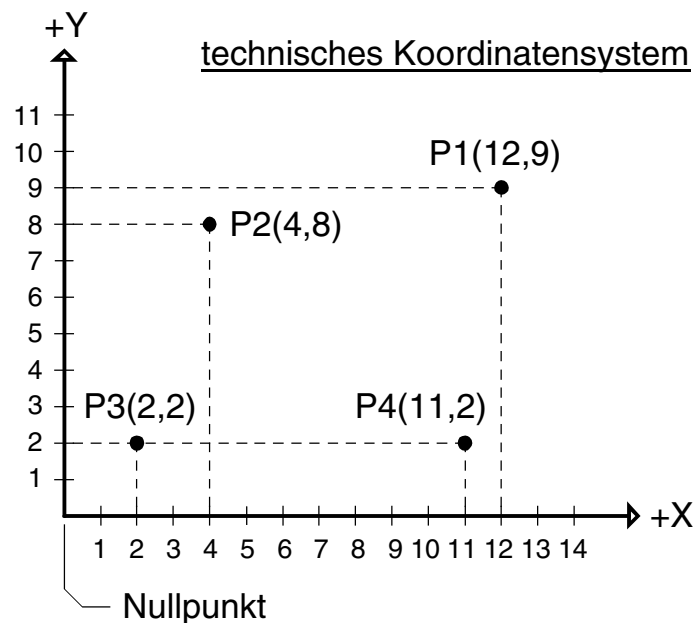
Die Position eines Punktes „P“ erfolgt durch die Angabe der X- und Y-Koordinate:  $P(X,Y)$ .

## 3.1 Beispiel



**3.2 Arbeitsbereich** Die Punkte P2, P3 und P4 haben einen negativen Koordinatenanteil, der (in der Regel) von Produktionsmaschinen (Plotten, Bohren, Fräsen, Ritzen) nicht angesteuert werden kann. Der Arbeitsbereich dieser Maschinen reduziert sich somit auf den ersten Quadranten, der nur positive Koordinaten enthält. Dadurch entsteht in der Praxis ein „Technisches Koordinatensystem“. Alle Daten müssen von CAD mit positiven Koordinaten angelegt oder von CAM durch einen Offset in diesen Arbeitsbereich verschoben werden.

## 3.3 Beispiel



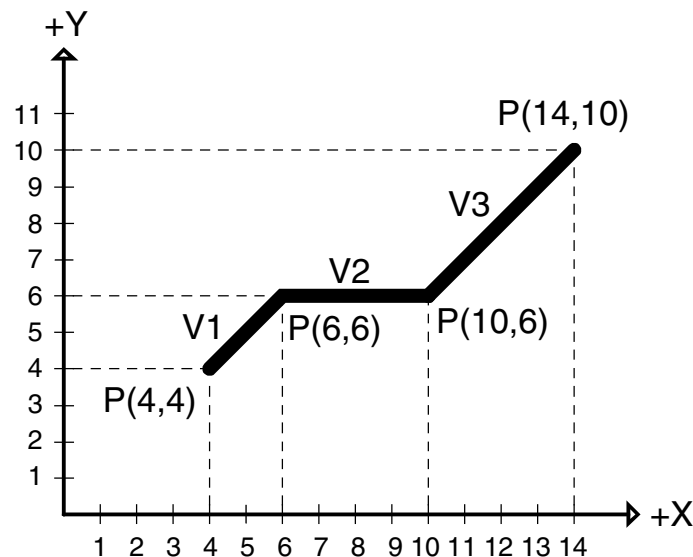
## Koordinatensysteme

Die relativen Abstände der Punkte  $P_1, \dots, P_4$  im Beispiel 3.3 entsprechen denen in Beispiel 3.1. Auf diese Art könnte der Teil eines Bohrbildes beschrieben werden oder einer Lötstopmaske oder der Pads eines Leiterbildes.

### 4.0 Vektoren

Vektoren „V“ werden (in CAD- und CAM-Daten) durch den Anfangspunkt „Pa“ und den Endpunkt „Pe“ des Vektors beschrieben:  $V(Pa/Pe)$ .

### 4.1 Beispiel



Vektor V1 : von P(4,4) bis P(6,6)

Vektor V2 : von P(6,6) bis P(10,6)

Vektor V3 : von P(10,6) bis P(14,10)

Auf diese Art könnte der Teil eines Leiterbildes oder eines Fräsprogrammes beschrieben werden.

### 5.0 K.-Basis

Die Koordinatenbasis kann „absolut“ oder „incremental“ sein. Bei absoluter Koordinatenbasis haben die Koordinaten aller Punkte einen einzigen, gemeinsamen Nullpunkt.

Absolute Koordinaten werden bevorzugt von Maschinen verarbeitet, die Einzelpositionen anfahren, zum Beispiel CNC-Bohrmaschinen.

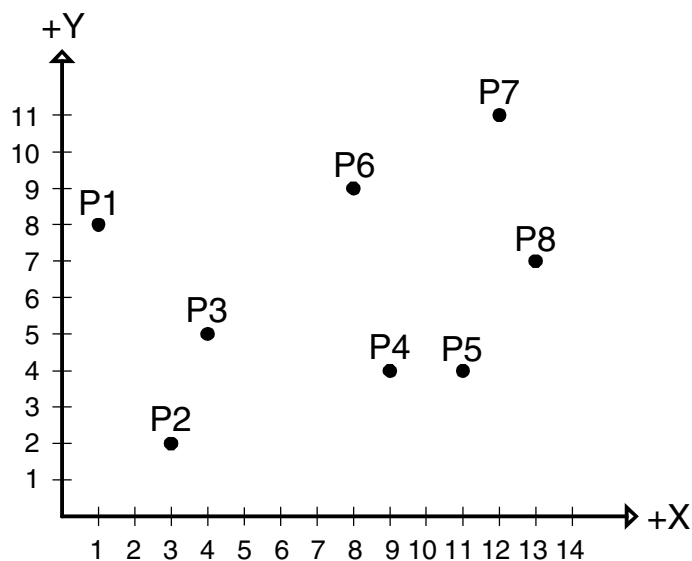
Bei inkrementaler Koordinatenbasis sind die Koordinaten des jeweils letzten Punktes der „Nullpunkt“ für den jeweils folgenden Punkt.

Da die inkrementale Koordinate definitiv den Abstand zum vorhergehenden Punkt angibt, werden diese Koordinaten von Maschinen favorisiert, die Vektoren verfahren, zum Beispiel Vektorplotter oder CNC-Fräsmaschinen.

# Koordinatensysteme

## 5.1 Beispiel

In einem technischen Koordinatensystem sind die Punkte P1,...,P8 vorgegeben :



Beschreibung in der jeweiligen Koordinatenbasis :

absolut	Nullpunkt	incremental	Nullpunkt
P1	(1,8)	(0,0)	(0,0)
P2	(3,2)	(0,0)	P1
P3	(4,5)	(0,0)	P2
P4	(9,4)	(0,0)	P3
P5	(11,4)	(0,0)	P4
P6	(8,9)	(0,0)	P5
P7	(12,11)	(0,0)	P6
P8	(13,7)	(0,0)	P7

# Kostenkalkulation

- 1.0 Anwendung** Die Kalkulation von Leiterplatten orientiert sich an der technischen Spezifikation des CAD-Layoutes.
- 2.0 Information** Die wirtschaftliche Bewertung einzelner Faktoren ist immer von der Kalkulationsstrategie des Herstellers bestimmt.
- Die hier aufgeführte Darstellung kann deshalb nur exemplarischer Natur sein.
- 3.0 Faktoren** Bestimmende Faktoren für die Kosten einer Leiterplatte sind:
- a.) die Layoutklasse (Standard, Feinleiter, ...)
  - b.) die Lagenzahl (1, 2, 4, 6, 8, ...Lagen)
  - c.) das Basismaterial (FR4, CEM, BT, PTFE, ...)
  - d.) die galvanische Oberfläche (Kupfer, Zinn, Gold)
  - e.) die gefertigte Stückzahl (Prototypen, Serie, ...)
- 3.1 Blöcke** Die Kalkulation kennt zwei Kostenblöcke:
- a.) die Vorkosten (CNC, Filme, Adapter, ...)
  - b.) die Platinenkosten (Stückkosten, ...)
- 4.0 Referenz** Referenz für den kalkulatorischen Vergleich ist ein 4-Lagen-Multilayer mit einem SMD-Layout in Feinleiter (180µm Leiterbahnbreite und Leiterbahnabstand, Viadurchmesser 0.4mm).

## Spezifikation der Kalkulation:

- Stückzahl (Prototypen) : 8 bis 20
- Basismaterial : FR4, 1.5mm, 35µm Cu
- Oberfläche : Chemisch Zinn
- Bohrungen : 800
- SMD-Pads : 600
- Fräsen : 10cm
- Ritzen : 20cm
- Lötstopdruck : doppelseitig
- Bestückungsdruck : einseitig
- Abziehlack : einseitig
- Viadruck : einseitig
- Elektronische Prüfung : einseitig

Die Kosten für die Referenzkalkulation werden = 100% gesetzt.  
Alle vergleichenden Kalkulationsangaben sind auf diese 100% umgerechnet.

# Kostenkalkulation

## 5.0 Kalkulation 1

Layout-Spezifikation:

- a.) Leiterbahnbreite und Leiterbahnabstand **300ym**  
 b.) Via **0.6mm**.

SMD-Standard	Lagenzahl				
	2	4	6	8	
CAM / Fotoplotts	14.4	18.6	22.8	26.9	Vorkosten
CNC-Bohrprogramm	3.8	3.8	3.8	3.8	
CNC-Fräsprogramm	3.3	3.3	3.3	3.3	
CNC-Ritzprogramm	2.1	2.1	2.1	2.1	
Adapterbau El.-Prfg.	16.1	16.1	16.1	16.1	
Basismaterial	1.4	3.4	3.9	5.3	Platinenkosten
Galvano, Foto, MLT	19.1	34.3	50.2	80.7	
Bohren	3.7	3.7	3.7	3.7	
Fräsen	0.6	0.6	0.6	0.6	
Ritzen	0.3	0.3	0.3	0.3	
Lötstopdruck	2.3	2.3	2.3	2.3	
Bestückungsdruck	1.3	1.3	1.3	1.3	
Abziehlack	1.3	1.3	1.3	1.3	
Viadruk	1.3	1.3	1.3	1.3	
Elektronische Prfg.	1.0	1.0	1.0	1.0	
Relative $\Sigma$	72%	92%	114%	150%	

## 5.1 Kalkulation 2

Layout-Spezifikation:

- a.) Leiterbahnbreite und Leiterbahnabstand **180ym**  
 b.) Via **0.4mm**.

SMD-Feinleiter	Lagenzahl				
	2	4	6	8	
CAM / Fotoplotts	16.9	21.6	26.3	34.6	Vorkosten
CNC-Bohrprogramm	3.8	3.8	3.8	3.8	
CNC-Fräsprogramm	3.3	3.3	3.3	3.3	
CNC-Ritzprogramm	2.1	2.1	2.1	2.1	
Adapterbau El.-Prfg.	16.1	16.1	16.1	16.1	
Basismaterial	1.4	3.4	3.9	5.3	Platinenkosten
Galvano, Foto, MLT	20.0	37.3	57.1	112.4	
Bohren	4.3	4.3	4.3	4.3	
Fräsen	0.6	0.6	0.6	0.6	
Ritzen	0.3	0.3	0.3	0.3	
Lötstopdruck	2.3	2.3	2.3	2.3	
Bestückungsdruck	1.3	1.3	1.3	1.3	
Abziehlack	1.3	1.3	1.3	1.3	
Viadruk	1.3	1.3	1.3	1.3	
Elektronische Prfg.	1.0	1.0	1.0	1.0	
Relative $\Sigma$	76%	100%	125%	190%	



# Kostenkalkulation

## 5.2 Kalkulation 3

Layout-Spezifikation:

a.) Leiterbahnbreite und Leiterbahnabstand **150µm**

b.) Via **0.2mm**.

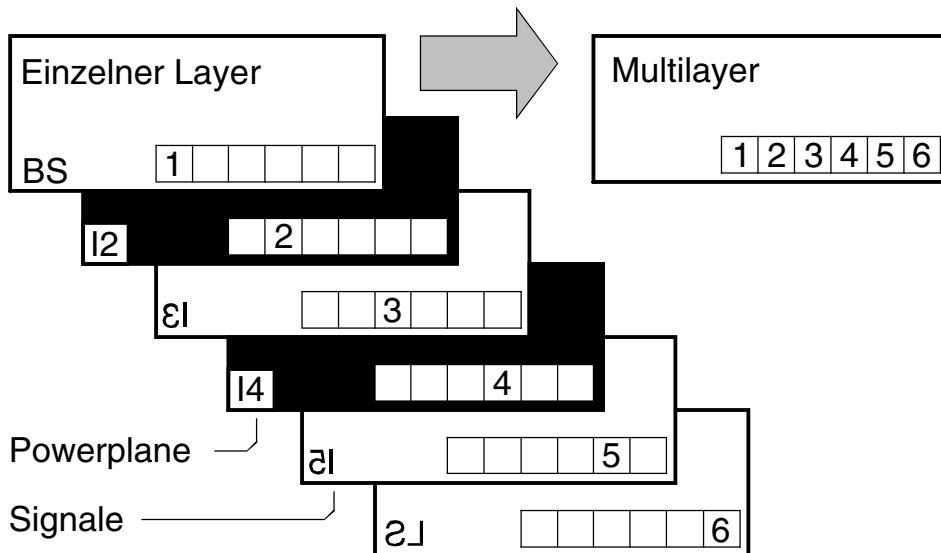
SMD-Feinstleiter	Lagenzahl				
	2	4	6	8	
CAM / Fotoplotts	19.8	25.5	31.1	37.0	Vorkosten
CNC-Bohrprogramm	3.8	3.8	3.8	3.8	
CNC-Fräsprogramm	3.3	3.3	3.3	3.3	
CNC-Ritzprogramm	2.1	2.1	2.1	2.1	
Adapterbau El.-Prfg.	16.1	16.1	16.1	16.1	
Basismaterial	1.4	3.4	3.9	5.3	Platinenkosten
Galvano, Foto, MLT	22.5	38.8	60.7	125.4	
Bohren	5.9	5.9	5.9	5.9	
Fräsen	0.6	0.6	0.6	0.6	
Ritzen	0.3	0.3	0.3	0.3	
Lötstopdruck	2.3	2.3	2.3	2.3	
Bestückungsdruck	1.3	1.3	1.3	1.3	
Abziehlack	1.3	1.3	1.3	1.3	
Viadruck	1.3	1.3	1.3	1.3	
Elektronische Prfg.	1.0	1.0	1.0	1.0	
<b>Relative <math>\Sigma</math></b>	<b>83%</b>	<b>107%</b>	<b>135%</b>	<b>207%</b>	

# Lagenanordnung: Testcoupon

**1.0 Anwendung** Durch das Einbringen von Testcoupons während der Layout-Erstellung kann in der Produktion und QS-Kontrolle die richtige Lagenreihenfolge ohne weitere Dokumentation überprüft werden.

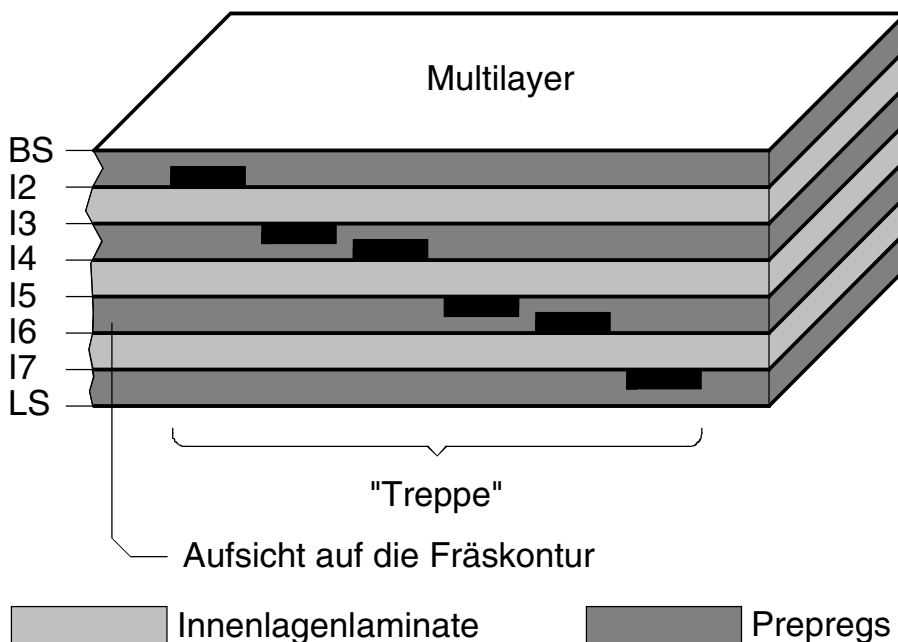
**2.0 Nummerierung** Der Coupon enthält in einem Fenster die Nummer der Lage. Bei dem verpressten Multilayer sind alle Lagen in der richtigen Reihenfolge lesbar.

## 2.1 Beispiel



**3.0 Treppe** Ein "Leiterbahnstück" wird mit einem Versatz von Lage zu Lage über die Leiterplattenkontur hinaus verlegt. Bei richtiger Montage des Multilayers ist nach dem Fräsen eine "Treppe" sichtbar.

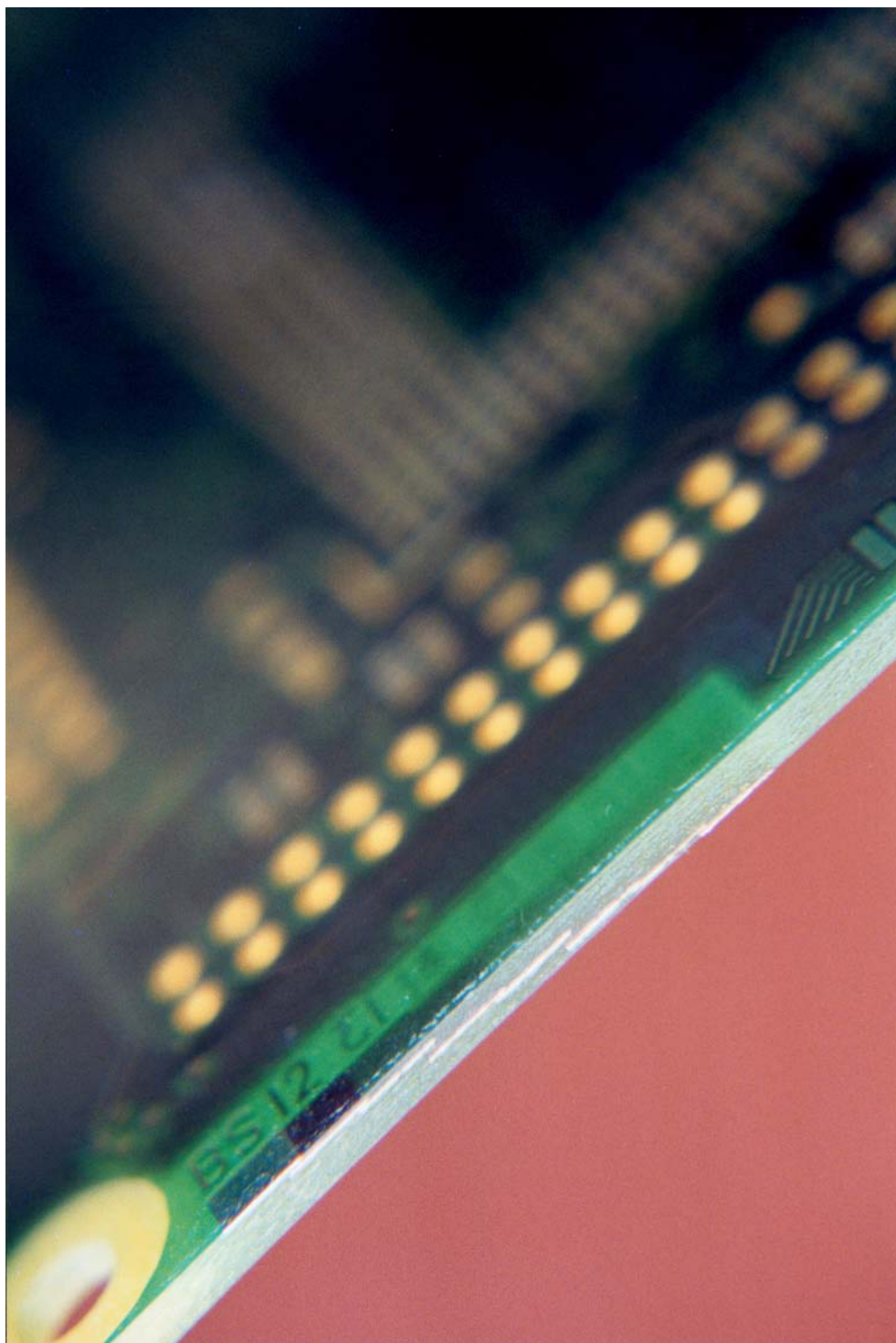
## 3.1 Beispiel



© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

## Lagenanordnung: Testcoupon

### 4.0 Foto



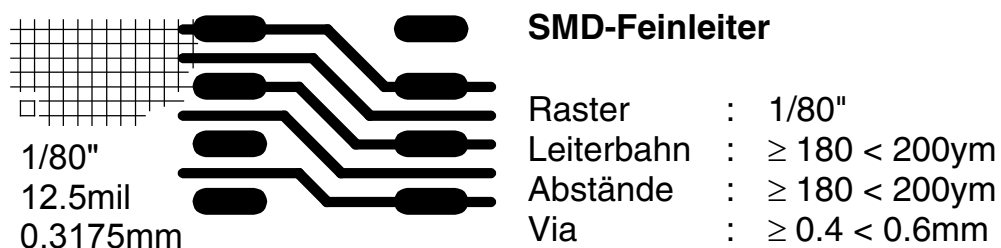
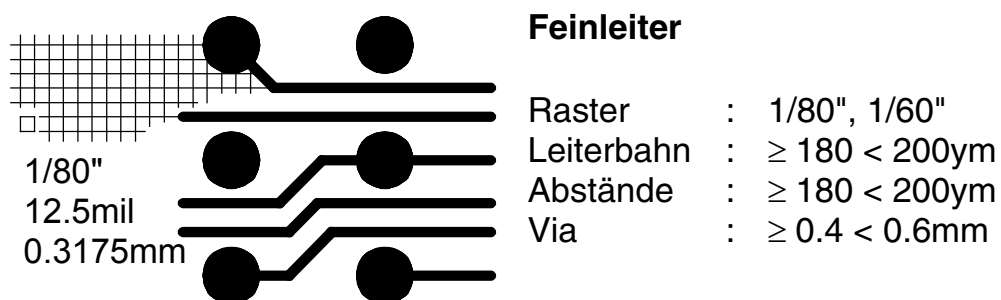
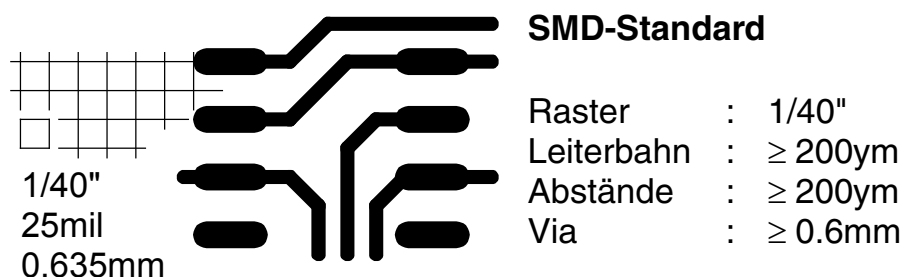
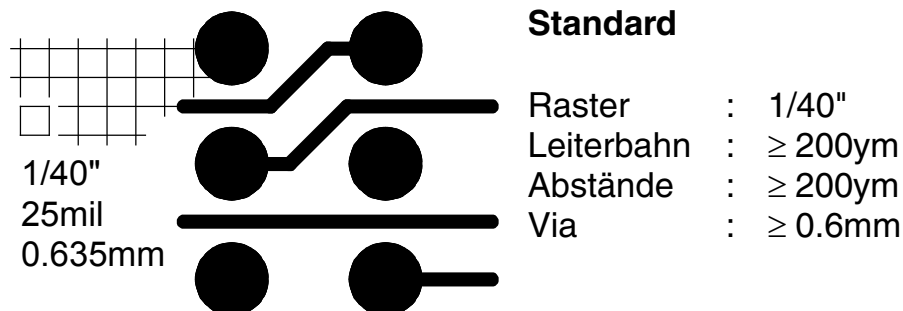
Kombination der Coupons "Numerierung" und "Treppe" an der Außenseite eines 8-Lagen-Multilayers.

# Layoutklassen

## 1.0 Anwendung

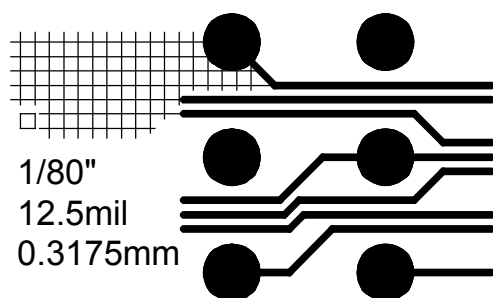
Layoutklassen spezifizieren die technische Herstellung von Leiterplatten, die CAM-Aufbereitung der Layoutdaten und die wirtschaftlichen Kosten.

## 2.0 Klassen



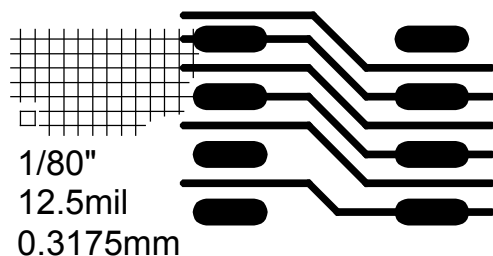
# Layoutklassen

Fortsetzung



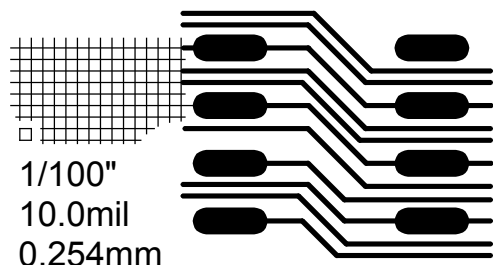
## Feinstleiter

Raster	:	1/80"
Leiterbahn	:	$\geq 150 < 180\mu\text{m}$
Abstände	:	$\geq 150 < 180\mu\text{m}$
Via	:	$\geq 0.2 < 0.4\text{mm}$



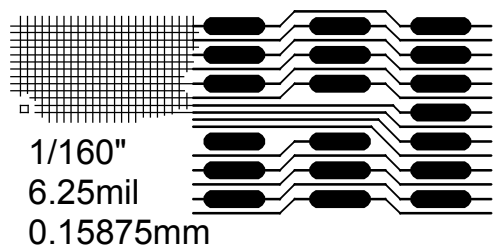
## SMD-Feinstleiter

Raster	:	1/80"
Leiterbahn	:	$\geq 150 < 180\mu\text{m}$
Abstände	:	$\geq 150 < 180\mu\text{m}$
Via	:	$\geq 0.2 < 0.4\text{mm}$



## SMD-Mikrofeinleiter

Raster	:	1/100"
Leiterbahn	:	$\geq 90 < 150\mu\text{m}$
Abstände	:	$\geq 90 < 150\mu\text{m}$
Via	:	$\geq 0.2 < 0.3\text{mm}$

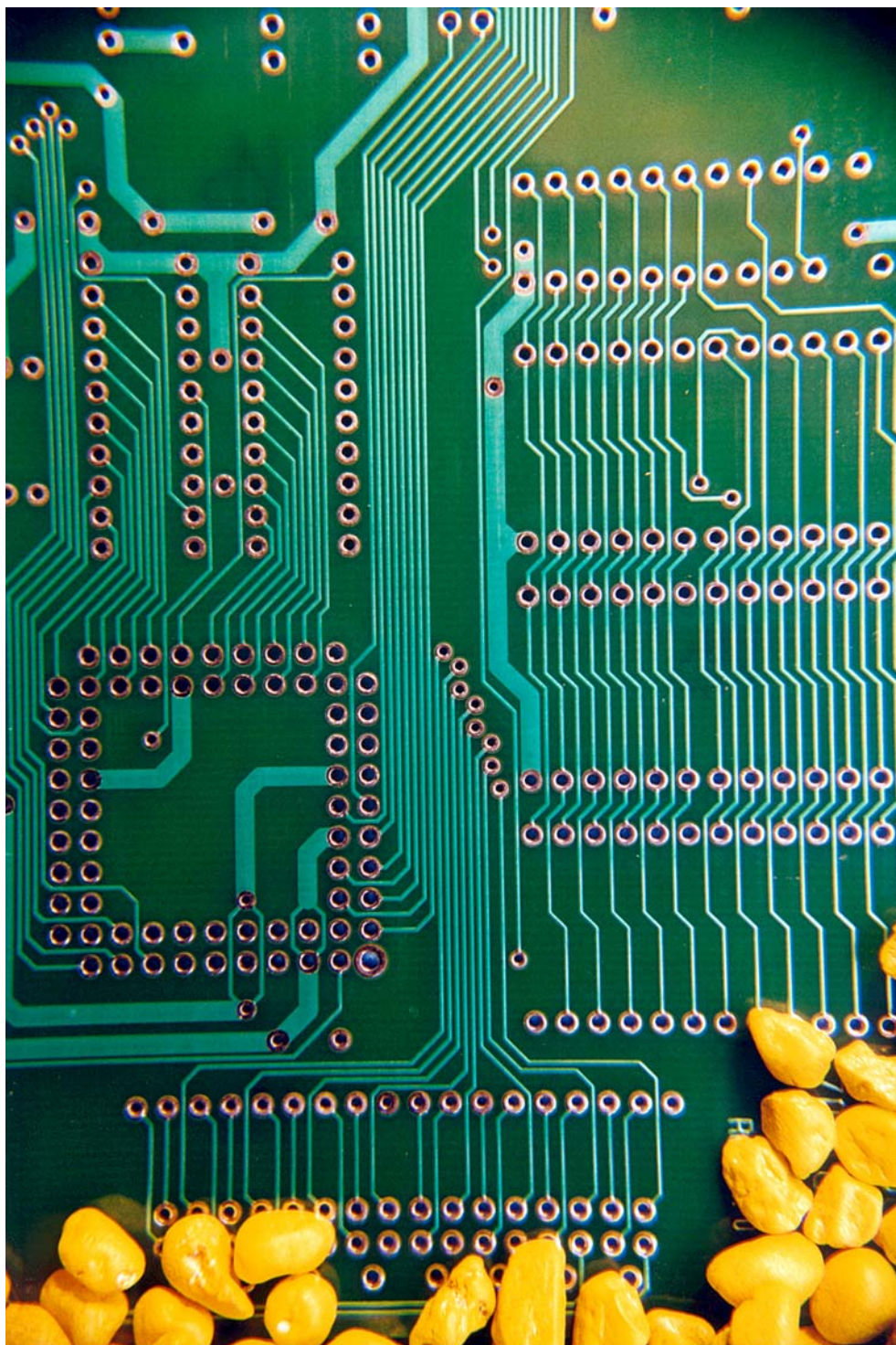


## SMD-Mikrofeinstleiter

Raster	:	1/160"
Leiterbahn	:	$\geq 50 < 90\mu\text{m}$
Abstände	:	$\geq 50 < 90\mu\text{m}$
Via	:	$\geq 0.1 < 0.3\text{mm}$

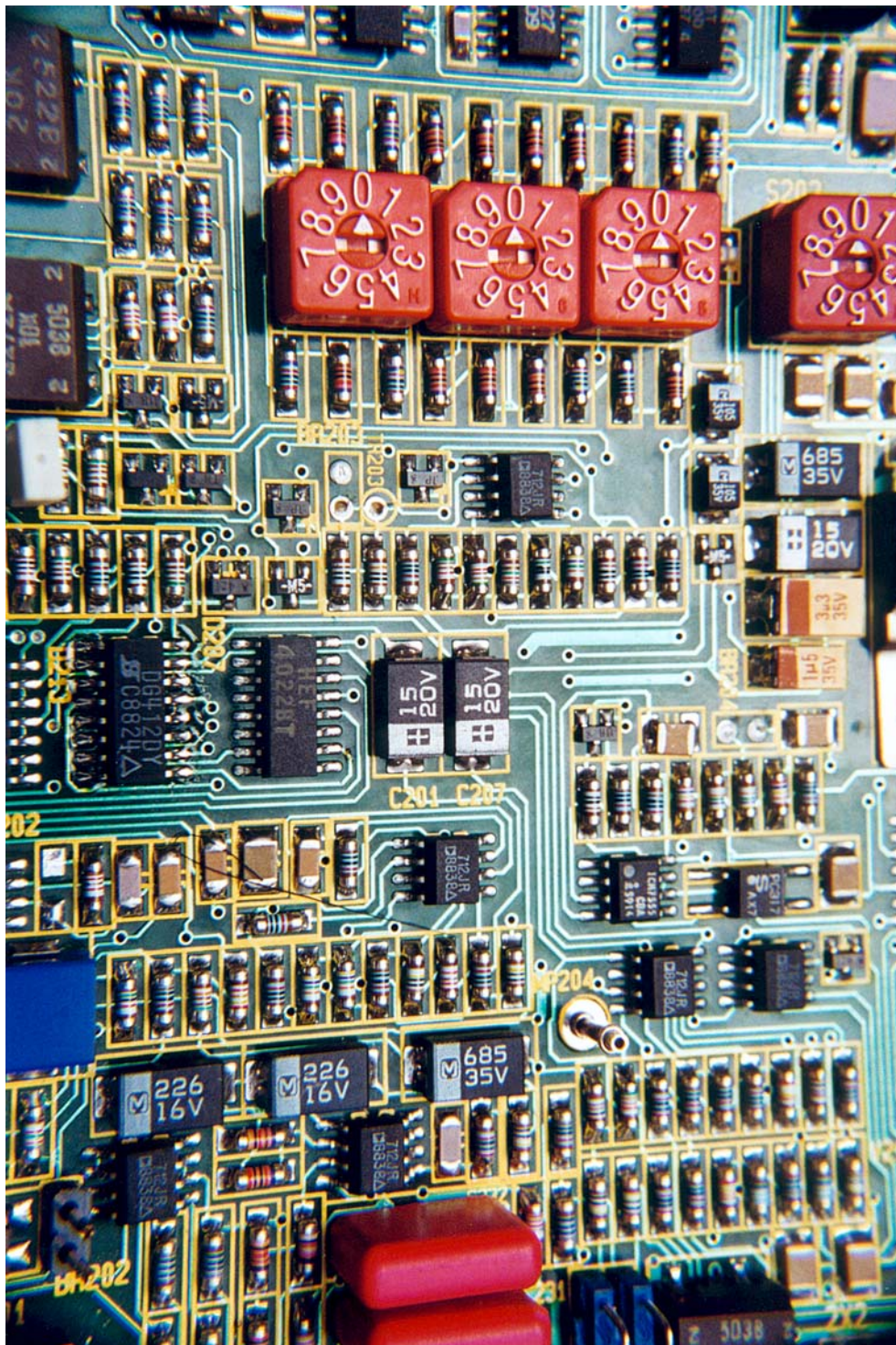
# Layoutklassen

## 3.0 Fotos



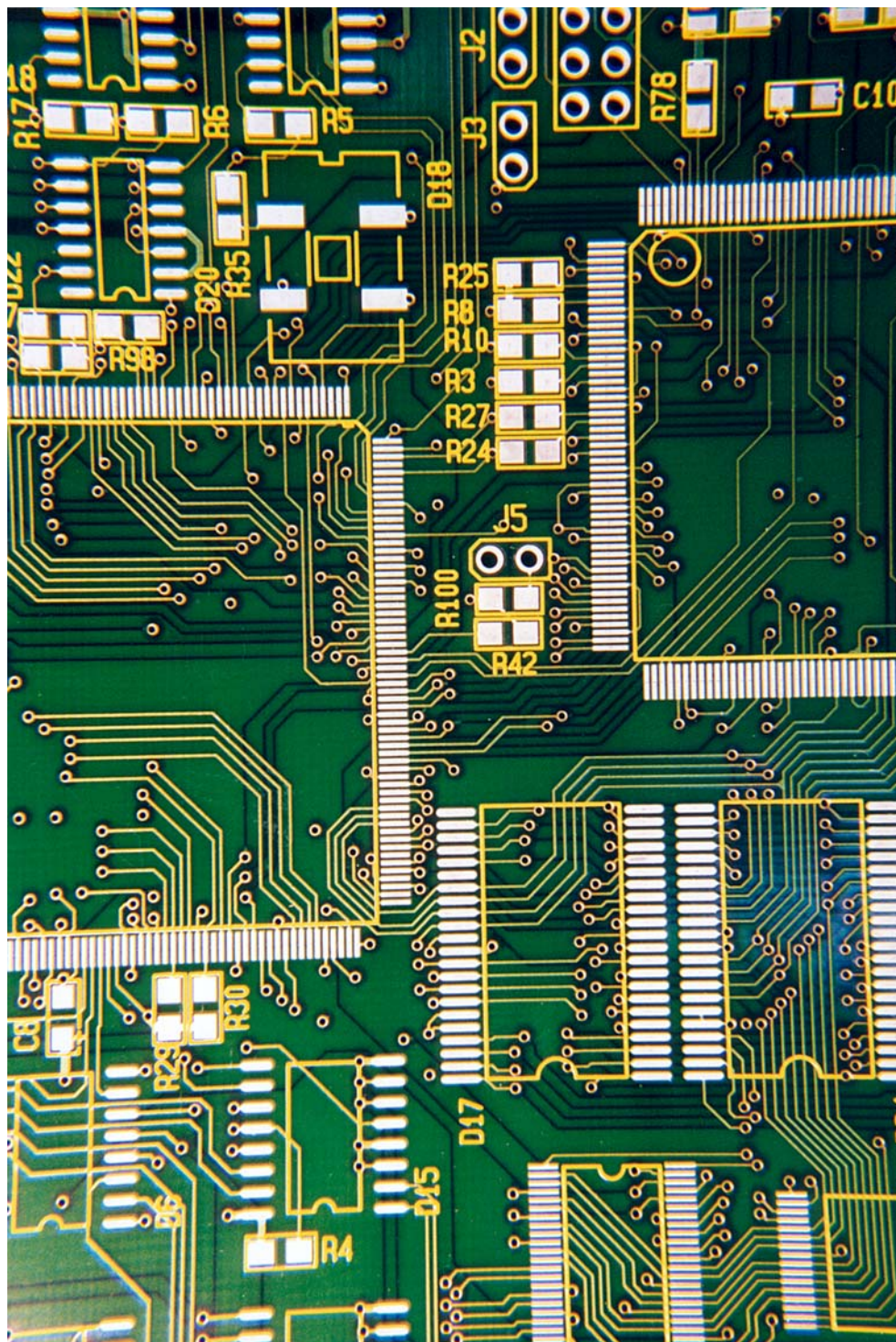
Layout: Standard. Leiterbahnbreite/-abstand 300 $\mu$ m, Via 0.6mm.  
Nur bedrahtete Bauteile. Pinabstand 2.54mm, 1 Signalleitung  
zwischen benachbarten IC-Pins.

## Layoutklassen



Layout: SMD-Feinleiter. Leiterbahnbreite/-abstand 200µm, Via 0.5mm. Mischbestückung. Pinabstand 1.27mm, 1 Signalleitung zwischen benachbarten IC-Pins.

## Layoutklassen



Layout: SMD-Feinleiter. Leiterbahnbreite/-abstand 200µm,  
Via 0.4mm. SMD-Bestückung mit wenigen bedrahteten Bauteilen.  
Pinabstand der IC's 0.5mm minimal. 6-Lagen-Multilayer.



# Leiterplatten-Klassen

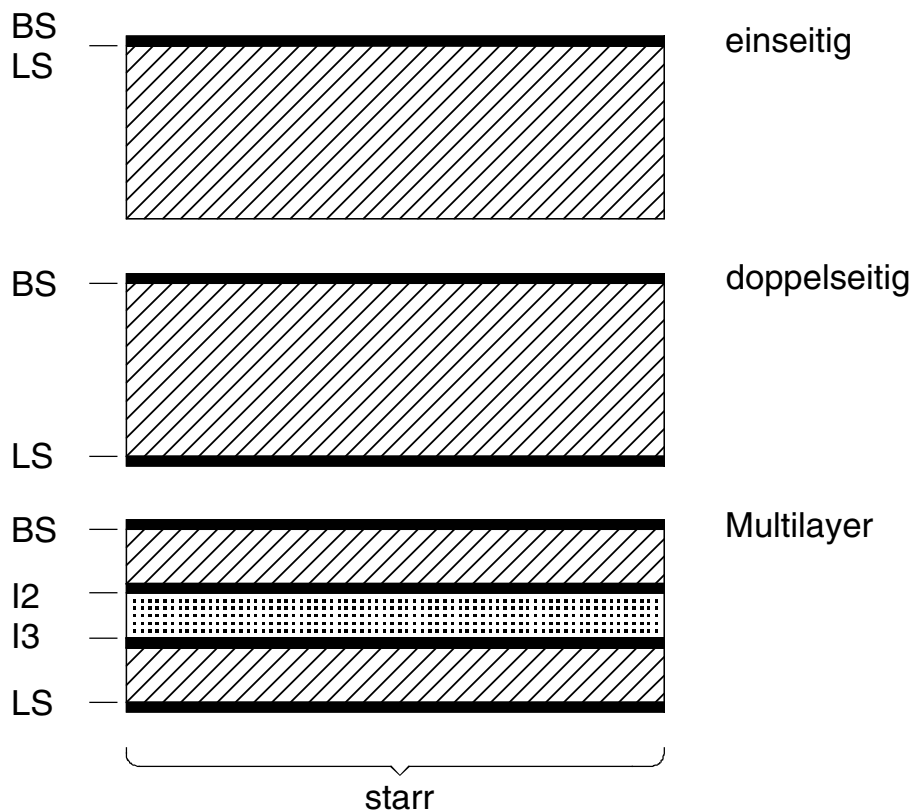
**1.0 Anwendung** Leiterplatten werden auf Grund ihrer Bauart, der eingesetzten Materialien und der mechanischen Eigenschaften unterschieden.

**2.0 Klassen** Es gibt drei Leiterplatten-Klassen:

- a.) starre Leiterplatten (ein-, doppelseitig, Multilayer)
- b.) flexible Leiterplatten (ein-, doppelseitig)
- c.) starrflexible Leiterplatten (Multilayer)

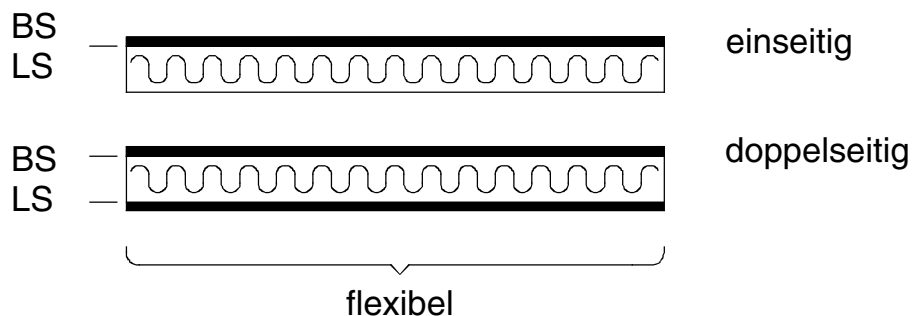
## 2.1 starr

Starre Leiterplatten bestehen aus Basismaterialien, Kupferfolien und Prepregs.



## 2.2 flexibel

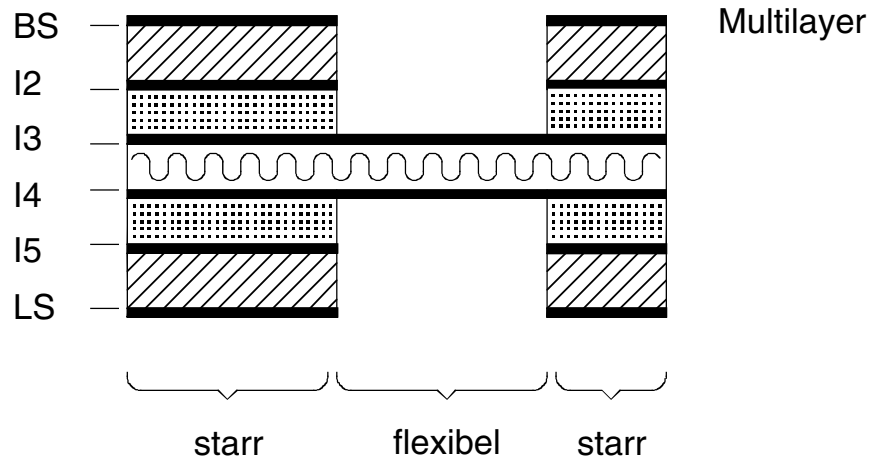
Flexible Leiterplatten bestehen aus (Polyimid-) Folien und Kupferfolien.



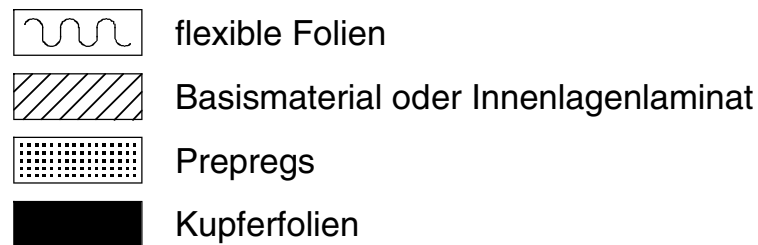
# Leiterplatten-Klassen

## 2.3 starrflexibel

Starrflexible Leiterplatten bestehen aus Basismaterial, Prepregs, (Polyimid-) Folien und Kupferfolien.

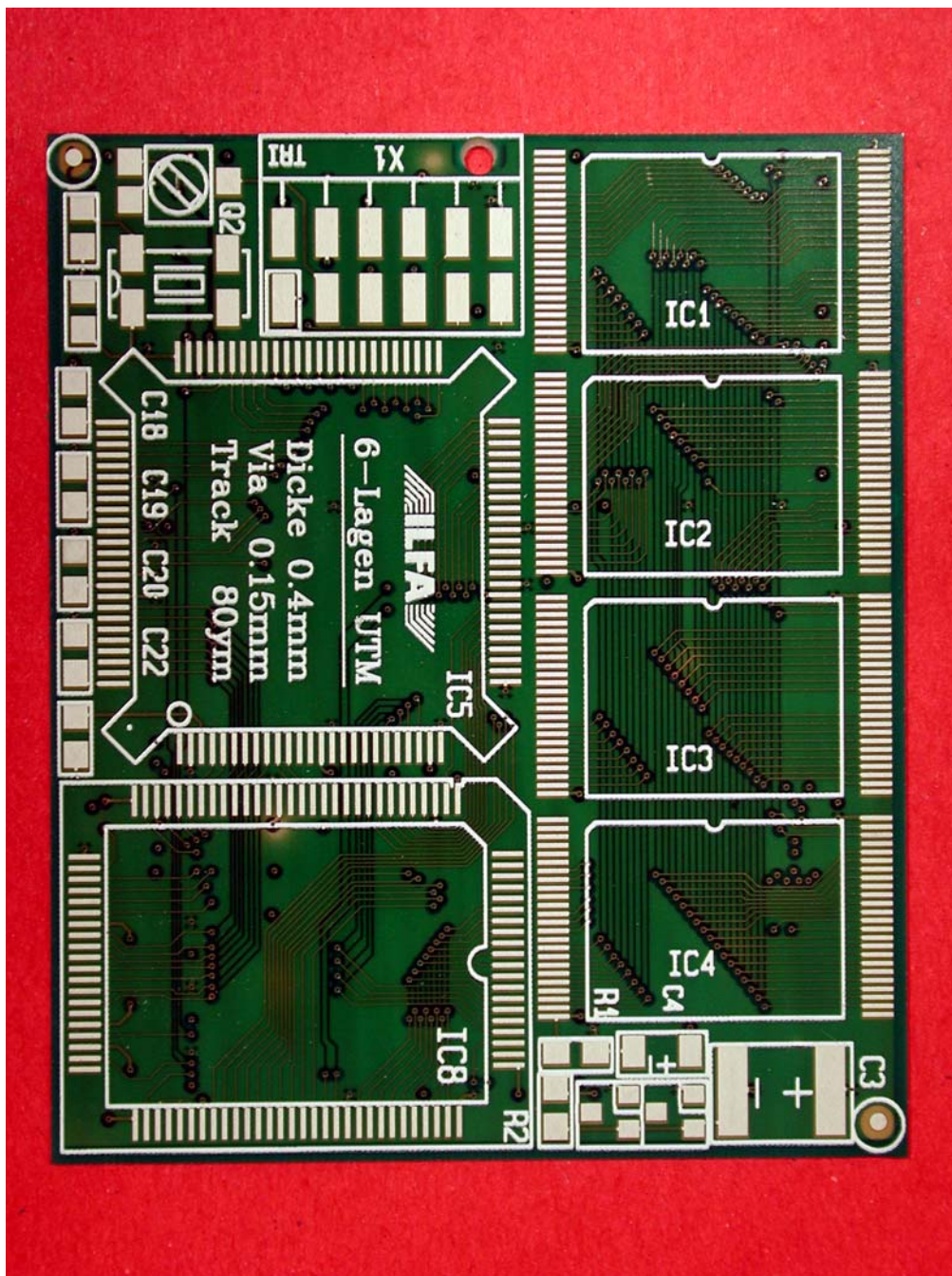


## 3.0 Legende



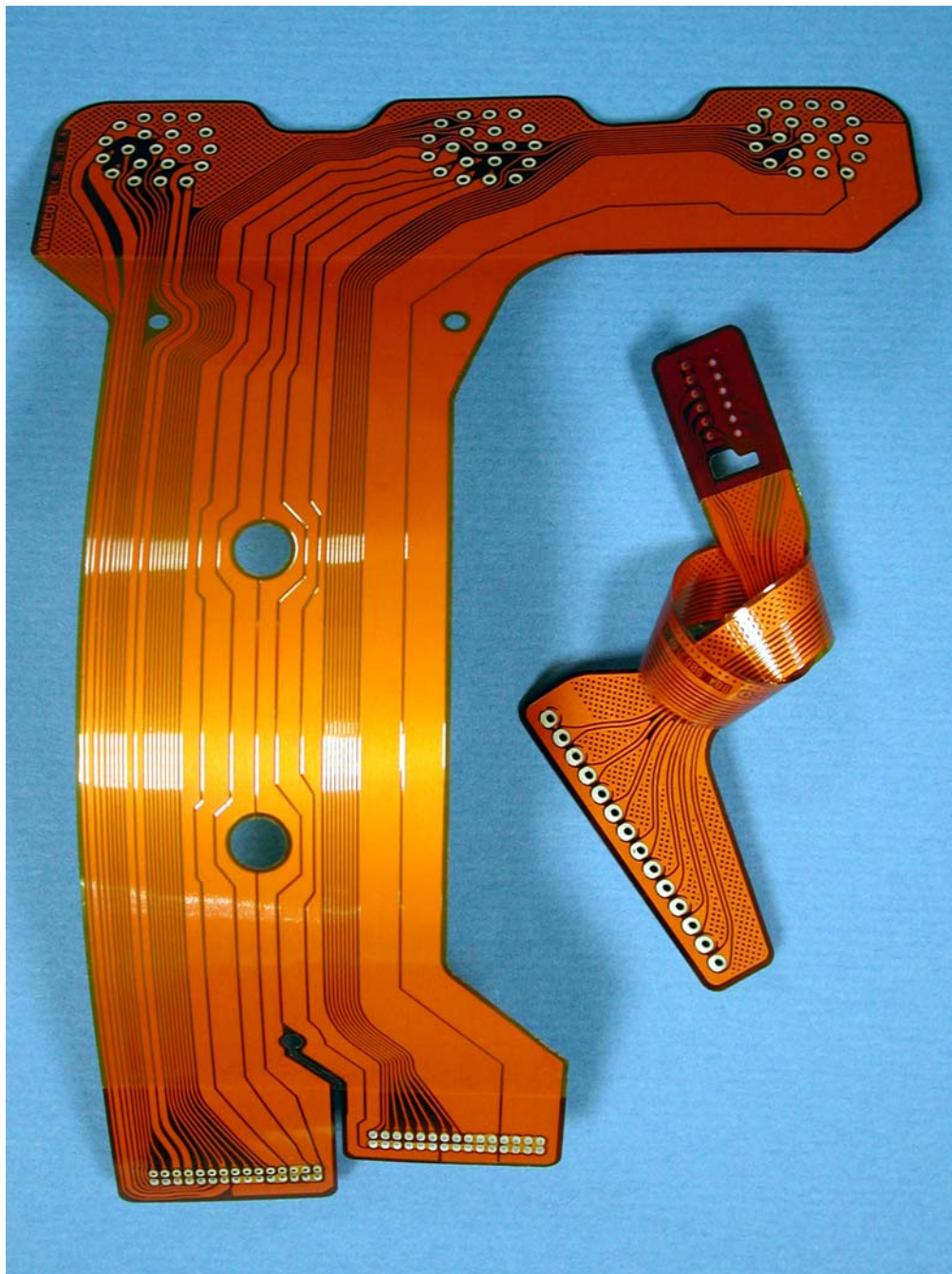
# Leiterplatten-Klassen

## 4.0 Fotos



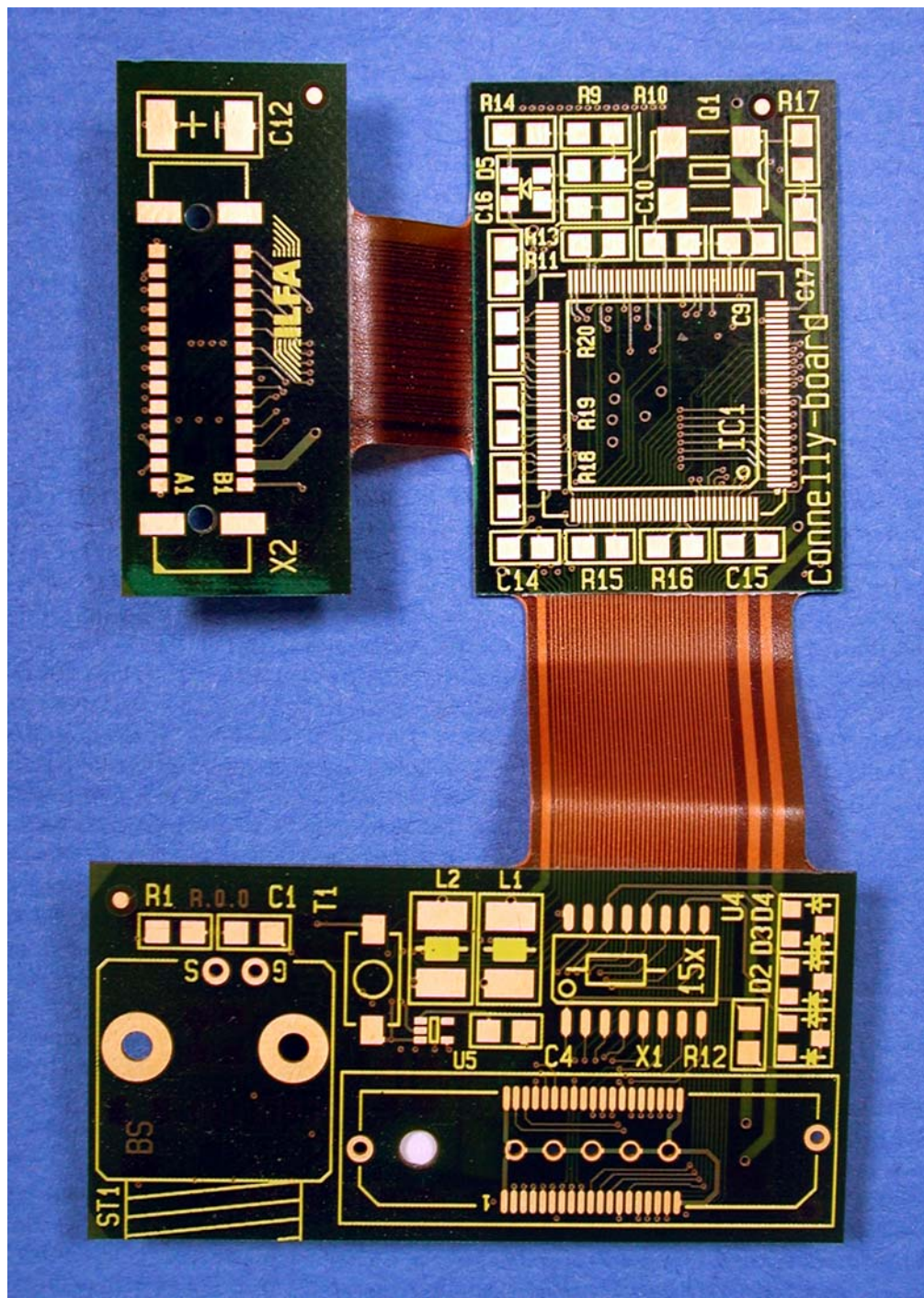
Starre Leiterplatte (hier als 6-Lagen-Multilayer).

# Leiterplatten-Klassen



Einseitige flexible Leiterplatten. Bei der rechten Leiterplatte ist der obere Steckerbereich verstärkt.

## Leiterplatten-Klassen



Starrflexible Multilayer, bestehend aus drei miteinander verbundenen Einzelschaltungen.

# Lotpastenschablonen (Laser)

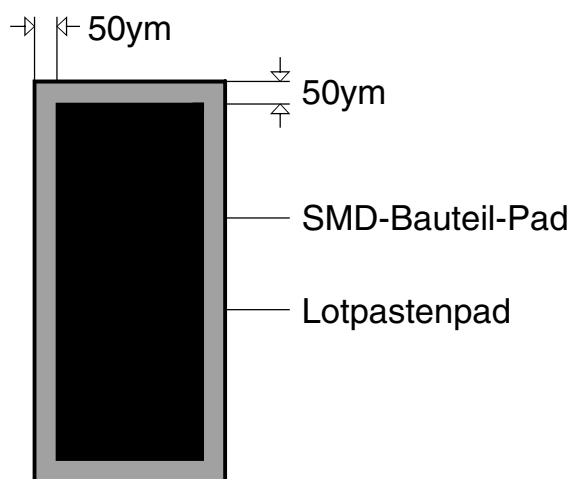
## 1.0 Anwendung

Lotpastenschablonen werden für den Auftrag der Lotpaste vor dem SMD-Bestücken eingesetzt.  
Hier sind nur lasertechnisch hergestellte Schablonen beschrieben.

## 2.0 Designregel

Das Pad für den Schablonendruck sollte umlaufend 50µm kleiner sein, als das SMD-Bauteil-Pad auf der Leiterplatte.

## 2.1 Beispiel



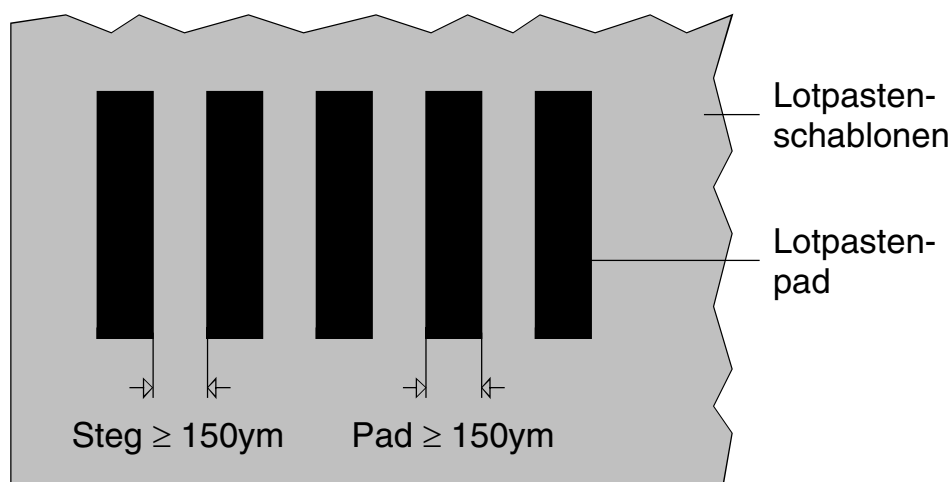
## 3.0 Strukturen

Die Dicke der Lotpastenschablone legt die minimale Breite des Lotpastenpads und den minimalen Reststeg zwischen benachbarten Lotpastenpads fest.

Regel : Schablonendicke = Minimum Padbreite  
= Minimum Reststeg

## 3.1 Beispiel

Auf einer 150µm dicken Lotpastenschablone können das Lotpastenpad und/oder der Reststeg minimal 150µm breit sein.



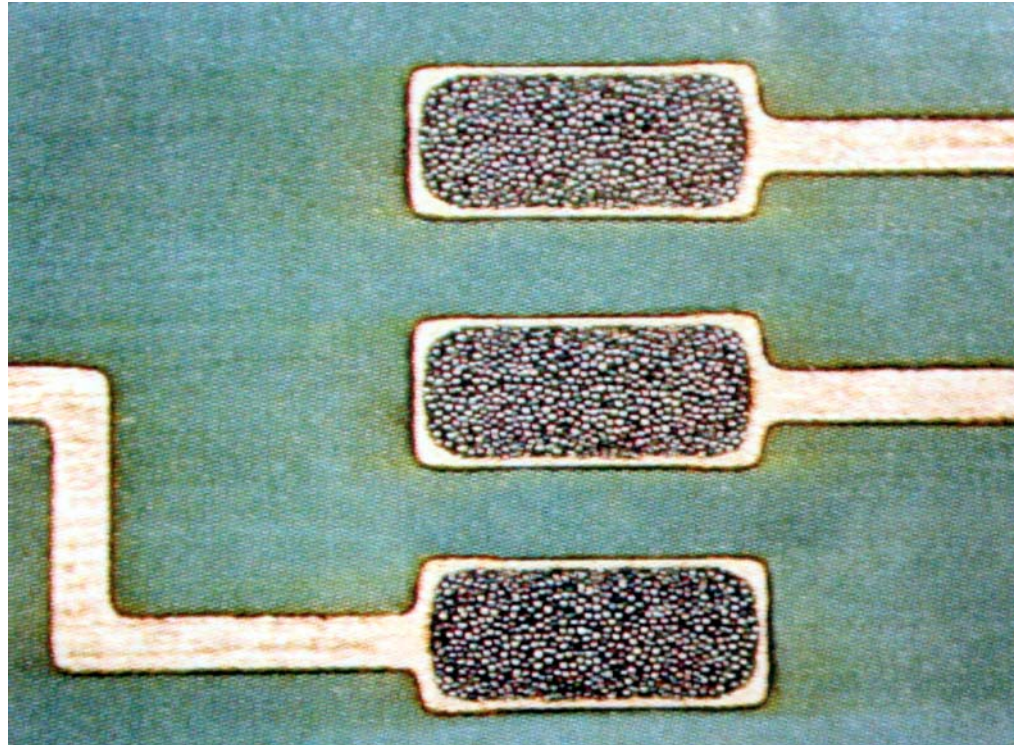
## Lotpastenschablonen (Laser)

### 4.0 Material

Standardmaterial für gelaserte Lotpastenschablonen ist Edelstahlblech mit einer Dicke von 150 $\mu$ m.

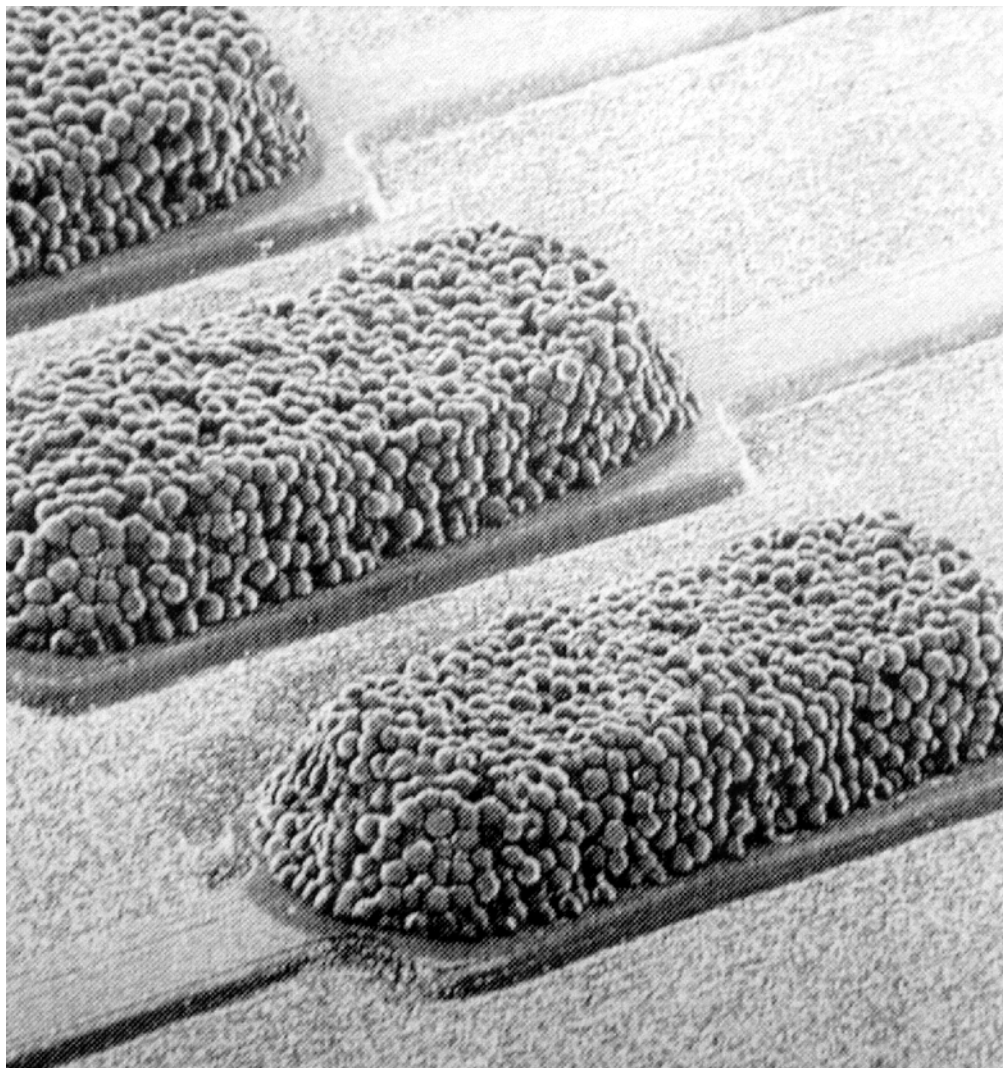
Verfügbare Schablonendicken				
50 $\mu$ m	100 $\mu$ m	200 $\mu$ m	300 $\mu$ m	400 $\mu$ m
75 $\mu$ m	120 $\mu$ m	250 $\mu$ m	350 $\mu$ m	
	180 $\mu$ m			

### 5.0 Fotos



Aufsicht auf mit Lotpaste bedruckte Pads.  
Der Druck ist ideal mittig und die umlaufende Freistellung gut zur erkennen. (Quelle: PhotoCAD, Berlin)

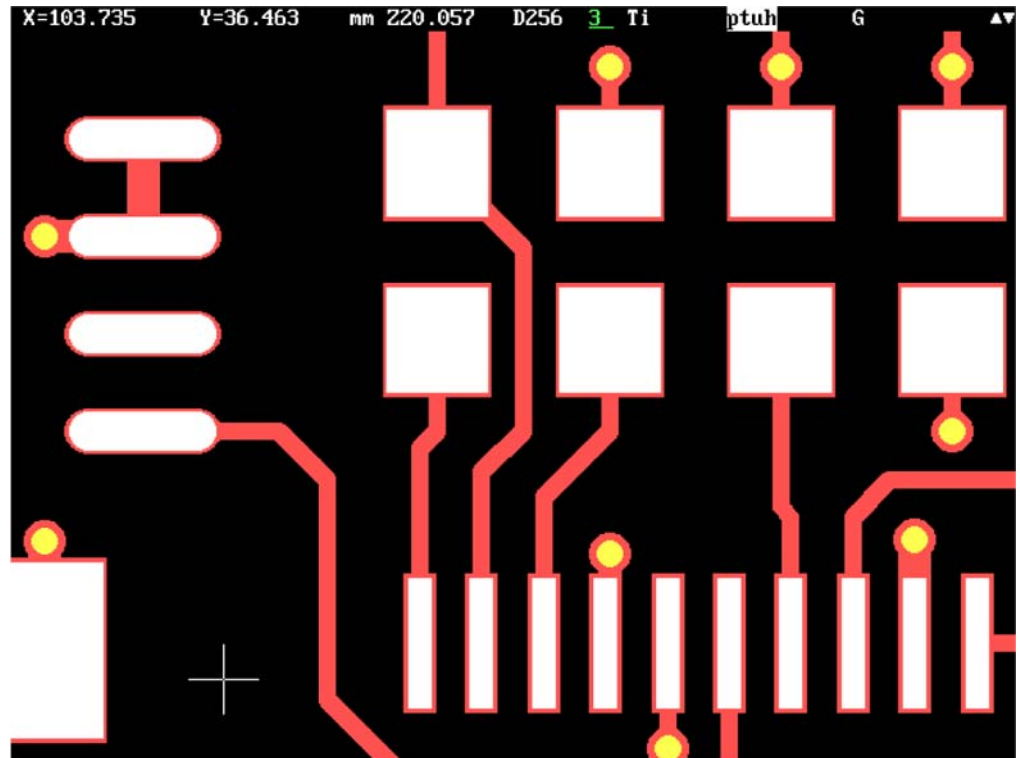
## Lotpastenschablonen (Laser)



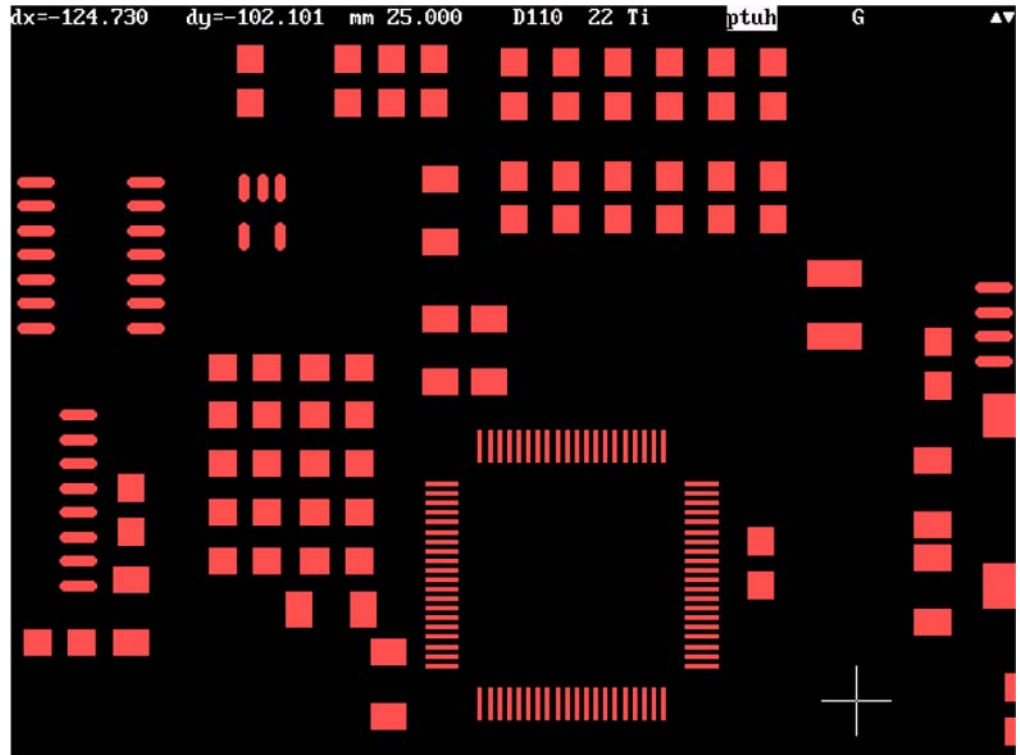
Schrägansicht aufgedruckter Paste.  
Deutlich zu sehen sind die übereinander gestapelten Lotperlen.  
(Quelle: PhotoCAD, Berlin)



## Lotpastenschablonen (Laser)



Die Lotpastenpads (weiß) sind gegenüber den SMD-Pads im Leiterbild (rot) pauschal umlaufend 50µm freigestellt.



Datensatz für die Erstellung der Lotpastenschablone, entsprechend den Vorgaben aus der CAD-Bauteilbibliothek.

# Lötstopdruck

## 1.0 Anwendung

Lötstoplacke sind thermisch härtende Lacke, die in Siebdrucktechnik (2-Komponenten-Epoxydharzlack) auf die Platine gedruckt werden oder die nach einer Beschichtung (Folie, Flüssigfilm) foto-technisch strukturiert werden.

Lötstopdruck hat die Aufgabe :

- Kurzschlüsse während des Lötens zu vermeiden
- die Bauteile zusätzlich gegen die Platinenfläche zu isolieren
- die Oberfläche der Platine gegen mechanische und chemische Einflüsse zu schützen (Korrosion)
- die elektrischen Eigenschaften der Platine zu verbessern (Erhöhung der Überschlagsspannung)

Lötstoplack kann auf alle üblichen Oberflächen von Platinen gedruckt werden (Bleizinn, Nickel, Gold, Kupfer).

Die Standardfarbe ist grün.

## 2.0 Designregel

Der Datensatz für die Lötstopmaske enthält nur die Strukturen, die auf der Platine lackfrei sein sollen.

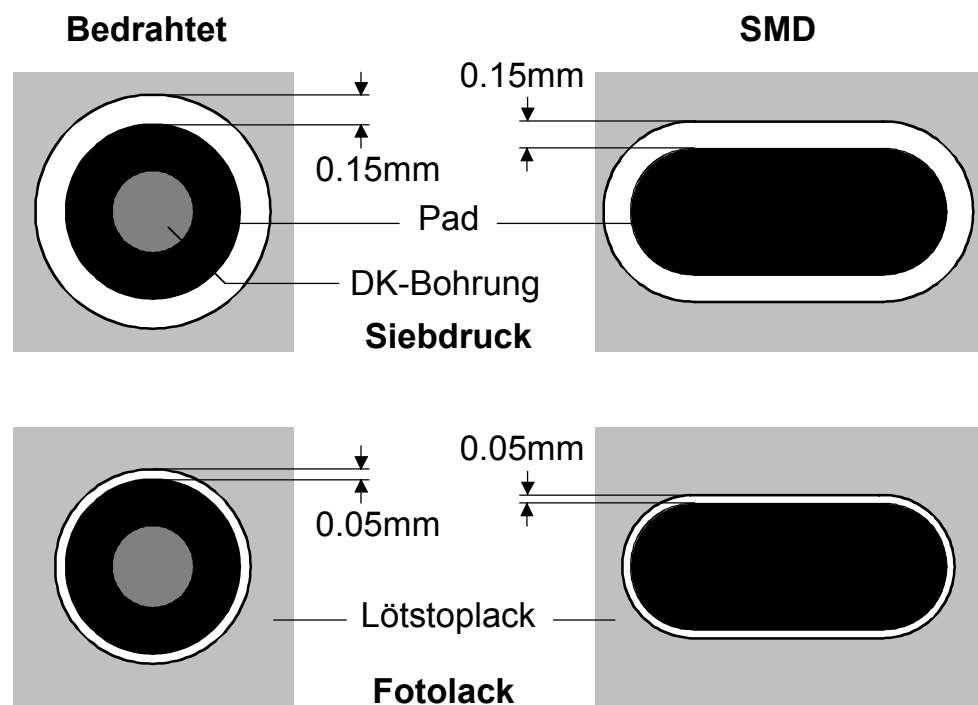
## 2.1 Pads/SMD

Die Freistellungen für Pads und SMD-Flächen in der Lötstopmaske müssen größer sein, als im Leiterbahnbild.

Siebdrucklack : Maske = Paddurchmesser + 0.3 mm

Fotolack : Maske = Paddurchmesser + 0.1 mm

### 2.1.1 Beispiel



# Lötstopdruck

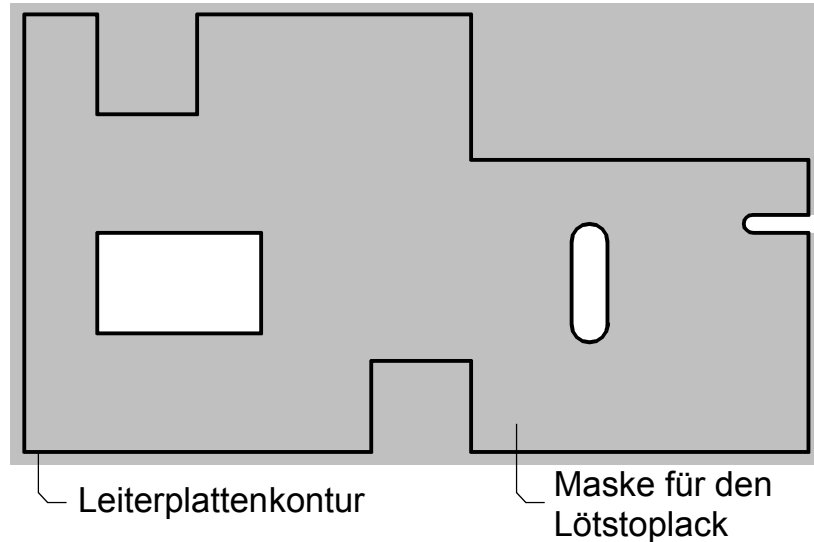
## 2.2 NDK's

Nicht kontaktierte Bohrungen: siehe Dokument „NDK-Bohrungen [S.262]“

## 2.3 Konturen

Kontaktierte Konturen und Schlitze müssen von Lötstoplack freigehalten sein.

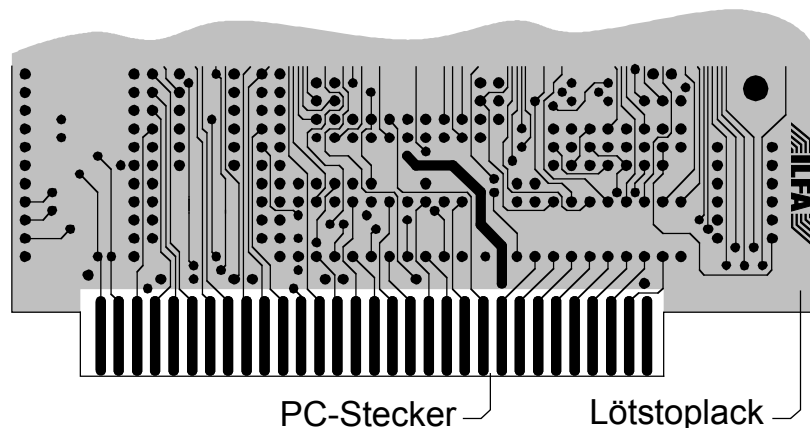
### 2.3.1 Beispiel



## 2.4 PC-Stecker

PC-Steckerleisten müssen immer von Lötstoplack vollständig freigehalten sein.

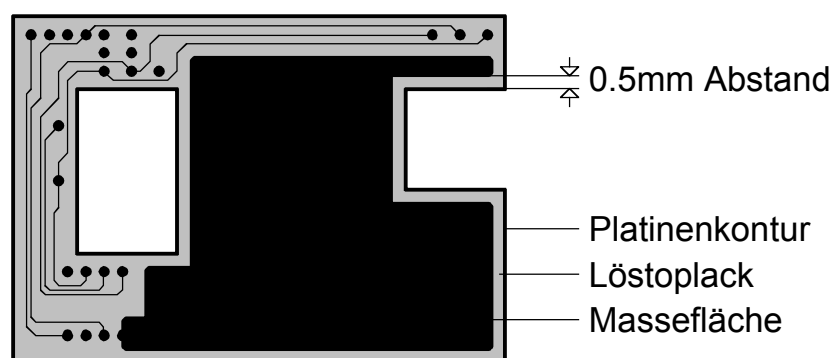
### 2.4.1 Beispiel



## 2.5 Flächen

Flächen müssen von der Platinenkontur einen Abstand von 0.5mm haben.

### 2.5.1 Beispiel



# Lötstopdruck

## 3.0 Hinweis

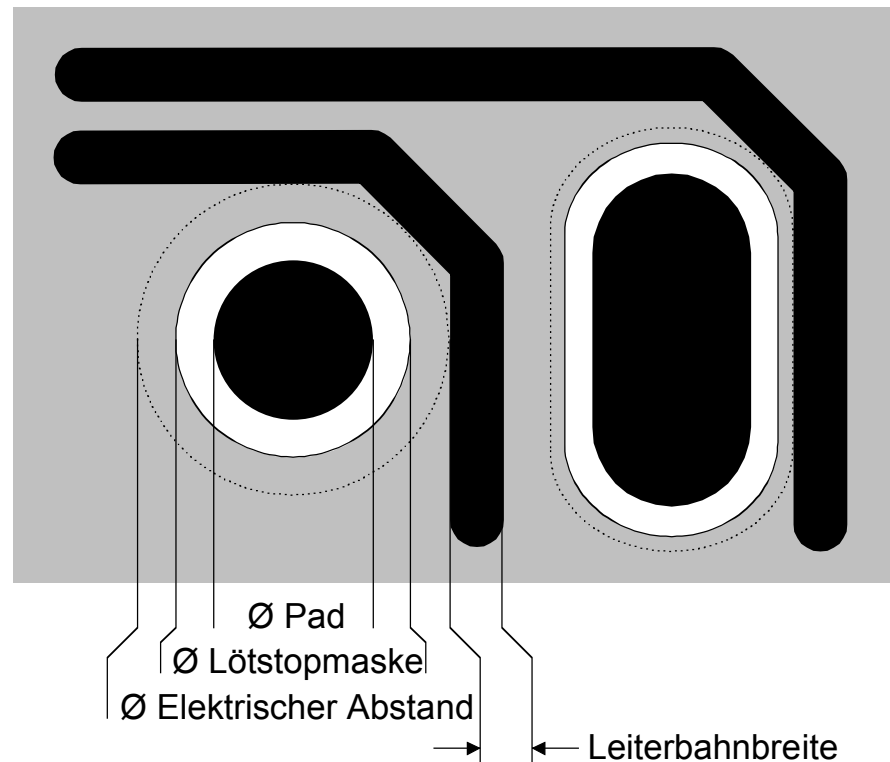
Für SMD-Platinen sollte wegen der höheren Passgenauigkeit stets "Fotolack" spezifiziert werden.

## 3.1 DSR

Die Lötstopmaske sollte Teil des Design-Rule-Checks sein, damit sichergestellt ist, daß alle Leiterbahnverbindungen mit Lack bedeckt sind.

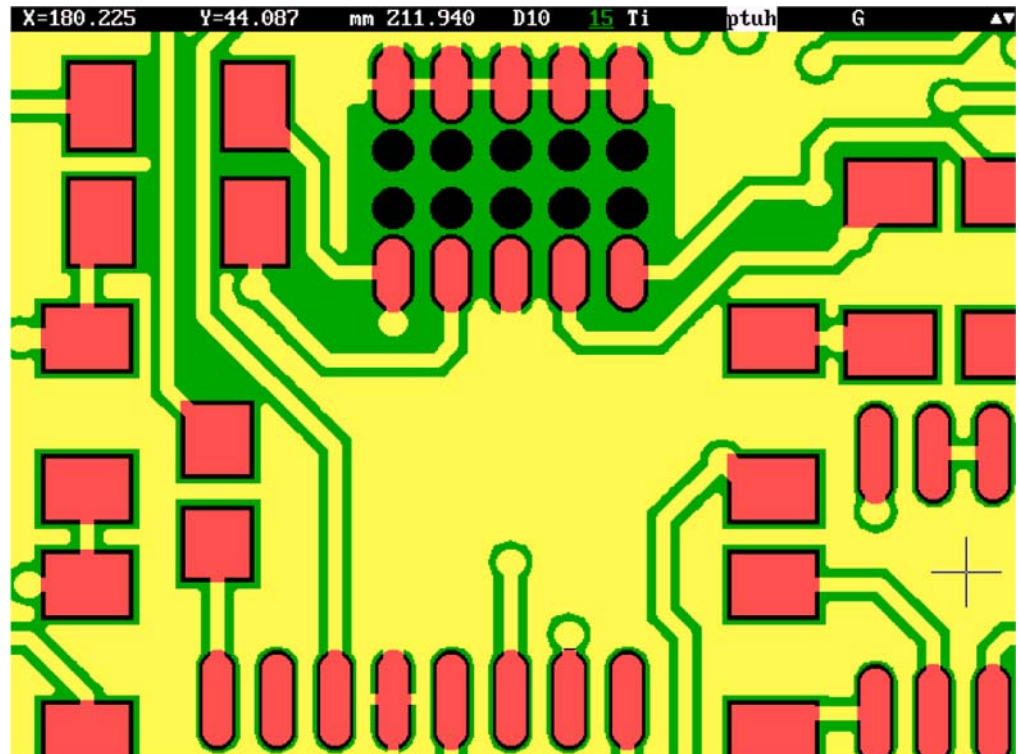
Empfehlung:  $\varnothing \text{ Lötstopmaske} + 0.1\text{mm} \leq \varnothing \text{ Elektrischer Abstand}$

### 3.1.1 Beispiel

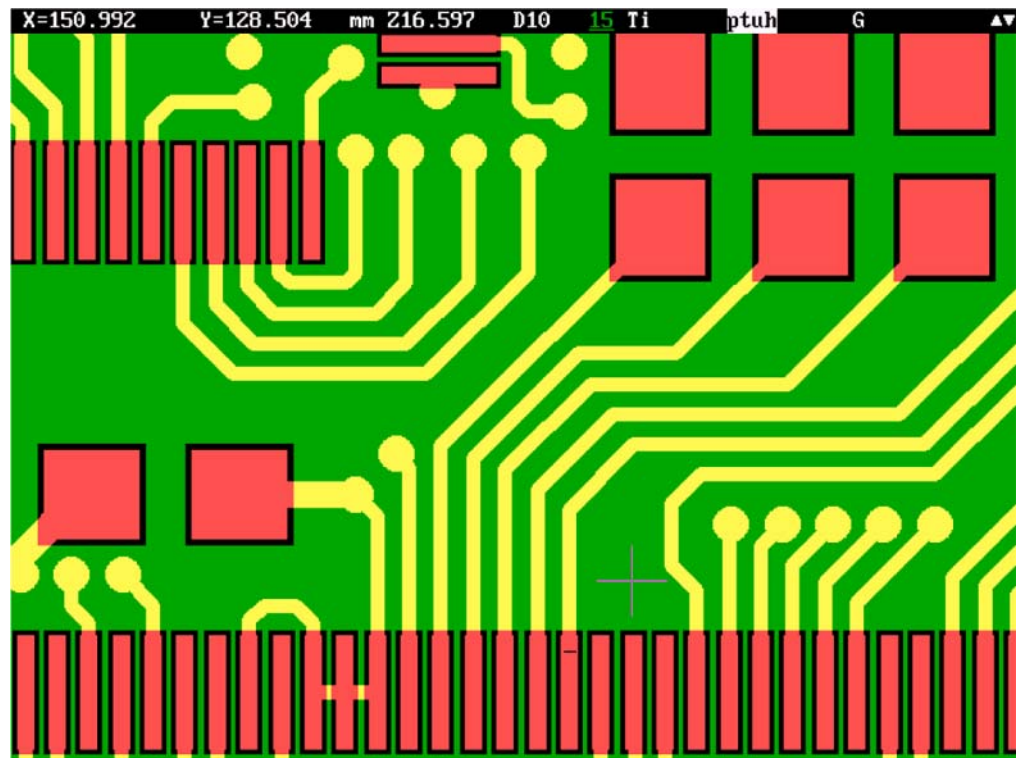


# Lötstopdruck

## 4.0 Fotos

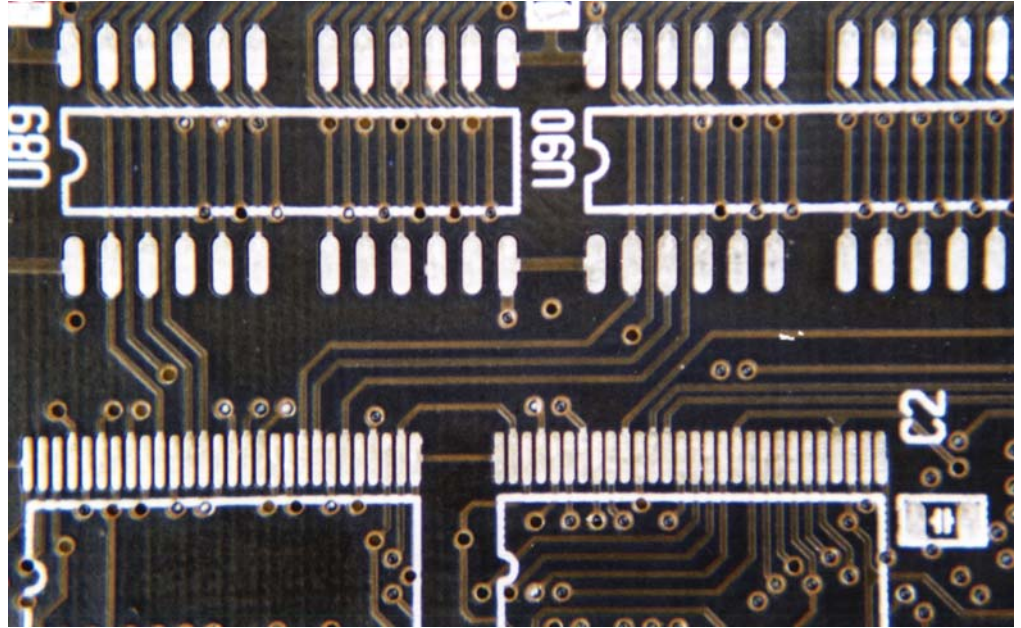


Lötstopmaske über einer Massefläche. Gleichmäßige Freistellung der Pads von umlaufend 100µm. Abgedeckte Vias. NDK's (oben mittig) sind korrekt freigestellt.

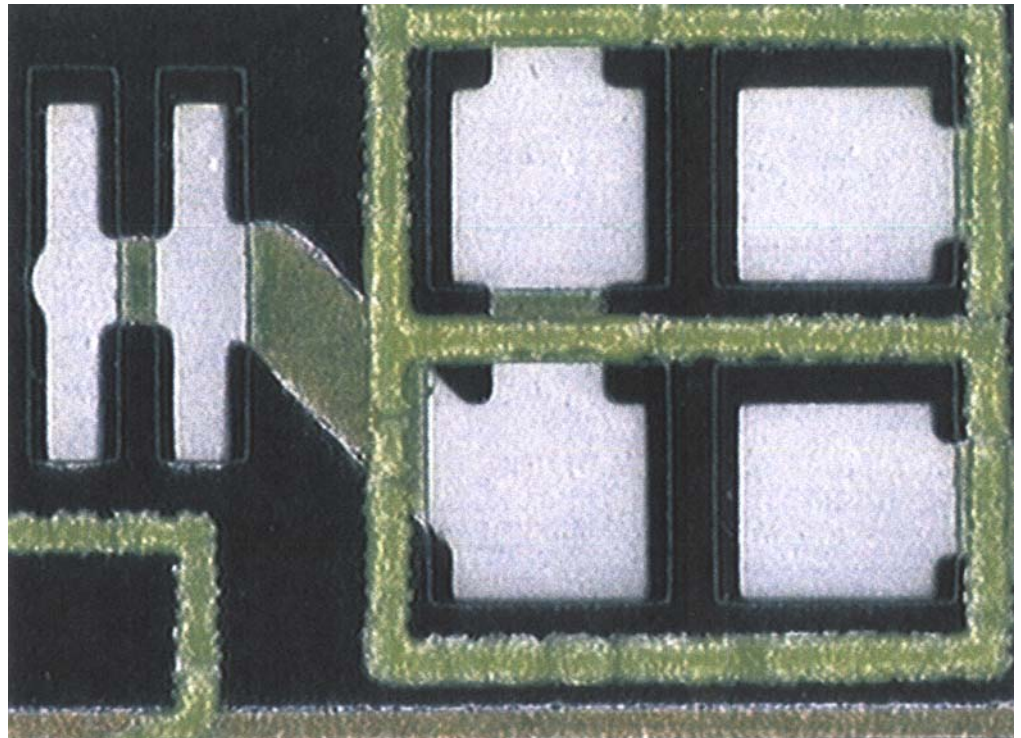


Umlaufende Freistellung der SMD-Pads von 60µm für die Fine-Pitch-IC's (Padmitten mit 500µm Abstand) mit einem Lötstopmasken-Steg von 100µm zwischen benachbarten Pads.

## Lötstopdruck

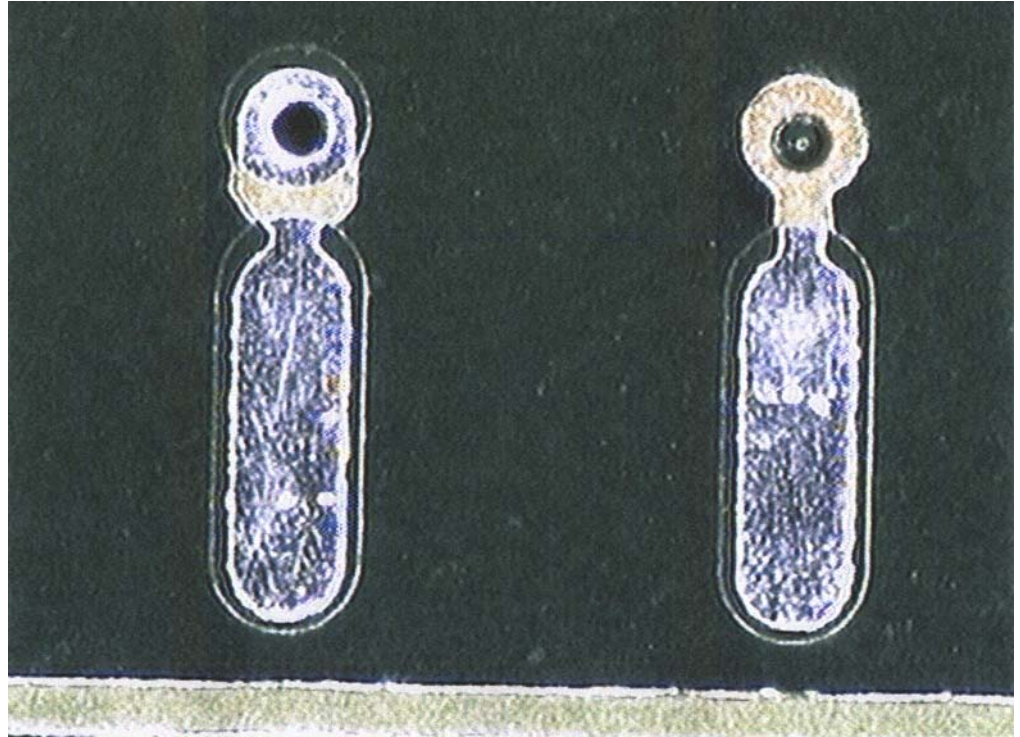


Brauntransparenter Lötstoplack über SMD-Bauteilen (Standard und Finepitch), zgedruckte Vias. Die Toleranz der Lötstopmaske täuscht unterschiedlich lange SMD-Pads in Richtung der abführenden Leiterbahnen vor.

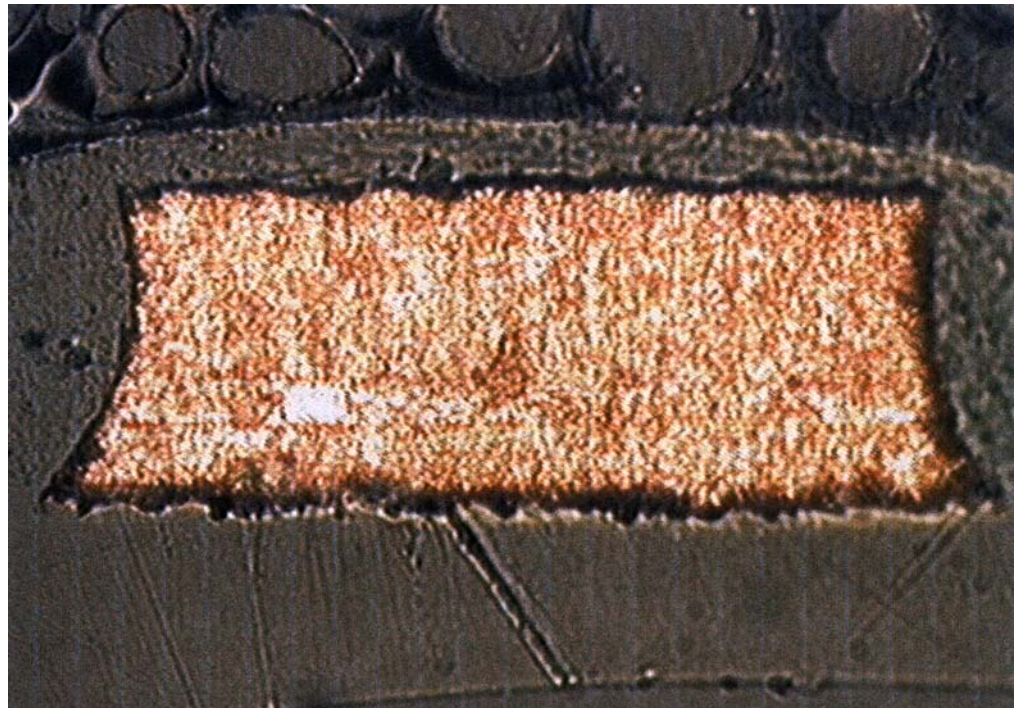


Durch Versatz und Übergröße der Maske können die Lotaufnahme und die Löteigenschaften der SMD-Flächen beeinflusst werden.

## Lötstopdruck

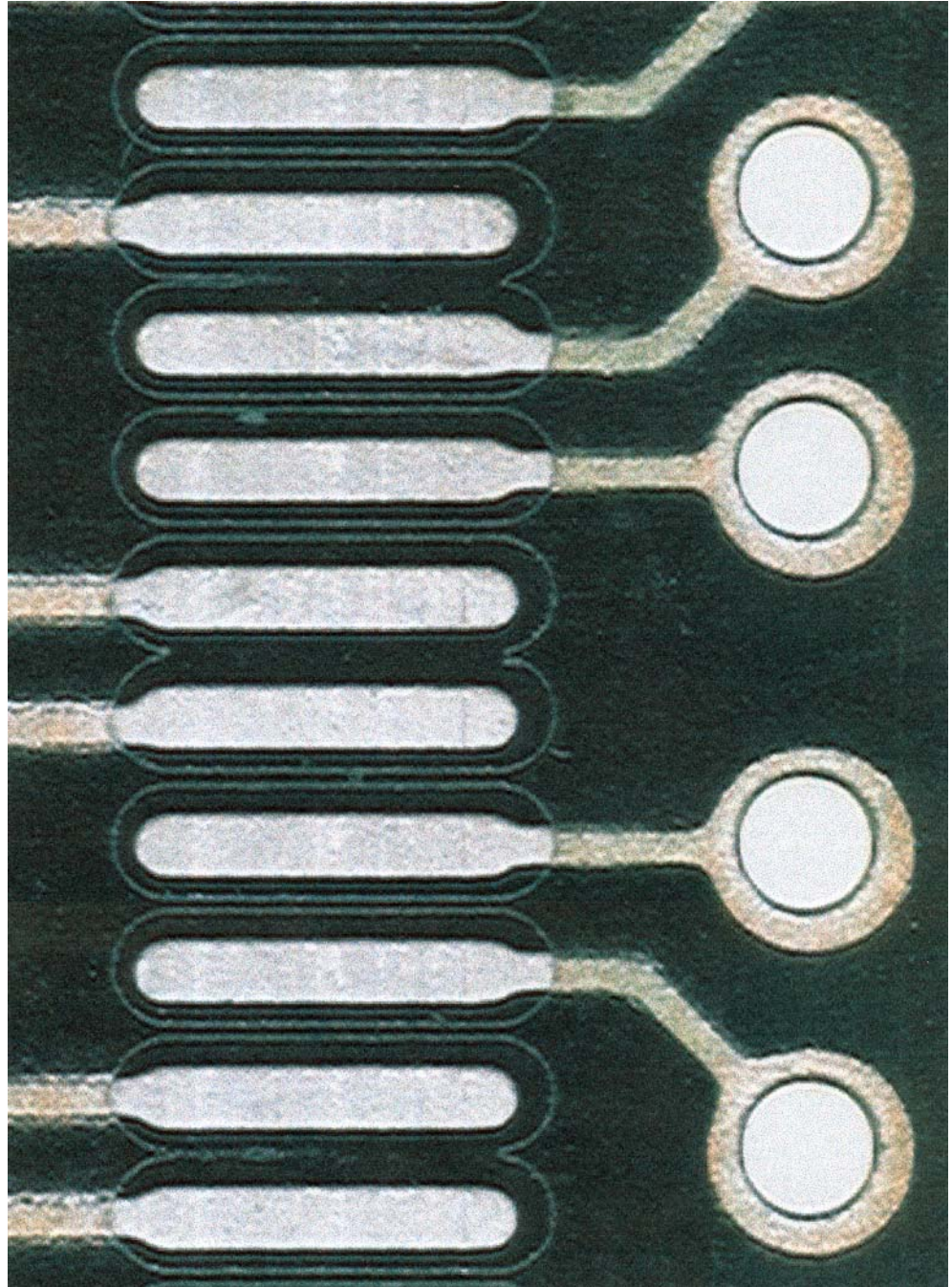


Mit Lötstoplack abgedecktes Via (rechts) beziehungsweise offenes Via (links).



Schliffbild einer von Lötstoplack komplett an den Flanken und von oben eingebetteten Leiterbahn im Querschnitt. Die Lackdicke beträgt in der Bahnmitte zirka 10-12µm und an den Leiterbahnkanten zirka 7-8µm (bei Gießlack).

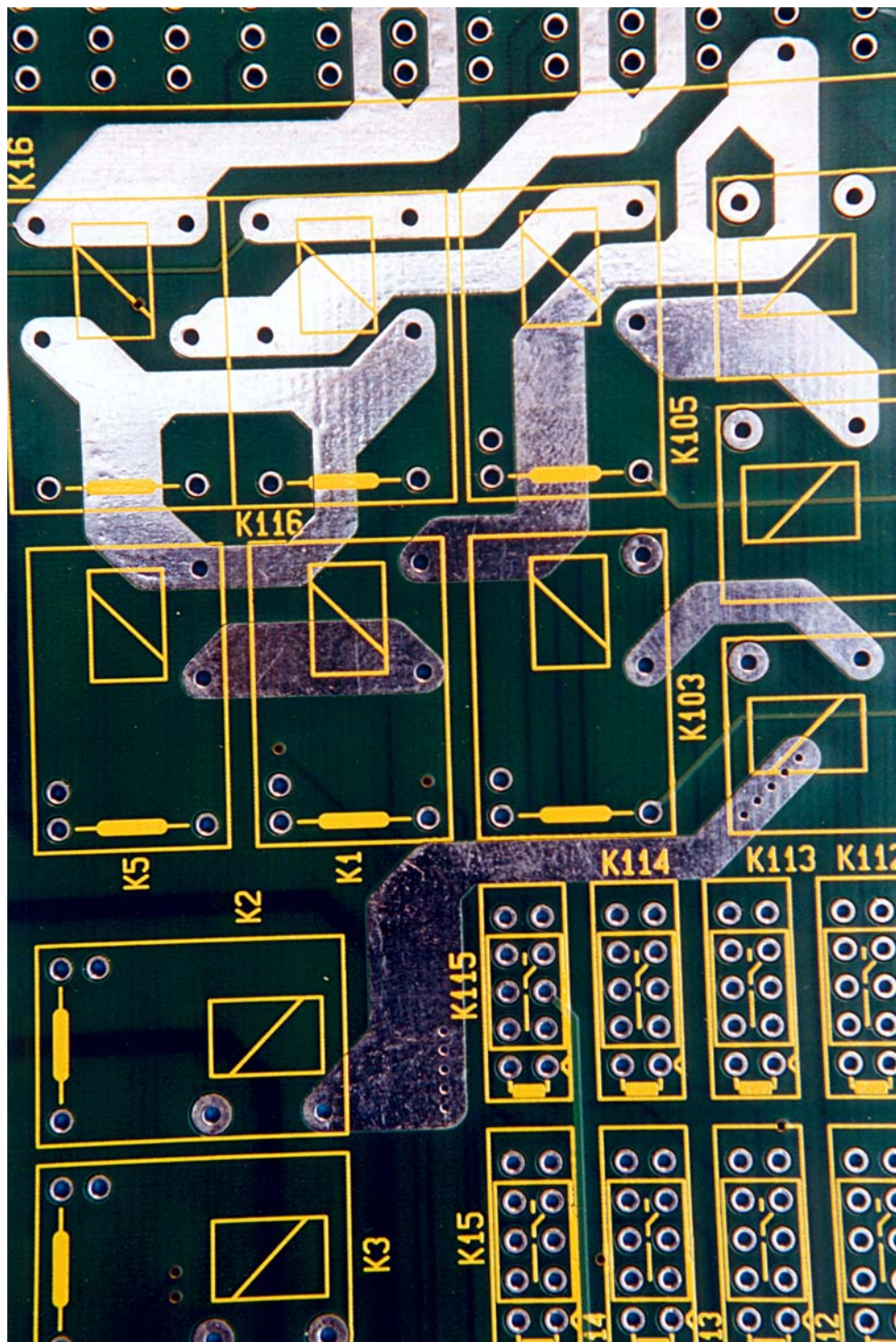
## Lötstopdruck



Zu groß definierte Lötstopmaske (120µm umlaufend) für ein Finepitch-Bauteil (0.635mm Pinabstand). Die Stege der Maske brechen aus und können Störungen beim Löten verursachen.



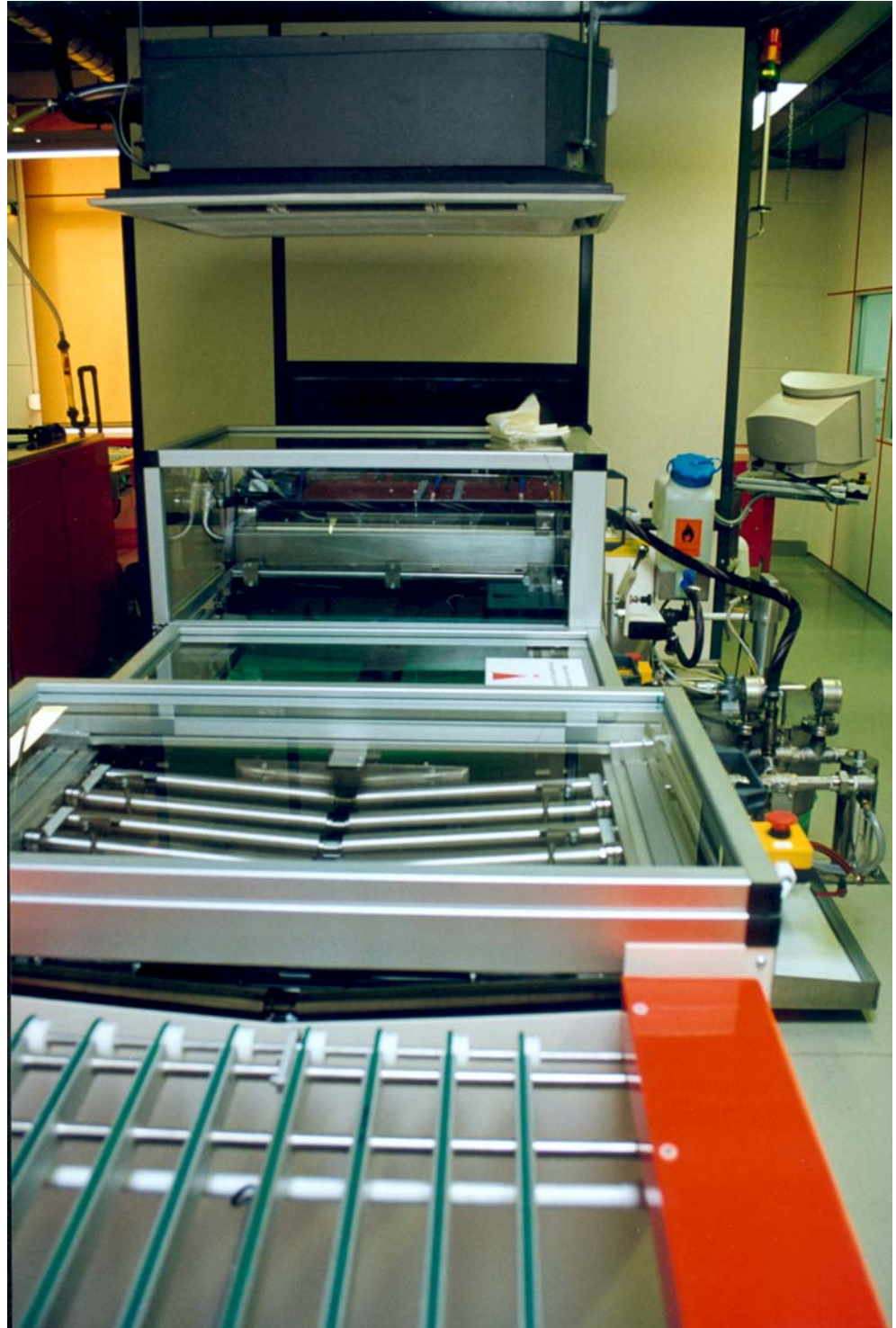
## Lötstopdruck



Freihaltung in der Lötstopmaske.

Durch den zusätzlichen galvanotechnischen Aufbau vergrößert sich der Querschnitt der Leiterbahnen und damit die Belastbarkeit.

## Lötstopdruck



Vollautomatische Gießanlage für Fotolack. Vorne die Einlaufzone, mittig der Gießvorhang zur Beschichtung der Leiterplatten mit (hier: grünem) Lack, hinten der Lackrockner.  
(Hersteller Fa. Systronic).

**5.0 Querverweise** „Lötstopdruck (Kommentar) [S.355]“ ; „Siebdruck [S.315]“ ;  
„NDK-Bohrungen [S.262]“

# Maßsysteme

## 1.0 Anwendung

Die Angabe von Maßen erfolgt immer innerhalb eines Maßsystems. Die europäische Maßeinheit ist das „Meter“, die anglo-amerikanische das „Zoll“ oder „Inch“.

Unterschiedliche Maßsysteme in CAD-/CAM-Systemen und Produktionsmaschinen erfordern das Umrechnen zwischen metrischen und zölligen Maßangaben.

## 2.0 Regel

Für die Umrechnung der Maßeinheit gilt:

Inch	Meter
1 Zoll = 1 inch = 0.0254 m = 2.54 cm	

## 2.1 Unterteilung

Für die Unterteilung der Maßeinheiten gilt:

Meter	Meter	Dezimeter	Zentimeter	Millimeter
1 m = 10 dm = 100 cm = 1000 mm				

Mikrometer :	1 $\mu\text{m}$	=	0.001 mm
	1 mm	=	1000 $\mu\text{m}$

Inch	Zoll	Inch	Mil
1 " = 1 in = 1000 mi			

## 2.2 Referenzen

Für die Berechnung von Referenzen ergibt sich:

Inch			
1/2 "	=	12.7	mm
1/10 "	=	25.4	mm
1/20 "	=	50.8	mm
1/40 "	=	101.6	mm
1/80 "	=	203.2	mm
1 in	=	25.4	mm
100 mi	=	2.54	mm
10 mi	=	0.254	mm
1 mi	=	0.0254	mm

Meter			
1 m	=	39370.0	mi
1 cm	=	393.7	mi
1 mm	=	39.37	mi
0.1 mm	=	3.93	mi
0.1 mm	=	100	$\mu\text{m}$
120 $\mu\text{m}$	=	4.72	mi
150 $\mu\text{m}$	=	5.90	mi
200 $\mu\text{m}$	=	7.87	mi
300 $\mu\text{m}$	=	11.81	mi

# Maßsysteme

## 3.0 Umrechnung

Für die Umrechnung von „Mil“ in „Millimeter“ gilt:

mi-Wert	*	0.0254	=	mm-Wert
---------	---	--------	---	---------

Beispiel :

100	mi	*	0.0254	=	2.54	mm
75	mi	*	0.0254	=	1.905	mm
50	mi	*	0.0254	=	1.27	mm
25	mi	*	0.0254	=	0.635	mm
12.5	mi	*	0.0254	=	0.3175	mm

## 3.1 Umrechnung

Für die Umrechnung von „Millimeter“ in „Mil“ gilt:

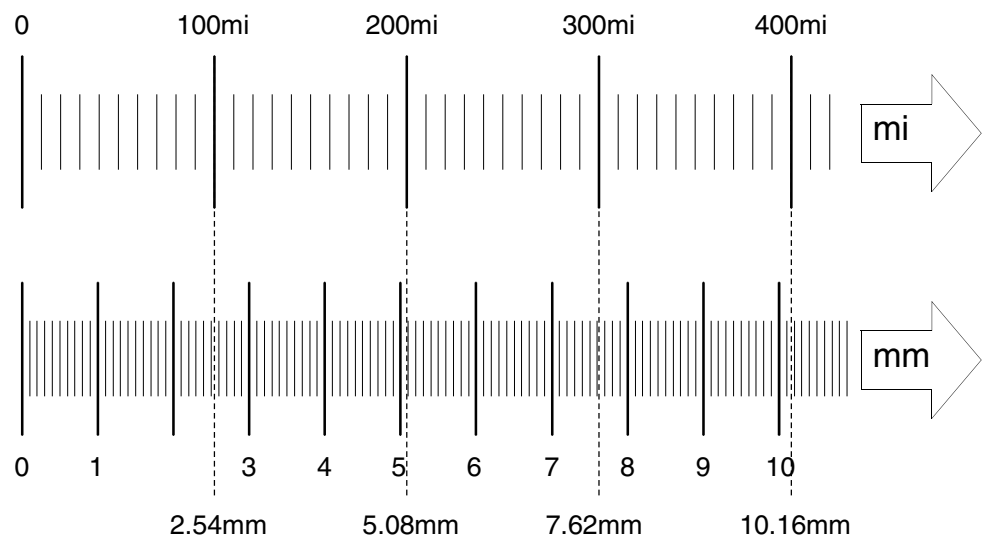
mm-Wert	/	0.0254	=	mi-Wert
---------	---	--------	---	---------

Beispiel :

0.1	mm	/	0.0254	=	3.937	mi
0.15	mm	/	0.0254	=	5.906	mi
0.2	mm	/	0.0254	=	7.874	mi
1.0	mm	/	0.0254	=	39.37	mi
5.08	mm	/	0.0254	=	200	mi
7.62	mm	/	0.0254	=	300	mi
10.16	mm	/	0.0254	=	400	mi

## 4.0 Maßskala

Gegenüberstellung von „Mil“ und „Millimeter“ als 1-dimensionale, lineare Maßskalen:



# Maßsysteme

## 5.0 Tabelle

Tabelle für „Mil“- und „Millimeter“-Werte im Bereich von 0.00 mm bis 3.95 mm.

Meter		Inch
mm	mi	Inch
0.00	0	0.00000
0.05	2	0.00197
0.10	4	0.00394
0.15	6	0.00591
0.20	8	0.00787
0.25	10	0.00984
0.30	12	0.01181
0.35	14	0.01378
0.40	16	0.01575
0.45	18	0.01772
0.50	20	0.01969
0.55	22	0.02165
0.60	24	0.02362
0.65	26	0.02559
0.70	28	0.02756
0.75	30	0.02953
0.80	31	0.03150
0.85	33	0.03346
0.90	35	0.03543
0.95	37	0.03740
1.00	39	0.03937
1.05	41	0.04134
1.10	43	0.04331
1.15	45	0.04528
1.20	47	0.04724
1.25	49	0.04921
1.30	51	0.05118
1.35	53	0.05315
1.40	55	0.05512
1.45	57	0.05709
1.50	59	0.05906
1.55	61	0.06102
1.60	63	0.06299
1.65	65	0.06496
1.70	67	0.06693
1.75	69	0.06890
1.80	71	0.07087
1.85	73	0.07283
1.90	75	0.07480
1.95	77	0.07677

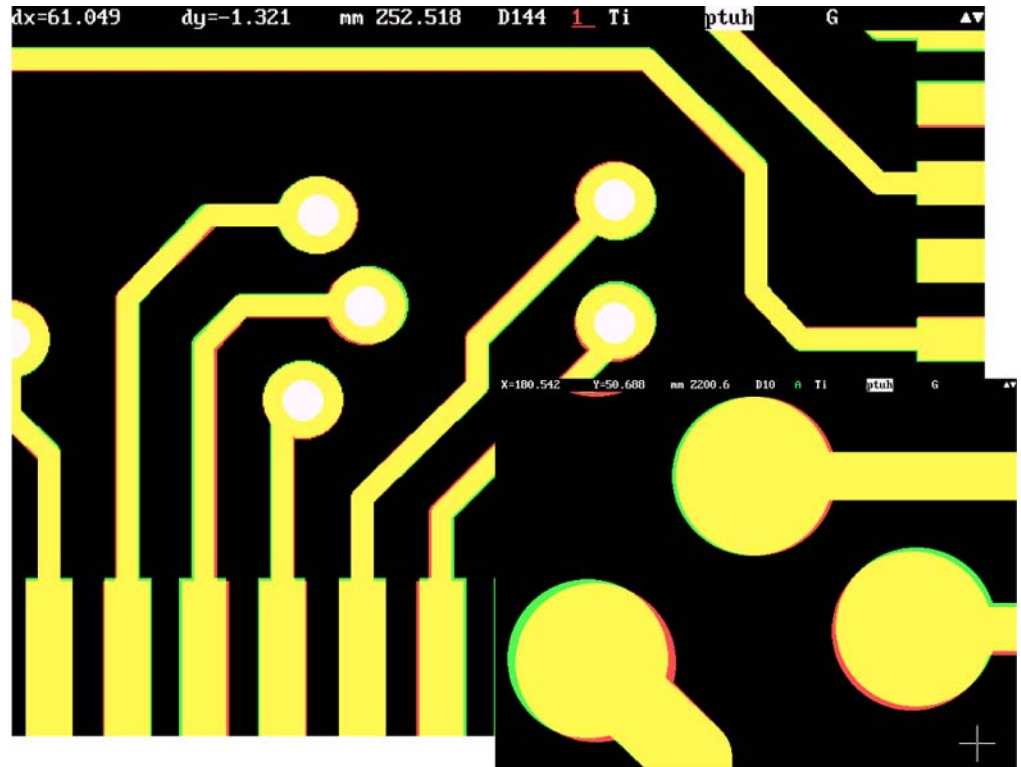
Meter		Inch
mm	mi	Inch
2.00	79	0.07874
2.05	81	0.08071
2.10	83	0.08268
2.15	85	0.08465
2.20	87	0.08661
2.25	89	0.08858
2.30	91	0.09055
2.35	93	0.09252
2.40	95	0.09449
2.45	97	0.09646
2.50	98	0.09843
2.55	100	0.10039
2.60	102	0.10236
2.65	104	0.10433
2.70	106	0.10630
2.75	108	0.10827
2.80	110	0.11024
2.85	112	0.11220
2.90	114	0.11417
2.95	116	0.11614
3.00	118	0.11811
3.05	120	0.12008
3.10	122	0.12205
3.15	124	0.12402
3.20	126	0.12598
3.25	128	0.12795
3.30	130	0.12992
3.35	132	0.13189
3.40	134	0.13386
3.45	136	0.13583
3.50	138	0.13780
3.55	140	0.13976
3.60	142	0.14173
3.65	144	0.14370
3.70	146	0.14567
3.75	148	0.14764
3.80	150	0.14961
3.85	152	0.15157
3.90	154	0.15354
3.95	156	0.15551

# m.n-Format

- 1.0 Anwendung** Koordinaten werden in Gerber- und Drill-Files (Excellon, Sieb&Meyer) ohne Kommastelle und ohne Längeneinheit angegeben.  
Das m.n-Format gibt Auskunft, wie diese absoluten Koordinaten real zu werten sind.
- 2.0 m.n-Format** Der "m"-Wert gibt die Zifferanzahl vor dem Komma, der "n"-Wert die Zifferanzahl nach dem Komma an. Die Summe aus m+n gibt die maximale Anzahl von Ziffern an, die eine Koordinate haben kann.  
m.n ist 3.2  $\Rightarrow$  die Zahl hat 2 Stellen nach und 3 Stellen vor dem Komma.  
Die Anzahl der Ziffern ist maximal  $3+2=5$ .  
m.n ist 2.4  $\Rightarrow$  die Zahl hat 4 Stellen nach und 2 Stellen vor dem Komma.  
Die Anzahl der Ziffern ist maximal  $2+4=6$ .
- 2.1 Maßeinheit** Die Maßeinheit muß "Inch" oder "Millimeter" sein.
- 2.2 Auflösung** Die Auflösung (Genauigkeit) einer Koordinatenangabe ergibt sich durch die Angabe des m.n-Formates in Verbindung mit der Maßeinheit.
- 2.3 Maximum** Durch das m.n-Format ergibt sich das Maximum für die größte darstellbare Koordinate.  
m.n ist 3.2mm  $\Rightarrow$  die größte Koordinate ist 999.99mm.
- 2.4 Beispiel**
- | Koordinate | m.n | Zahl   | Einheit | Auflösung | Maximum  |
|------------|-----|--------|---------|-----------|----------|
| 46500      | 2.3 | 46.500 | mm      | 0.001 mm  | 99.999   |
| 46500      | 2.3 | 46.500 | Inch    | 0.025 mm  | 99.999   |
| 46500      | 3.2 | 465.00 | mm      | 0.01 mm   | 999.99   |
| 46500      | 3.2 | 465.00 | Inch    | 0.25 mm   | 999.99   |
| 46500      | 4.1 | 4650.0 | mm      | 0.1 mm    | 9999.9   |
| 000240     | 4.2 | 2.40   | mm      | 0.01 mm   | 9999.99  |
| 000240     | 4.2 | 2.40   | Inch    | 0.25 mm   | 9999.99  |
| 00240      | 3.2 | 2.40   | mm      | 0.01 mm   | 999.99   |
| 0000240    | 5.2 | 2.40   | mm      | 0.01 mm   | 99999.99 |
- 2.5 Zero's** Um die Datenmenge gering zu halten, können in den Koordinaten führende (leading) oder nachfolgende (trailing) Nullen unterdrückt werden.  
Koordinate:  
X10500Y03750: Leading zero suppression  $\Rightarrow$  X10500Y3750  
X10500Y03750: Trailing zero suppression  $\Rightarrow$  X105Y0375
- 3.0 Hinweis** Da in der Praxis Produktionsmaschinen mit den Datensätzen angesteuert werden, ist **3.3 metrisch** das beste m.n-Format mit der besten Auflösung.  
"Leading zero suppression" kann gewählt werden.  
"Trailing zero suppression" sollte vermieden werden.

## m.n-Format

### 4.0 Fotos



Vergleich von Daten im Format 2.3inch (rot) und 3.2metrisch (grün). Die Interpolation ist deutlich zu erkennen. Die Versätze betragen bis zu 12.7 $\mu$ m in X- und/oder Y-Richtung.



Interpolation : Die Maske für den Viadruk (violett) ist gegen das Leiterbild (rot) und die Lötstopmaske (grün) versetzt

5.0 Querverweise „Gerber [S.139]” ; „Excellon [S.109]” ; „Sieb&Meyer [S.313]”

# Multilayer: Syntax für Bautypen

## 1.0 Anwendung

Für Verzeichnisse über Leiterplatten-Bautypen, für die Dokumentation zu CAD-Layouts und die Zuordnung von Prozeßabläufen in der Produktion ist die eindeutige Benennung dieser Bautypen erforderlich.

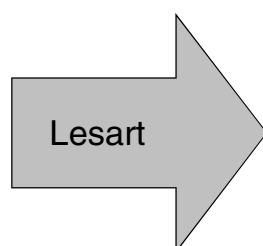
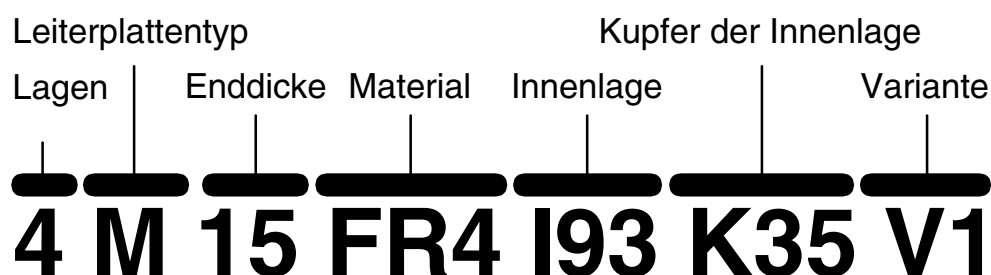
## 2.0 Regeln

Die Syntax zur Bezeichnung von Multilayer-Bautypen muß Auskunft geben über:

- a.) die Lagenanzahl
- b.) den Leiterplattentyp
- c.) die Enddicke des Multilayers
- d.) die (hauptsächlich) eingesetzte Materialgruppe
- e.) die Innenlage(n)
- f.) die Kupferschicht(en) der Innenlagen
- g.) eine eventuelle Variante oder Sonderbauform

Für die Parameter a,...,g werden Kennziffern gesetzt. Die Aneinanderreihung der Kennziffern ergibt den Namen des Bautyps.

## 2.1 Beispiel



4-Lagen-Leiterplatte  
Multilayer (starr)  
1.50mm Enddicke  
Materialgruppe FR4  
Dicke der Innenlagen 0.930mm  
Kupferschicht der Innenlagen 35µm  
Aufbauvariante Nummer 1

## 3.0 Kennziffern

Die Kennziffern stehen stellvertretend für die eingesetzten Materialien, LP-Typen oder Schichtdicken.

## 3.1 Lagenanzahl

Die Lagenanzahl wird von "1" ausgehend numeriert:  
1,2,3,4,5,6,7,8,9,10,11,12,13,14,15,16,17,18,19,20,.....  
Eine ungerade Lagenanzahl ist möglich.




## Multilayer: Syntax für Bautypen

### 3.2 LP-Typ

Der Leiterplattentyp wird durch einen einstelligen Kennbuchstaben festgelegt.

Kennung	Leiterplattentyp
E	einseitige Leiterplatte
D	doppelseitige Leiterplatte
M	Multilayer (starr)
F	Flexible Leiterplatte
S	Starrflexible Leiterplatte

Sind mehrere Kennungen denkbar, dann erhält die Kennung für den anspruchsvolleren (= ) Leiterplattentyp den Vorzug.

Beispiel: eine ein- oder doppelseitige flexible Leiterplatte bekommt die Kennung "F" (und NICHT "E" oder "D").

ein starrflexibler Multilayer bekommt die Kennung "S" (und NICHT "M").

### 3.3 Enddicke

Die Enddicke wird in 0.1mm-Einheiten angegeben.

Beispiel: Enddicke 1.5 mm → Kennung "15"  
 Enddicke 0.8 mm → Kennung "8"  
 Enddicke 0.25 mm → Kennung "2.5"

### 3.4 Material

Die Materialgruppen werden im Kurzbegriff benannt.

Kennung	Materialgruppe
Ptfe	PTFE
FR4	FR4
Bt	BT
Pd	Polyimid
Ro	Ro
Tmm	TMM

Werden unterschiedliche Materialien eingesetzt, dann erhält das von FR4 abweichende Material den Vorzug.

Beispiel: ein Multilayer mit PD- und FR4-Laminaten bekommt die Kennung "Pd" (und NICHT die Kennung "FR4").

## Multilayer: Syntax für Bautypen

### 3.5 Innenlagen

Die Innenlagendicke wird in 0.01mm-Einheiten angegeben und ist immer OHNE Kupferauflage gerechnet.  
Der Kennung wird ein "I" vorangestellt.

Kennung	Innenlagendicke
I2.5	0.025mm
I5	0.050mm
I6	0.060mm
I7.5	0.075mm
I10	0.100mm
I12.5	0.125mm
I15	0.150mm
I20	0.200mm
I23	0.230mm
I25	0.250mm
I30	0.300mm
I36	0.360mm
I41	0.410mm
I46	0.460mm
I51	0.510mm
I56	0.560mm
I71	0.710mm
I80	0.800mm
I93	0.930mm
I100	1.000mm
I113	1.130mm
I143	1.430mm
I152	1.520mm
I186	1.860mm
I193	1.930mm
I233	2.330mm

Sind mehrere unterschiedliche Innenlagentypen im Multilayer, dann werden die zwei dünnsten Innenlagen angegeben (Beispiel: "I5I20" oder "I20I93").

## Multilayer: Syntax für Bautypen

### 3.6 Kupferdicken

Die Kupferdicken auf den Innenlagen werden in 0.001mm-Einheiten angegeben. Der Kennung wird ein "K" vorangestellt.

Kennung	Kupferdicke
K5	5ym
K9	9ym
K11	11ym
K12	12ym
K17	17ym
K18	18ym
K35	35ym
K70	70ym
K105	105ym

Sind mehrere unterschiedliche Kupferdicken in einem Multilayer, dann werden die zwei dünnsten angegeben (Beispiel: "K17K35" oder "K5K17").

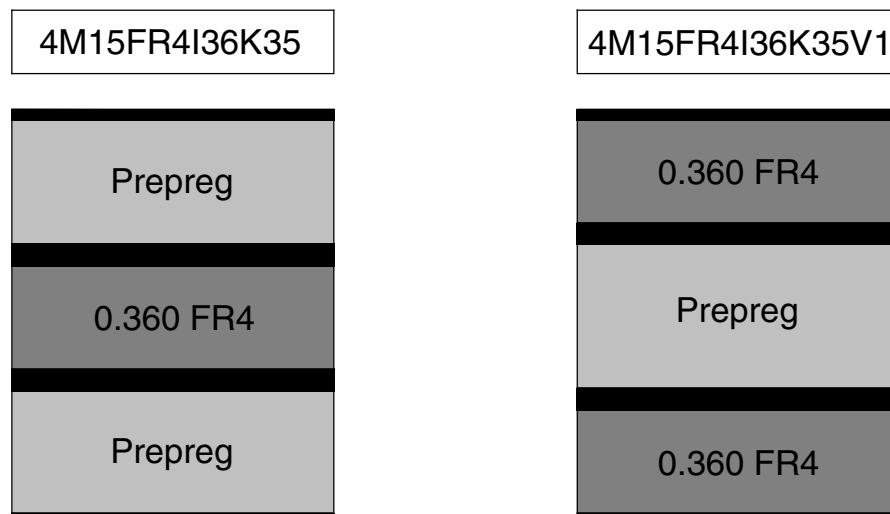
### 3.7 Variante

Variante-Kennzeichnungen werden vergeben, wenn ein Bautyp mit gleicher Syntax bereits vorhanden ist, aber einen abweichenden Aufbau hat, zum Beispiel eine andere Verteilung der Prepregs oder eine andere Kupferschicht auf den Außenlagen.

Die Varianten werden von V1,...,Vn hochgezählt.

#### 3.7.1 Beispiel 1

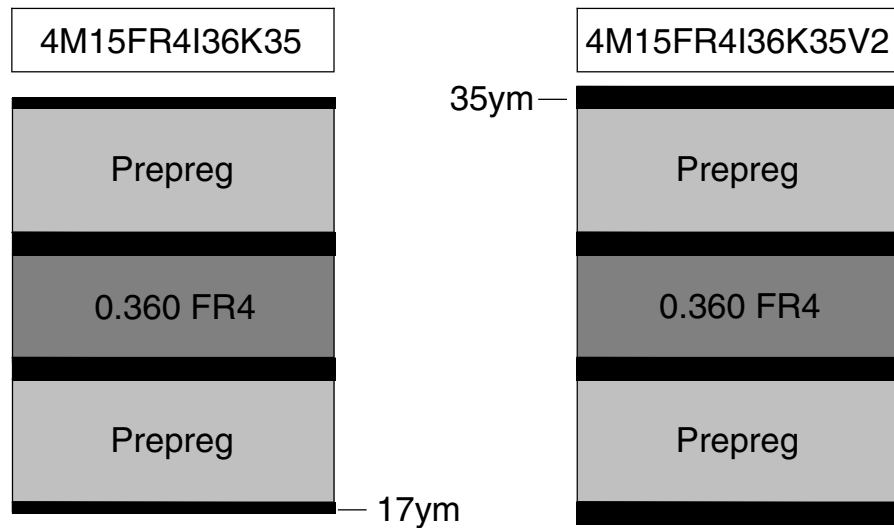
Die Multilayer haben gleiches Material und gleiche Enddicke, unterscheiden sich aber in der Anordnung der Kerne (innenliegend/außenliegend). Es muß eine Varianten-Kennzeichnung vergeben werden.



## Multilayer: Syntax für Bautypen

### 3.7.2 Beispiel 2

Die Multilayer sind aus dem gleichen Material und auf die gleiche Art aufgebaut, unterscheiden sich aber in der Kupferdicke auf den Außenlagen.

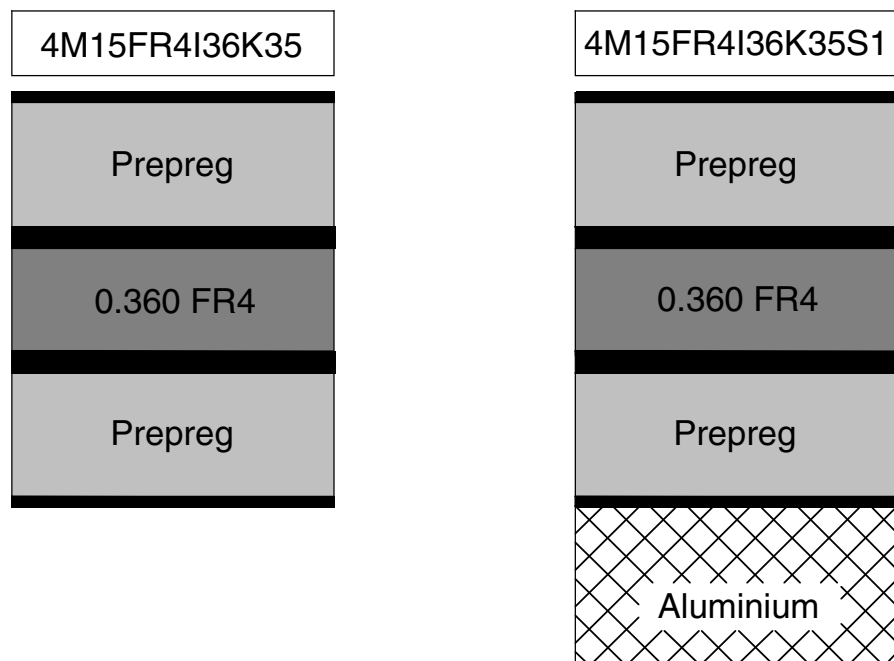


### 3.8 Sonderbau

Werden Sonderbauformen erstellt, die nur für einen einzigen Layout-Typ sinnvoll sind und die besondere Produktionsbedingungen erfordern, dann wird eine Sonderbau-Kennzeichnung vergeben, die von S1,...,Sn hochgezählt wird. Sonderbauformen sind beispielsweise Metallanpressungen an die Außenlagen oder individuell hergestellte Materialien.

#### 3.8.1 Beispiel

Die Multilayer sind aus den gleichen Materialien und auf gleiche Art aufgebaut, unterscheiden sich aber in der Anpressung eines Aluminiumkernes an die Außenlage.



### 4.0 Querverweis

„Multilayer: Syntax (Kommentar) [S.361]”

# Multilayer-Bauklassen

## 1.0 Anwendung

Die Kombination der Standardmaterialien für Multilayer (Laminat, Prepregs, Kupferfolie) und die Reihenfolge der Montage und die Bearbeitung dieser Materialien führt zu 3 grundsätzlichen Bauklassen:

- a.) Multilayer mit innenliegendem Laminat (=Kern)
- b.) Multilayer mit außenliegendem Laminat (=Kern)
- c.) Multilayer mit sequentielltem Aufbau

## 2.0 Regeln

Auf die Bauklasse müssen abgestimmt sein:

- 1.) Die Zuordnung von "Blind vias" und Buried vias"
- 2.) Die Materialauswahl
- 3.) die funktionelle Lagenzuordnung (Power, GND, Signal)

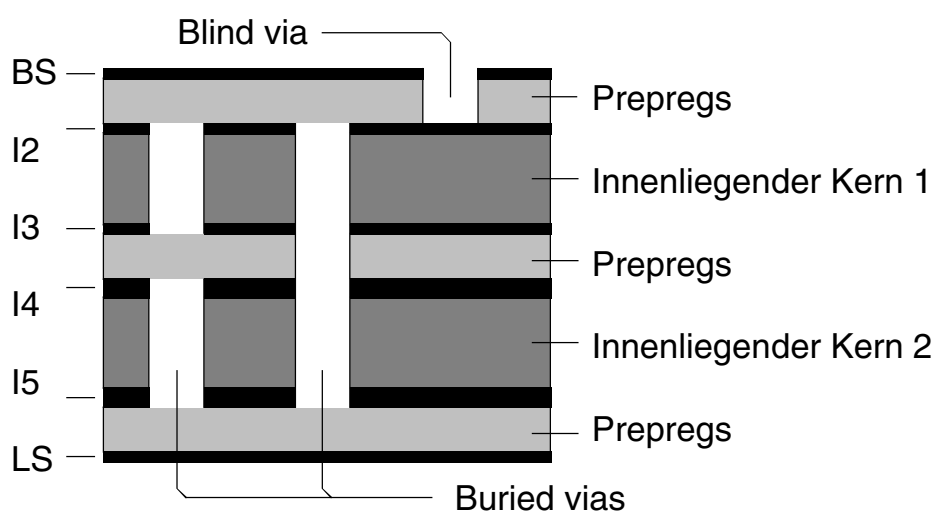
Nach der Auswahl der Bauklasse sind zu beachten:

- 4.) die Verteilung der Kupferdicken, bedingt durch die galvanische Kontaktierung.
- 5.) die technischen Vorgaben für das Bohren von "Blind vias" und/oder "Buried vias".
- 6.) der Multilayer-Bautyp muß vom Leiterplattenhersteller freigegeben sein.

## 3.0 Kern innen

Lagenaufbau mit innenliegenden Kernen

Standardaufbau für einen 6-Lagen-Multilayer mit zwei innenliegenden Kernen.

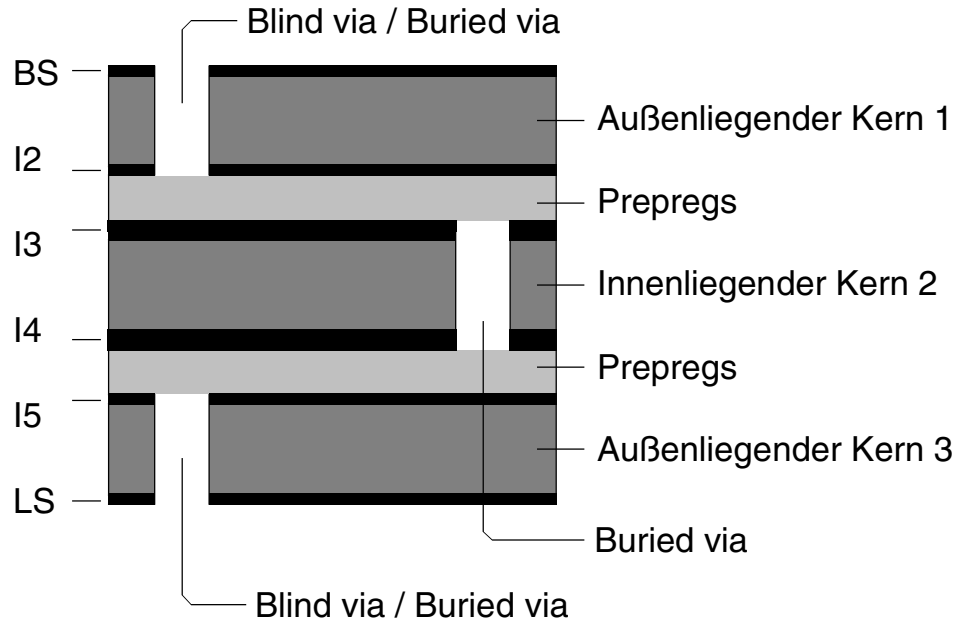


## Multilayer-Bauklassen

### 4.0 Kern außen

#### Lagenaufbau mit außenliegenden Kernen

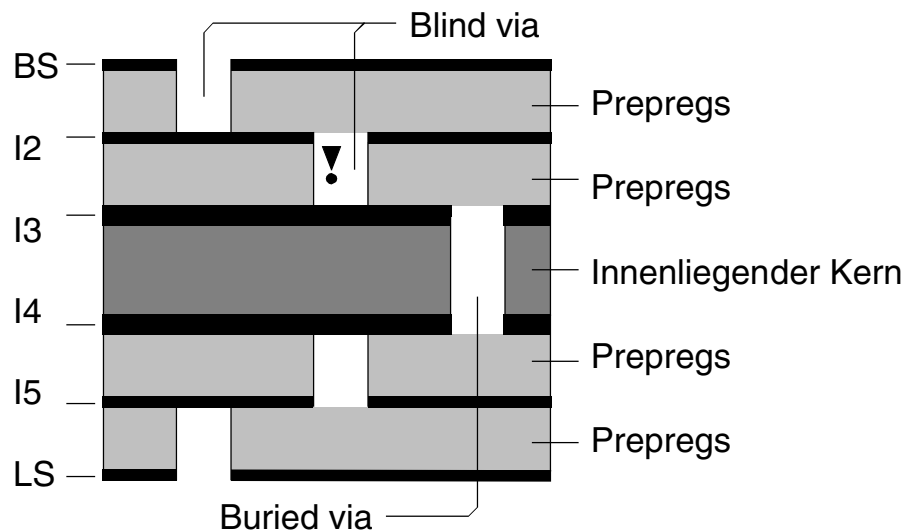
Standardaufbau für einen 6-Lagen-Multilayer mit außenliegenden Kernen.



### 5.0 Sequentiell

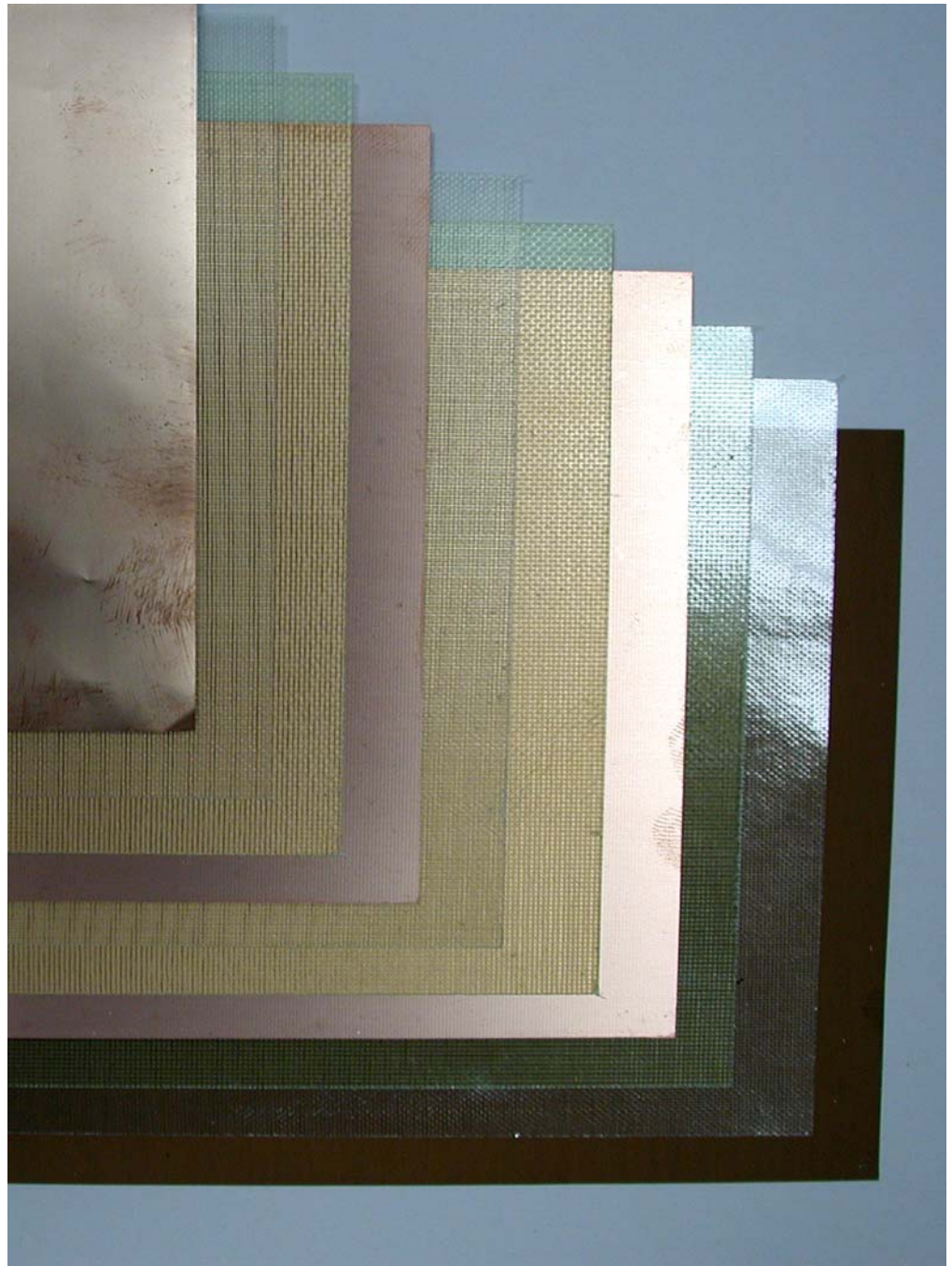
#### Sequentieller Lagenaufbau

Standardaufbau für einen sequentiellen 6-Lagen-Multilayer mit EINEM inneren Kern.



## Multilayer-Bauklassen

### 6.0 Fotos



6-Lagen-Multilayer mit innenliegenden Kernen.  
Material von links nach rechts: Cu-Folie, 2 Prepregs, Kern, 2 Prepregs, Kern, 2 Prepregs, Cu-Folie.

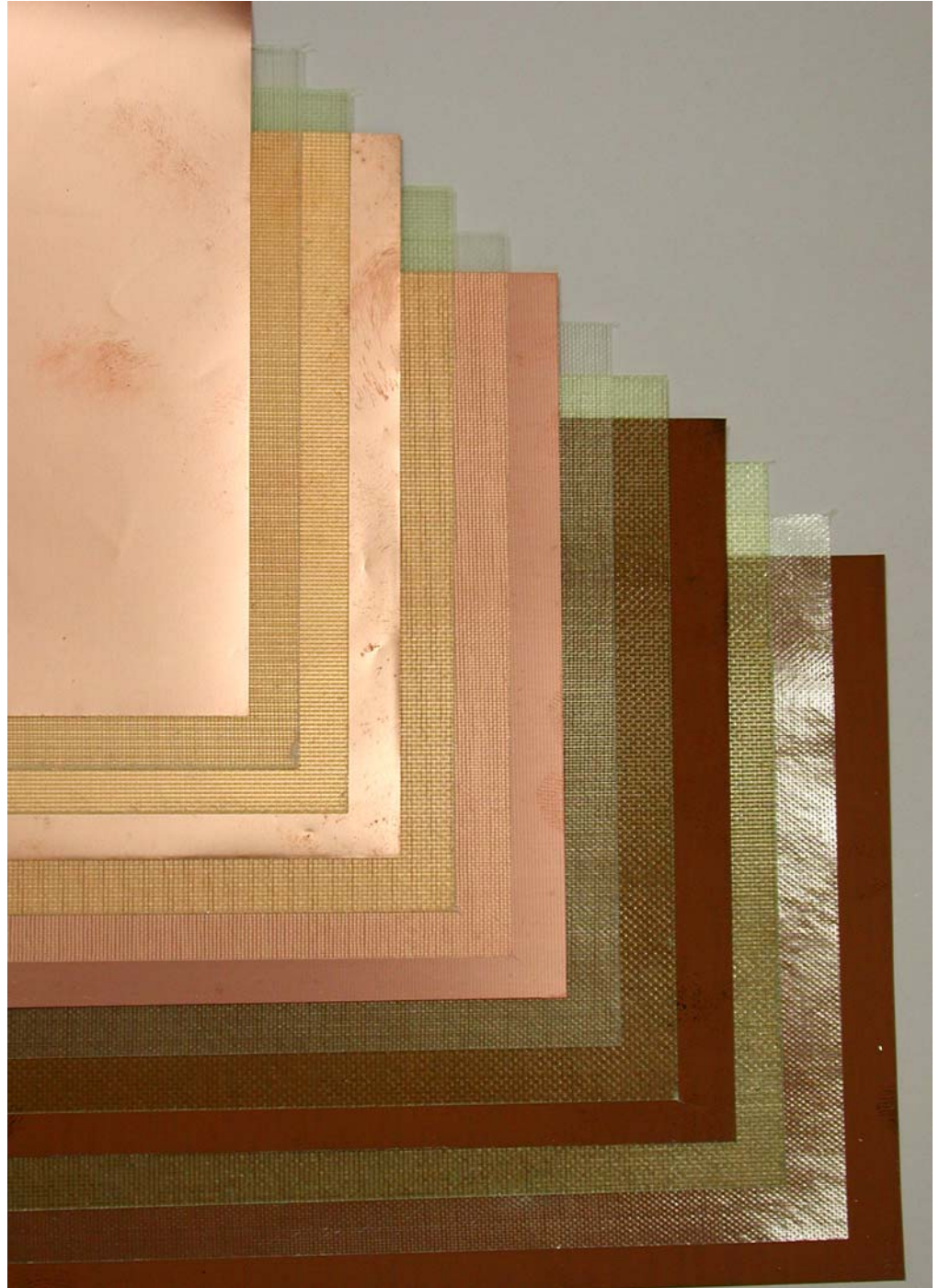
## Multilayer-Bauklassen



6-Lagen-Multilayer mit außenliegenden Kernen.  
Material von links nach rechts: Kern, 2 Prepregs, Kern, 2 Prepregs, Kern.



## Multilayer-Bauklassen



6-Lagen-Multilayer mit sequentiellem, mittigen Aufbau.  
 Das Material von links nach rechts: Cu-Folie, 2 Prepregs, Cu-Folie,  
 2 Prepregs, Kern, 2 Prepregs, Cu-Folie, 2 Prepregs, Cu-Folie.

### 7.0 Querverweis

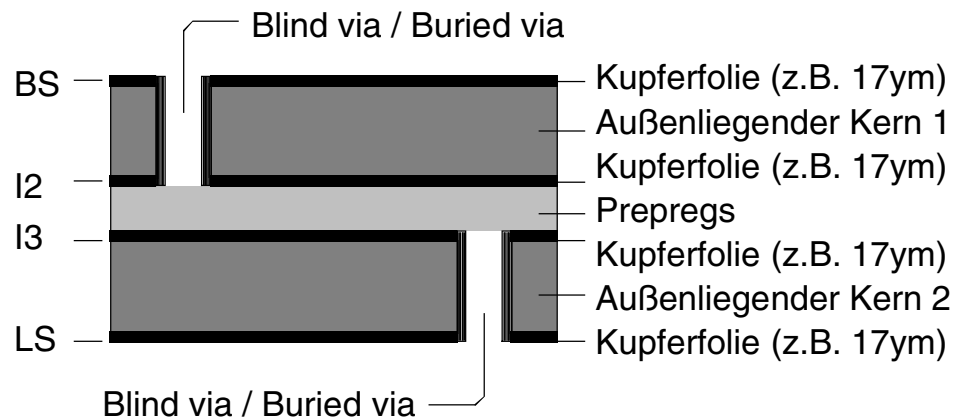
„Multilayer-Bauklassen (Kommentar) [S.372]”

# Multilayer-Bauklassen: Kerne Außen

**1.0 Anwendung** Die Anordnung der Kerne (=Laminates) in einem Multilayer legt den Produktionsablauf und die Produktionsvarianten fest.

**2.0 Regeln** Der Multilayer-Bautyp muß definiert sein, BEVOR die Arbeit am CAD-Layout beginnt.

**3.0 4-Lagen-ML** Standardaufbau für einen 4-Lagen-Multilayer mit außenliegenden Kernen.



## 3.1 Vias

### Mögliche Kontaktierungsvarianten

Buried Vias	BS → I2
	LS → I3
Blind Vias	BS → I2
	BS → I2 → I3
	LS → I3
	LS → I3 → I2

### NICHT mögliche Varianten

	I2 → I3
--	---------

## 3.2 Cu-Folien

### Identische Kupferdicken

Kupferdicke	BS = I2 = I3 = LS
-------------	-------------------

## 3.3 Legende

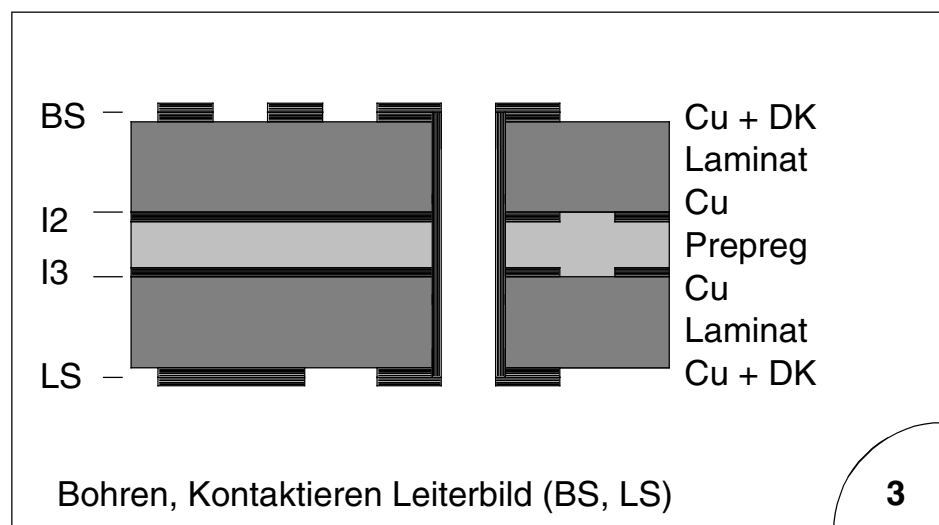
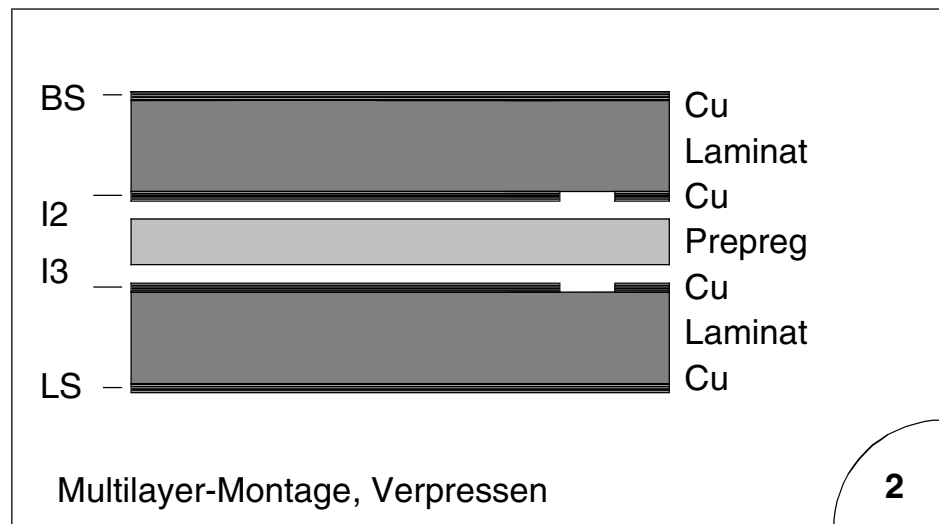
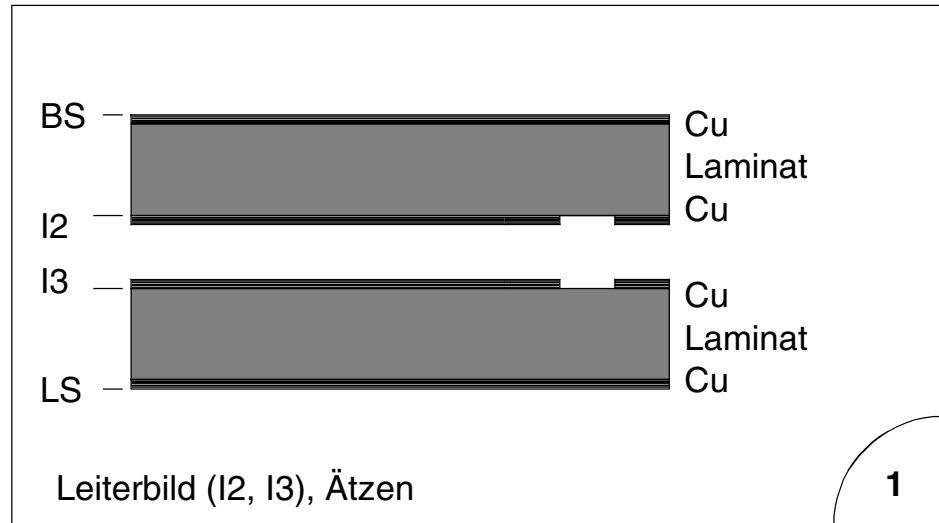
"Cu" = Basiskupfer des Laminates

"DK" = Kupferaufbau der galvanischen Kontaktierung

# Multilayer-Bauklassen: Kerne Außen

## 4.0 Produktion

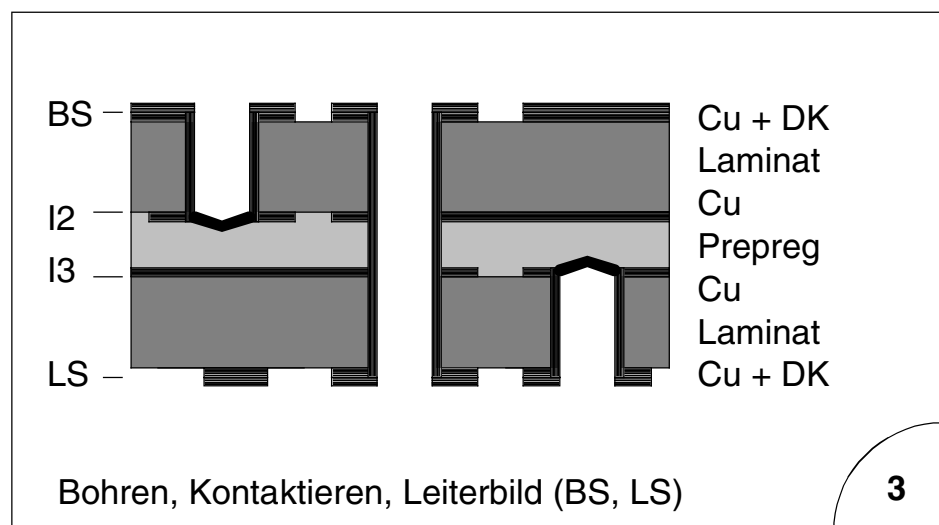
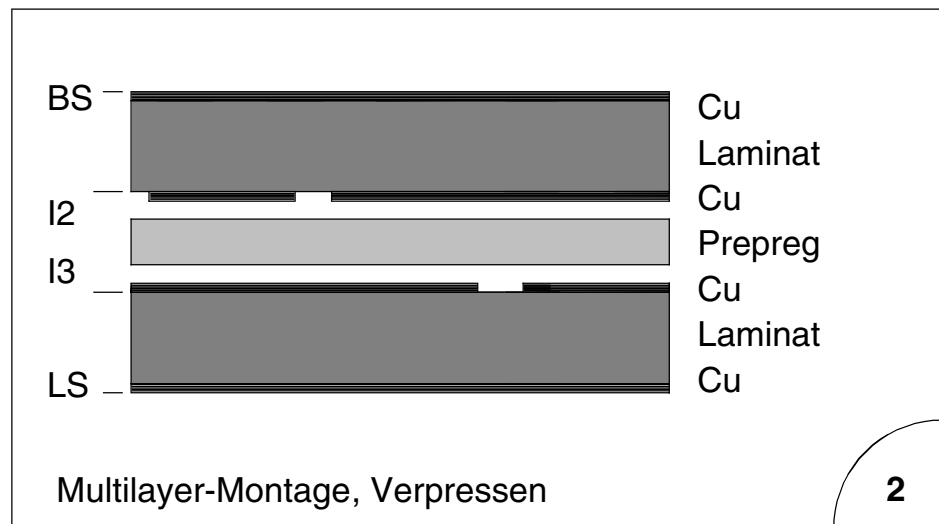
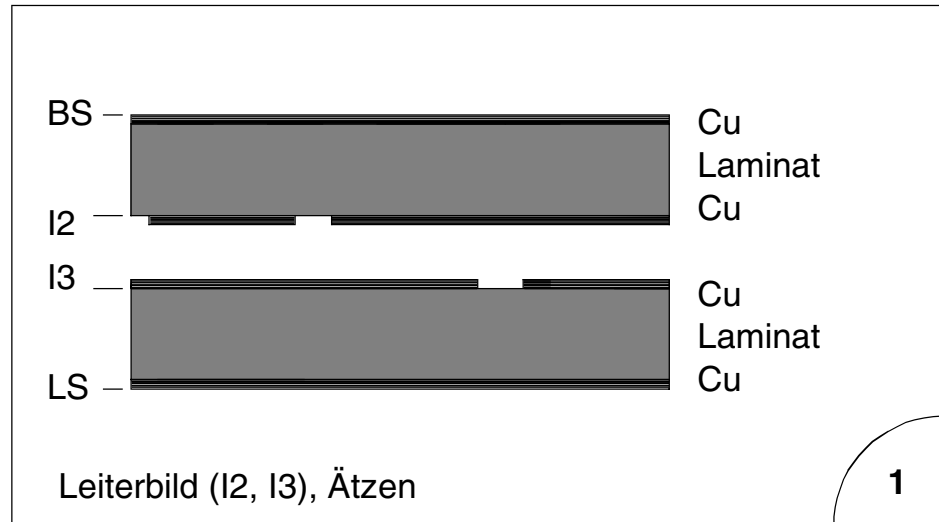
Standardablauf für die Produktion eines 4-Lagen-Multilayers OHNE "Blind Vias".



# Multilayer-Bauklassen: Kerne Außen

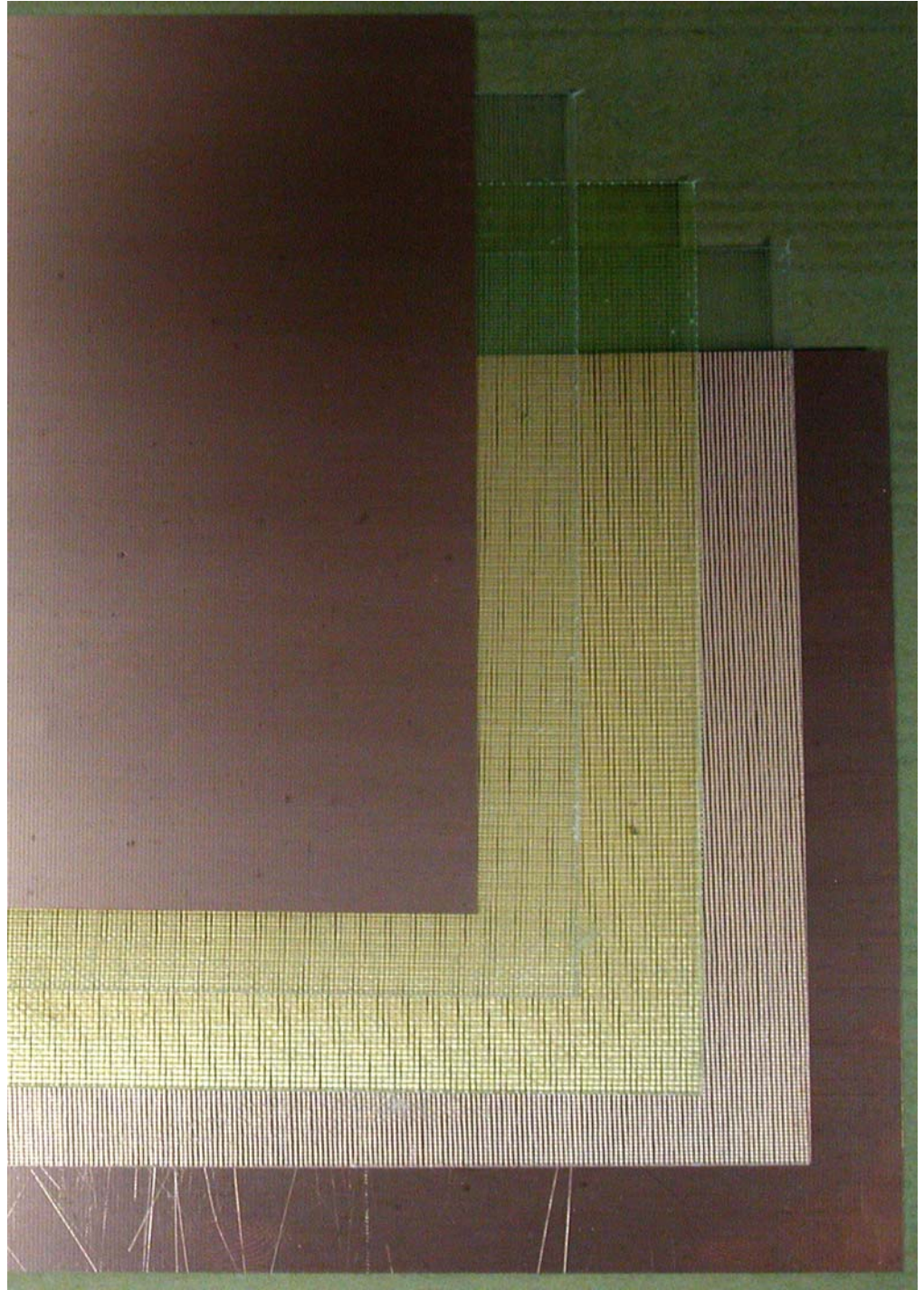
## 4.1 Produktion

Standardablauf für die Produktion eines 4-Lagen-Multilayers MIT "Blind Vias".



## Multilayer-Bauklassen: Kerne Außen

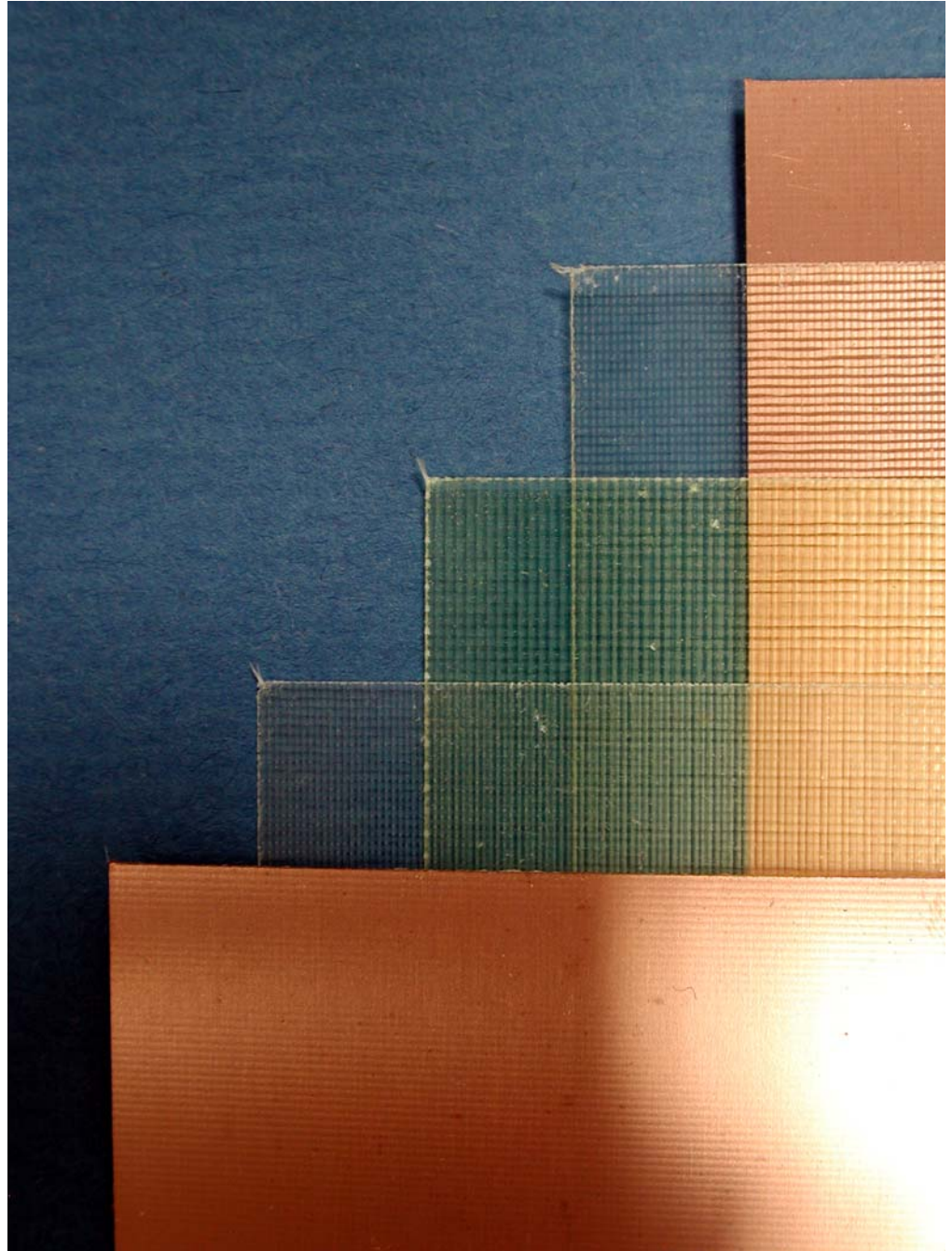
### 5.0 Fotos



4-Lagen-Multilayer mit aussenliegenden Kernen.

Das Material von links nach rechts: Kern (250 $\mu$ m), Prepreg 1080 (60 $\mu$ m), Prepreg 2125 (100 $\mu$ m), Prepreg 1080 (60 $\mu$ m), Kern (250 $\mu$ m).

## Multilayer-Bauklassen: Kerne Außen

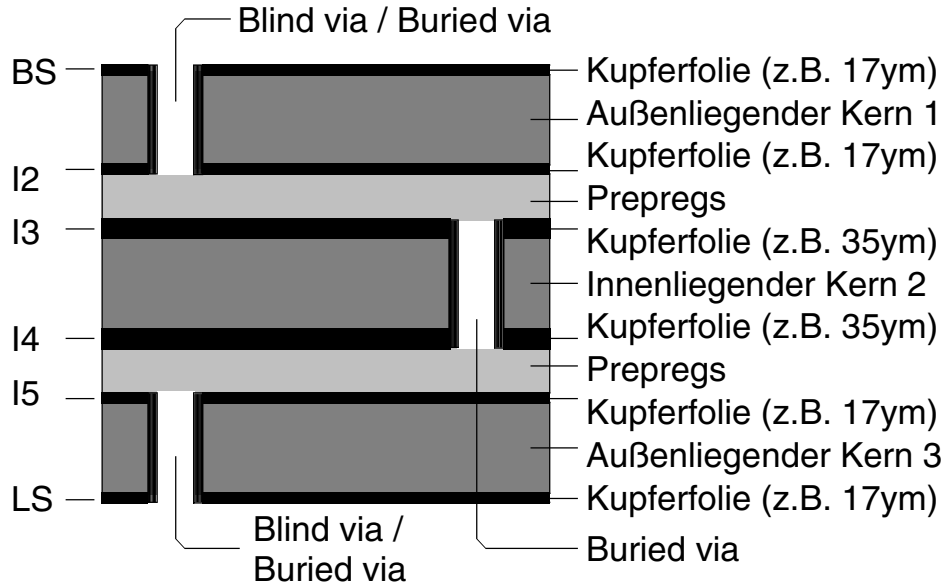


4-Lagen-Multilayer mit aussenliegenden Kernen (= Basismaterial-Laminaten) von 250µm Dicke, mit 17µm Cu-Beschichtung.  
 Unter dem Kupfer ist die FR4-Gewebestruktur erkennbar.  
 Mittig 3 Prepregs: 1080 (60µm), 2125 (100µm), 1080 (60µm).

# Multilayer-Bauklassen: Kerne Außen

## 6.0 6-Lagen-ML

Standardaufbau für einen 6-Lagen-Multilayer mit außenliegenden Kernen.



## 6.1 Vias

### Mögliche Kontaktierungsvarianten

Buried Vias	BS → I2
	I3 → I4
	I5 → LS
	BS → I2 → I3 → I4
	LS → I5 → I4 → I3
Blind Vias	BS → I2
	BS → I2 → I3
	BS → I2 → I3 → I4
	BS → I2 → I3 → I4 → I5
	LS → I5
	LS → I5 → I4
	LS → I5 → I4 → I3
	LS → I5 → I4 → I3 → I2

### NICHT mögliche Varianten

	I2 → I3
	I4 → I5

## 6.2 Cu-Folien

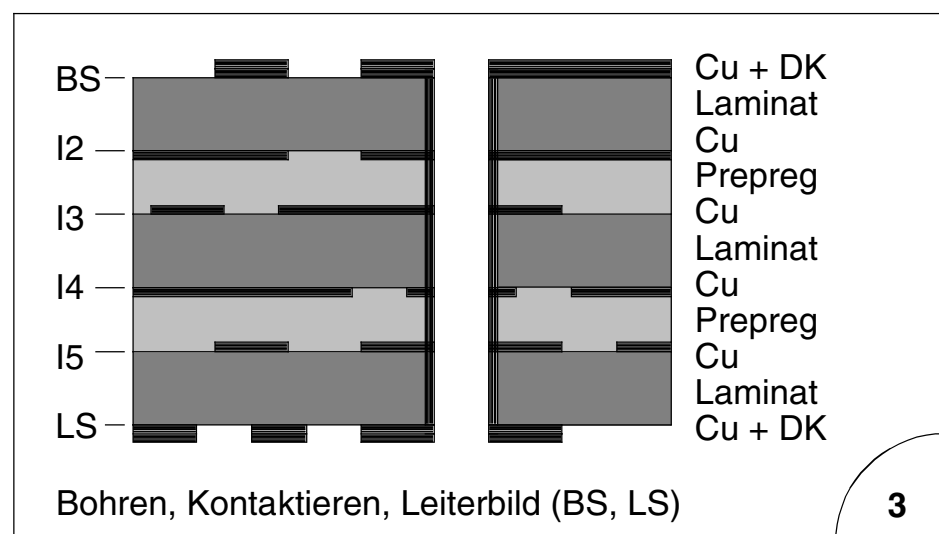
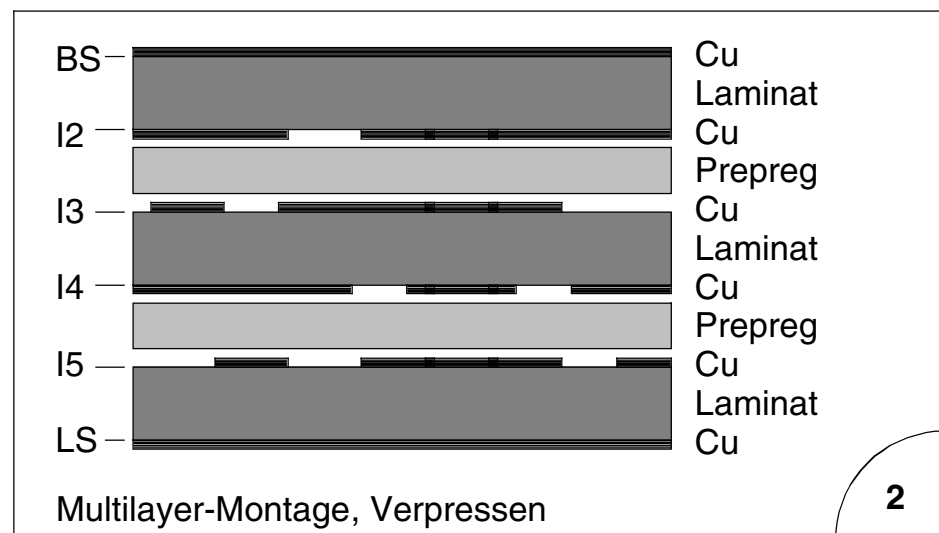
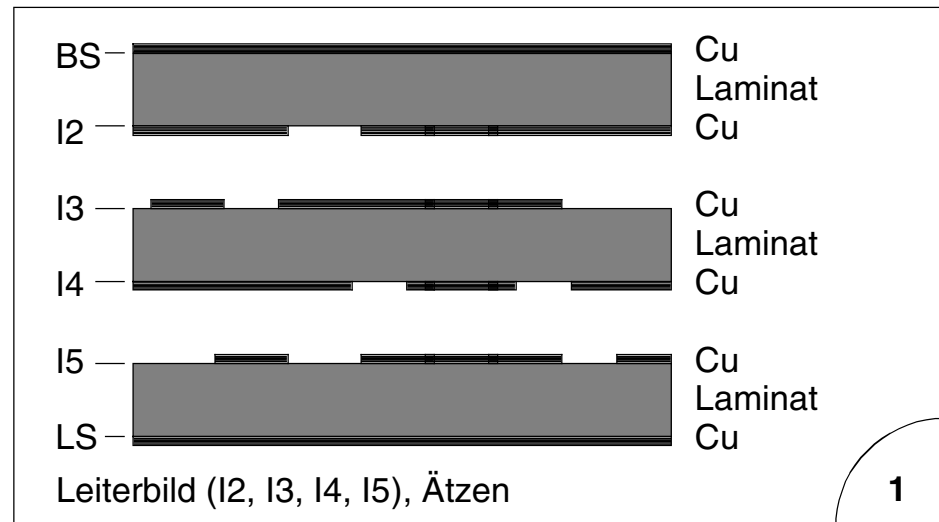
### Identische Kupferdicken

Kupferdicke	I3 = I4
	BS = LS = I2 = I5

# Multilayer-Bauklassen: Kerne Außen

## 7.0 Produktion

Standardablauf für die Produktion eines 6-Lagen-Multilayers OHNE "Buried vias".

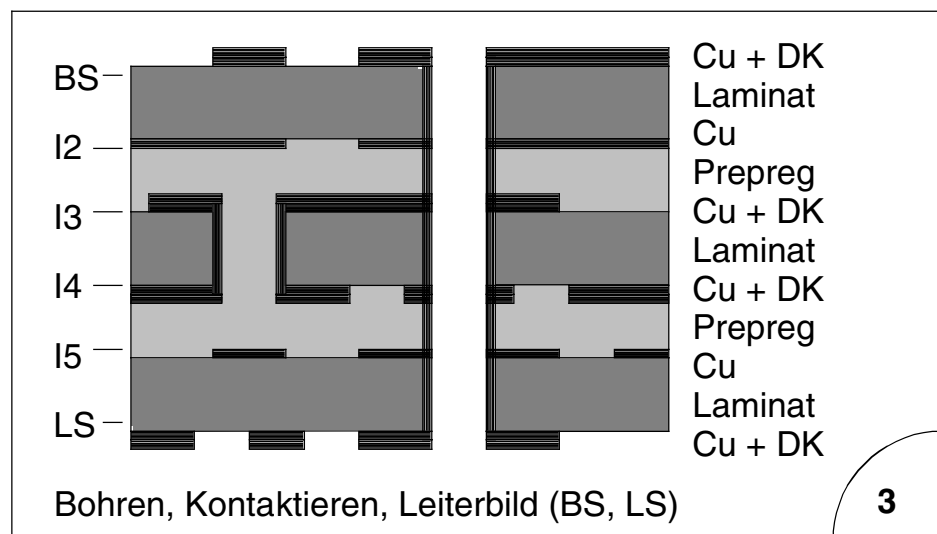
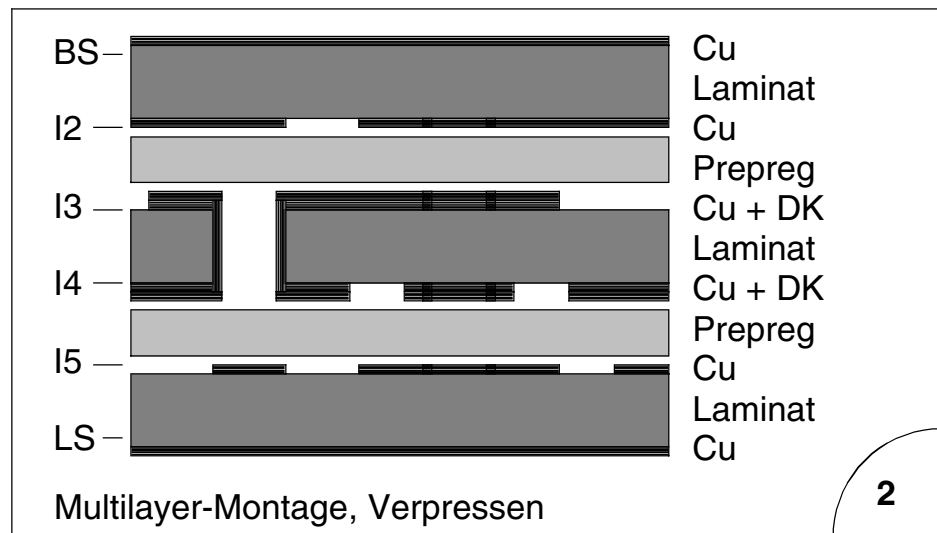
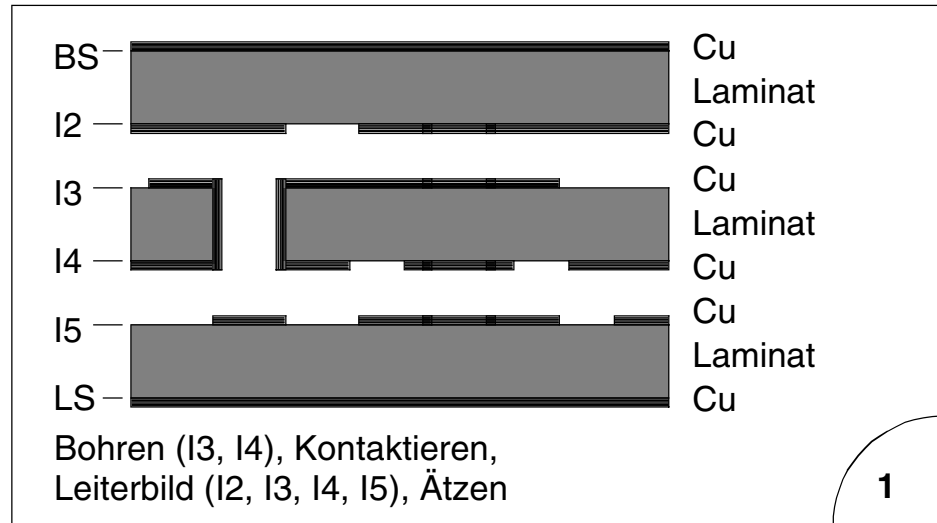




# Multilayer-Bauklassen: Kerne Außen

## 7.1 Produktion

Standardablauf für die Produktion eines 6-Lagen-Multilayers MIT "Buried vias".

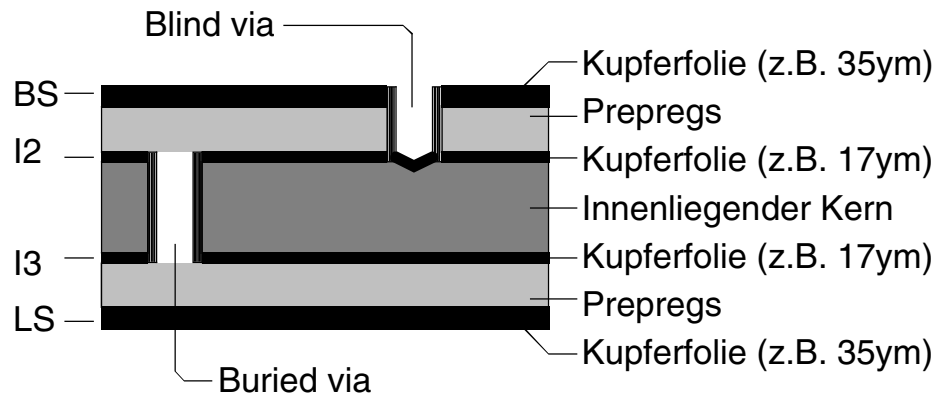


# Multilayer-Bauklassen: Kerne Innen

**1.0 Anwendung** Die Anordnung der Kerne (=Laminates) in einem Multilayer legt den Produktionsablauf und die Produktionsvarianten fest.

**2.0 Regeln** Der Multilayer-Bautyp muß definiert sein, BEVOR die Arbeit am CAD-Layout beginnt.

**3.0 4-Lagen-ML** Standardaufbau für einen 4-Lagen-Multilayer mit einem innenliegenden Kern.



## 3.1 Vias

### Mögliche Kontaktierungsvarianten

Buried Vias	I2 → I3
Blind Vias	BS → I2
	BS → I2 → I3
	LS → I3
	LS → I3 → I2

## 3.2 Cu-Folien

### Identische Kupferdicken

Kupferdicke	I2 = I3
	BS = LS

## 3.3 Legende

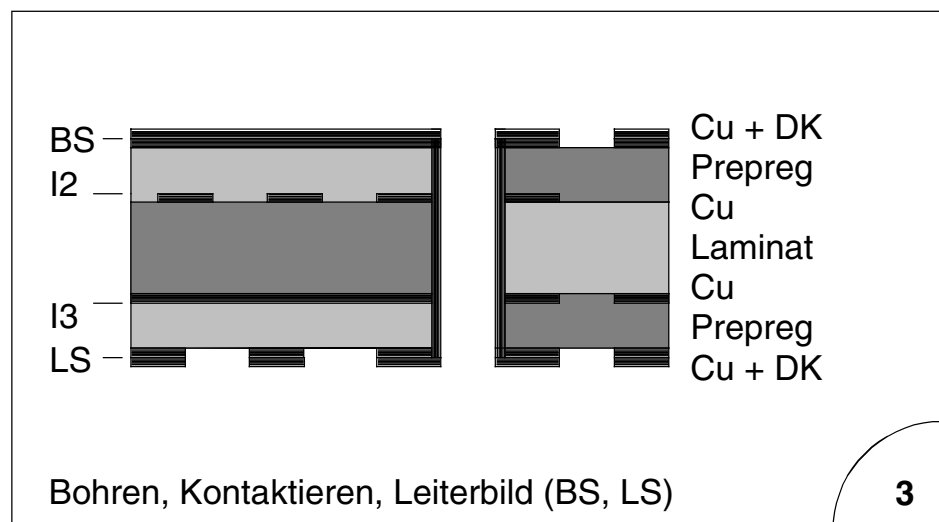
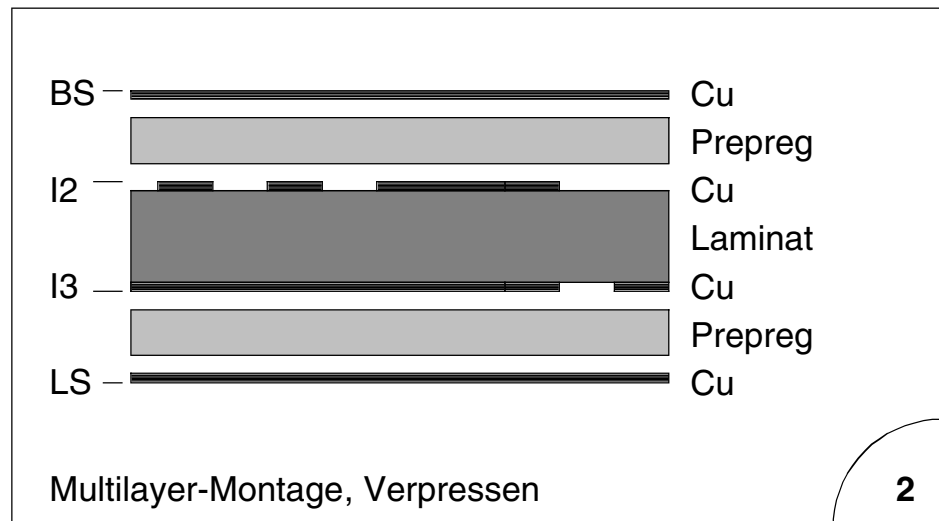
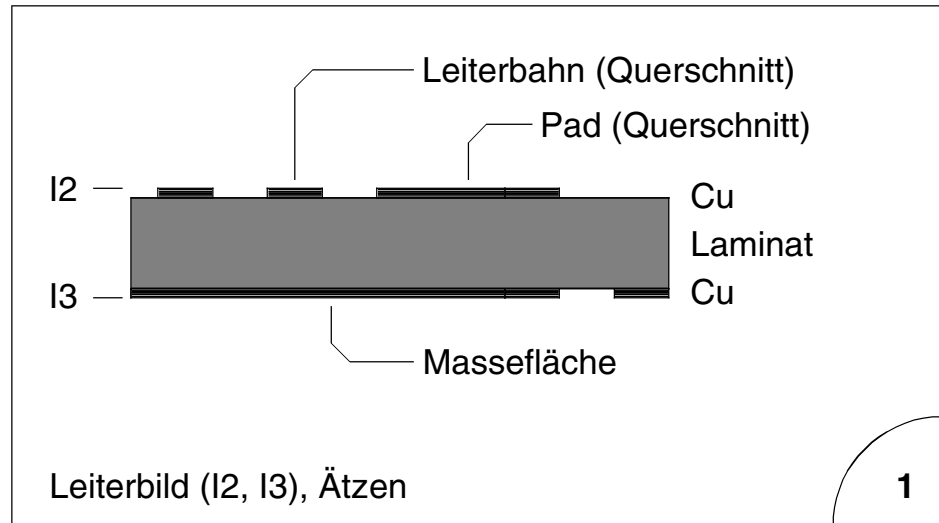
"Cu" = Basiskupfer des Laminates

"DK" = Kupferaufbau der galvanischen Kontaktierung

# Multilayer-Bauklassen: Kerne Innen

## 4.0 Produktion

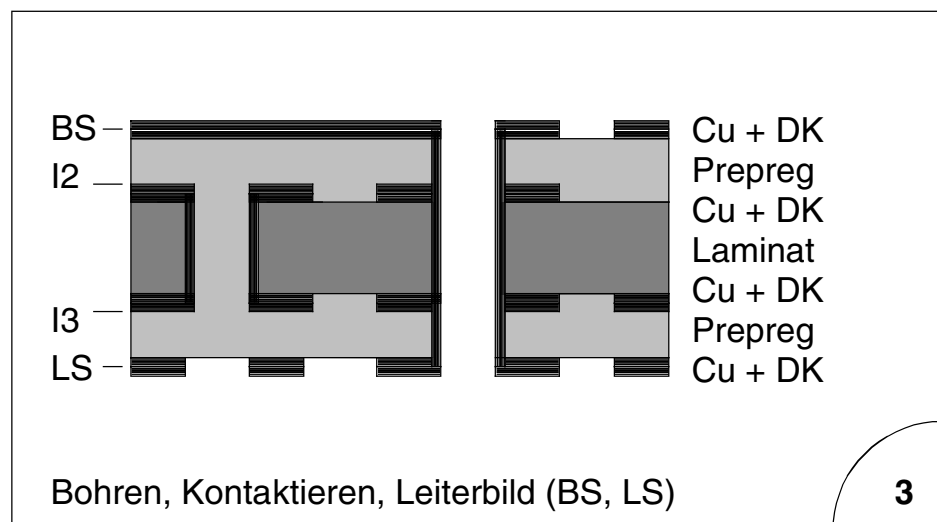
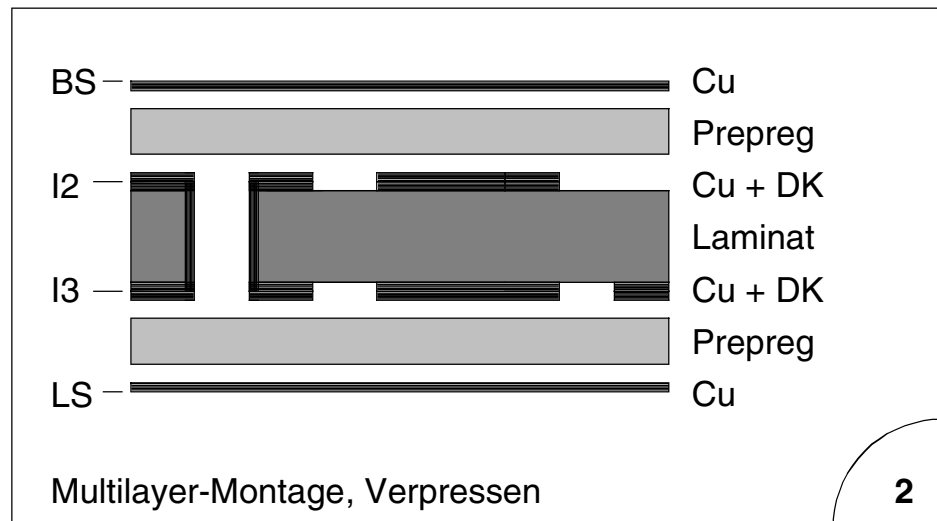
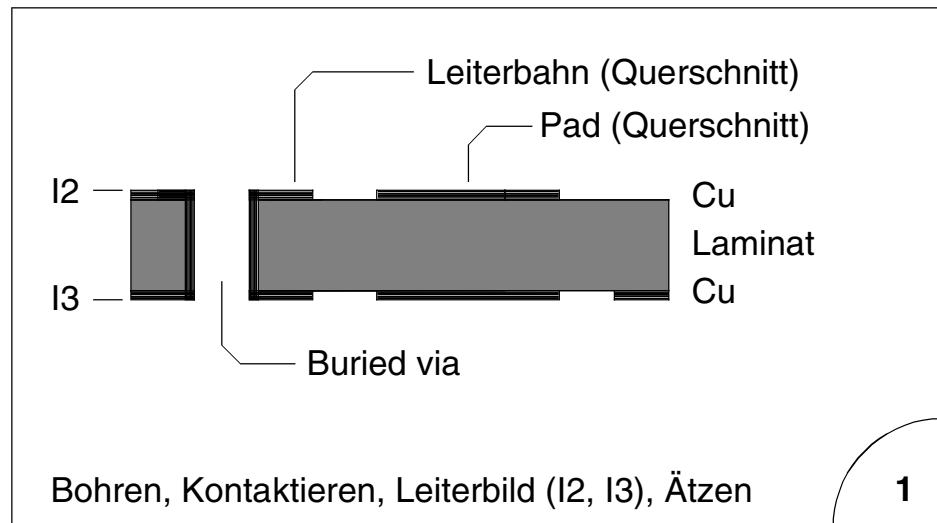
Standardablauf für die Produktion eines 4-Lagen-Multilayers OHNE "Buried Vias".



# Multilayer-Bauklassen: Kerne Innen

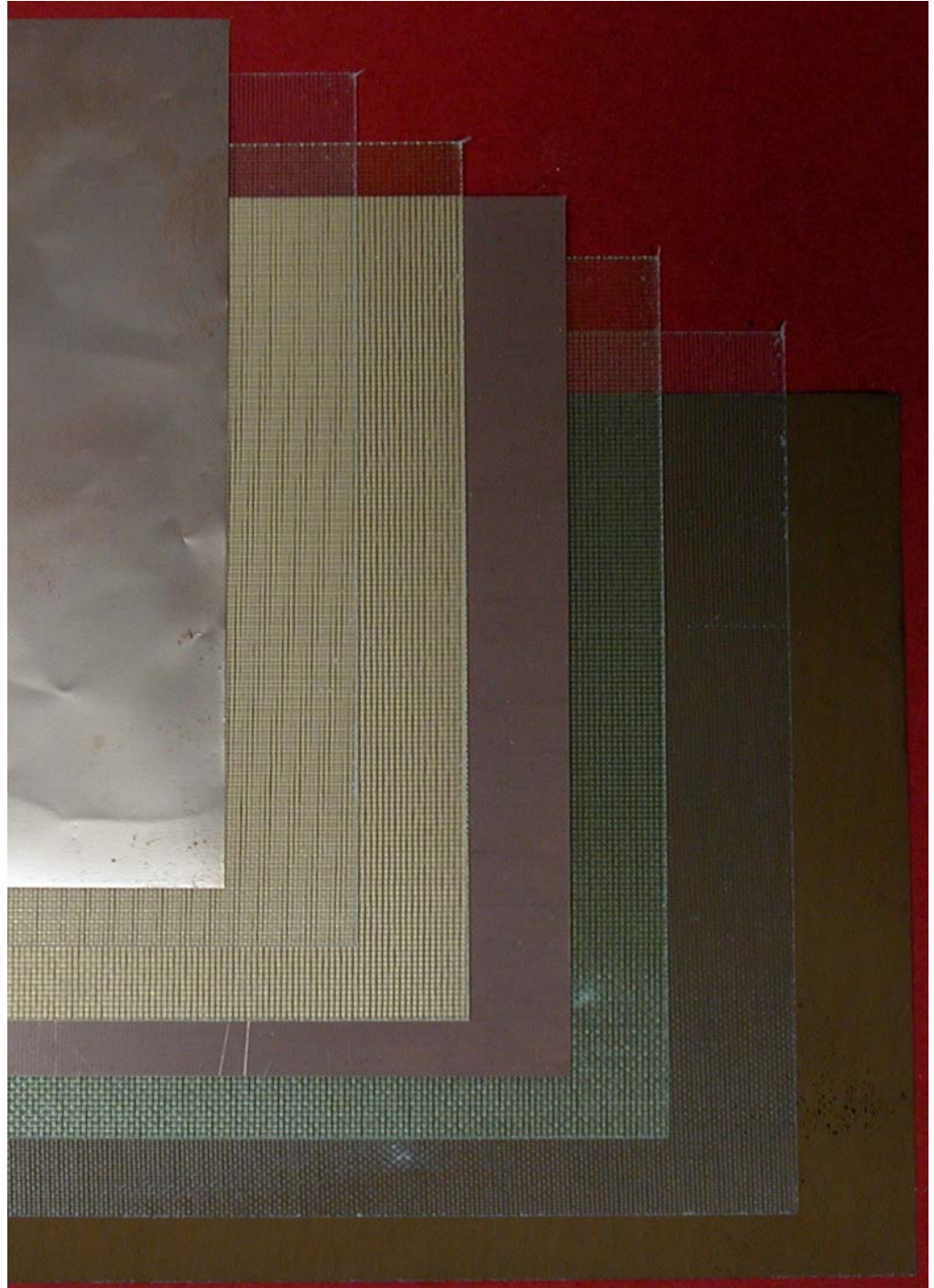
## 4.1 Produktion

Standardablauf für die Produktion eines 4-Lagen-Multilayers MIT "Buried Vias".



## Multilayer-Bauklassen: Kerne Innen

5.0 Foto



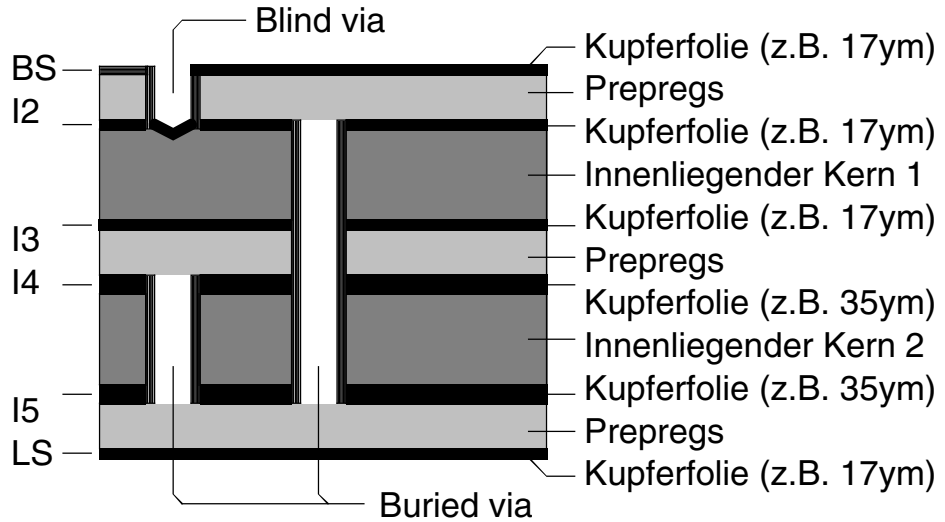
4-Lagen-Multilayer mit innenliegendem Kern.

Das Material von links nach rechts: Cu-Folie (17 $\mu$ m), Prepreg 1080 (60 $\mu$ m), Prepreg 2125 (100 $\mu$ m), Kern (250 $\mu$ m), Prepreg 2125 (100 $\mu$ m), Prepreg 1080 (60 $\mu$ m), Cu-Folie (17 $\mu$ m).

# Multilayer-Bauklassen: Kerne Innen

## 6.0 6-Lagen-ML

Standardaufbau für einen 6-Lagen-Multilayer mit innenliegenden Kernen.



## 6.1 Vias

### Mögliche Kontaktierungsvarianten

Buried Vias	I2 → I3
	I4 → I5
	I2 → I3 → I4 → I5 wenn Cu(I2)=Cu(I5)
Blind Vias	BS → I2
	BS → I2 → I3
	BS → I2 → I3 → I4
	BS → I2 → I3 → I4 → I5
	LS → I5
	LS → I5 → I4
	LS → I5 → I4 → I3
	LS → I5 → I4 → I3 → I2

### NICHT mögliche Varianten

	I3 → I4
--	---------

## 6.2 Cu-Folien

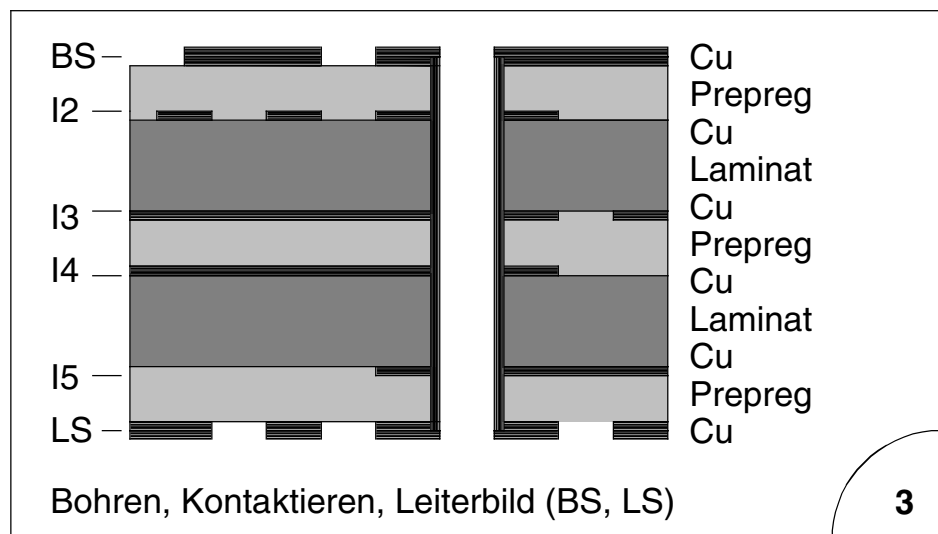
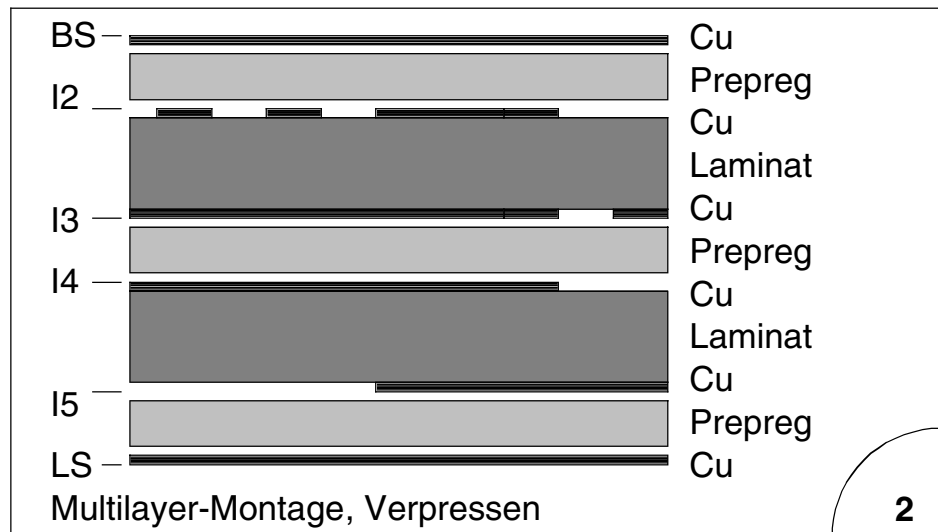
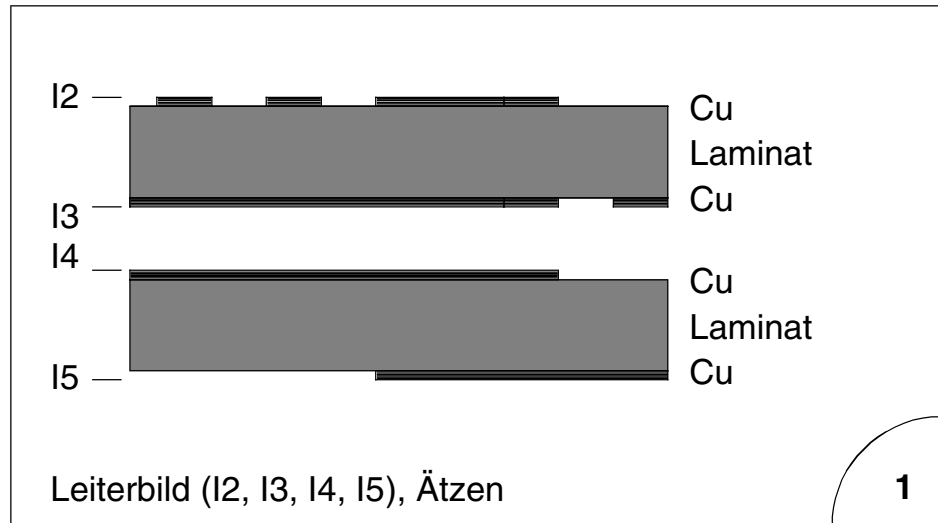
### Identische Kupferdicken

Kupferdicke	I2 = I3
	I4 = I5
	BS = LS

# Multilayer-Bauklassen: Kerne Innen

## 7.0 Produktion

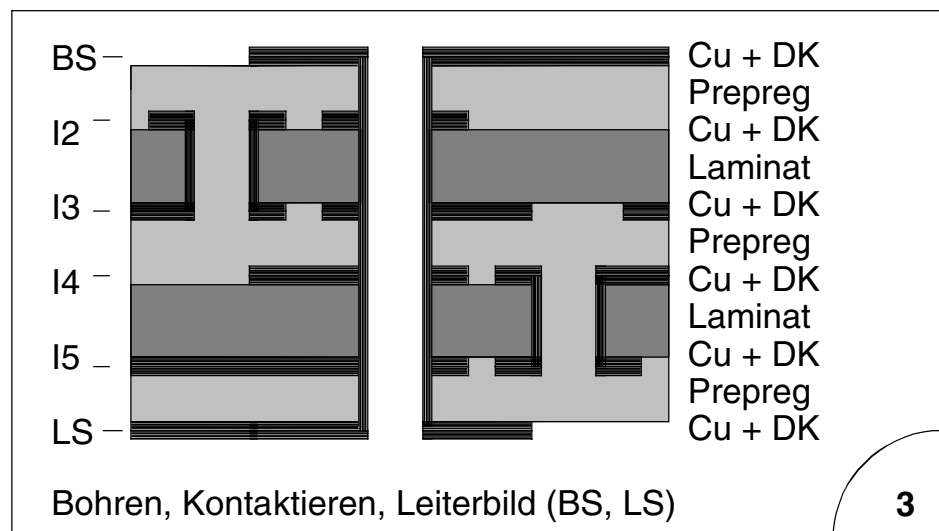
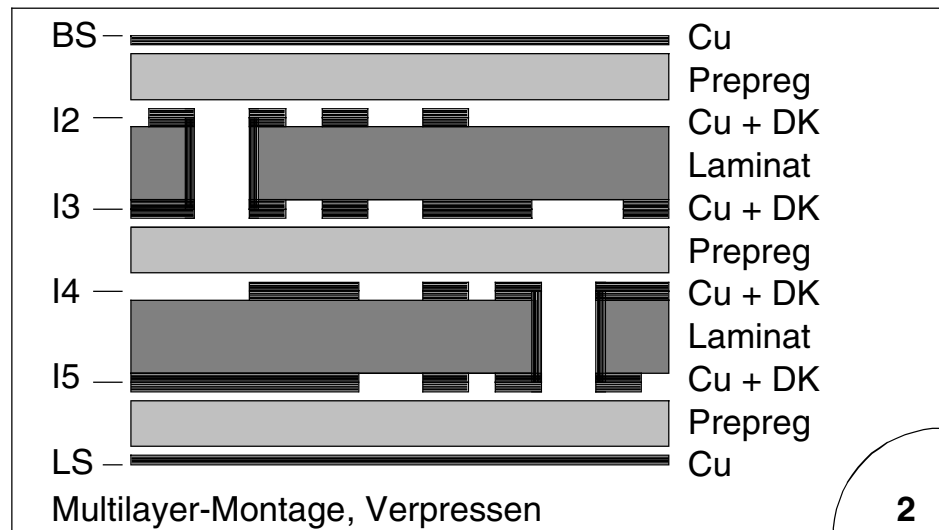
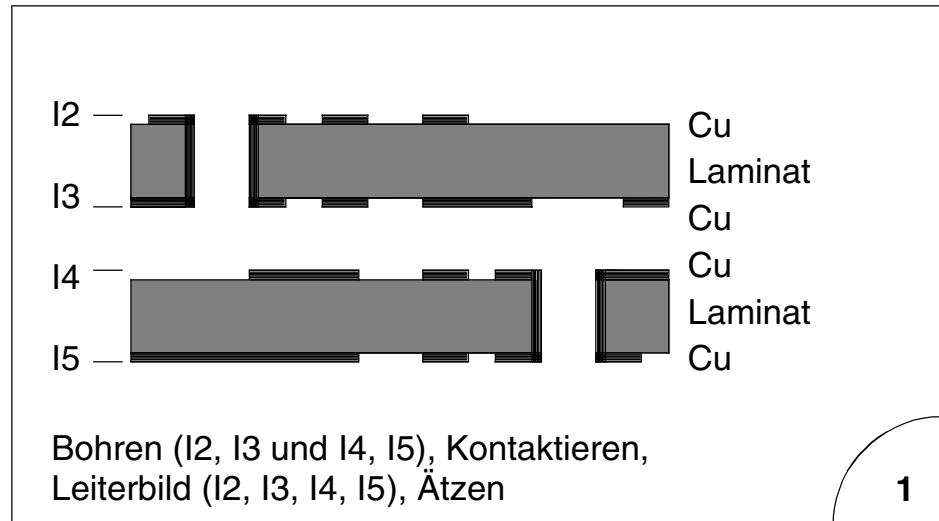
Standardablauf für die Produktion eines 6-Lagen-Multilayers OHNE "Buried vias".



# Multilayer-Bauklassen: Kerne Innen

## 7.1 Produktion

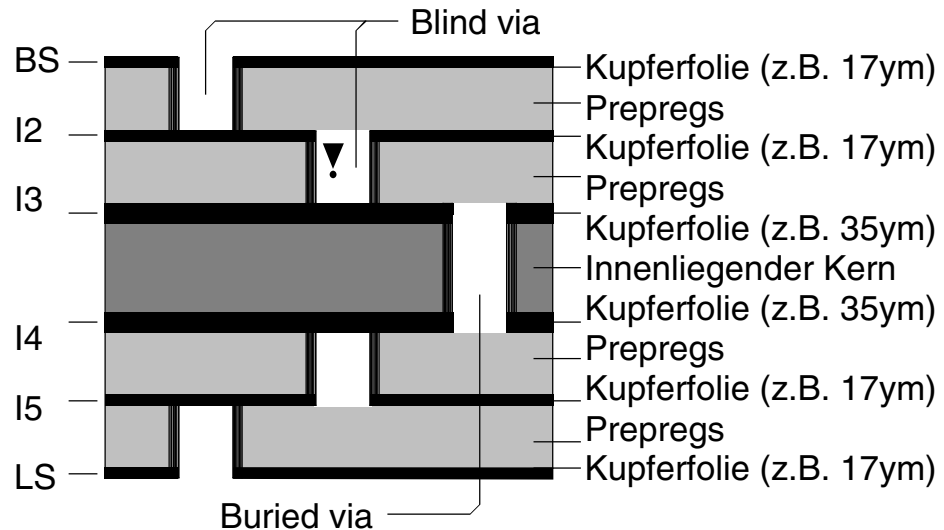
Standardablauf für die Produktion eines 6-Lagen-Multilayers MIT "Buried vias".





# Multilayer-Bauklassen: Sequentiell

- 1.0 Anwendung** Die Anordnung der Kerne (=Laminates) in einem Multilayer legt den Produktionsablauf und die Produktionsvarianten fest.
- 2.0 Regeln** Der Multilayer-Bautyp muß definiert sein, BEVOR die Arbeit am CAD-Layout beginnt.
- 3.0 6-Lagen-ML** Standardaufbau für einen sequentiellen 6-Lagen-Multilayer. Ausgehend von einem inneren Kern werden die folgenden Lagen symmetrisch nach außen aufgebaut.



## 3.1 Vias

### Mögliche Kontaktierungsvarianten

Buried Vias	I3 → I4
	I2 → I3 → I4 → I5
Blind Vias	BS → I2
	BS → I2 → I3
	BS → I2 → I3 → I4
	BS → I2 → I3 → I4 → I5
	LS → I5
	LS → I5 → I4
	LS → I5 → I4 → I3
	LS → I5 → I4 → I3 → I2
	I2 → I3
	I2 → I3 → I4
I5 → I4	
I5 → I4 → I3	

## 3.2 Cu-Folien

### Identische Kupferdicken

Kupferdicke	BS = LS und I2 = I5 und I3 = I4
-------------	---------------------------------

## 3.3 Legende

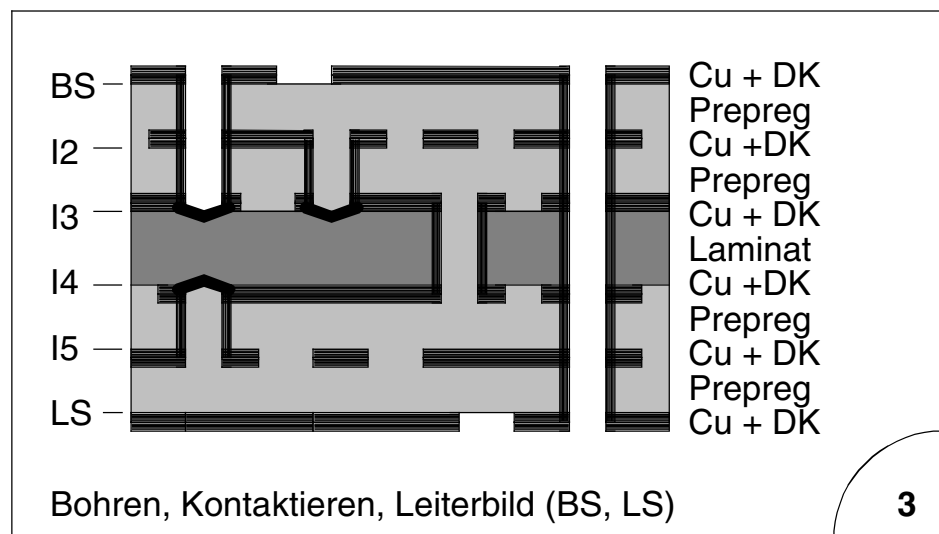
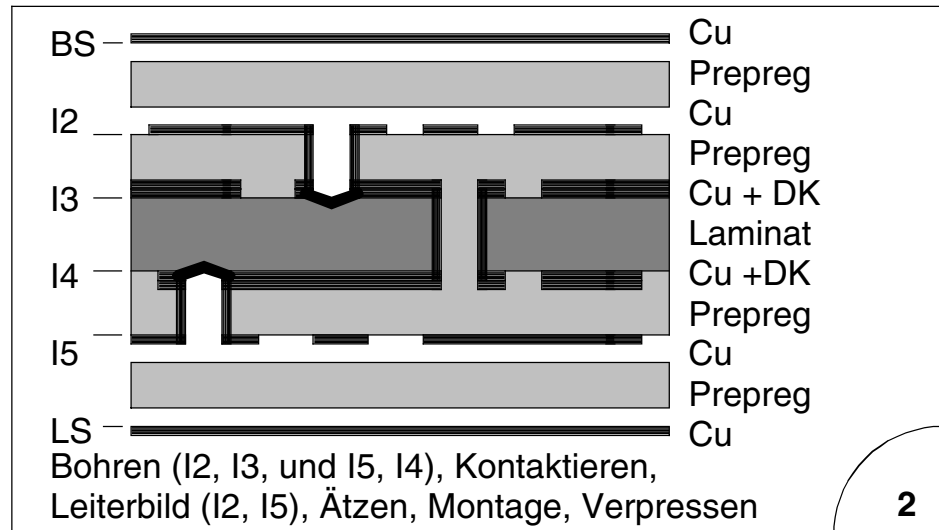
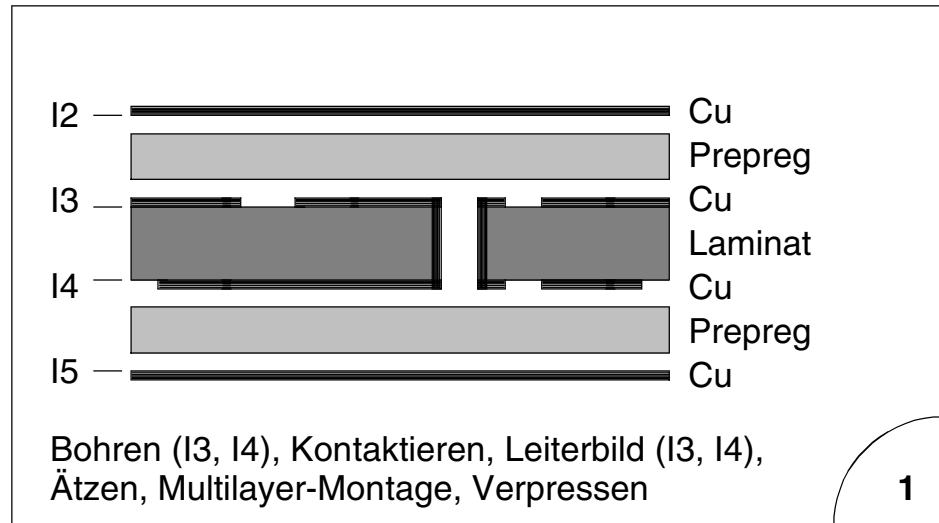
"Cu" = Basiskupfer des Laminates

"DK" = Kupferaufbau der galvanischen Kontaktierung

# Multilayer-Bauklassen: Sequentiell

## 4.0 Produktion

Standardablauf für die Produktion eines 6-Lagen-Multilayers MIT "Blind Vias" und "Buried Vias".



# Multilayer-Bauplan

## 1.0 Anwendung

Der Bauplan eines Multilayers legt seine technischen Eigenschaften fest (Stabilität, Lagenanzahl, Impedanz, EMV-Verhalten) und die Vorgaben für den Ablauf der einzelnen Produktionsschritte (Reihenfolge der Laminatbelichtung und des Verpressens des Multilayers).

## 2.0 Regeln

Zu jedem Multilayer muß es einen Bauplan geben.

Der Bauplan muß Auskunft geben über:

- den Namen des Bautyps
- das eingesetzte Material
- die Anordnung von Laminat, Prepreg + Cu-Folie
- die Zuordnung der Files zur Multilayer-Lage
- die Montagereihenfolge in der Produktion
- die Toleranzen durch das Verpressen

## 2.1 Beispiel

### Beispiel für einen Multilayer-Bauplan

mm		Material	File-Typ	Montage
<b>Multilayer-Bautyp 4M15FR4I93K35</b> (a)				
(0.100 Prepreg-Typ: 2125)				
0.017	Kupfer		*.BS	
0.100	Prepreg		*.I2(N)	
0.100	Prepreg			
0.035	Kupfer			
0.930	FR4			
0.035	Kupfer		*.I3(N)	
0.100	Prepreg		*.LS	
0.100	Prepreg			
0.017	Kupfer			
<u>Enddicke</u> (mit Lötstoplack)		(f)	Verpresst	1.27 – 1.43 mm
			Bleizinn	1.36 – 1.53 mm
			Hot-Air	1.38 – 1.56 mm
			Gold	1.35 – 1.52 mm

## Multilayer-Bauplan

**3.0 Name** Der Name des Multilayers muß eindeutig sein und darf nur einmal für einen Multilayer vergeben werden.  
(siehe auch: „Multilayer: Syntax für Bautypen [S.224]“).

**4.0 Material** Alle Materialien für den Aufbau des Multilayers werden mit der Materialbezeichnung und der Materialdicke (in "mm") angegeben.

Beispiel :    0.017 Kupfer    →    Kupferfolie, 17µm dick  
                   0.930 FR4        →    FR4, 0.93mm dick  
                   0.100 Prepreg    →    Prepreg, 0.1mm dick

**4.1 Prepreg** Prepregs werden separat mit ihrer Typenbezeichnung und ihren technischen Eigenschaften angegeben.

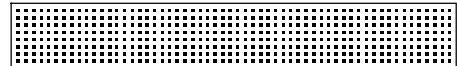
Der Begriff "Prepreg" OHNE Zusatz bezeichnet ein FR4-Prepreg mit Standard-Fließeigenschaften und einem Tg-Wert von 130°.

Beispiel :    (0.100 Prepreg-Typ    : 2125)  
                   (0.100 Prepreg Tg150: 2125)  
                   (0.100 Pd-Prepreg    : 2125) Pd = Polyimid  
                   (0.060 NF-Prepreg    : 1080) NF = NoFlow  
                   (0.050 HF-Prepreg    : 106) HF = HighFlow

Vom Standard abweichende Prepregs müssen in der graphischen Darstellung des Bauplanes gekennzeichnet sein.

Beispiel :    **FR4-Prepreg, Tg 130°, Standard, Typ 2125**

0.100 Prepreg



**Polyimid-Prepreg, Typ 1080**

0.060 Prepreg



**FR-Prepreg, Tg 150°, Typ 2125**

0.100 Prepreg



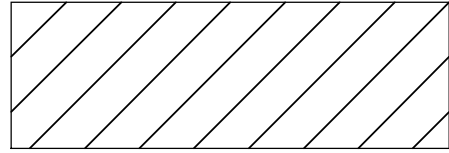
**4.2 Laminat** Der Begriff "FR4" OHNE Zusatz bezeichnet Standard-FR4-Laminat mit einem Tg von 130°.

Davon abweichende Materialeigenschaften werden in der graphischen Darstellung des Bauplanes gekennzeichnet.

# Multilayer-Bauplan

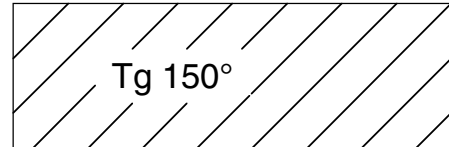
Beispiel : **FR4-Laminat, Tg 130°, Standard**

0.200 FR4



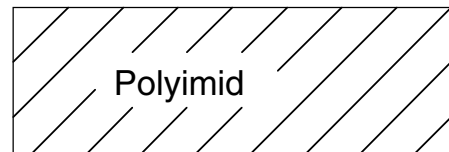
**FR4-Laminat, Tg 150°**

0.200 FR4



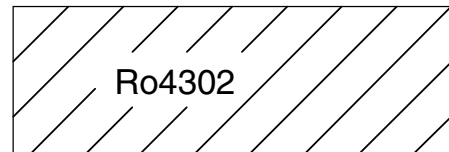
**Polyimid-Laminat**

0.200 Polyimid



**Ro-Laminat**

0.200 Ro4302



## 5.0 Anordnung

Alle Laminare, Prepregs und Cu-Folien werden vollständig und in der richtigen Reihenfolge angegeben.

Die graphische Darstellung des Bauplanes soll die realen Dimensionen des Multilayers wiedergeben.

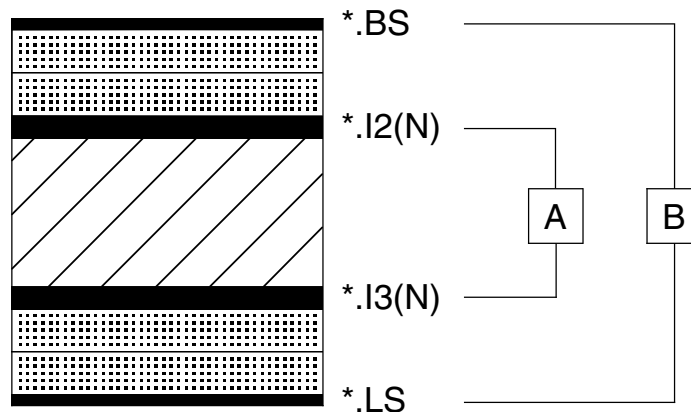
## 6.0 Files

Jedem Layer muß eindeutig zugeordnet sein, welches File die Daten für diesen Layer enthält.

## 7.0 Montage 1

Die Reihenfolge der Bearbeitung und Montage des Multilayers wird mit den Buchstaben A, B, C, D, ... festgelegt.

## 7.1 Beispiel



# Multilayer-Bauplan

Ablauf : Zuerst wird **A** gefertigt :

- Belichten, Ätzen und Kontrolle der Innenlagen I2 und I3

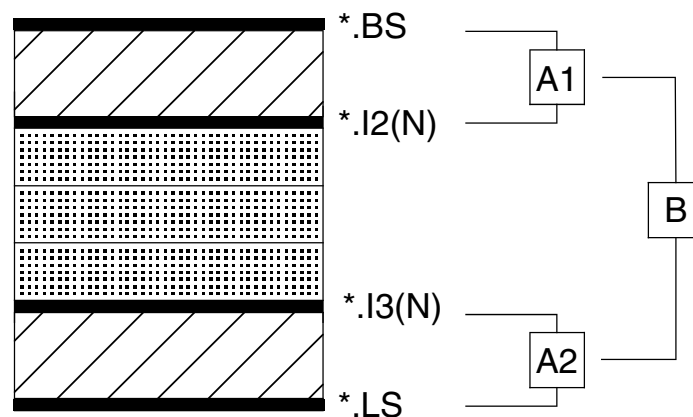
Dann wird **B** gefertigt :

- Montage der fertigen Innenlage mit den Prepregs und der Kupferfolie, Verpressen des Multilayers

## 8.0 Montage 2

Bei gleichwertigen Arbeitsschritten wird die Kennung durch eine Zahl ergänzt (A1, A2, A3, ...).

## 8.1 Beispiel



Ablauf : Zuerst werden **A1** und **A2** gefertigt :

- unabhängig voneinander werden die Lagen I2 und I3 belichtet, geätzt und kontrolliert.

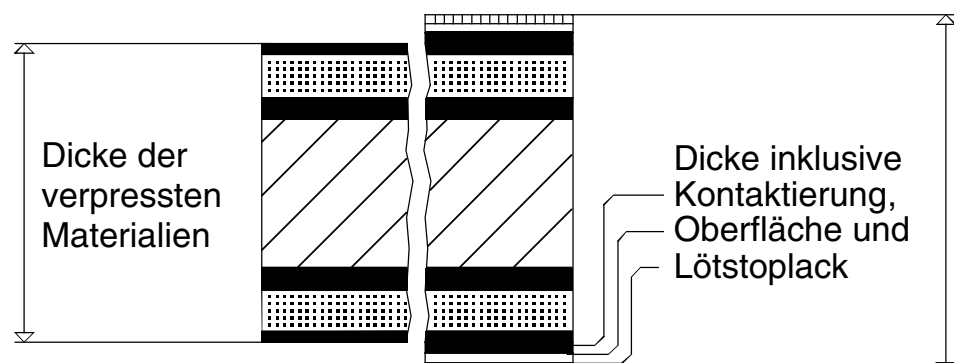
Dann wird **B** gefertigt :

- Montage der fertigen Lagen und der Prepregs und Verpressen des Multilayers, Belichten und Ätzen von BS und LS.

## 9.0 Toleranz

Die Toleranzen der Enddicke werden für den verpressten und für den fertigen Multilayer angegeben.

## 9.1 Beispiel



# Multilayer-Bauplan

## 10.0 Beispiel 1

Bauplan für einen 6-Lagen-Multilayer, FR4, Aufbau unsymmetrisch, innenliegende Kerne, Standardprepregs.

### Multilayer-Bautyp 6M15FR4I7I36K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.200	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.100	Prepreg			
0.200	Prepreg			
0.035	Kupfer		*.I2(N)	
0.075	FR4		*.I3(N)	
0.035	Kupfer			
0.100	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I4(N)	
0.360	FR4			
0.035	Kupfer		*.I5(N)	
0.200	Prepreg			
0.100	Prepreg			
0.017	Kupfer		*.LS	

<b>Endstärke</b> (mit Lötstoplack)	Verpreßt	1.38 - 1.56	mm
	Bleizinn	1.47 - 1.66	mm
	Hot-Air	1.49 - 1.69	mm
	Gold	1.46 - 1.65	mm

# Multilayer-Bauplan

## 11.0 Beispiel 2

Bauplan für einen 8-Lagen-Multilayer, FR4- und Ro4003-Lamine, außenliegende Kerne, unsymmetrisch, 50µm-Innenlagen, Standardprepregs

### Multilayer-Bautyp 8M16FR4I5K35V1

mm Material Schichtbild File-Typ Montage  
(0.060 Prepreg-Typ : 1080)

0.017	Kupfer		*.BS	
0.460	R04003		*.I2(N)	
0.017	Kupfer		*.I3(N)	
0.060	Prepreg		*.I4(N)	
0.060	Prepreg		*.I5(N)	
0.035	Kupfer		*.I6(N)	
0.050	FR4		*.I7(N)	
0.035	Kupfer			
0.060	Prepreg			
0.060	Prepreg			
0.035	Kupfer			
0.050	FR4			
0.035	Kupfer			
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer			
0.460	R04003			
0.017	Kupfer	*.LS		

	Verpreßt	1.49 - 1.68	mm
<b>Endstärke</b>	Bleizinn	1.58 - 1.78	mm
(mit Lötstoplack)	Hot-Air	1.61 - 1.81	mm
	Gold	1.57 - 1.77	mm



# Multilayer-Bauplan

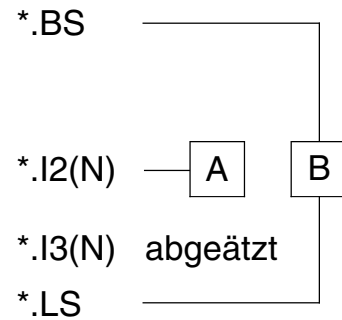
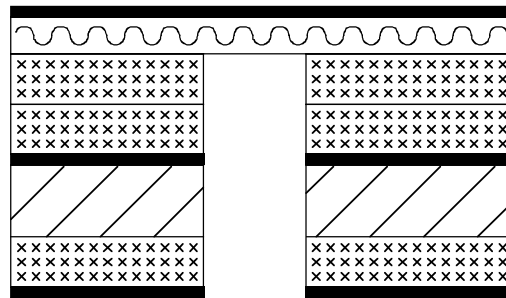
## 12.0 Beispiel 3

Bauplan für einen 3-Lagen-Multilayer, starrflex, mit FR4-Kern und flexibler Polyimid-Folie, unsymmetrisch, NoFlow-Prepregs aus FR4, I3 wird vor dem Verpressen abgeätzt.

### Multilayer-Bautyp 3S5FR4I10F2.5K17

mm Material File-Typ Montage  
(0.060 Prepreg-Typ : 1080)

0.017 Kupfer  
0.025 Polyimid  
0.060 NFPrepreg  
0.060 NFPrepreg  
0.017 Kupfer  
0.100 FR4  
0.060 NFPrepreg  
0.017 Kupfer



	Verpreßt	0.34 - 0.38	mm
<b>Endstärke</b>	Bleizinn	0.43 - 0.48	mm
(mit Lötstoplack)	Hot-Air	0.45 - 0.51	mm
	Gold	0.42 - 0.47	mm

# Multilayer-Bauplan

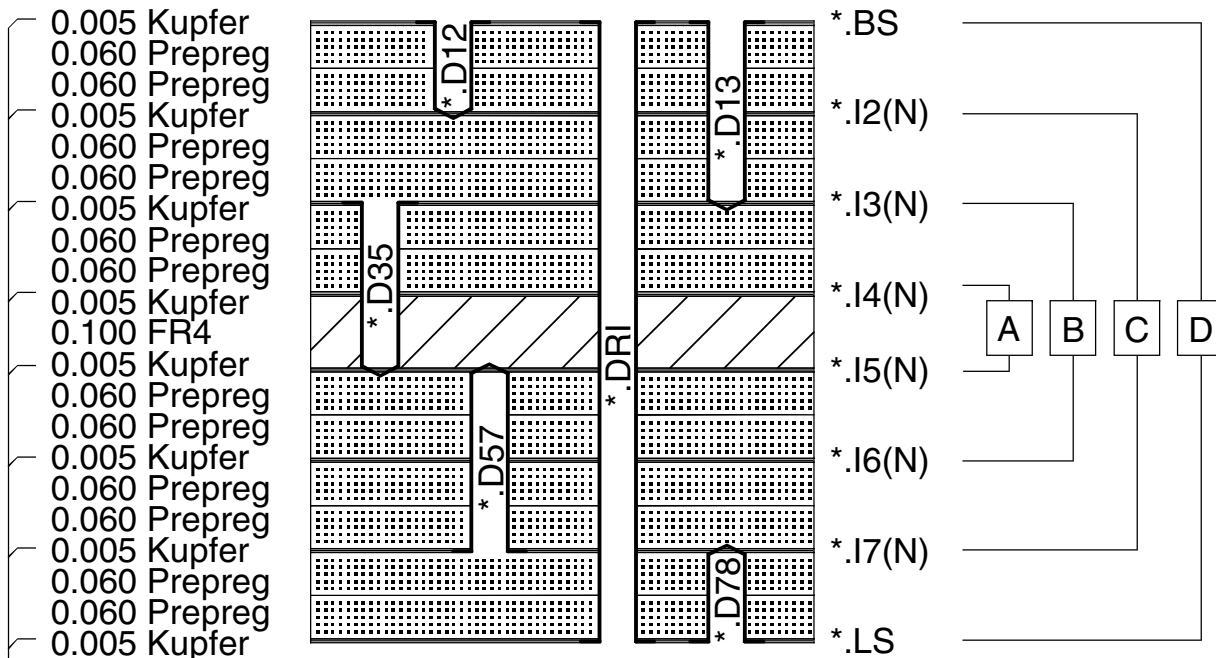
## 13.0 Beispiel 4

Bauplan für einen 8-Lagen-Multilayer, starr, Material für Laminat und Prepregs "Standard", sequentieller Lagenaufbau, Sonderbau, für "blind vias" und "buried vias" sind die vorgesehenen Lagen ausgewiesen.

### Multilayer-Bautyp 8M10FR4I10K5S1

mm Material  
(0.060 Prepreg-Typ : 1080)

File-Typ Montage



Nach dem Kontaktieren und dem LBA-Aufbau liegen alle Kupferdicken bei 25µm

	Verpreßt	0.90 - 1.02	mm
<b>Endstärke</b>	Bleizinn	0.99 - 1.12	mm
(mit Lötstoplack)	Hot-Air	1.02 - 1.14	mm
	Gold	0.98 - 1.11	mm

# Multilayer-Bauplan: Material und Grafik

**1.0 Anwendung** Festlegung der Symbole für die graphische Darstellung von Multilayer-Bauplänen.

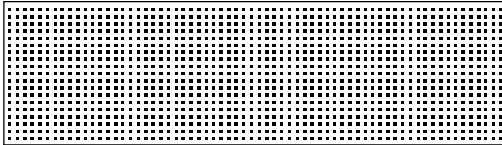
**2.0 Regel** Die graphischen Symbole sollen die eingesetzten Materialien eindeutig erkennbar machen. Sie werden durch die Angabe der Materialdicke in "mm" ergänzt.

## 3.0 Prepregs

### Standard-Prepregs

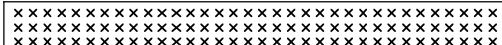
0.060 Prepreg (1080er Gewebe) 

0.100 Prepreg (2125er Gewebe) 

0.180 Prepreg (7628er Gewebe) 

### NoFlow-Prepregs

0.050 NFPrepreg (104er Gewebe) 

0.060 NFPrepreg (1080er Gewebe) 

### High-Flow-Prepregs

0.050 HFPrepreg (106er Gewebe) 

## 4.0 Cu-Folien

### Kupferfolien

0.005 Kupfer 

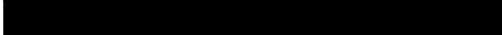
0.009 Kupfer 

0.017 Kupfer 

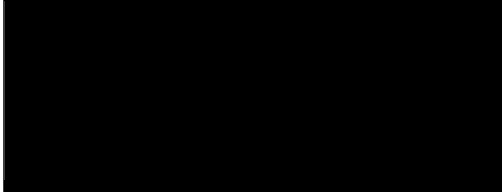
0.035 Kupfer 

0.070 Kupfer 

0.105 Kupfer 

0.210 Kupfer 

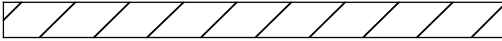
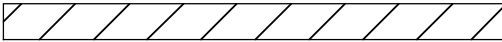
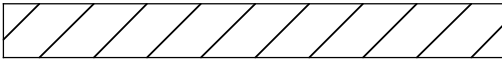
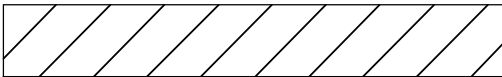
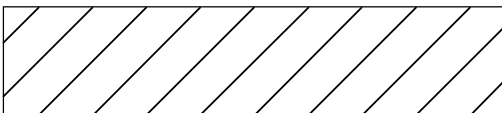
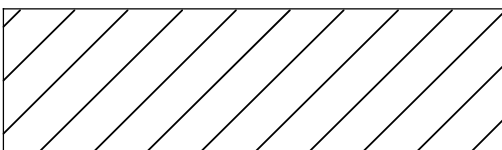
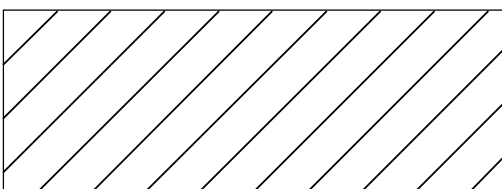
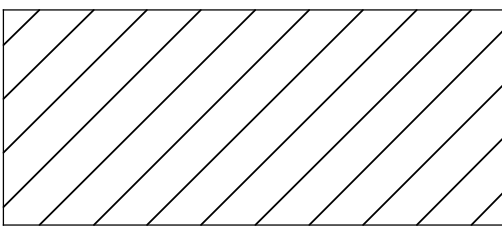
0.300 Kupfer 

0.300 Kupfer 

# Multilayer-Bauplan: Material und Grafik

## 5.0 Laminat


### Basislaminat für Multilayer

0.050 Laminat	
0.060 Laminat	
0.075 Laminat	
0.100 Laminat	
0.150 Laminat	
0.200 Laminat	
0.250 Laminat	
0.300 Laminat	

Weitere Laminatdicken sind 0.360, 0.410, 0.460, 0.510, 0.560, 0.710, 0.800, 0.930, 1.000, 1.130, ...

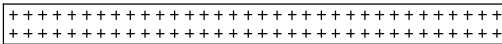
## 6.0 Deckfolien

### Deckfolien für flexible und starrflexible Leiterplatten

0.050 Deckfolie	
-----------------	--

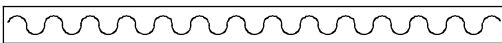

## 7.0 Bondingfilm

### Bondingfilm

0.040 Bondingfilm	
-------------------	--

## 8.0 Flexfolien

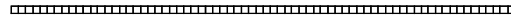
### Folien für starrflexible Multilayer

0.025 Polyimid	
0.050 Polyimid	

# Multilayer-Bauplan: Material und Grafik

**9.0 Lötstoplack**

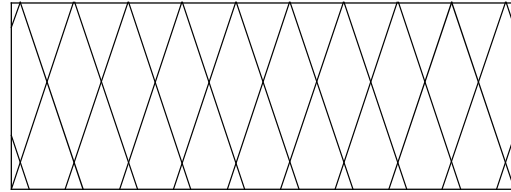
**Lötstoplack**  
Lötstoplack



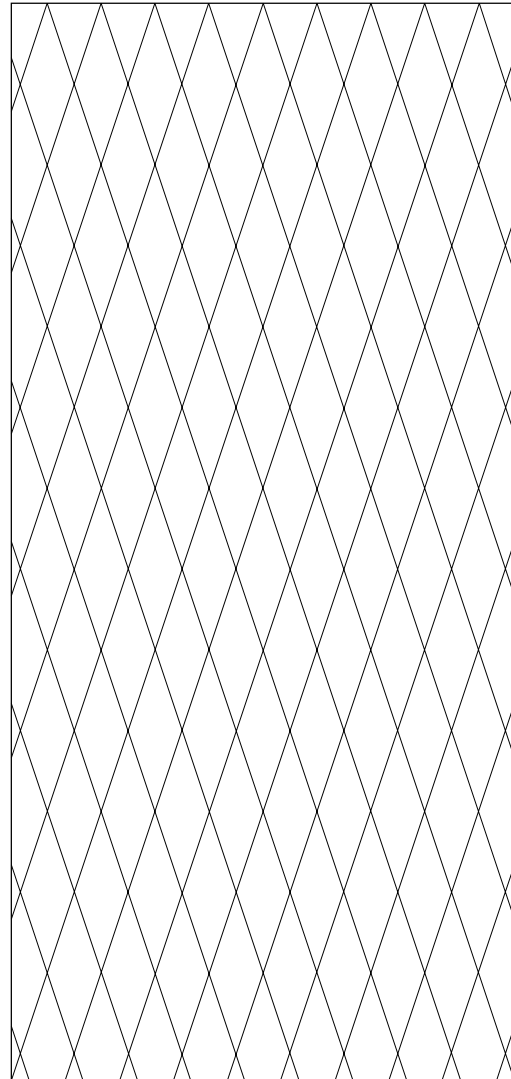
**10.0 Aluminium**

**Aluminium**

0.30 Aluminium



1.50 Aluminium



# NDK-Bohrungen

## 1.0 Anwendung

Nichtkontaktierte Bohrungen (NDK's) auf mehrlagigen Leiterplatten nehmen im Lötbad kein Lot an. Dadurch bleibt die Bohrhülse lotfrei und offen.

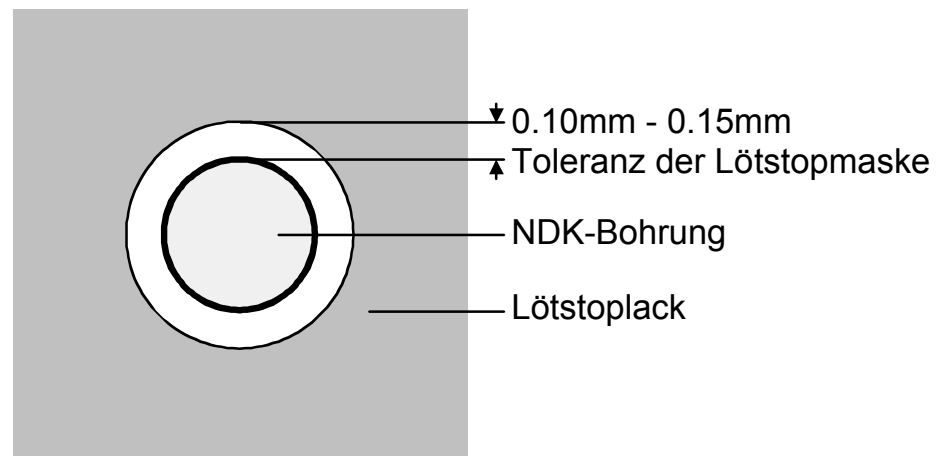
NDK's werden eingesetzt, um:

- mechanische Befestigungen durch die Leiterplatte zu führen (Schrauben, Gehäusebolzen)
- Bauteile mechanisch erreichen zu können (Einstellen von Potis, Demontage von Chips)
- toleranzarme Aufnahmepositionen für die Weiterverarbeitung der Leiterplatte zu erhalten (automatische Bestückung, In-Circuit-Test)

## 2.0 Designregel

Nicht kontaktierte Bohrungen dürfen kein Pad im Leiterbild haben, müssen aber in der Lötstopmaske und in Multilayer-Innenlagen freigestellt sein.

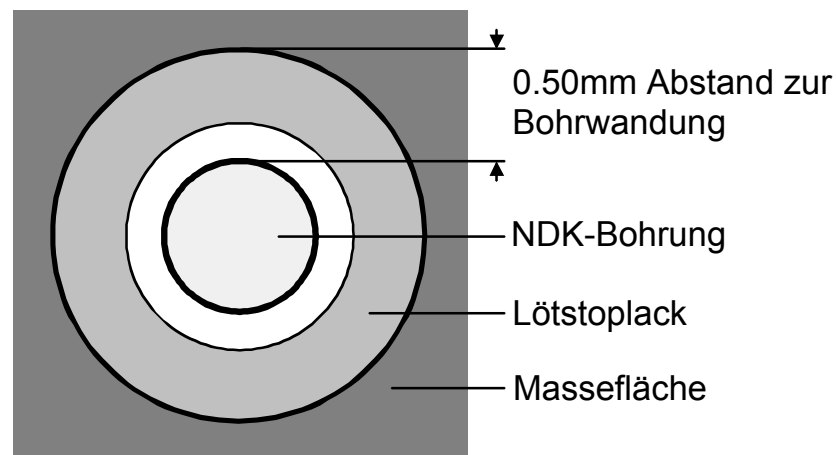
### 2.0.1 Beispiel



## 2.1 Flächen

Bei NDK's in Masseflächen muß ein Abstand von 0.5mm vom Rand der Bohrung zur Massefläche eingehalten werden.

### 2.1.1 Beispiel



## NDK-Bohrungen

### 2.2 Limits

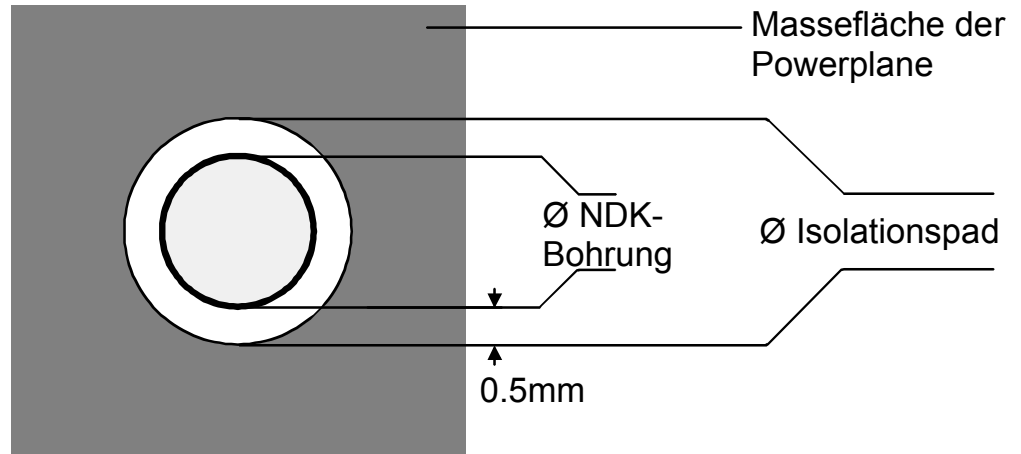
Der Durchmesser von NDK's für Passungen darf nicht größer als 3.2mm sein.

### 2.3 Powerplanes

In Powerplanes muß um NDK's ein Isolationsabstand zur Massefläche eingehalten werden:

$$\varnothing \text{ Isolationspad} \geq \varnothing \text{ NDK} + 1.0\text{mm}$$

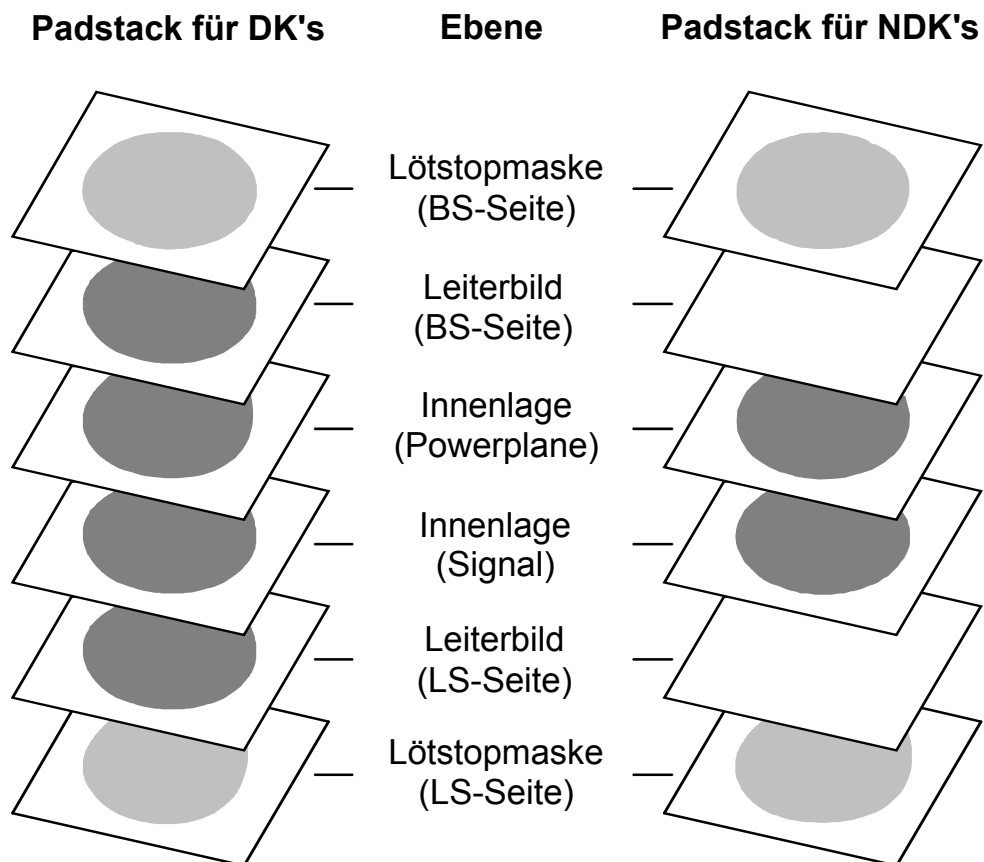
#### 2.3.1 Beispiel



### 3.0 Hinweis

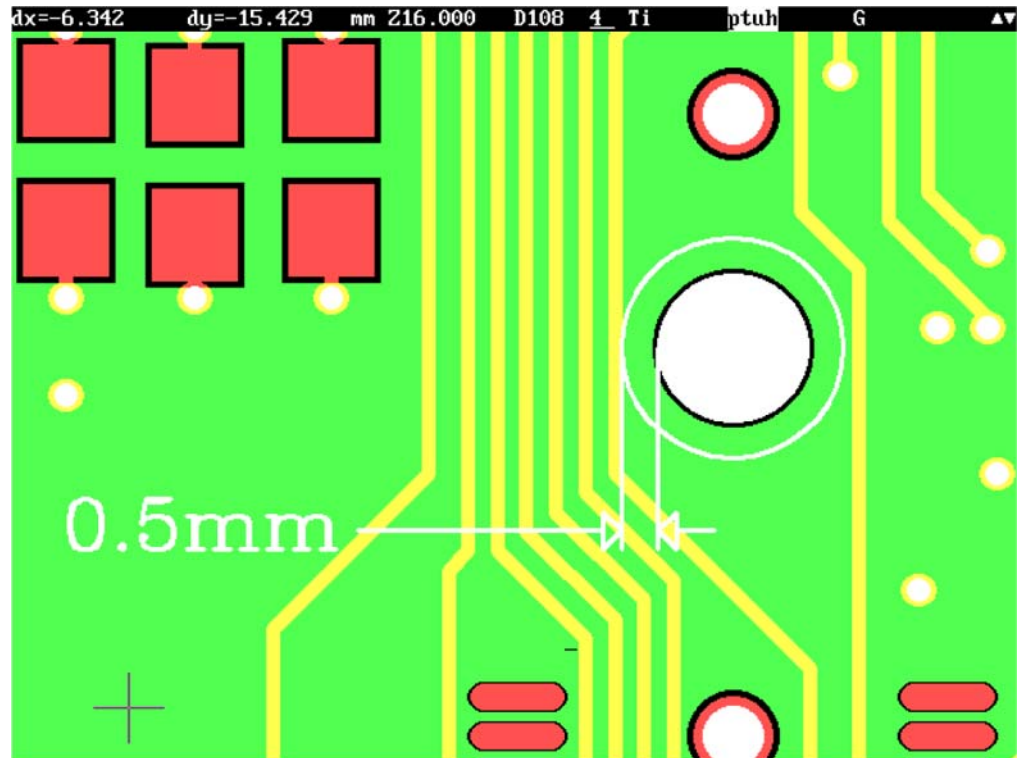
Im CAD-System müssen sich die Pad-Definition für DK- und NDK-Bohrungen unterscheiden.

#### 3.0.1 Beispiel

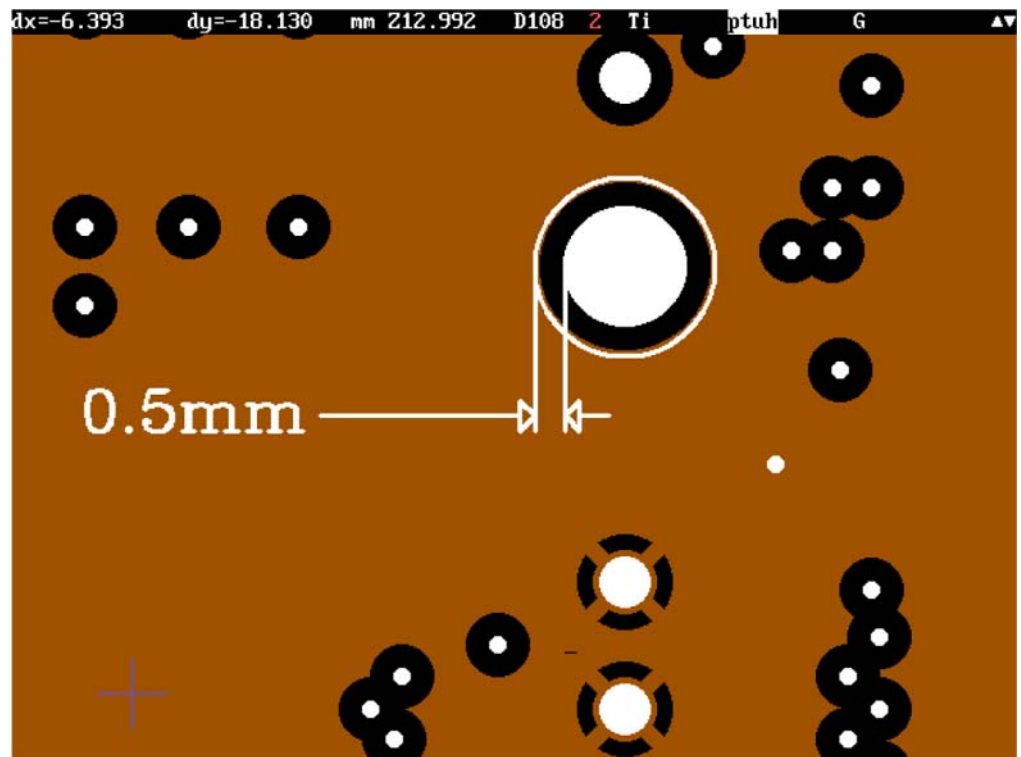


# NDK-Bohrungen

## 4.0 Fotos



NDK-Bohrung, ohne Lötauge. Die umlaufende Freistellung von 0.5mm zu benachbarten Leiterbahnen ist korrekt. Ausreichend ist auch die Freistellung in der Lötstopmaske (grün) von umlaufend 70µm.



Korrekte Freistellung der NDK-Bohrung mit umlaufend 0.5mm auch in der Powerplane und damit genügend Sicherheitsabstand zur Kupferfläche.

## 5.0 Querverweis

„Powerplanes [S.296]“ ; „Bohrungen [S.70]“ ; „Bohrplan [S.62]“



# Oberflächen

## 1.0 Anwendung











Die Oberfläche der Leiterplatte bestimmt mögliche Verbindungstechnologien (Löten, Bonden, Kleben, Einpressen).

Der galvanische Aufbau der Oberfläche beeinflusst die Strombelastbarkeit. Lötflächen und Vias werden gegen äußere Einflüsse (Korrosion) geschützt.

## 2.0 Designregel

Die vorgegebene Oberfläche muß für die vorgegebene Verbindungstechnik geeignet sein.

## 3.0 Oberflächen

Galvanische Oberflächen	Verbindungstechnik	Relative Kosten		
		Löten	Bonden	Kleben
Bleizinn 	+	-	-	1.00
Bondgold (chemisch) 	+	Au <sup>+</sup>	+	1.50
Bondgold (galvanisch) 	+	Au <sup>+</sup>	+	3.00
Entek+ 	+	-	-	1.00
Gold (chemisch) 	+	Al <sup>+</sup>	+	1.15
Gold (galvanisch) 	+	Al <sup>+</sup>	+	1.70
Hot-Air-Leveling 	+	-	-	1.00
Kupfer 	+	-	-	0.90
Nickel 	+	-	-	1.00
Zinn (chemisch) 	+	-	+	0.90

 = zu bevorzugende Oberflächen für SMD

+ = diese Verbindungstechnik ist möglich

- = diese Verbindungstechnik ist nicht möglich

Al = geeignet für Aluminiumdrahtbonden

Au = geeignet für Golddrahtbonden

## 4.0 Aufbau

Der Grundaufbau für kontaktierte Leiterplatten ist:

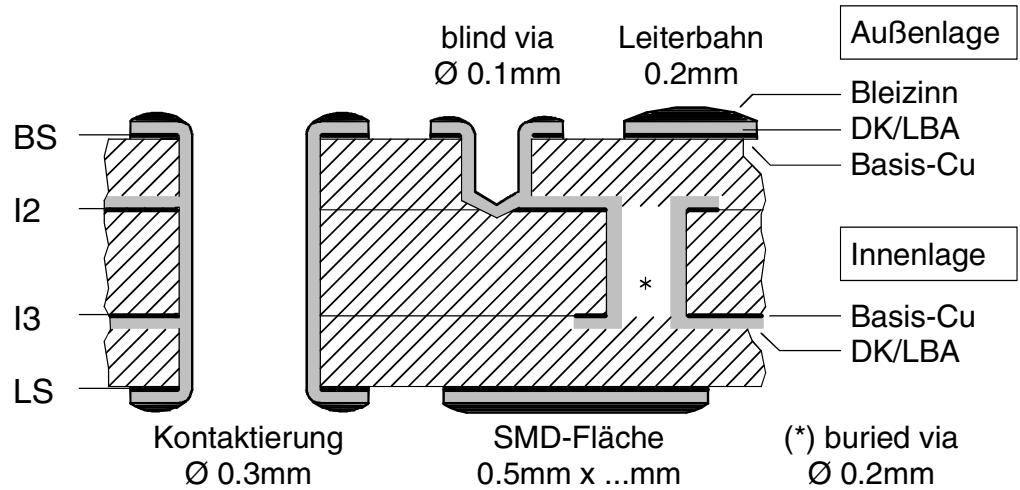
↓	( Basis-Cu )	Basismaterial	Cu : 5, 9, 17, 35,...	µm
	( DK-Cu )	Kontaktierung	Cu : 8 bis 12	µm
	( LBA-Cu )	Nachverstärkung	Cu : 17 bis 30	µm

In der Produktion entstehen durch die Bearbeitung (Ätzen, Bür-

# Oberflächen

sten) ein Cu-Verlust von 5-16µm.

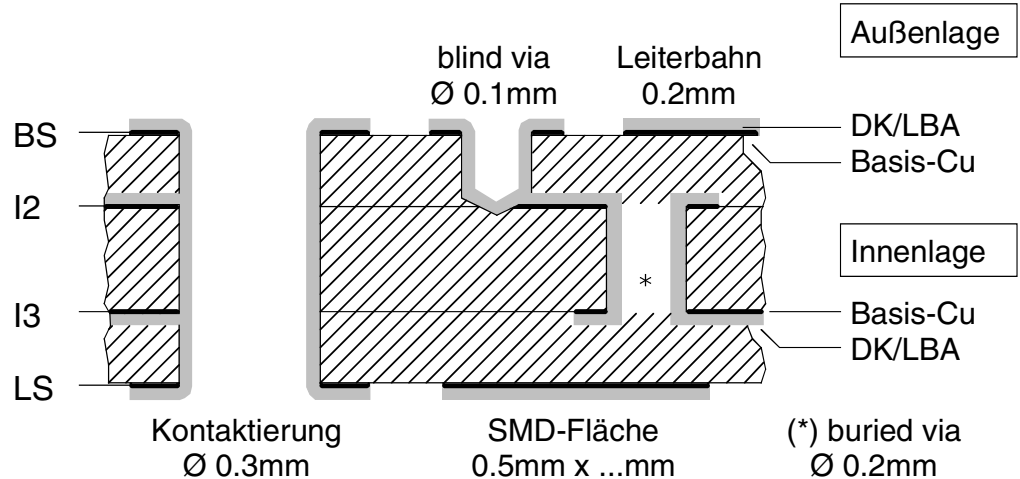
## 4.1 Bleizinn



### 4.1.1 Schichten

Außenlagen (µm)				Innenlagen mit buried vias			
Basis-Cu	5	17	35	Basis-Cu	5	17	35
DK/LBA	25-42	25-42	25-42	DK/LBA	15-25	15-25	15-25
Verluste	- 5	- 8	- 10	Verluste	- 5	- 8	- 10
Bleizinn	5-12	5-12	5-12				
Gesamt	30-54	39-63	55-79	Gesamt	15-25	24-34	40-50

## 4.2 Kupfer

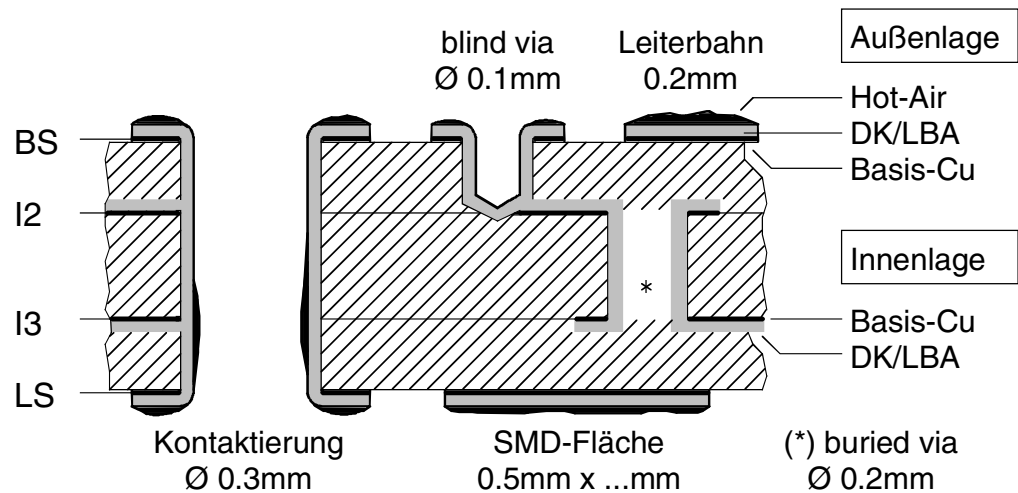


## Oberflächen

### 4.2.1 Schichten

Außenlagen (ym)				Innenlagen mit buried vias			
Basis-Cu	5	17	35	Basis-Cu	5	17	35
DK/LBA	25-42	25-42	25-42	DK/LBA	15-25	15-25	15-25
Verluste	- 5	- 8	- 10	Verluste	- 5	- 8	- 10
Gesamt	25-42	34-51	50-67	Gesamt	15-25	24-34	40-50

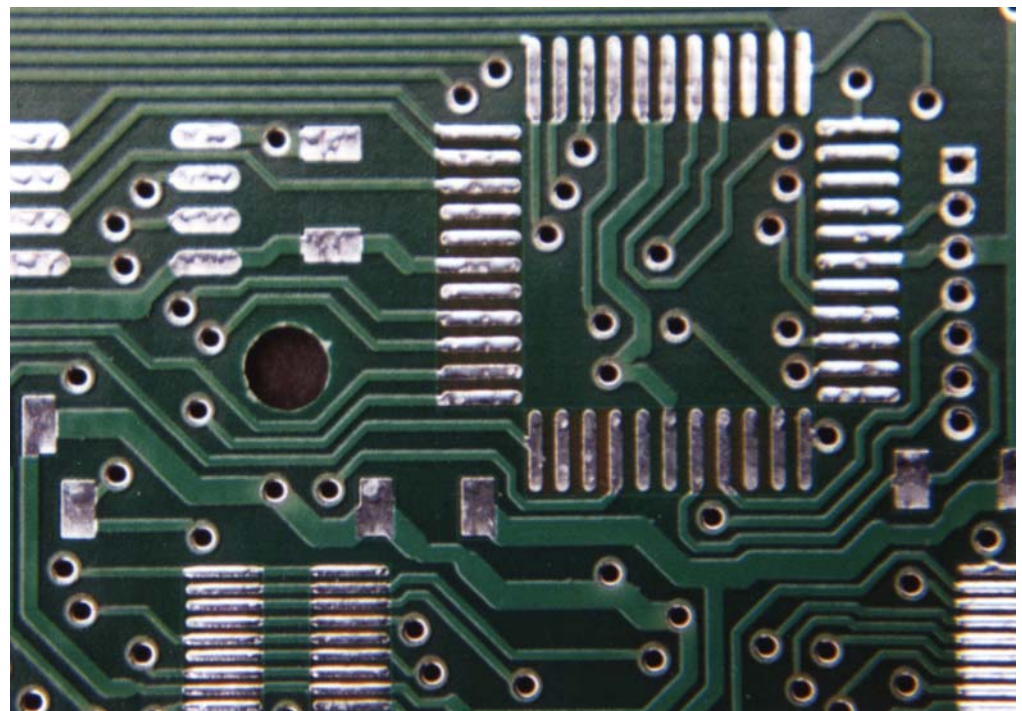
### 4.3 Hot-Air



### 4.3.1 Schichten

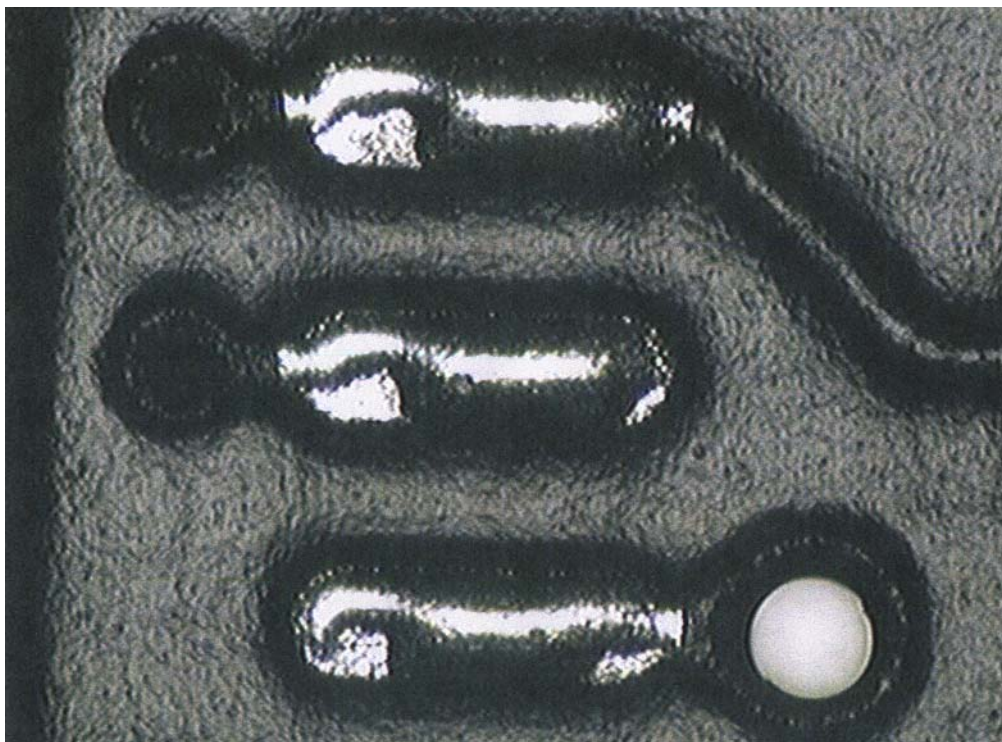
Außenlagen (ym)				Innenlagen mit buried vias			
Basis-Cu	5	17	35	Basis-Cu	5	17	35
DK/LBA	25-42	25-42	25-42	DK/LBA	15-25	15-25	15-25
Verluste	- 5	- 8	- 10	Verluste	- 5	- 8	- 10
Hot-Air	1-20	1-20	1-20				
Gesamt	26-62	35-71	51-87	Gesamt	15-25	24-34	40-50

### 4.3.2 Fotos

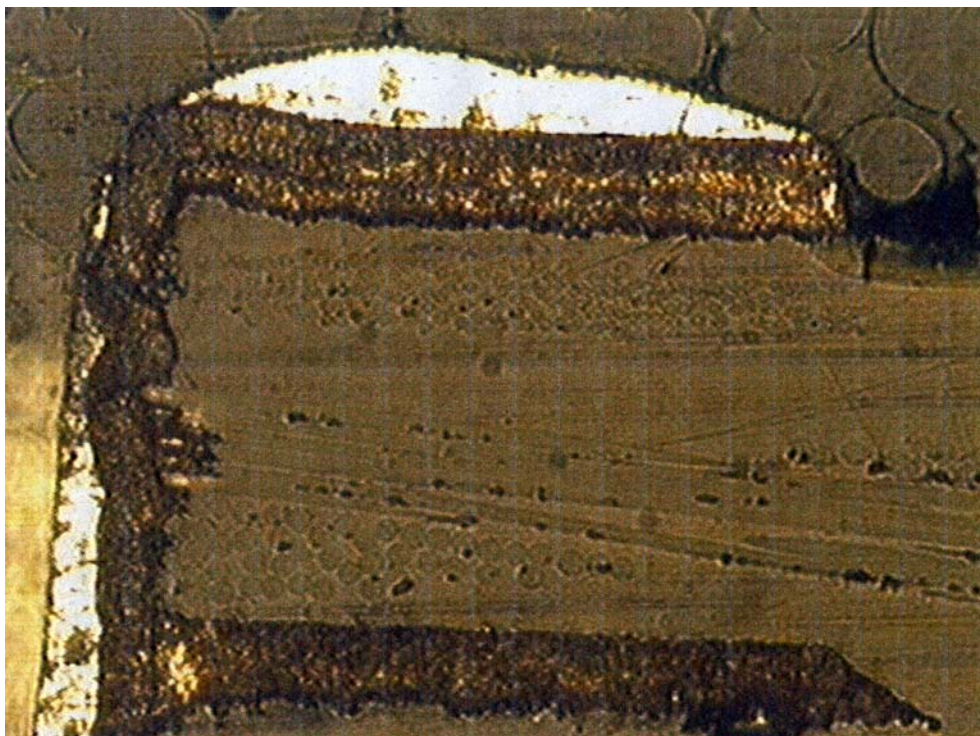


## Oberflächen

Für Hot-Air-Leveling typische, unregelmäßige Verzinnung der SMD-Flächen. Deutlich ist die Abblasrichtung nach dem Herausheben aus dem Zinnbad erkennbar.



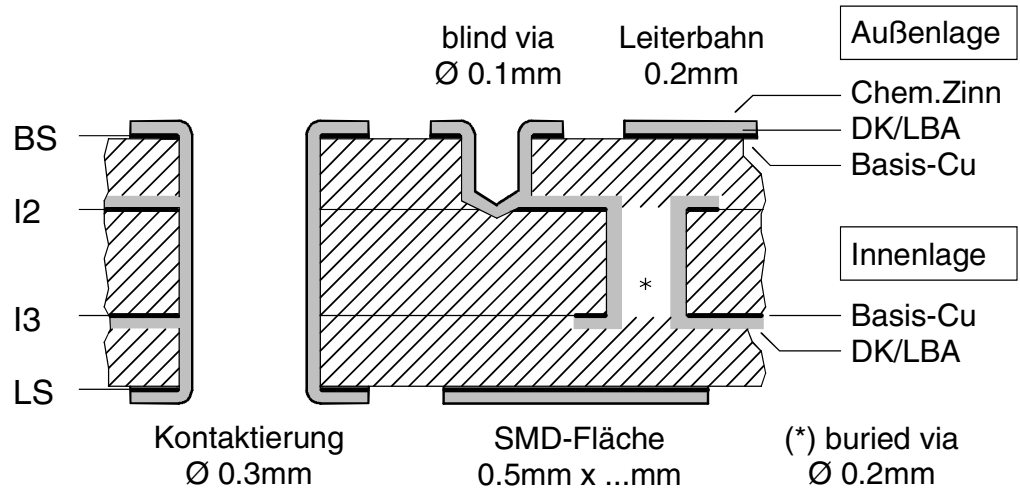
Unterschiedliche Benetzung und ungleicher Zinnantrag beim Hot-Air-Leveling.



# Oberflächen

Typische Verzinnung bei Hot-Air (helle Struktur oben und links in der Hülse eines Vias). Anbindung eines Innenlagen-Pads durch das Kontaktieren an die Hülse (links unten).

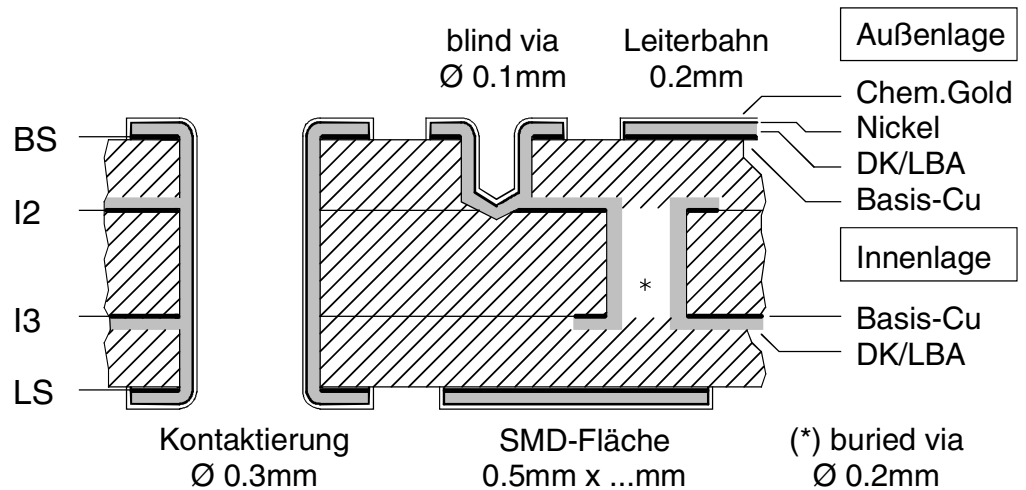
## 4.4 Chemisch Zinn



### 4.4.1 Schichten

Außenlagen (ym)				Innenlagen mit buried vias			
Basis-Cu	5	17	35	Basis-Cu	5	17	35
DK/LBA	25-42	25-42	25-42	DK/LBA	15-25	15-25	15-25
Verluste	- 5	- 8	- 10	Verluste	- 5	- 8	- 10
Ch. Zinn	0.7-1	0.7-1	0.7-1				
Gesamt	26-43	35-52	51-68	Gesamt	15-25	24-34	40-50

## 4.5 Gold (chemisch)



## Oberflächen

### 4.5.1 Schichten

Außenlagen (ym)				Innenlagen mit buried vias			
Basis-Cu	5	17	35	Basis-Cu	5	17	35
DK/LBA	25-42	25-42	25-42	DK/LBA	15-25	15-25	15-25
Verluste	- 5	- 8	- 10	Verluste	- 5	- 8	- 10
Nickel	4-6	4-6	4-6				
Ch. Gold	0.09-0.15	0.09-0.15	0.09-0.15				
Gesamt	29-47	38-56	54-72	Gesamt	15-25	24-34	40-50

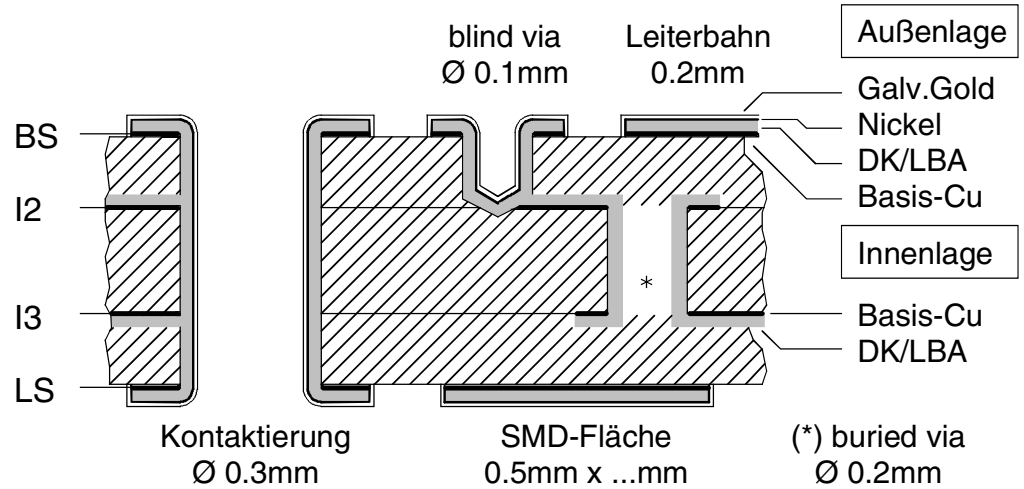
### 4.5.2 Foto



Oberfläche "Chemisch Gold", Querschnitt durch "Via" (links) und "Pad" (oben). Die helle Schicht ist das Nickel (die dünne Goldschicht ist hier nicht zu sehen), darunter das Kontaktierungskupfer, das auf dem Basiskupfer (oben, unterhalb der dunklen Linie) aufgebaut ist.

# Oberflächen

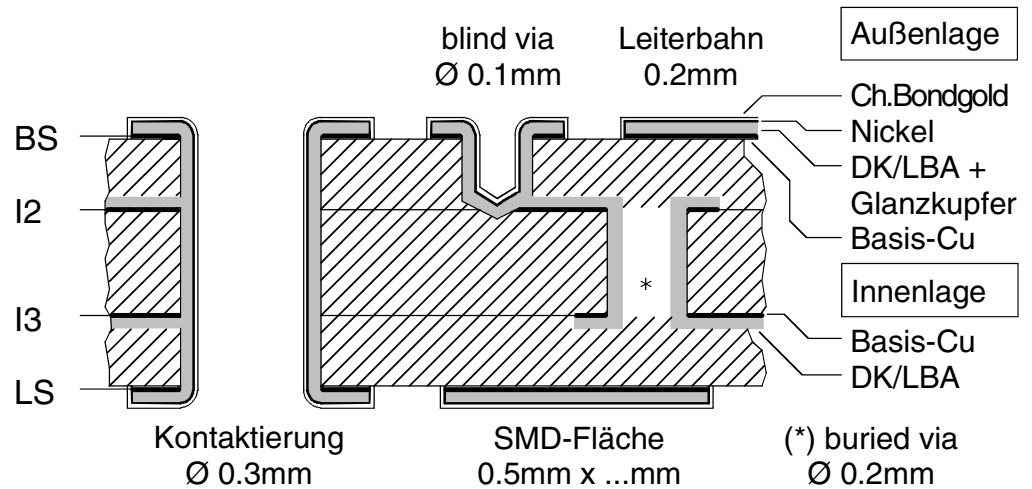
## 4.6 Gold (galvanisch)



### 4.6.1 Schichten

Außenlagen (ym)				Innenlagen mit buried vias			
Basis-Cu	5	17	35	Basis-Cu	5	17	35
DK/LBA	25-42	25-42	25-42	DK/LBA	15-25	15-25	15-25
Verluste	- 5	- 8	- 10	Verluste	- 5	- 8	- 10
Nickel	4-6	4-6	4-6				
Glv. Gold	1-2	1-2	1-2				
Gesamt	30-50	39-59	55-75	Gesamt	15-25	24-34	40-50

## 4.7 Bondgold (chemisch) (Aludraht)

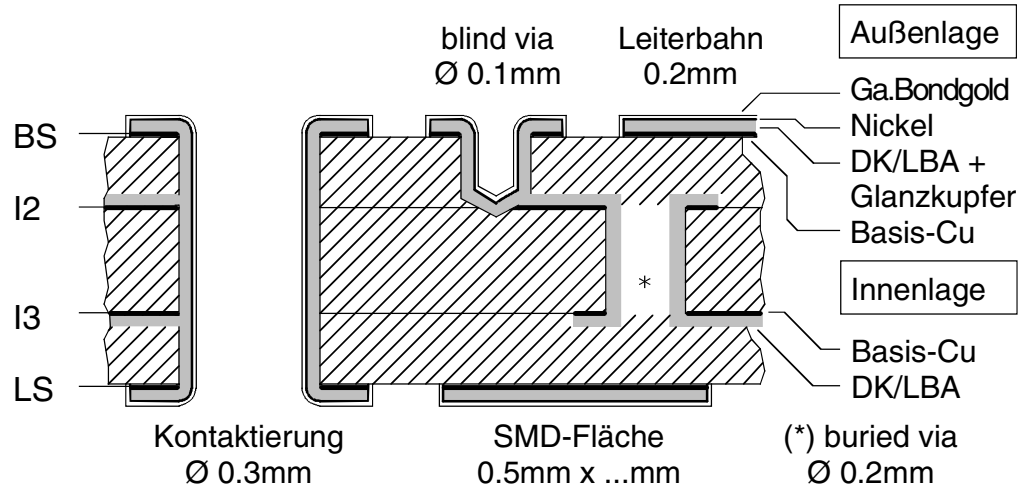


### 4.7.1 Schichten

Außenlagen (ym)				Innenlagen mit buried vias			
Basis-Cu	5	17	35	Basis-Cu	5	17	35
DK/LBA	25-42	25-42	25-42	DK/LBA	15-25	15-25	15-25
Verluste	- 5	- 8	- 10	Verluste	- 5	- 8	- 10
Nickel	4-6	4-6	4-6				
Chem. Bondgold	0.09-0.15	0.09-0.15	0.09-0.15				
Gesamt	29-48	38-57	54-73	Gesamt	15-25	24-34	40-50

# Oberflächen

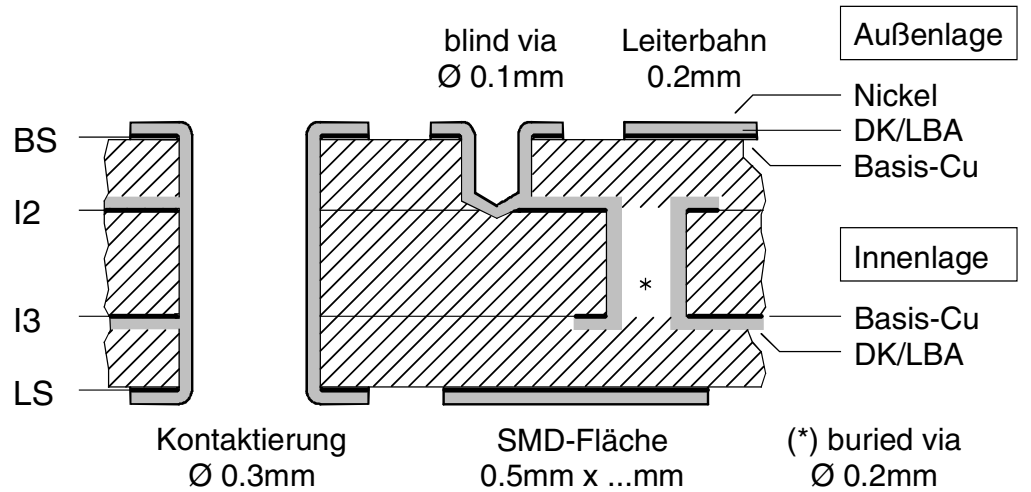
## 4.8 Bondgold (galvanisch)



### 4.8.1 Schichten

	Außenlagen (ym)			Innenlagen mit buried vias			
Basis-Cu	5	17	35	Basis-Cu	5	17	35
DK/LBA	25-42	25-42	25-42	DK/LBA	15-25	15-25	15-25
Verluste	- 5	- 8	- 10	Verluste	- 5	- 8	- 10
Nickel	4-6	4-6	4-6				
Galv. Bondgold	1-2	1-2	1-2				
Gesamt	30-50	39-59	55-75	Gesamt	15-25	24-34	40-50

## 4.9 Nickel



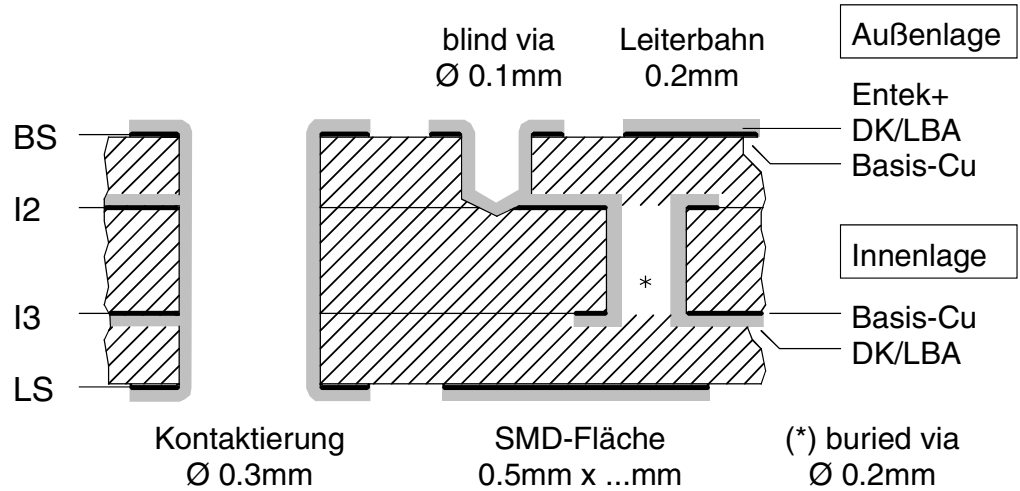
### 4.9.1 Schichten

	Außenlagen (ym)			Innenlagen mit buried vias			
Basis-Cu	5	17	35	Basis-Cu	5	17	35
DK/LBA	25-42	25-42	25-42	DK/LBA	15-25	15-25	15-25
Verluste	- 5	- 8	- 10	Verluste	- 5	- 8	- 10
Nickel	4-6	4-6	4-6				
Gesamt	28-47	37-56	53-72	Gesamt	15-25	24-34	40-50



# Oberflächen

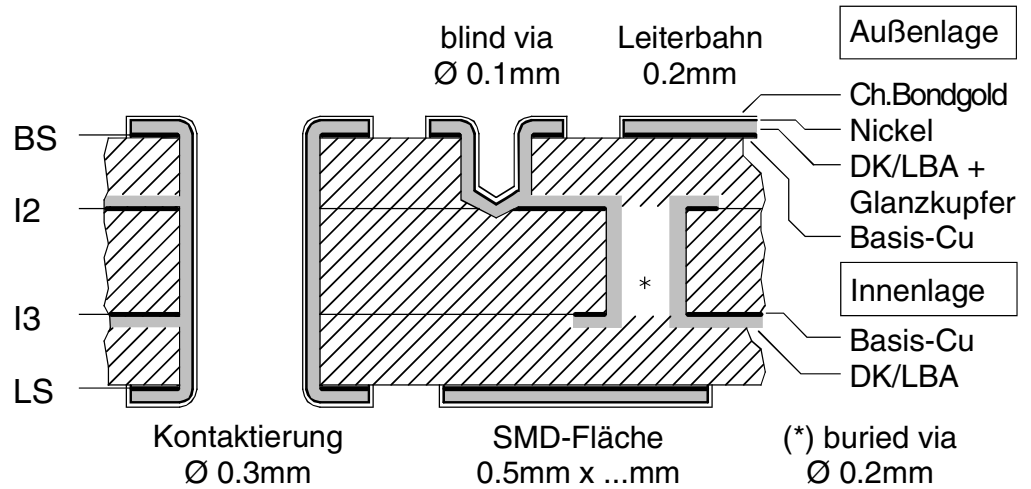
## 4.10 Entek+



### 4.10.1 Schichten

Außenlagen (ym)				Innenlagen mit buried vias			
Basis-Cu	5	17	35	Basis-Cu	5	17	35
DK/LBA	25-42	25-42	25-42	DK/LBA	15-25	15-25	15-25
Verluste	- 5	- 8	- 10	Verluste	- 5	- 8	- 10
Gesamt	25-42	34-51	50-67	Gesamt	15-25	24-34	40-50

## 4.11 Bondgold (chemisch) (Golddraht)



### 4.11.1 Schichten

Außenlagen (ym)				Innenlagen mit buried vias			
Basis-Cu	5	17	35	Basis-Cu	5	17	35
DK/LBA	25-42	25-42	25-42	DK/LBA	15-25	15-25	15-25
Verluste	- 5	- 8	- 10	Verluste	- 5	- 8	- 10
Nickel	6-8	6-8	6-8				
Chem. Bondgold	0.4-0.6	0.4-0.6	0.4-0.6				
Gesamt	31-50	40-59	56-75	Gesamt	15-25	24-34	40-50

# Passersystem

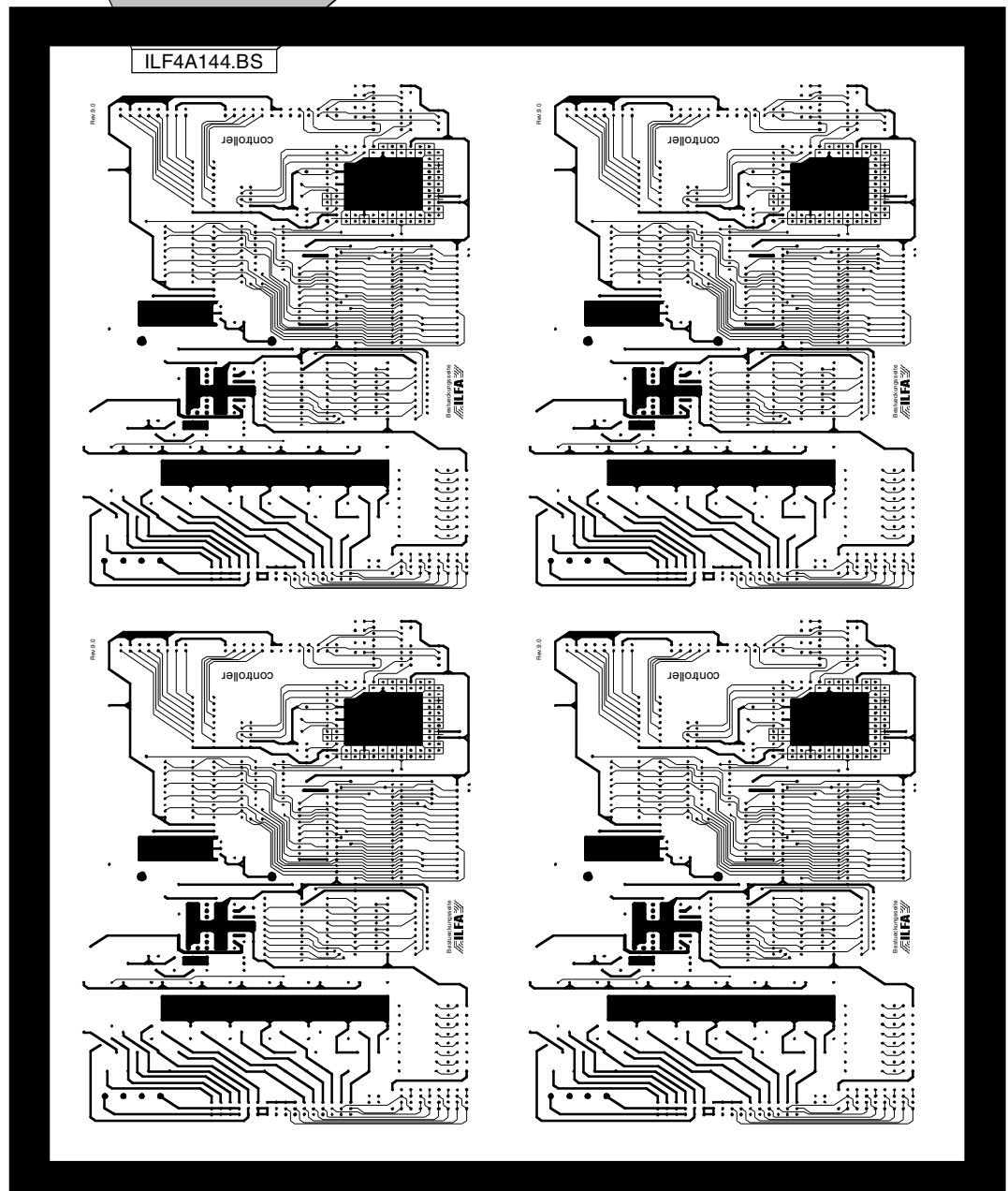
**1.0 Anwendung** Das Passersystem stellt das seitenrichtige Einrichten und die Justierung der Fertigungsfilme sicher.

Es legt die Platzierung der Dokumenten-Namen fest und es definiert die X-, Y-Achsen-Symmetrien.

**2.0 BS-Seite** Bei allen Filmen, die von der Bestückungsseite aus gesehen werden müssen, steht auf den Filmen oder den Dokumenten der Filmname oben links.

**2.1 Beispiel** Dies gilt auch für die Extensions MB\*, DB\*, VB\*, AB\*, ...

**ILF4A144.BS**



# Passersystem

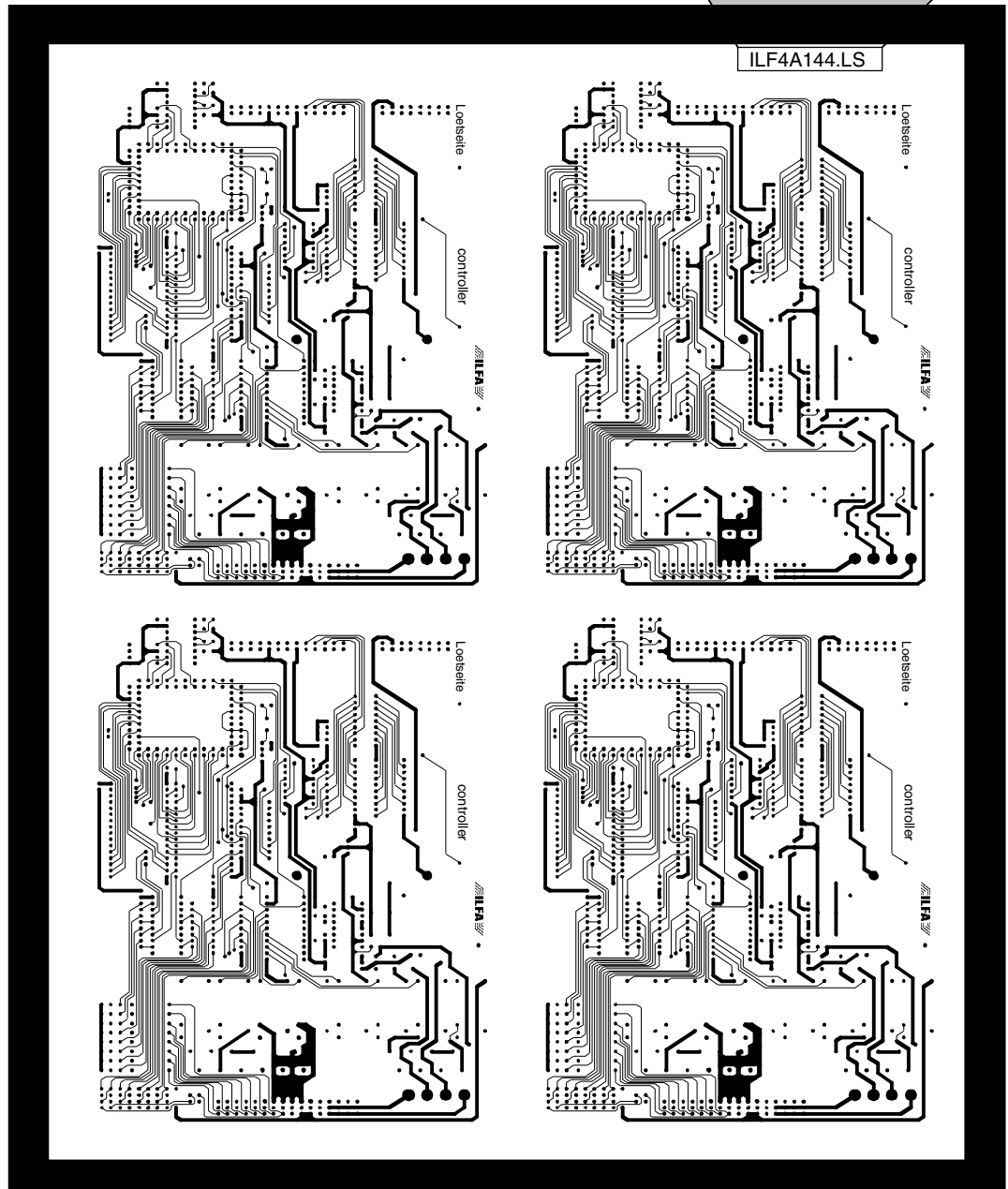
## 3.0 LS-Seite

Bei allen Filmen, die von der Lötseite aus gesehen werden müssen, steht auf den Filmen oder den Dokumenten der Filename oben rechts.

## 3.1 Beispiel

Dies gilt ebenfalls für die Extensions ML\*, DL\*, VL\*, AL\*, ...

**ILF4A144.LS**



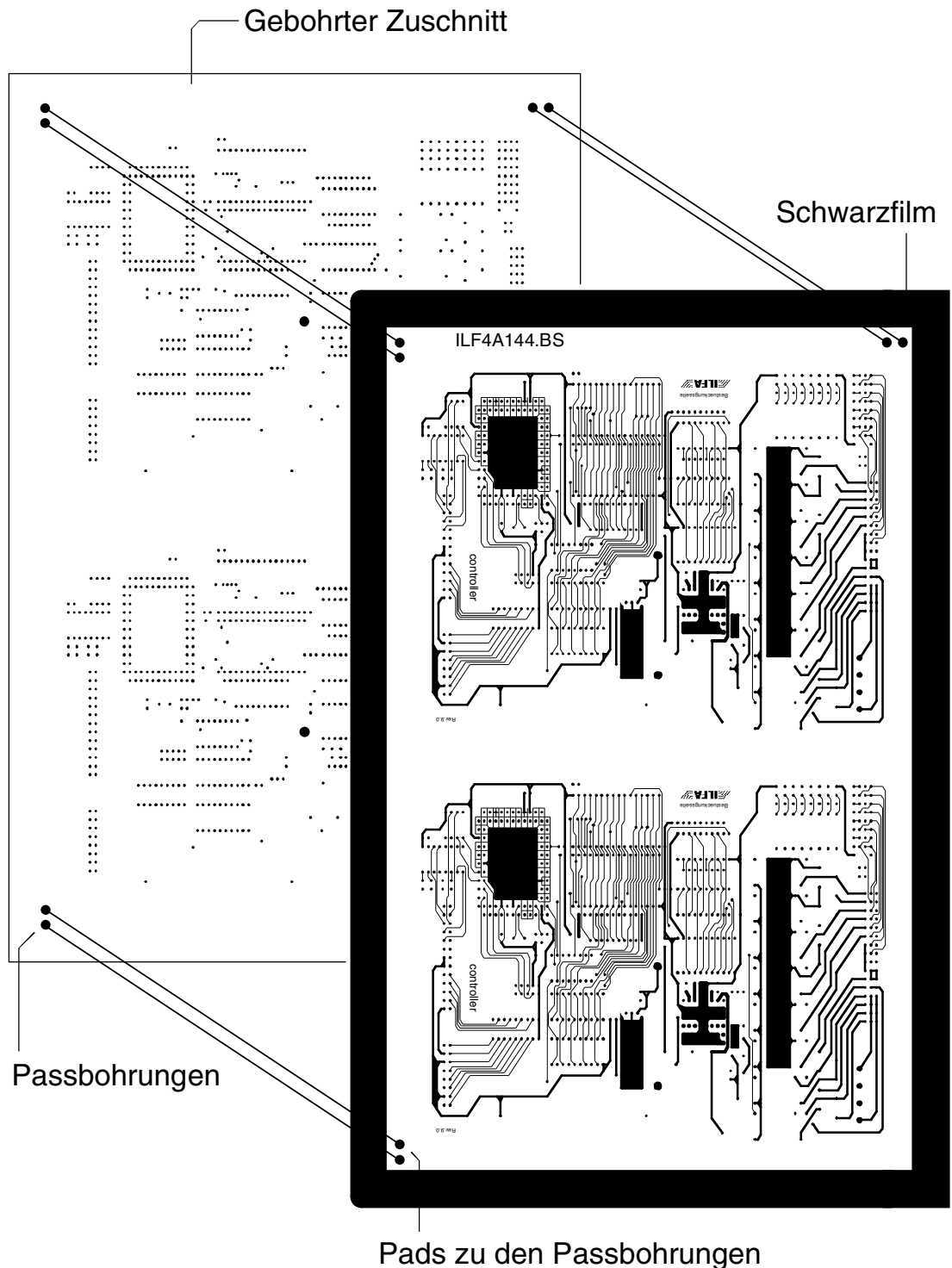
# Passersystem

## 4.0 Passbohrung

Die Passbohrungen bestehen aus drei 2er-Gruppen von Bohrungen, denen auf dem Film drei 2er-Gruppen von Pads entsprechen.

Die Montage des Filmes auf dem gebohrten Zuschnitt erfolgt verdrehsicher durch Überdeckung der Passerbohrungen mit den zugehörigen Pads.

## 4.1 Beispiel



# Passersystem

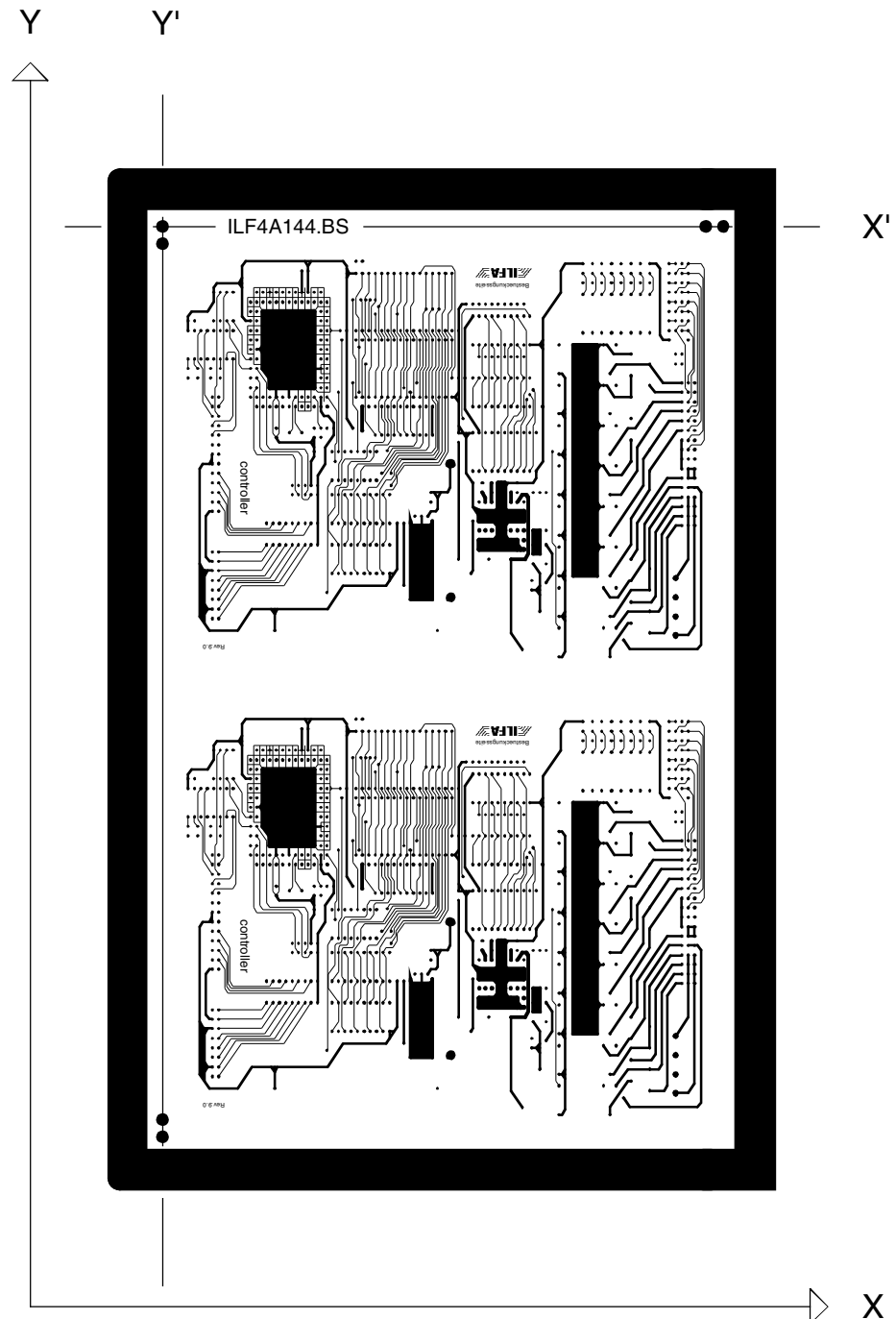
## 5.0 Koordinaten

Die Achsen der Passer ( $X'$ ,  $Y'$ ) liegen parallel zu den Achsen  $X$  und  $Y$  des Koordinatensystems.

Die drei 2er-Gruppen des Passersystems bilden einen rechten Winkel zueinander.

## 5.1 Beispiel

Lage der Achsen im Koordinatensystem.



# Passersystem

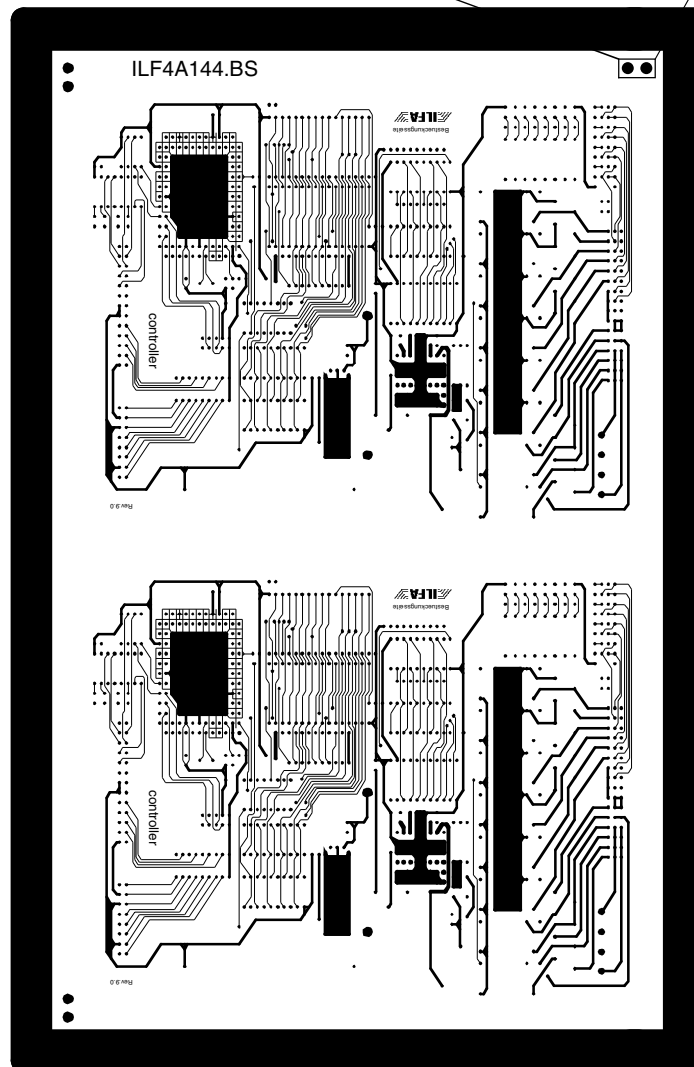
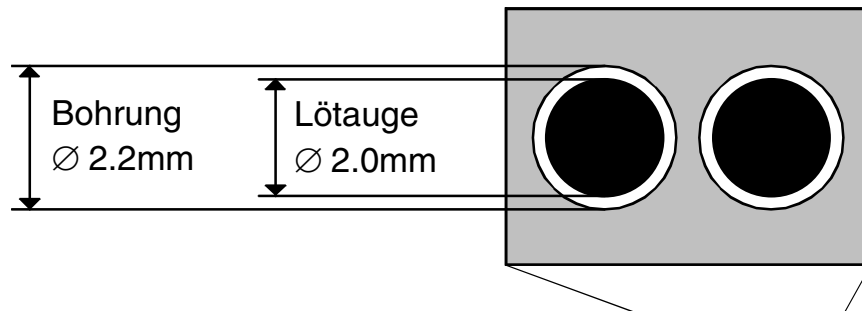
## 6.0 Ausrichten

Die Pads der Passer auf dem Film werden mittig zu den Passbohrungen auf dem gebohrten Zuschnitt ausgerichtet.

## 6.1 Beispiel

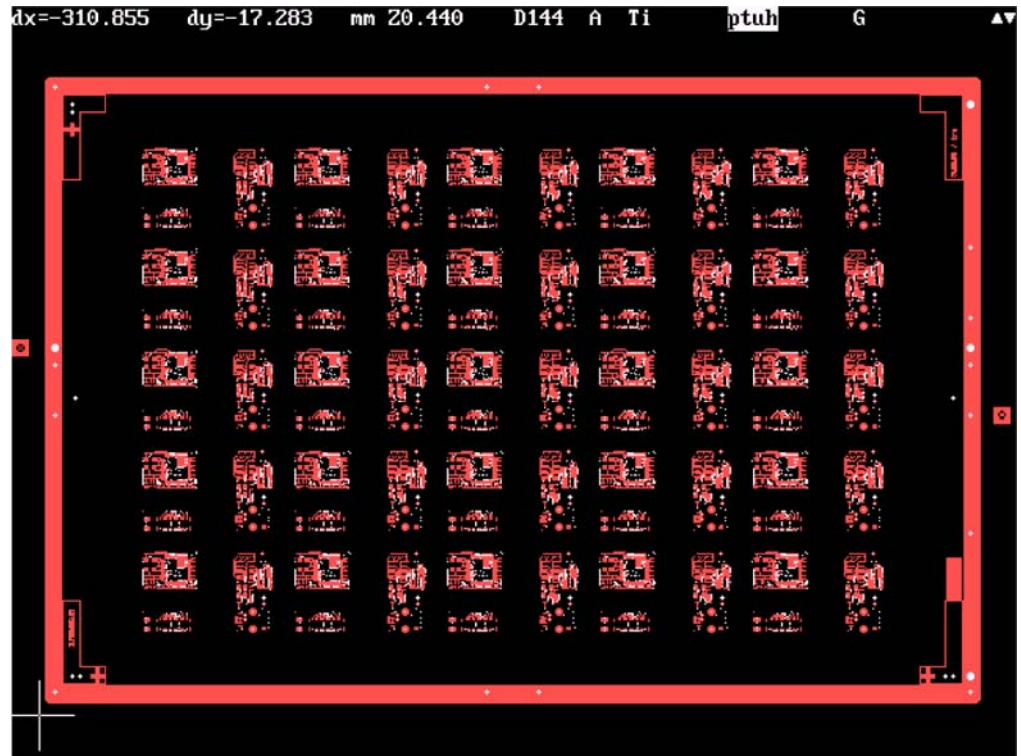
Positionierung und Bemaßung der Passbohrungen und der zugehörigen Pads.

Die Genauigkeit beim optisch-manuellem Einrichten der Filme ist besser als 1/20mm (=0.05mm).

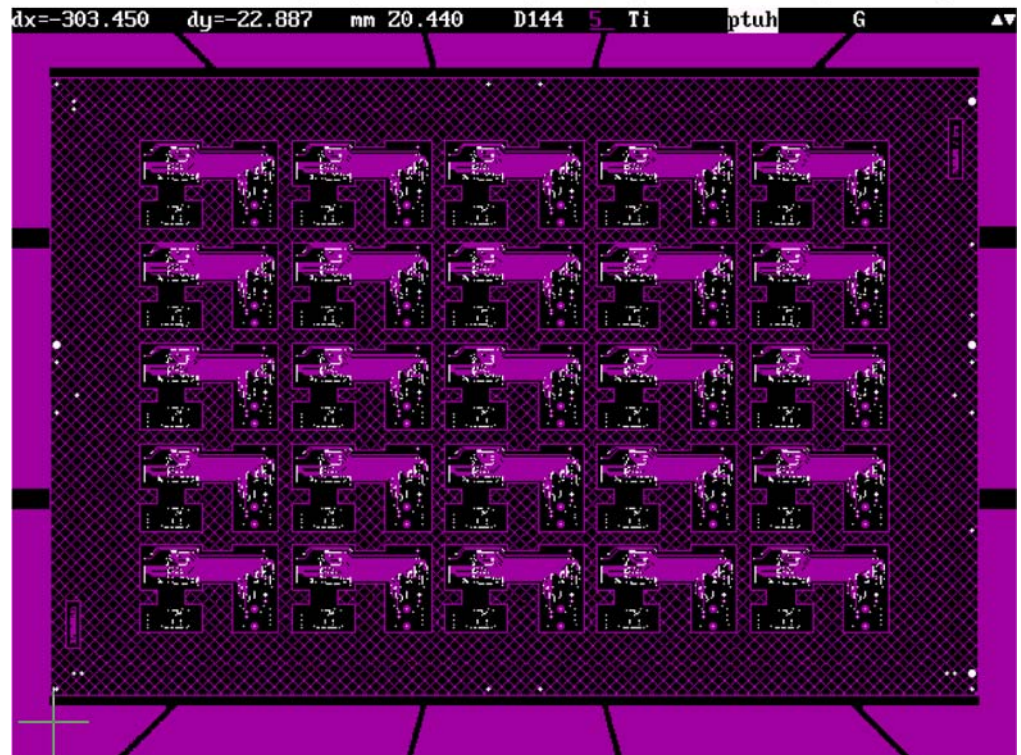


# Passersystem

## 7.0 Fotos

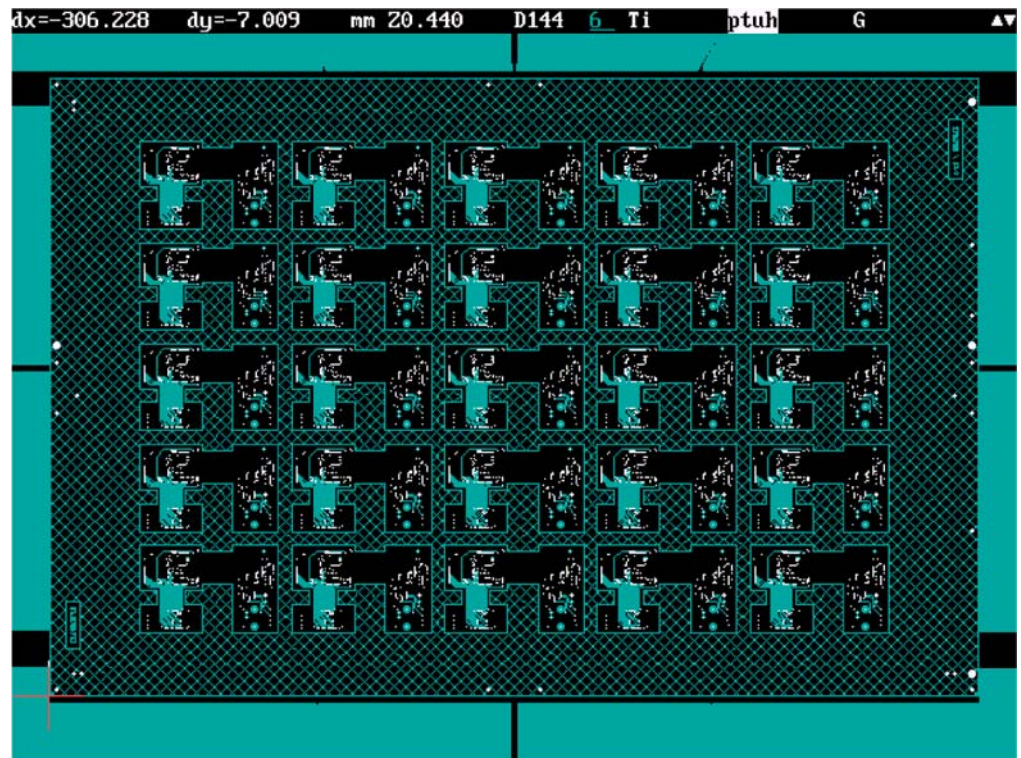


Montage der Leiterbilder im Produktionsnutzen (hier : BS-Seite), mit Galvanorahmen, Paßersystem, Verdrehenschutz (3 Zweiergruppen Bohrungen in den Ecken), Dokumentenbezeichnungen (linker Rahmen) und Registrierkreuzen (Siebdruck)

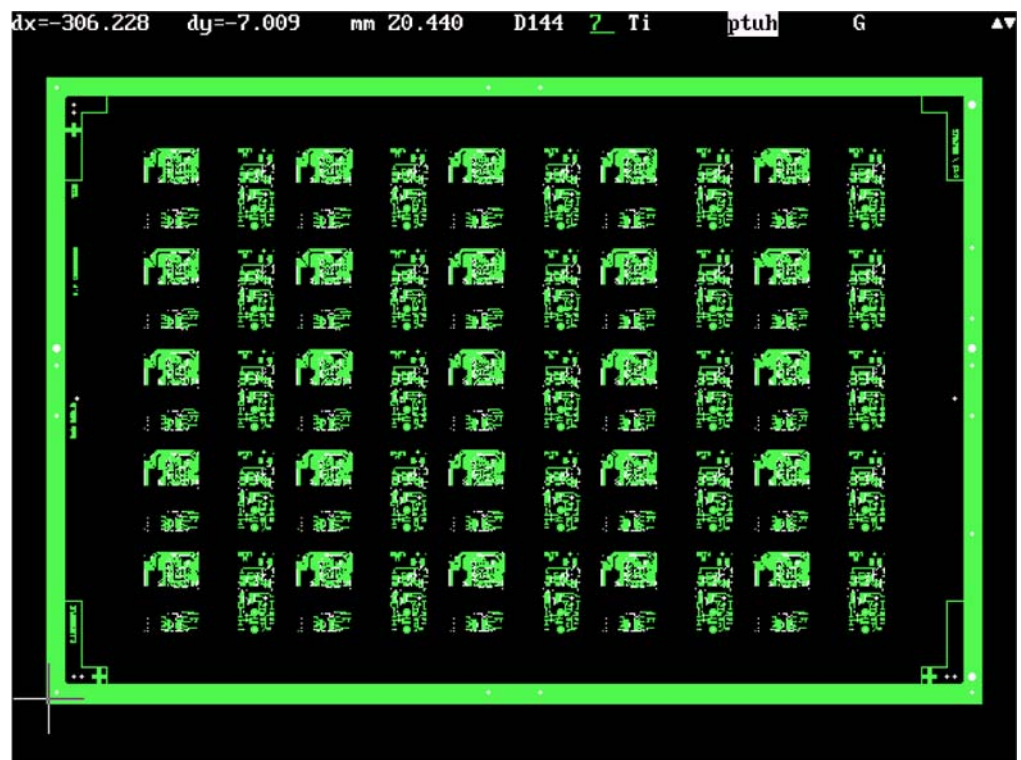


Montage der Leiterbilder im Produktionsnutzen (hier : Innenlage 2), mit Fließzonen (Verpressen), Einrichthilfen, Rasterisierung (Verwindung + Verzüge) und den Targets für die spätere Registrierung der Aufnahmebohrungen auf der Röntgenmaschine.

# Passersystem



Montage der Leiterbilder im Produktionsnutzen (hier : Innenlage 3), mit Fließzonen (Verpressen), Einrichthilfen, Rasterisierung (Verwindung + Verzüge) und den Targets für die spätere Registrierung der Aufnahmebohrungen für die Röntgenbohrmaschine



Montage der Leiterbilder im Produktionsnutzen (hier : LS-Seite), mit Galvanorahmen, Paßersystem, Verdreherschutz (3 Zweiergruppen Bohrungen in den Ecken), Dokumentenbezeichnungen (linker Rahmen) und Registrierkreuzen (Siebdruck)



# Passersystem

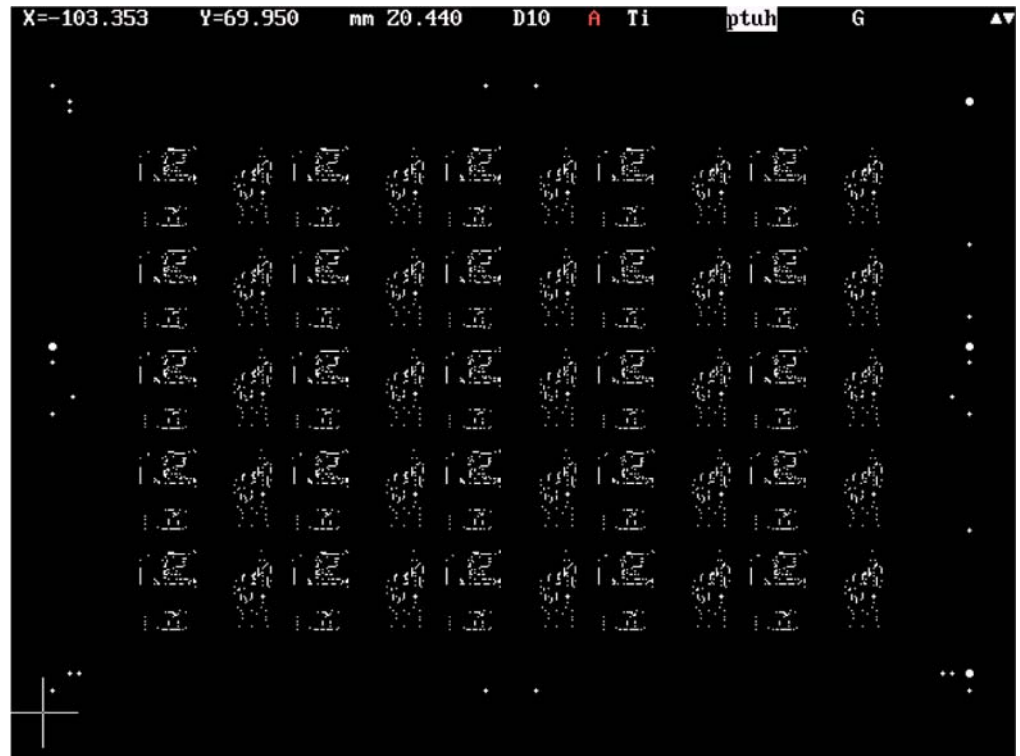


Montage der Leiterbilder im Produktionsnutzen (hier : Lötstopmaske BS-Seite), mit umlaufendem Paßersystem, Dokumentenbezeichnungen und Einrichthilfe (3 Gruppen a 4 Quadrate)

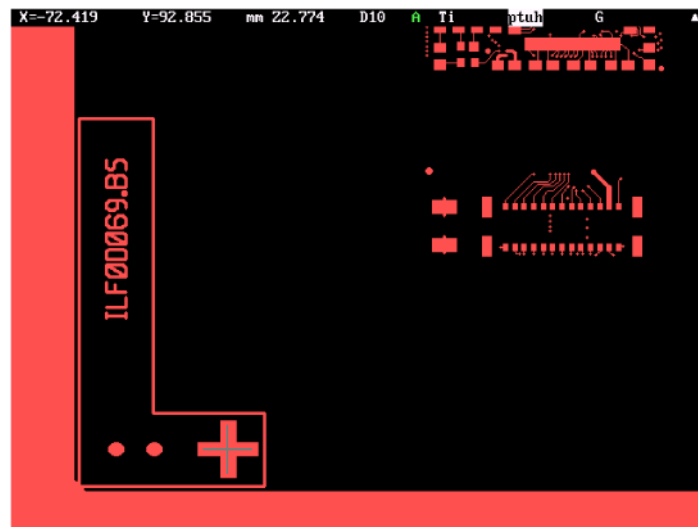


Montage der Leiterbilder im Produktionsnutzen (hier : Bestückungsdruck BS-Seite), mit umlaufendem Paßersystem, Dokumentenbezeichnungen und Einrichthilfe (3 Gruppen a 4 Quadrate)

# Passersystem

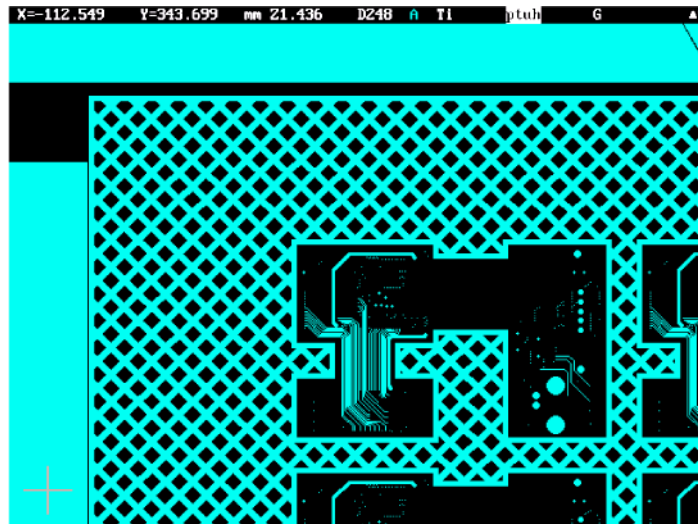


Bohrprogramm im Nutzen (Gerber-Format) inklusive aller Aufnahmebohrungen für die Registrierung des Produktionsnutzens und das Einrichten bei weiteren Arbeitsschritten.

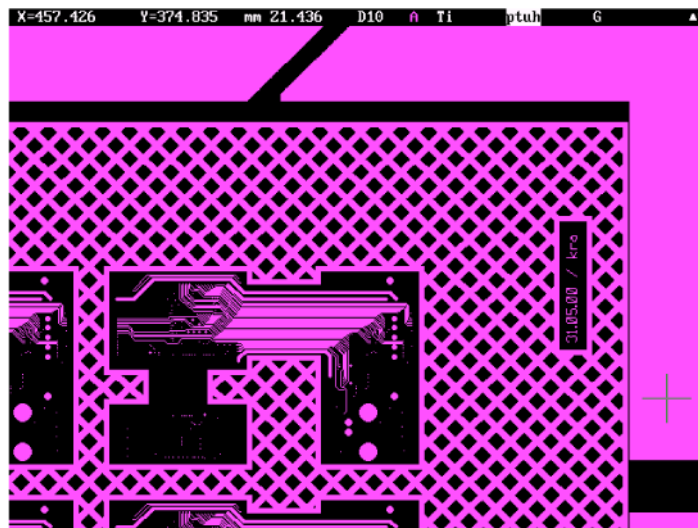


Detail :  
 Bestückungsseite  
 (File \*.BS),  
 Galvanorahmen,  
 Dokumenten-  
 nummer,  
 Bohrungspaar  
 (Verdrehschutz,  
 Einrichten),  
 Paßerkreuz für  
 Siebdruck

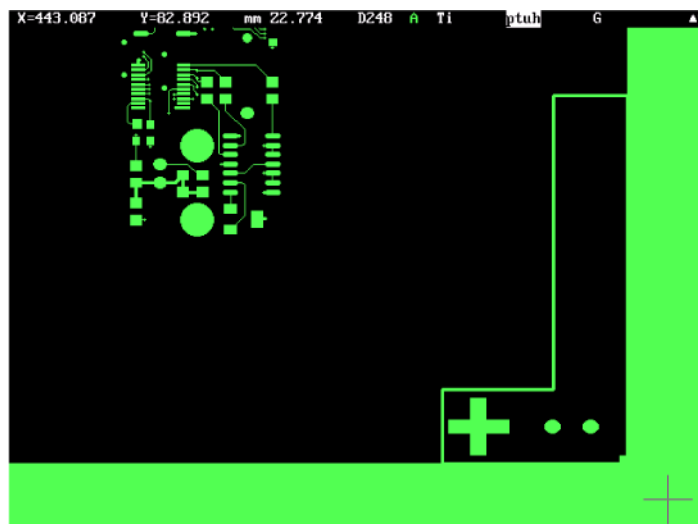
# Passersystem



Detail :  
 Innenlage 2  
 (File \*.I2),  
 Verfließzone,  
 Rasterung (gegen  
 Verwindung und  
 Verzüge),  
 Dokumenten-  
 bearbeitung +  
 Datum

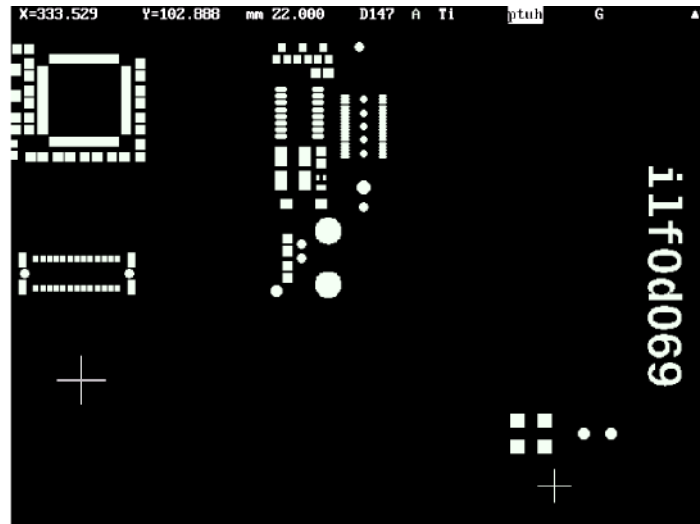


Detail :  
 Innenlage 3  
 (File \*.I3),  
 Verfließzone,  
 Rasterung (gegen  
 Verwindung und  
 Verzüge)

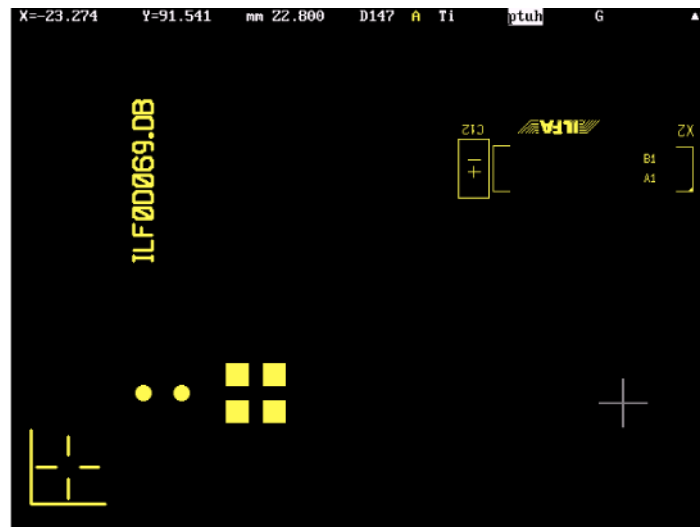


Detail :  
 Lötseite (File \*.LS),  
 Galvanorahmen,  
 Bohrungspaar  
 (Verdrehschutz,  
 Einrichten),  
 Paßerkreuz für  
 Siebdruck

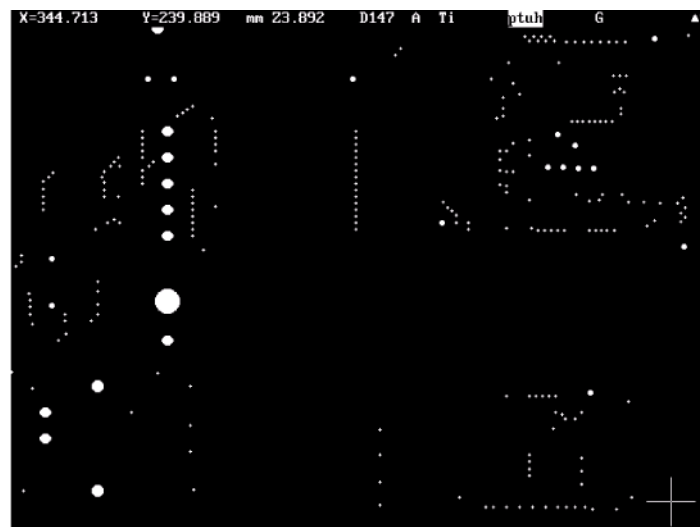
# Passersystem



Detail :  
Lötstopmaske für  
die Bestückungs-  
seite (File \*.MBN),  
Bohrungspaar  
(Verdrehchutz,  
Einrichten),  
Registriergruppe  
(4 Quadrate)



Detail :  
Bestückungsdruck  
für die  
Bestückungsseite  
(File \*.DB),  
Bohrungspaar  
(Verdrehchutz,  
Einrichten),  
Registriergruppe  
(4 Quadrate),  
Dokumenten-  
kennzeichnung



Detail :  
Ausschnitt aus  
dem Bohr-  
programm  
(File \*.DRI),  
CAM-Kontroll-  
daten,  
DK-Kennung  
(runde Pads),  
unterschiedliche  
Bohrdurchmesser

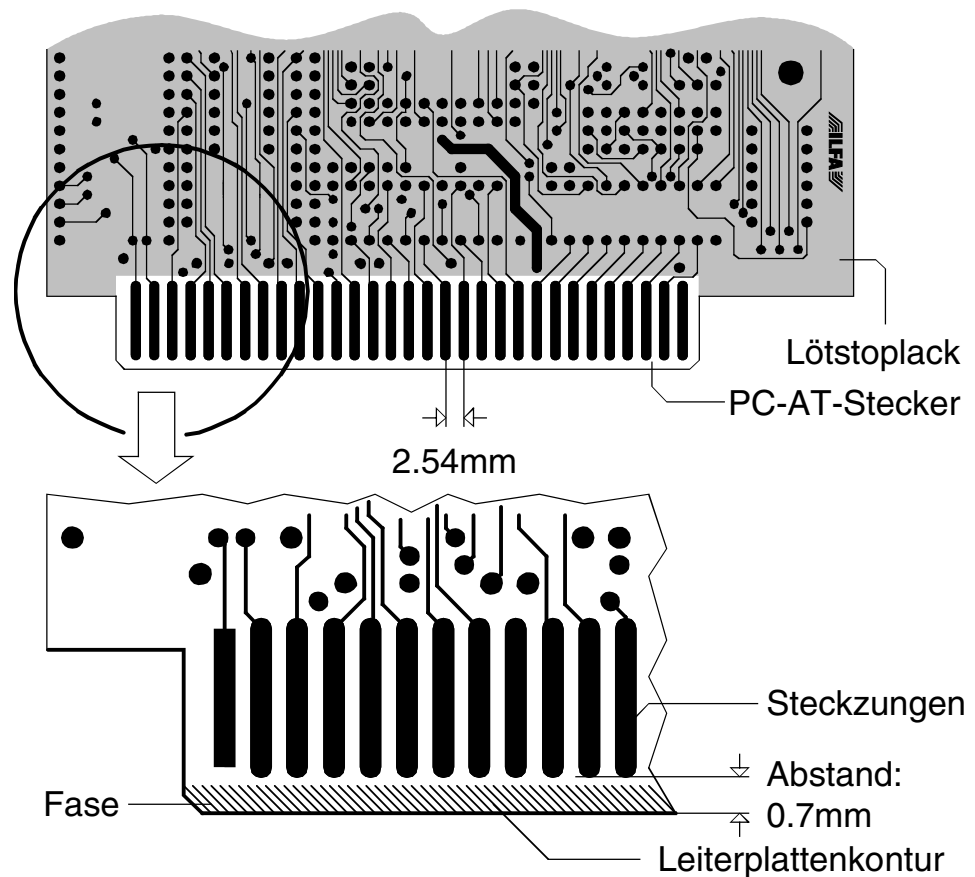
# PC-Stecker

**1.0 Anwendung** Über PC-Stecker werden Leiterplatten direkt mit Motherboards verbunden.  
Unterschieden werden PC-AT-Stecker mit einem Rasterabstand von 2.54mm und PCI-Stecker mit einem Rasterabstand von 1.27mm.

**2.0 Designregel** Die Stecker müssen frei von Lötstopplack sein.  
Kontaktierungen im Steckerbereich sind unzulässig.

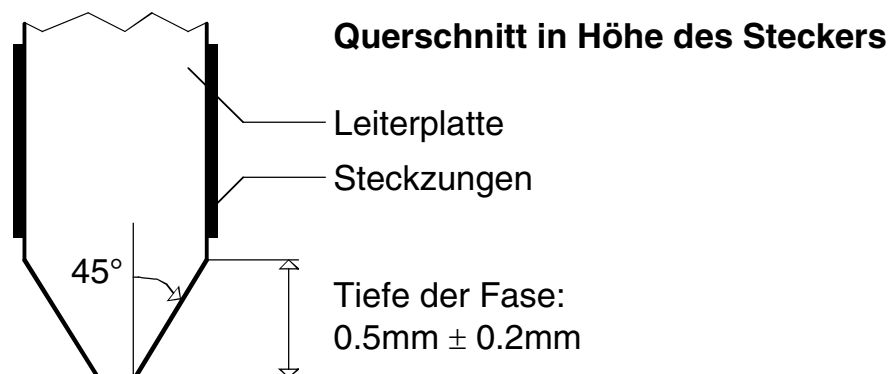
**3.0 PC-AT** Die Steckzungen müssen von der Leiterplattenkontur einen Abstand von mindestens 0.7mm haben.

## 3.1 Beispiel



**3.2 Anfassen** Die Leiterplattenkontur im Steckerbereich kann mit einer Fase (Fasenwinkel 45°) versehen werden.

## 3.3 Beispiel

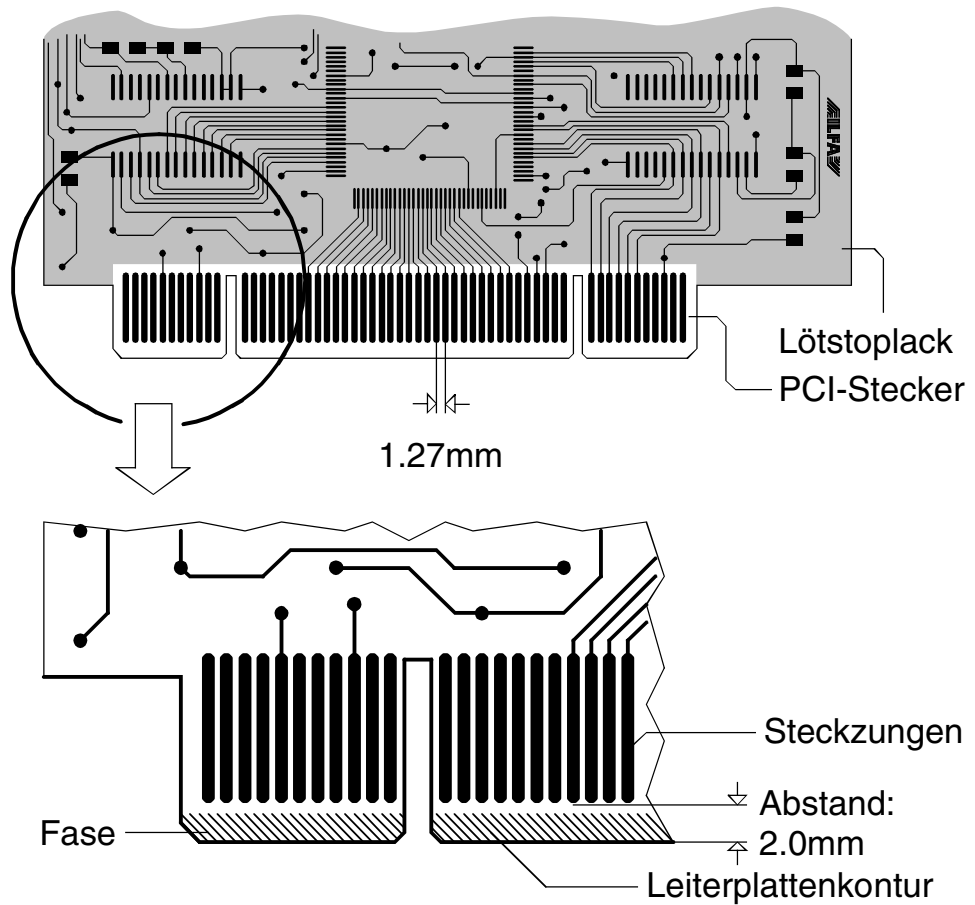


# PC-Stecker

## 4.0 PCI

Die Steckzungen müssen von der Leiterplattenkontur einen Abstand von mindestens 0.2mm haben

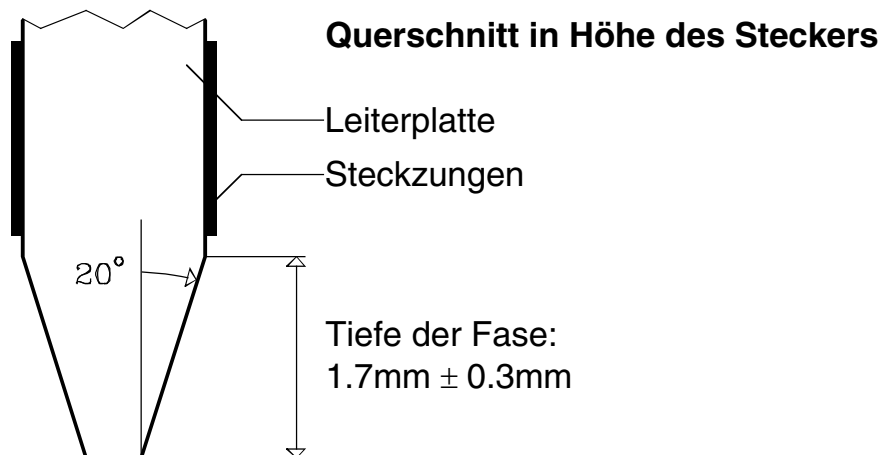
## 4.1 Beispiel



## 4.2 Anfansen

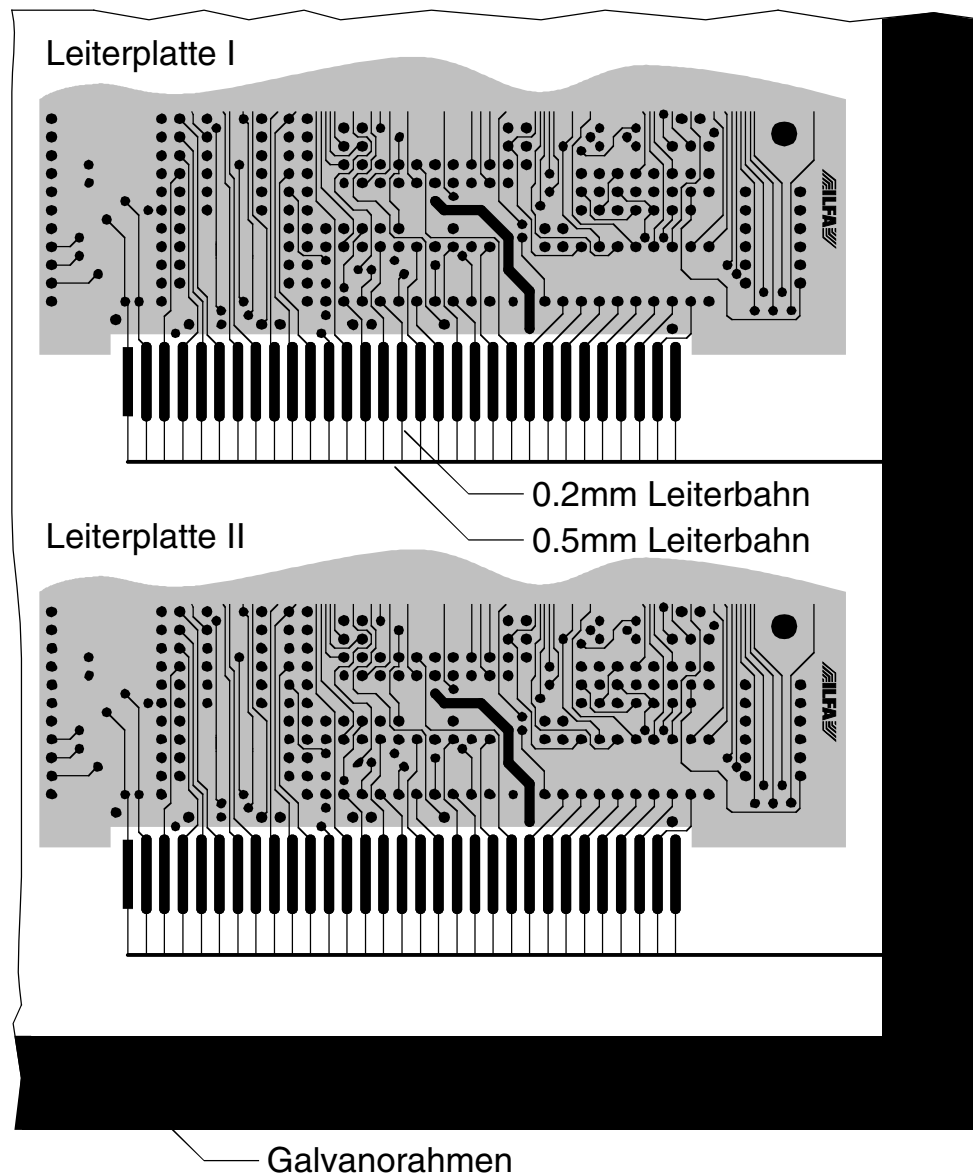
Die Leiterplattenkontur im Steckerbereich kann mit einer Fase (Fasenwinkel 20°) versehen werden.

## 4.3 Beispiel



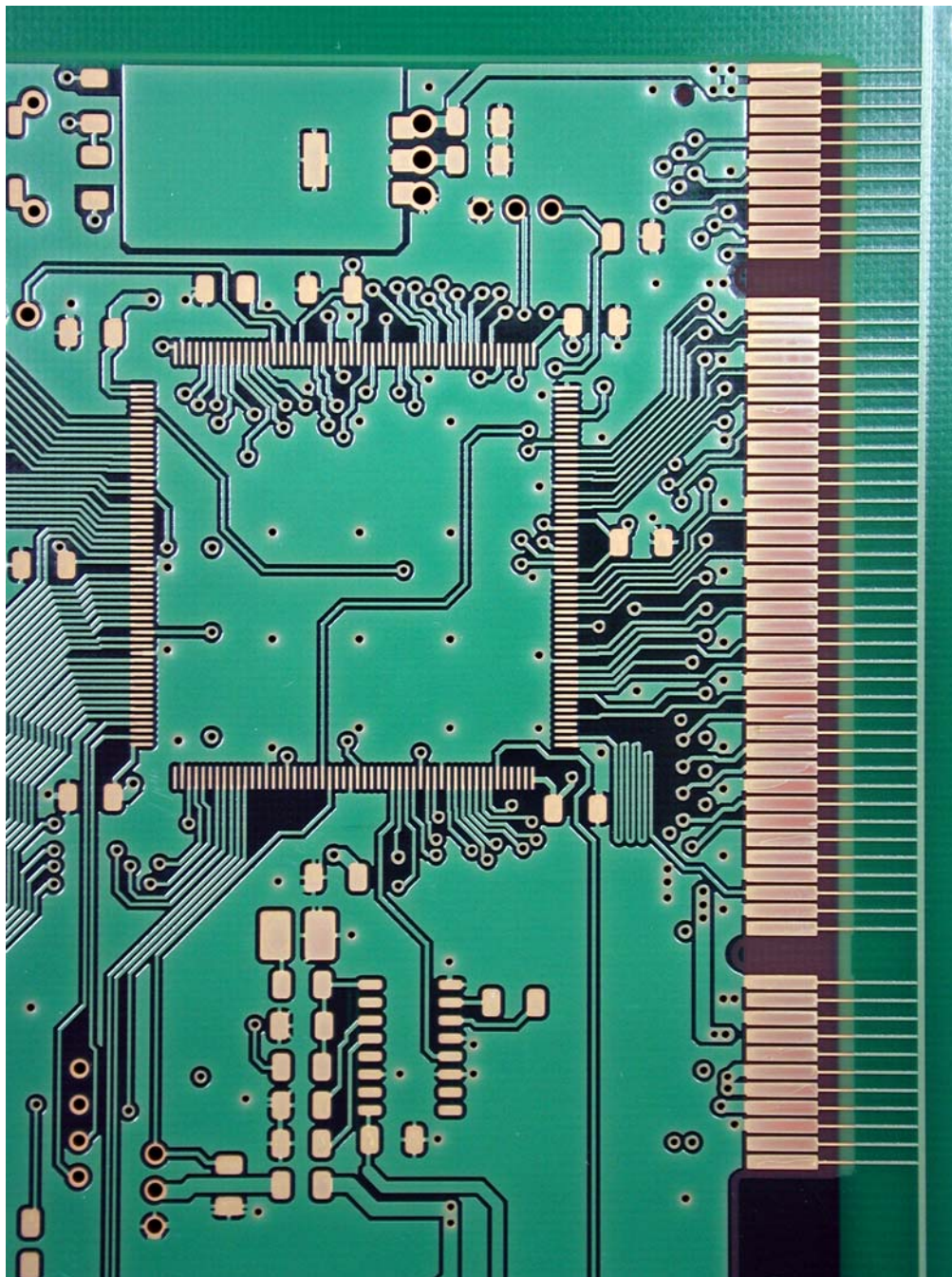
# PC-Stecker

- 5.0 Powerplanes** siehe Dokument „Powerplanes [S.296]“ (2.6 PC-Stecker [S.298])
- 6.0 Vergoldung** Für die galvanotechnische Vergoldung werden die Steckungen miteinander verbunden und an den Galvanorahmen des Produktionsnutzens angeschlossen.
- 6.1 Beispiel** **Ausschnitt aus einem Produktionsnutzen**



# PC-Stecker

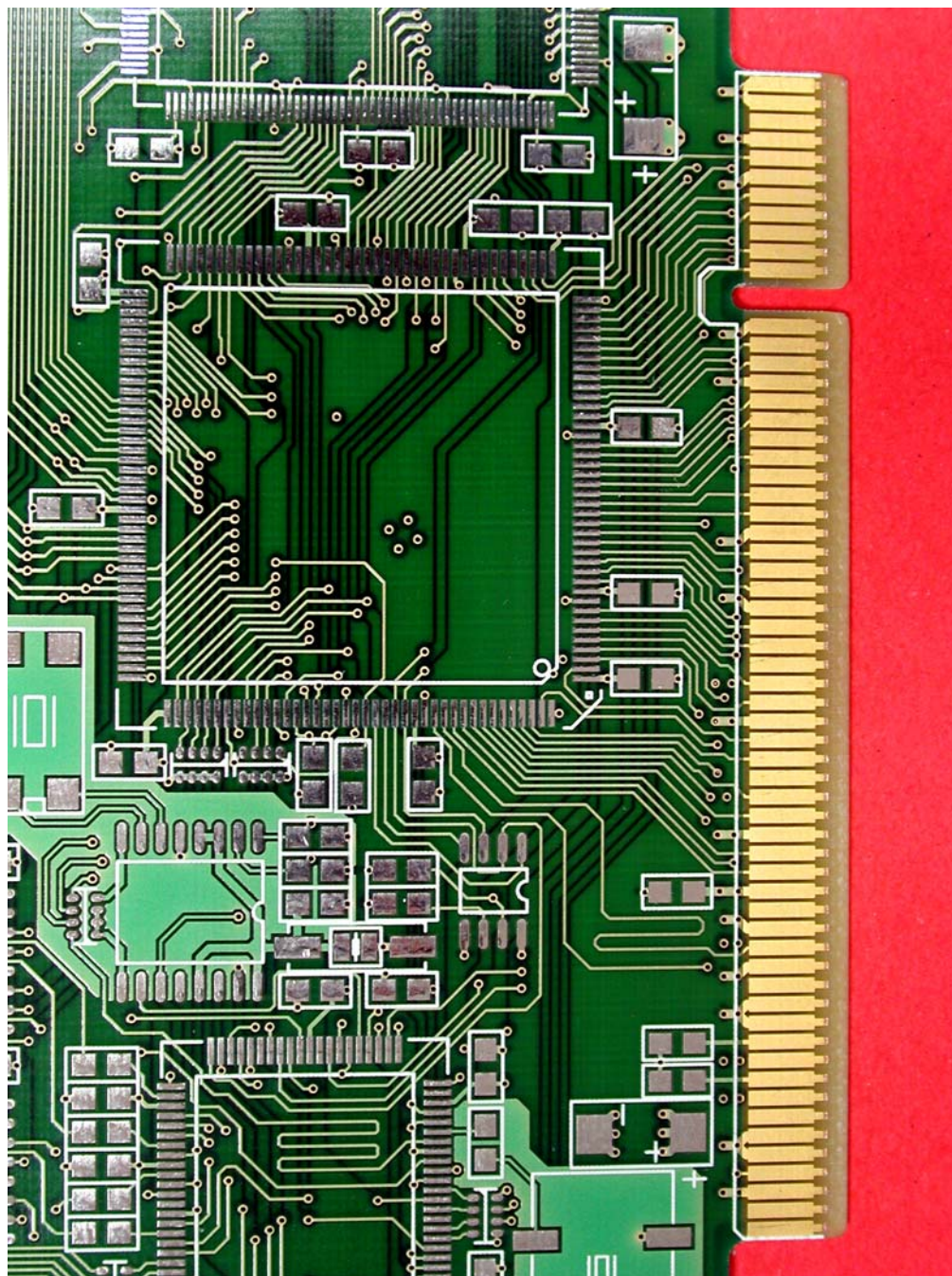
## 7.0 Fotos



Vor dem Vergolden: Verbindung der Steckzungen untereinander und zum Galvanorand des Produktionszuschnittes.



## PC-Stecker



Leiterplatte mit gefräster Kontur. Der PCI-Stecker ist bereits mit einer Fase versehen.

# Platinenbezeichnung

## 1.0 Anwendung

Die Platinenbezeichnungen dienen der Identifizierung der Leiterplatte.

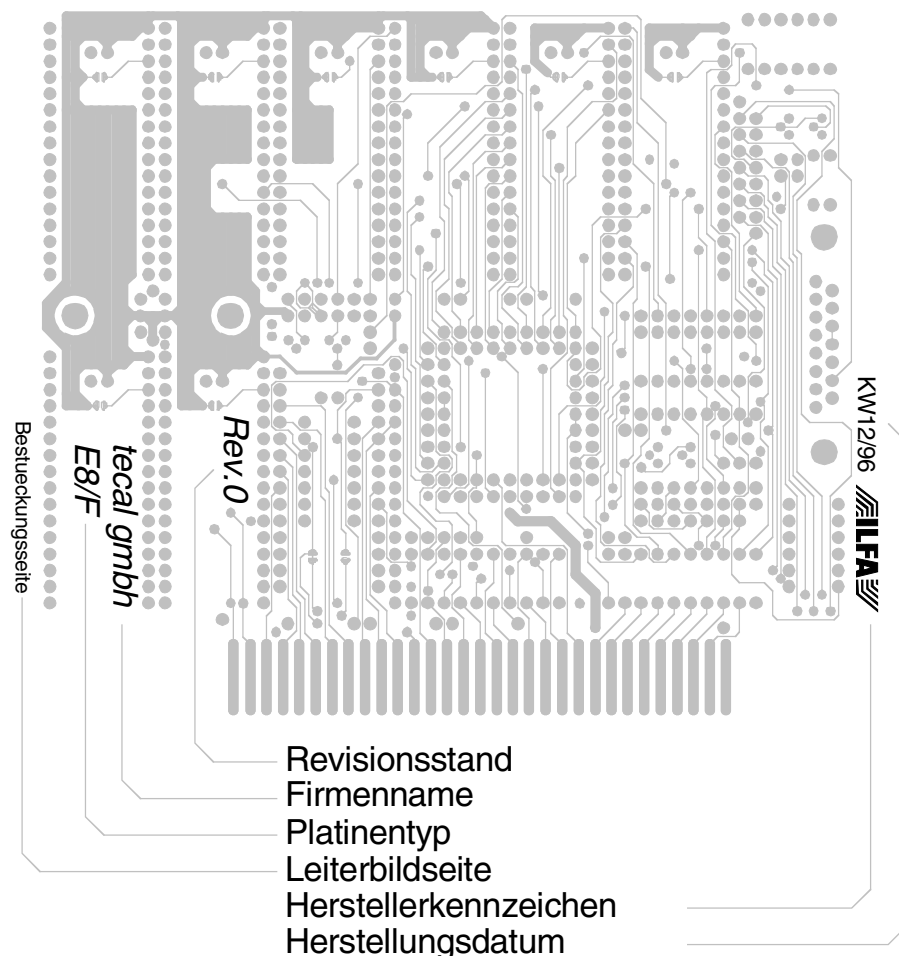
Unverzichtbar sind:

- a.) der Firmenname oder das Firmenlogo
- b.) der Platinentyp
- c.) der Revisionsstand
- d.) die Kennzeichnung der Layoutlagen

Ergänzt werden kann die Bezeichnung um:

- e.) das Herstellungsdatum (Kalenderwoche)
- f.) die Kennung des Leiterplattenherstellers

## 1.1 Beispiel



## 2.0 Hinweis

Mit der Lesbarkeit der Bezeichnungen ist auch gleichzeitig die Aufsicht auf die entsprechende Leiterplattenseite definiert.

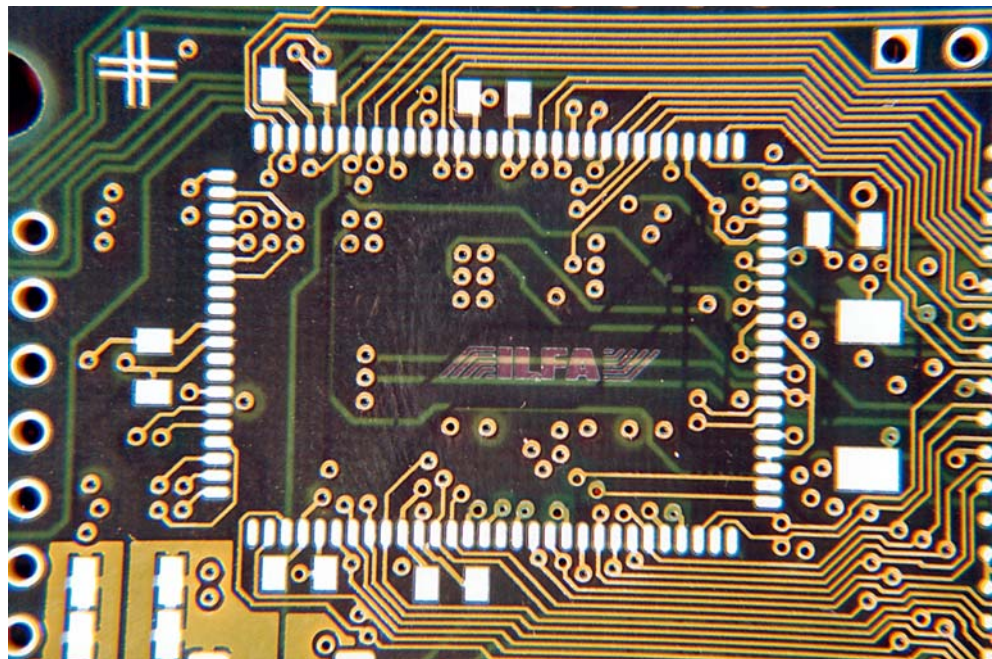
## Platinenbezeichnung

### 3.0 Fotos



Oben: Herstellerkennzeichen und KW (hier: KW 30 im Jahr 1999) im Bestückungsdruck.

Unten: Herstellerkennzeichen in der Lötstopmaske über einer Massefläche ("E11" ist der Kontrollstempel der E.-Prüfung).



Herstellerkennzeichen in der Lötstopmaske über einer Signallage. Es dürfen keine Leiterbahnen freigestellt werden.

# Pluggen

## 1.0 Anwendung

Das Pluggen verschließt Bohrungen auf der Leiterplatte, sodaß nach dem Kontaktieren eine plane Leiterplattenoberfläche entsteht.

## 2.0 Designregel

Der Datensatz für das Pluggen muß Plugging-Pads für alle Bohrungen enthalten, die verschlossen werden sollen.

Das Plugging-Pad muß umlaufend 150µm größer sein, als die zugehörige Bohrung :

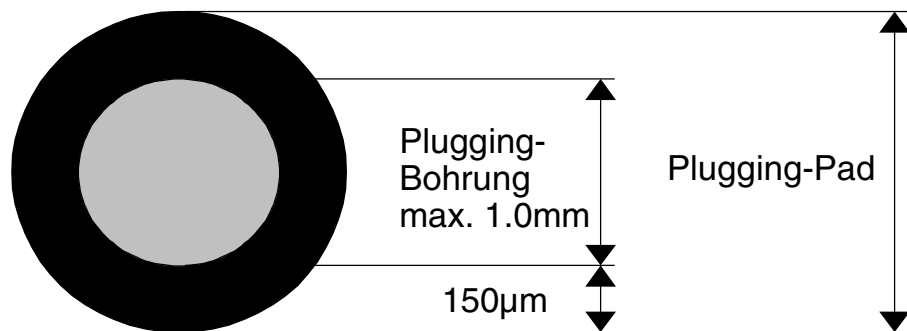
$$\text{Plugging-Pad} = \varnothing \text{ Plugging-Bohrung} + 300\mu\text{m}$$

## 2.1 Limits

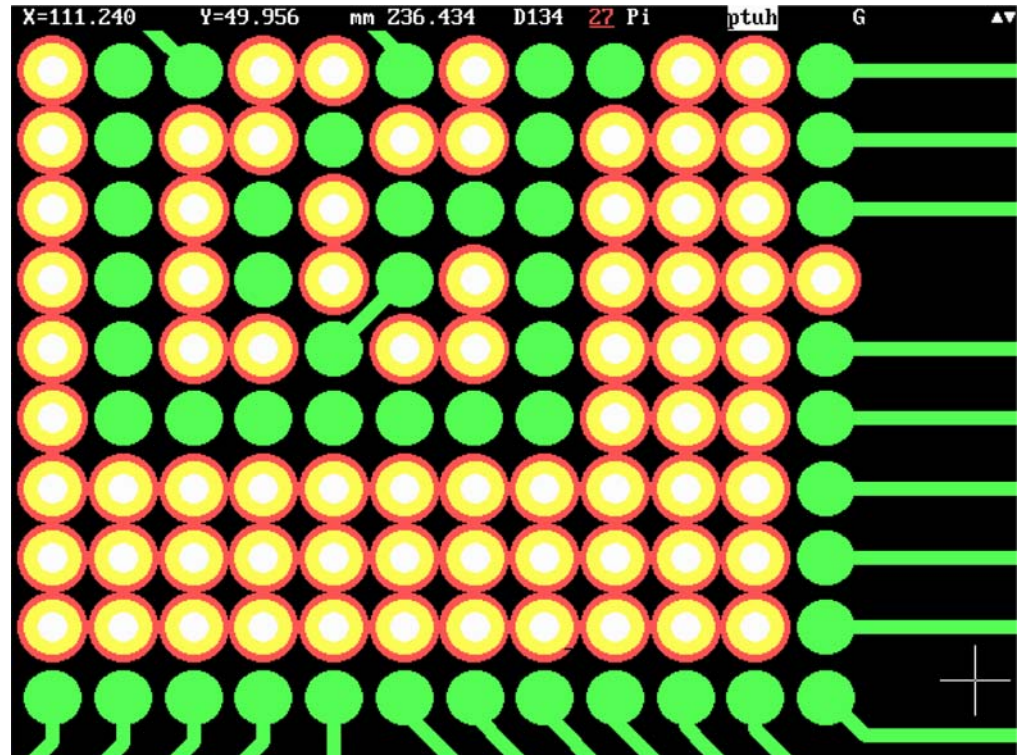
Der Bohrdurchmesser für zu pluggende Bohrungen sollte nicht über 1.0mm liegen :

$$0.0\text{mm} < \text{Gepluggte Bohrung} \leq 1.0\text{mm}$$

## 2.2 Beispiel



## 3.0 CAM

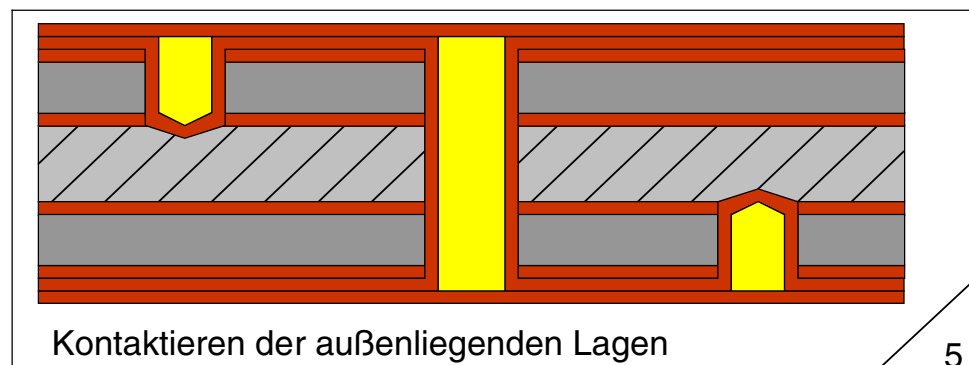
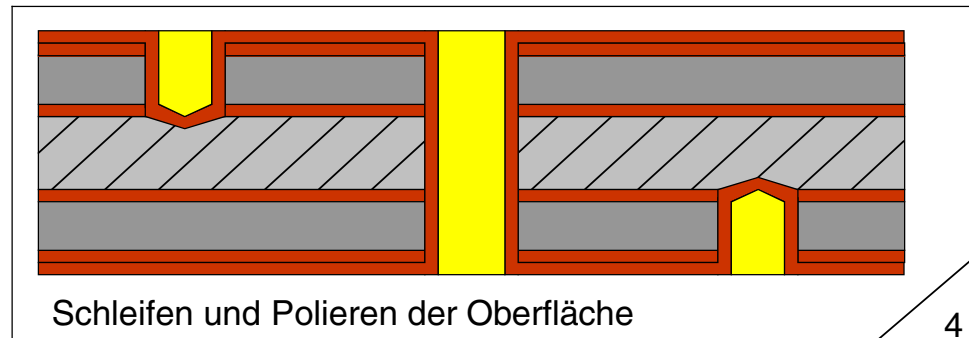
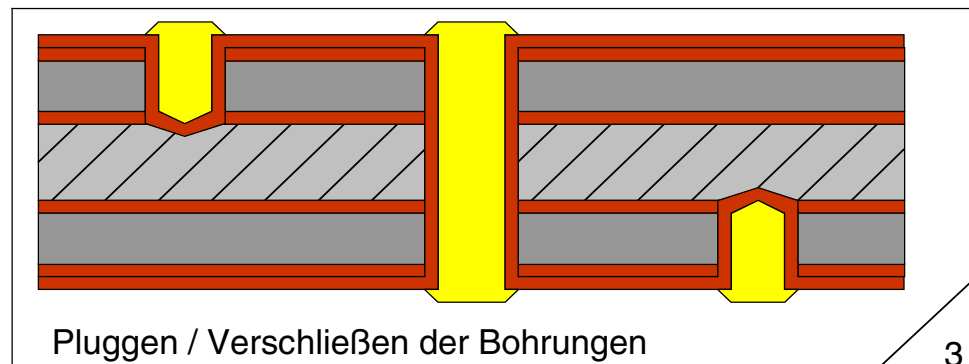
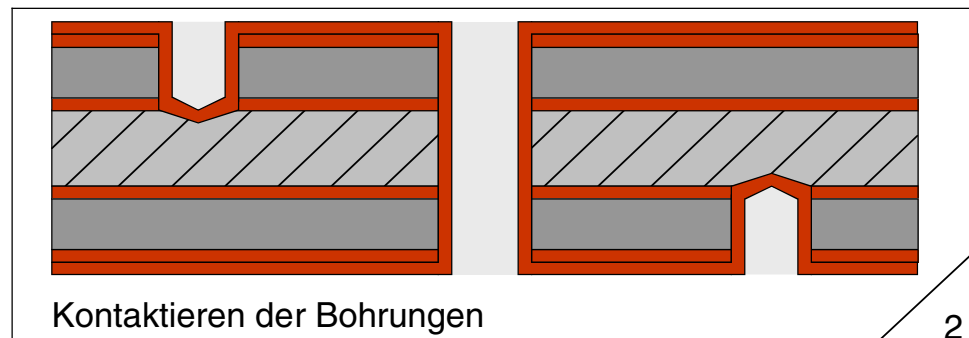
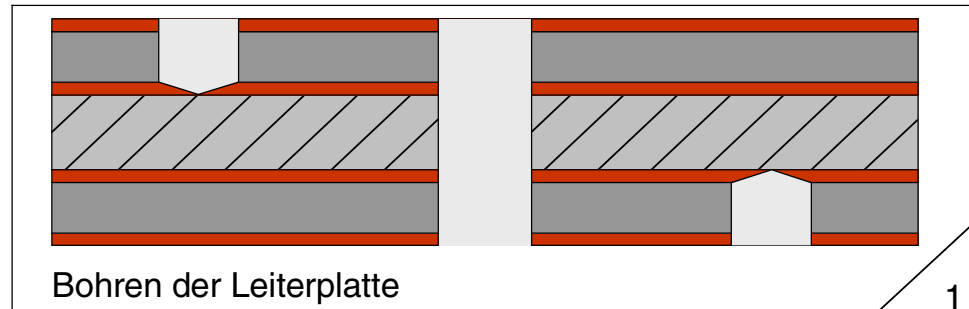


CAM-Bearbeitung : Für jede zu pluggende Bohrung (weiß) in den BGA-Pads (grün/gelb) wird ein Plugging-Pad (rot) gesetzt.

# Pluggen

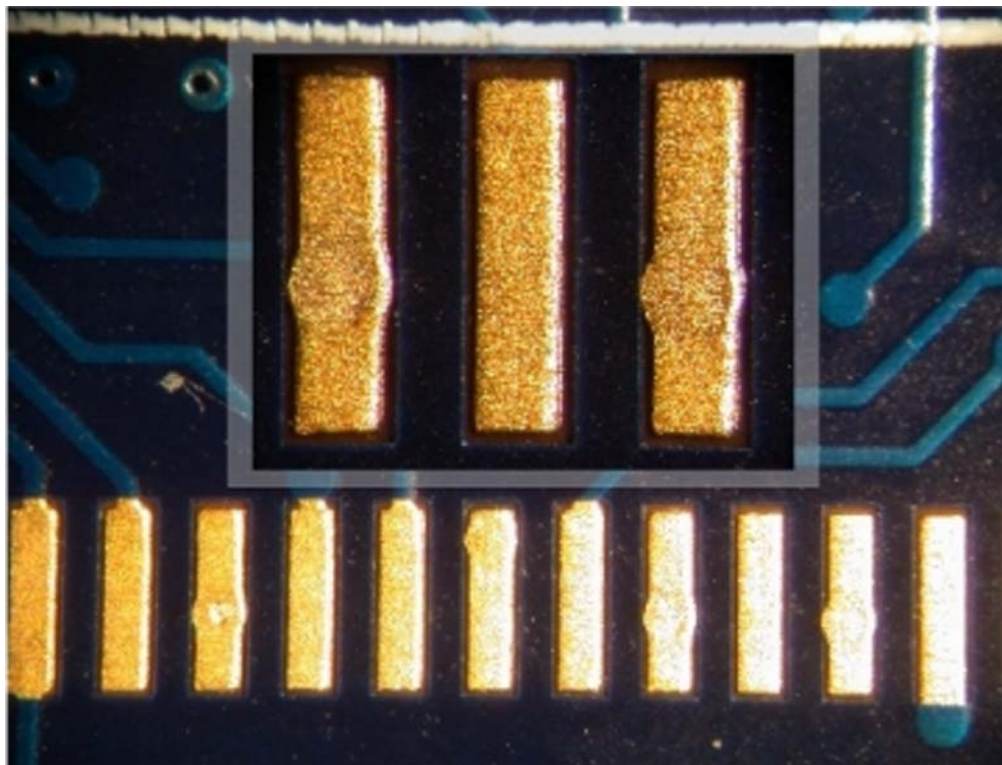
## 4.0 Produktion

Standardablauf in der Produktion für das Pluggen von Blind Vias und durchgehenden Kontaktierungen bei einem Multilayer.

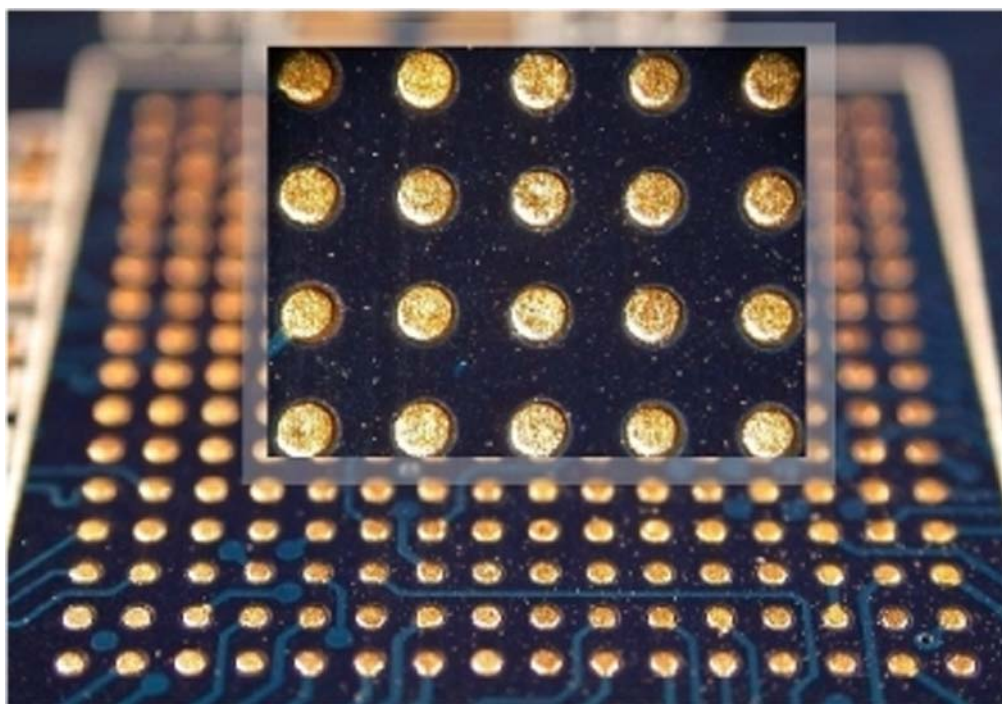


# Pluggen

## 5.0 Fotos

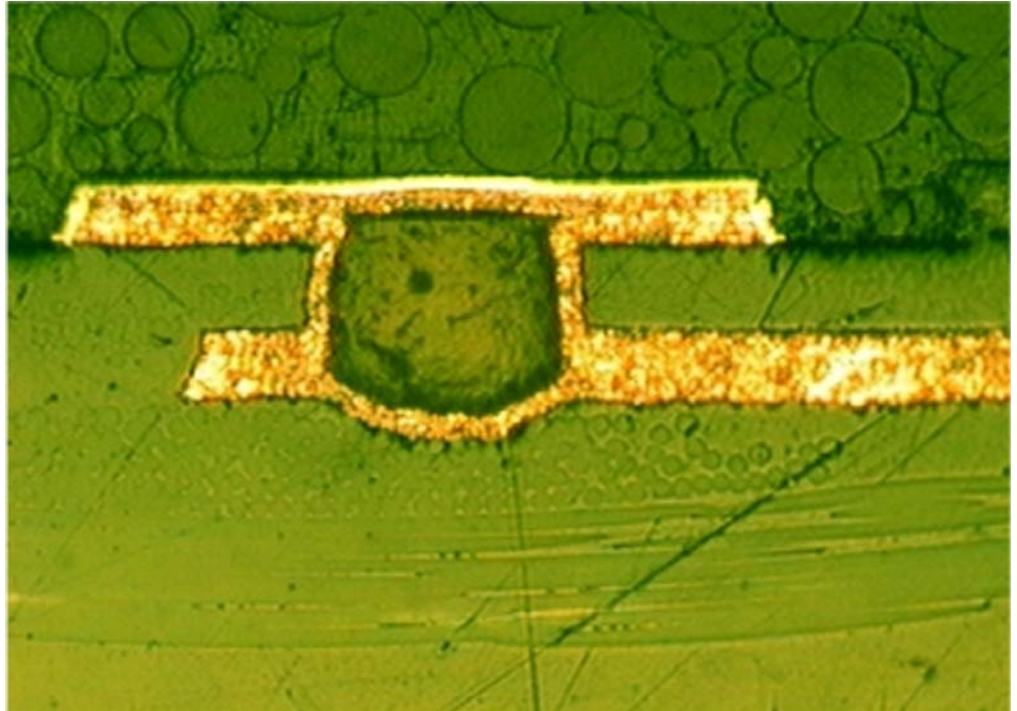


Aufsicht auf die Oberfläche gepluggter Vias in SMD-Pads

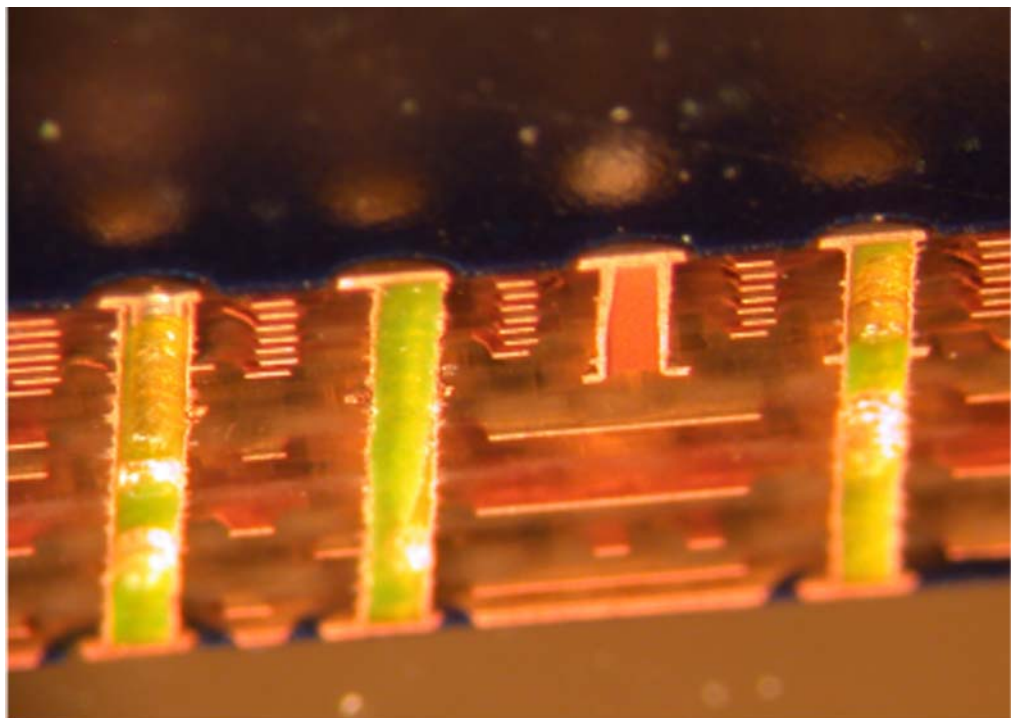


Aufsicht auf die Oberfläche gepluggter Vias in einem yBGA

## Pluggen



Schliffbild durch ein gepluggtes Blind Via von der Außenlage zur ersten Innenlage. Bohrwerkzeug 150 $\mu$ m, Lagenabstand 100 $\mu$ m.



Gepluggte durchgehende Kontaktierungen von Lage 1 bis 18 und gepluggte sequentielle Kontaktierungen der oberen Lagen 1 bis 9 im BGA-Bereich eines Multilayers

# Powerplanes

## 1.0 Anwendung

Powerplanes sorgen für die Stromversorgung der Schaltung auf der Leiterplatte.

Wegen der großen Metallfläche wirken Powerplanes zudem als Wärmeableiter und als Abschirmung.

Powerplanes können Teil einer zweiseitigen Platine sein, in der Regel werden sie als Innenlage in einem Multilayer eingesetzt.

## 2.0 Designregel

Der Datensatz für Powerplanes muß alle Stromanschlüsse, alle Isolierungen, alle Potentialtrennungen und alle Randbegrenzungen enthalten.

## 2.1 Wärmefalle

Die Wärmefalle muß eine sichere Anbindung an die Powerplane herstellen. Wärmefallen können rund oder quadratisch sein. Die Dimension der Wärmefalle richtet sich nach der anzuschließenden Bohrung.

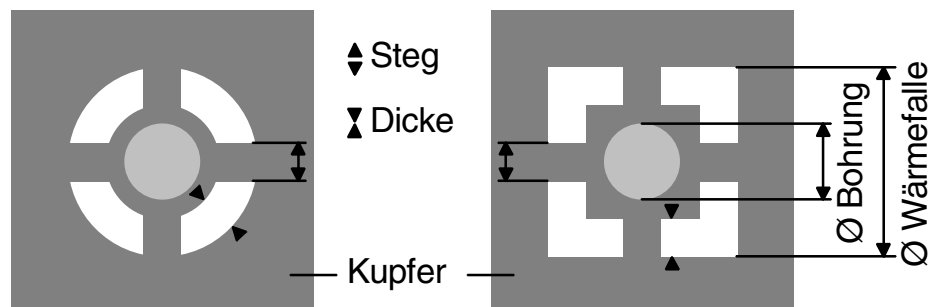
a) Bohrung 0.2mm bis < 0.5mm :

$\text{ØWärmefalle} \geq \text{ØBohrung} + 0.8\text{mm}$ , Steg 0.2, Dicke 0.2

b) Bohrung  $\geq 0.5\text{mm}$  :

$\text{ØWärmefalle} \geq \text{ØBohrung} + 1.0\text{mm}$ , Steg 0.3, Dicke 0.3

### 2.1.1 Beispiel



## 2.2 Isolation

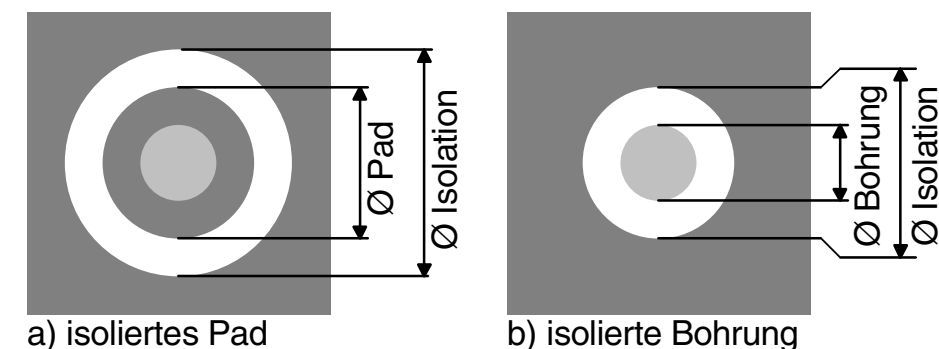
Nicht angeschlossene Bohrungen müssen von der Powerplane isoliert sein.

a) Pad :  $\text{ØIsolation} \geq \text{ØPad} + 0.6\text{mm}$

$\text{ØPad} \geq \text{ØBohrung} + 0.4\text{mm}$

b) Bohrung :  $\text{ØIsolation} \geq \text{ØBohrung} + 0.6\text{mm}$

### 2.2.1 Beispiel



a) isoliertes Pad

b) isolierte Bohrung



# Powerplanes

## 2.3 NDK's

Nicht kontaktierte Bohrungen in Powerplanes : siehe Dokument „NDK-Bohrungen [S.262]“

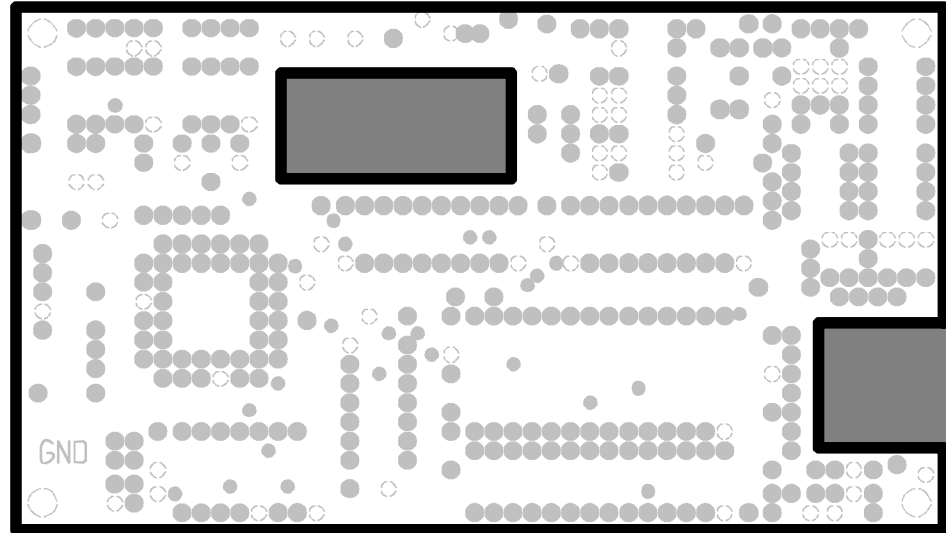
## 2.4 Begrenzung

Powerplanes müssen an allen Konturen durch eine Randbegrenzung nach außen isoliert werden.

Die Vektorlinie der Randbegrenzung muß deckungsgleich sein mit der Vektorlinie der Platinenkontur.

Die Randbegrenzung muß  $\geq 1.0\text{mm}$  breit sein.

### 2.4.1 Beispiel



Randbegrenzung  $\geq 1.0\text{mm}$

Verlauf der Platinenkontur

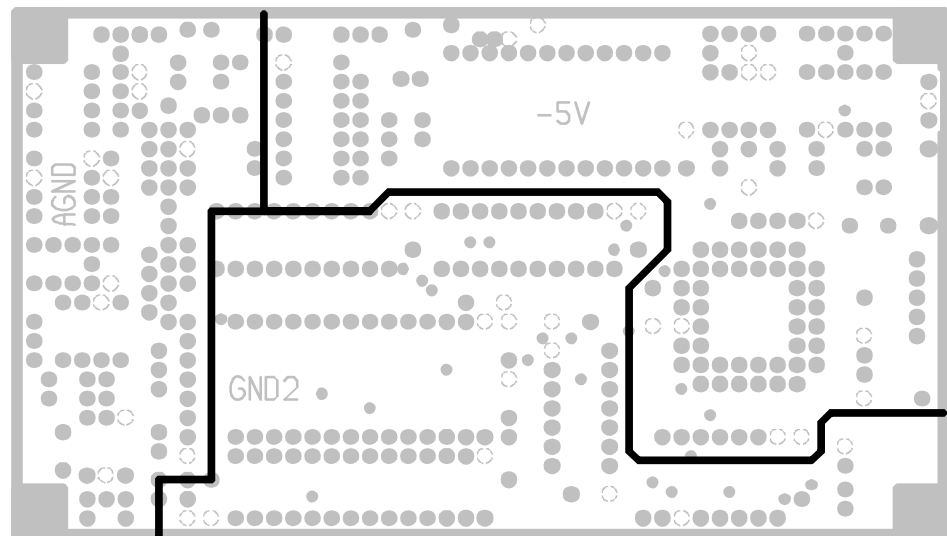
Ausfräsung

## 2.5 Potentiale

Verschiedene Potentiale auf einer Powerplane werden durch eine Trennlinie voneinander isoliert.

Die Trennlinie muß  $\geq 0.4\text{mm}$  breit sein.

### 2.5.1 Beispiel



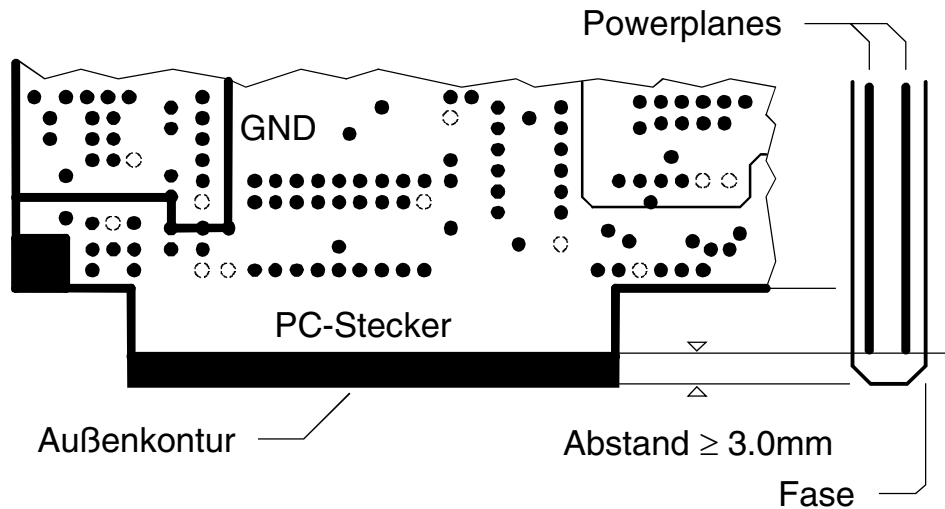
$\geq 0.4\text{mm}$  Potentialtrennung

## Powerplanes

### 2.6 PC-Stecker

Bei angefasten PC-Steckern muß der Abstand der Powerplane zur Außenkontur  $\geq 3.0\text{mm}$  sein.

#### 2.6.1 Beispiel

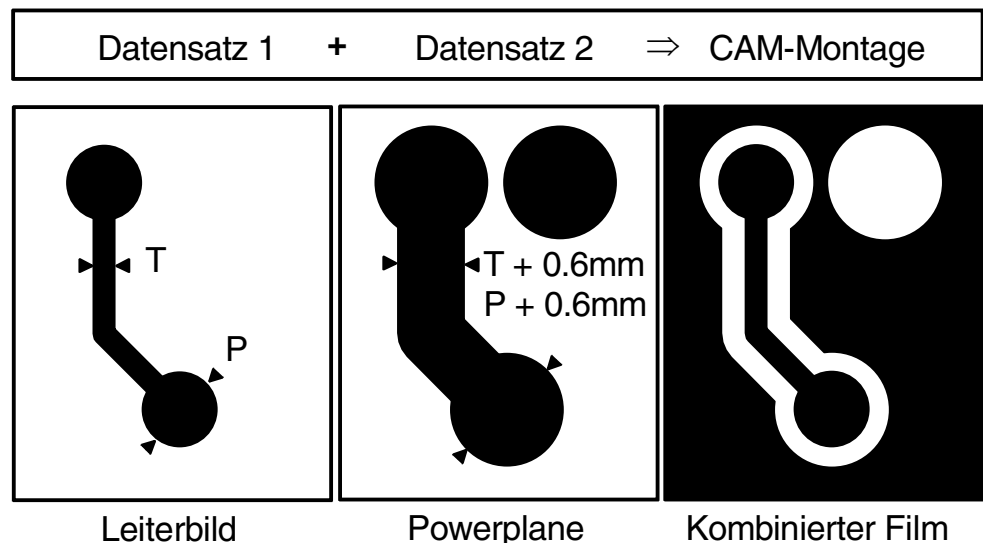


### 2.7 Einbettung

Für eingebettete Leiterbahnen in Powerplanes müssen 2 Datensätze erstellt werden. Einer enthält die vorgesehenen Leiterzüge, der andere die Powerplane und die Isolierung der Leiterzüge.

Die Isolation muß für Pads und Tracks  $\geq 0.3\text{mm}$  sein.

#### 2.7.1 Beispiel



### 3.0 Hinweis

Die Randbegrenzung sollte mit einer Linienbreite von  $2.0\text{mm}$  gezogen werden. Damit ergibt sich eine Isolation der Powerplane von  $1.0\text{mm}$ .

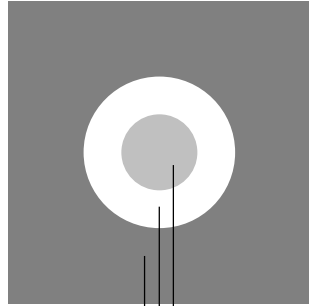
Die Trennung der Potentiale sollte mit einer Linienbreite von  $1.0\text{mm}$  erfolgen.

Es sollten nur Wärmefallen mit runder Geometrie benutzt werden.

Die Kennzeichnung unterschiedlicher Potentiale auf der Powerplane (GND, AGND, +5Volt, VCC, ...) ist sinnvoll.

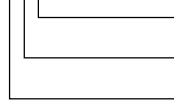
# Powerplanes

## 3.1 Isolation

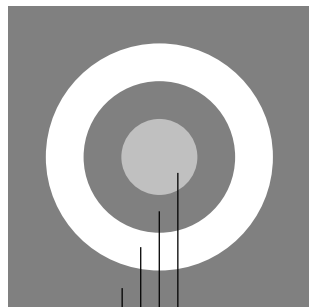


### Innenlagen

Die Bohrungen **sollten** immer **ohne** Pad-Anbindungen von der Powerplane isoliert werden.

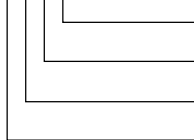


Bohrung  
Isolation  
Powerplane



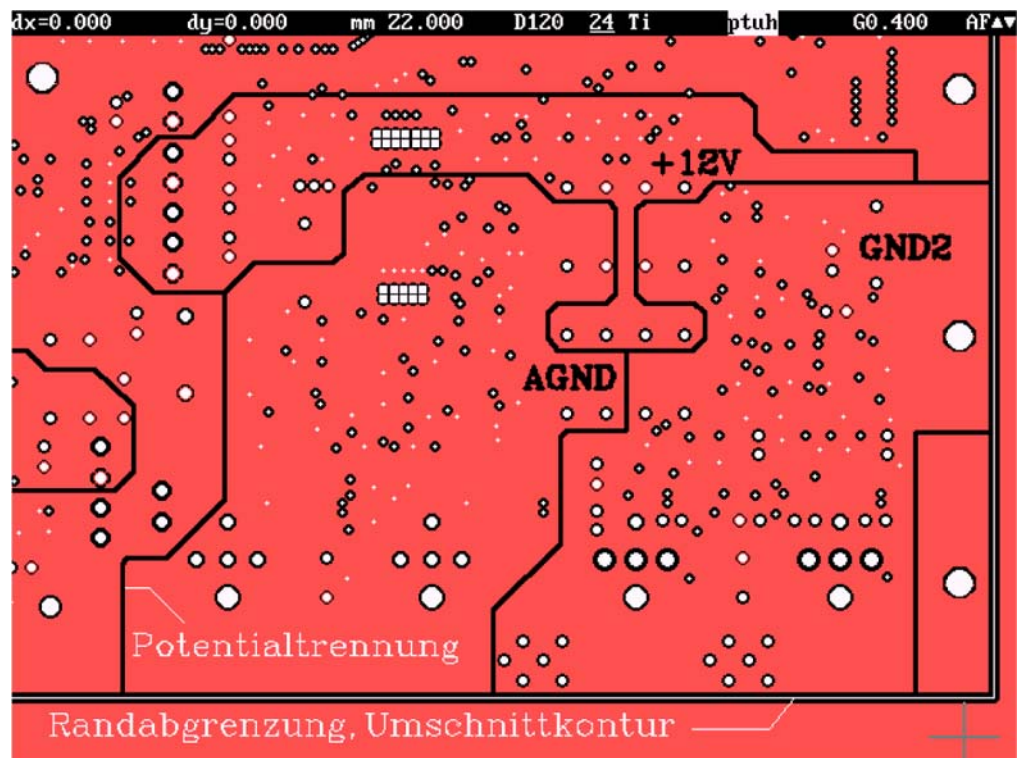
### Außenlagen

Die Bohrungen **müssen** immer **mit** Pad-Anbindung von der Powerplane isoliert werden.



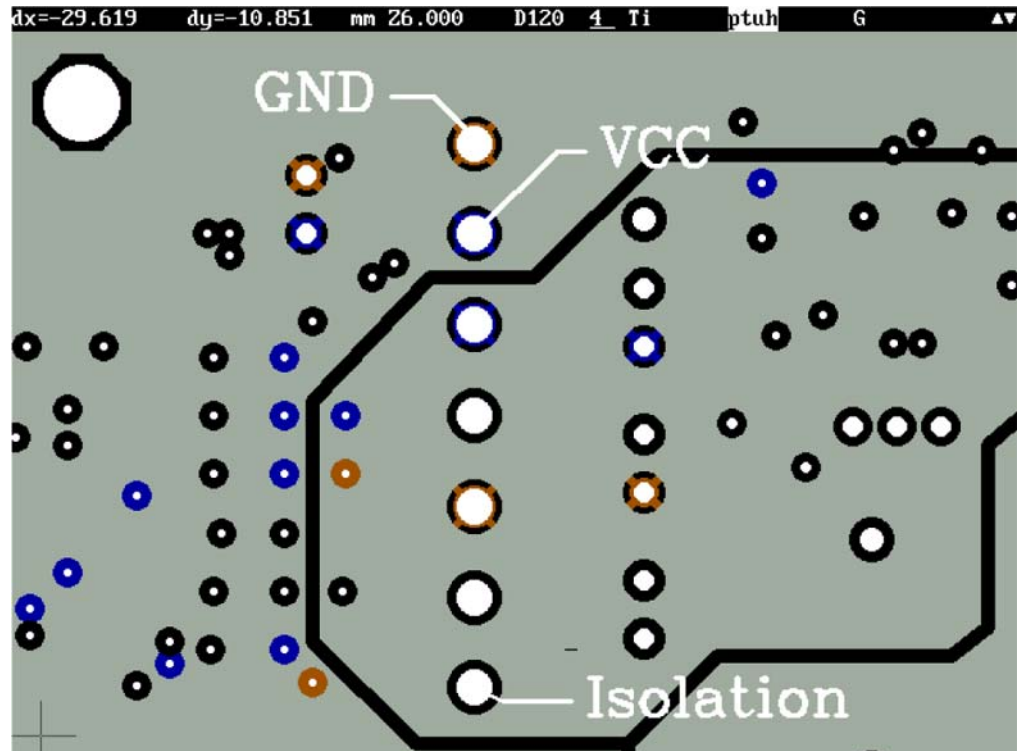
Bohrung  
Pad  
Isolation  
Powerplane

## 4.0 Fotos

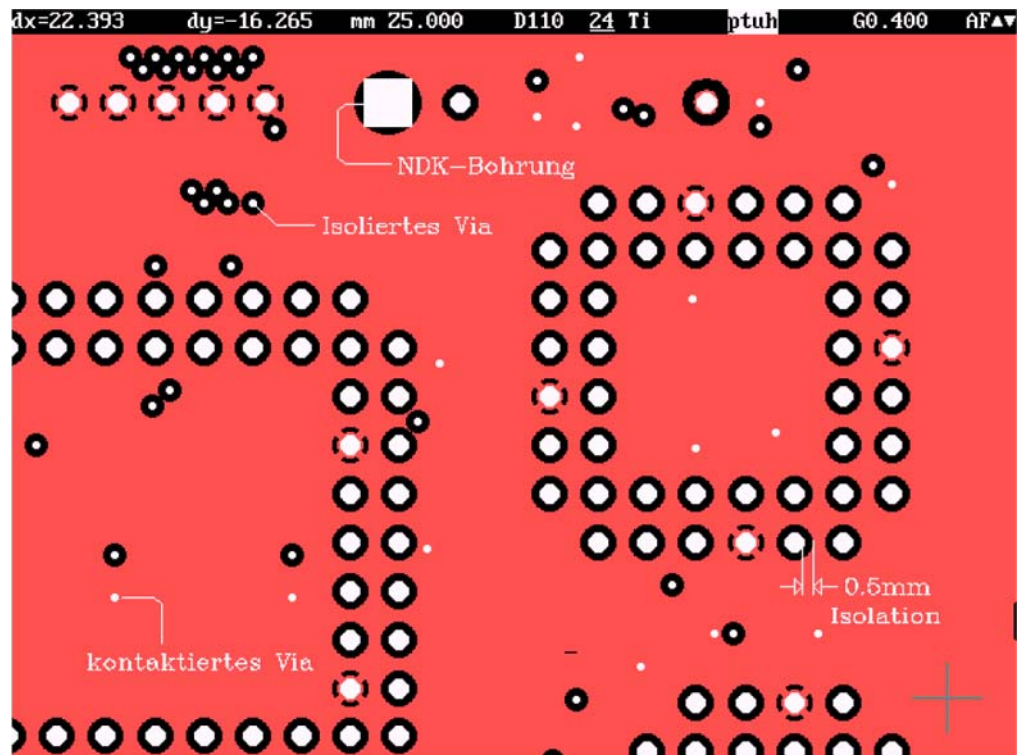


Abgrenzung verschiedener Potentiale durch eine Trennlinie von 0.6mm Breite. Richtige Abgrenzung der Powerplane gegen die Platinenkontur von 1.0mm Breite. Hilfreich ist die Bezeichnung der Potentiale auf den einzelnen Flächen.

## Powerplanes

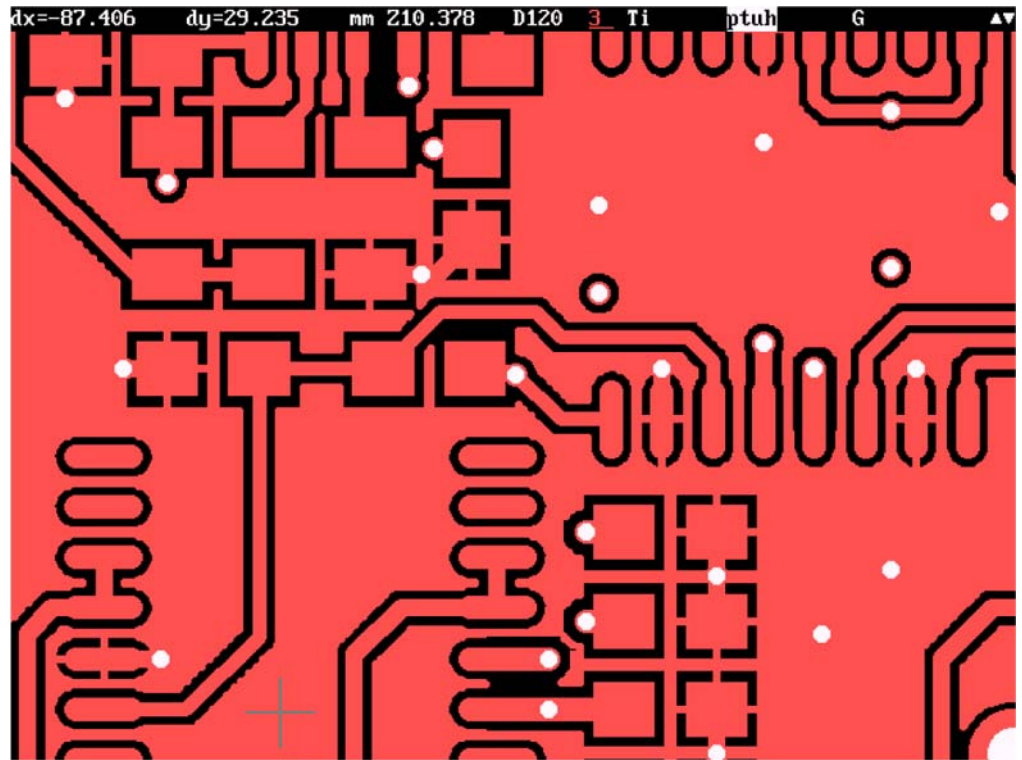


Wärmefallen, gegenseitige Isolation und Direktkontaktierung benachbarter VCC- und GND-Planes.

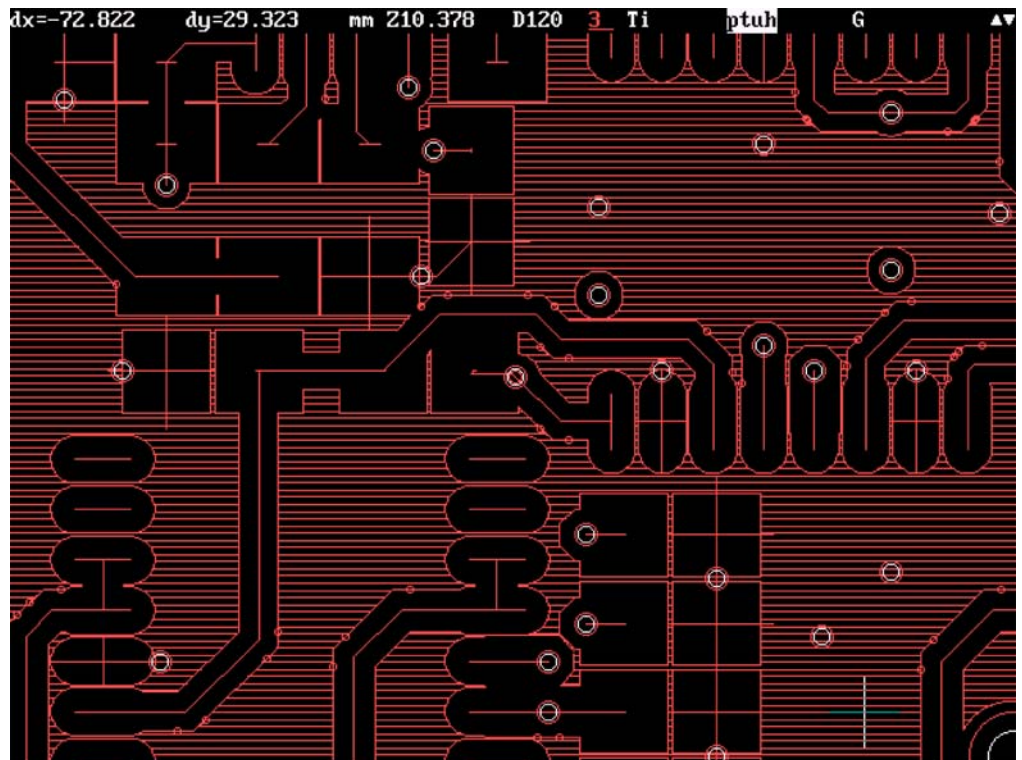


Ausschnitt einer Powerplane mit IC-Sockel im Rasterabstand 2.54mm. Die Isolation für Vias (0.25mm) und Bauteilbohrungen ist mit umlaufend 0.5mm mehr als ausreichend. Kontaktierte Vias sind ohne Wärmefalle direkt in die Powerplane gesetzt.

## Powerplanes

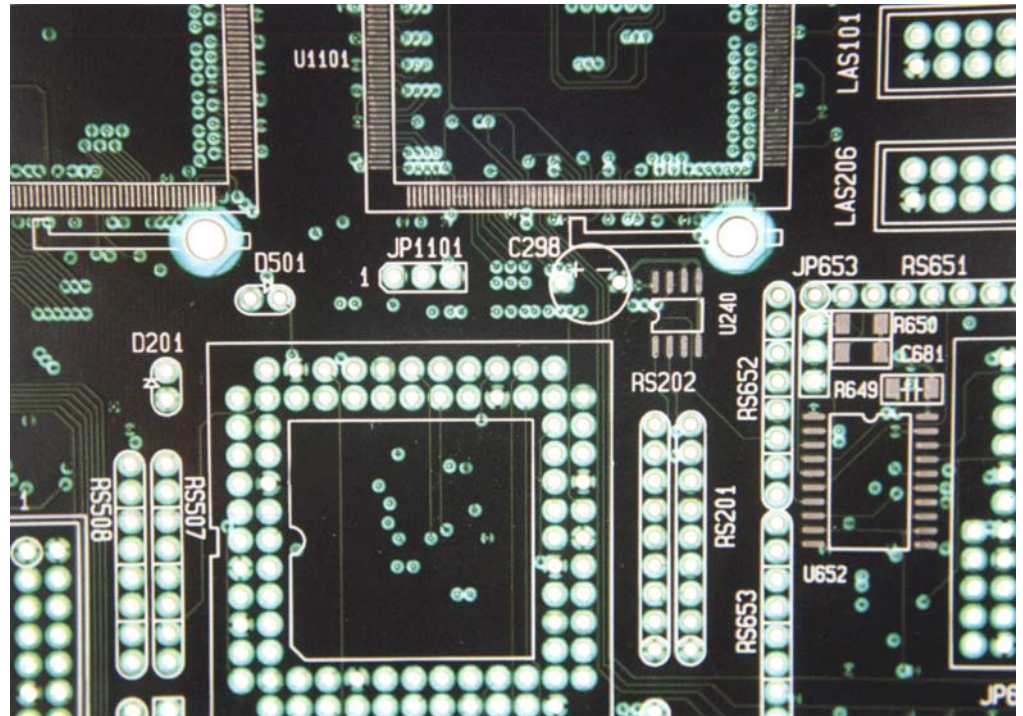


Blick auf eine abgeschirmte Außenlagen, die am CAD-System mit automatischem Flächenfüllen erstellt wurde. Es gibt keine potentielfreien Flächen.



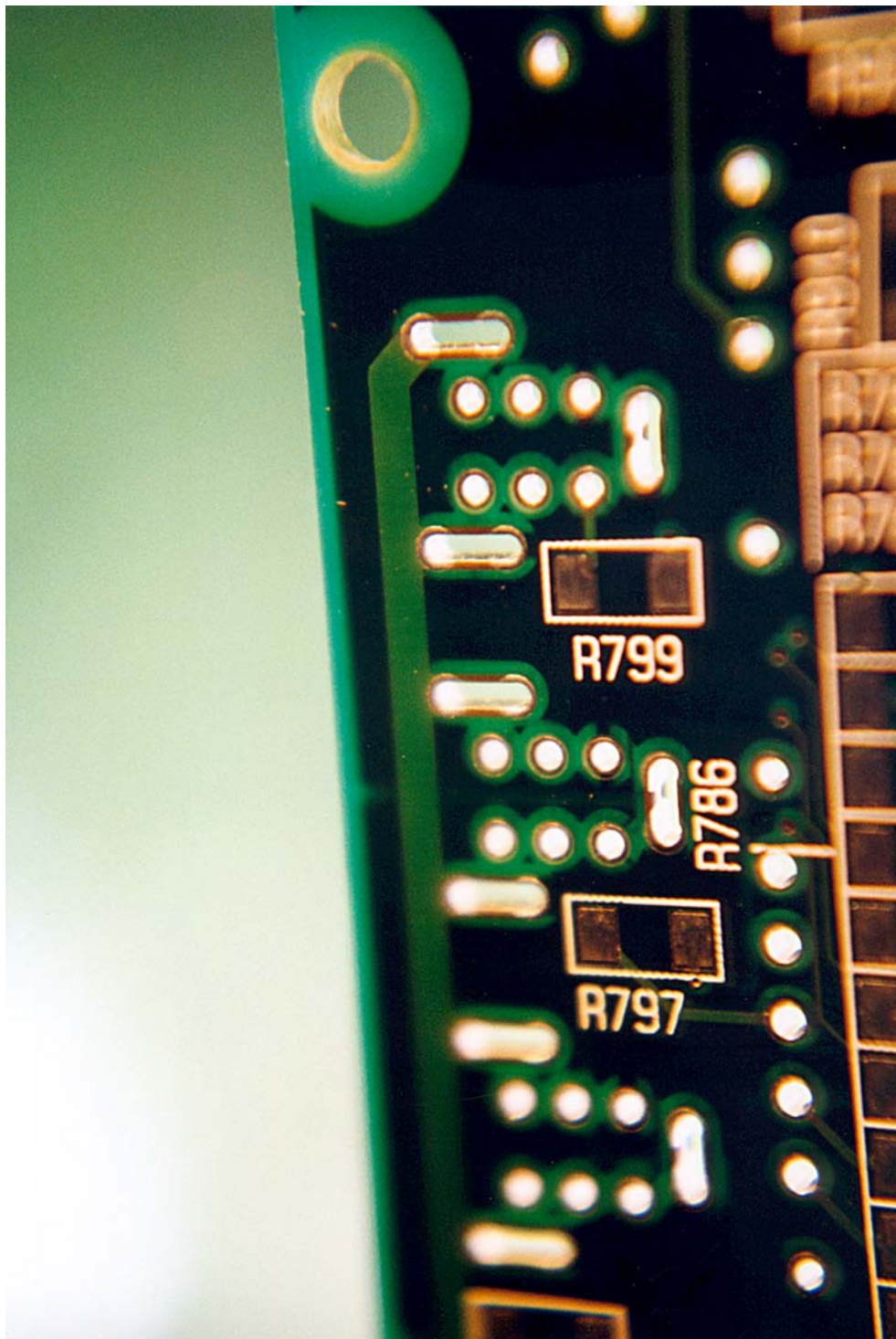
Zum gleichen Bild die Vektordarstellung. Alle Flächen sind einheitlich und äußerst ökonomisch mit dem vorgegebenen D-Code von 200ym vom CAD-System (DDE) erstellt worden.

## Powerplanes



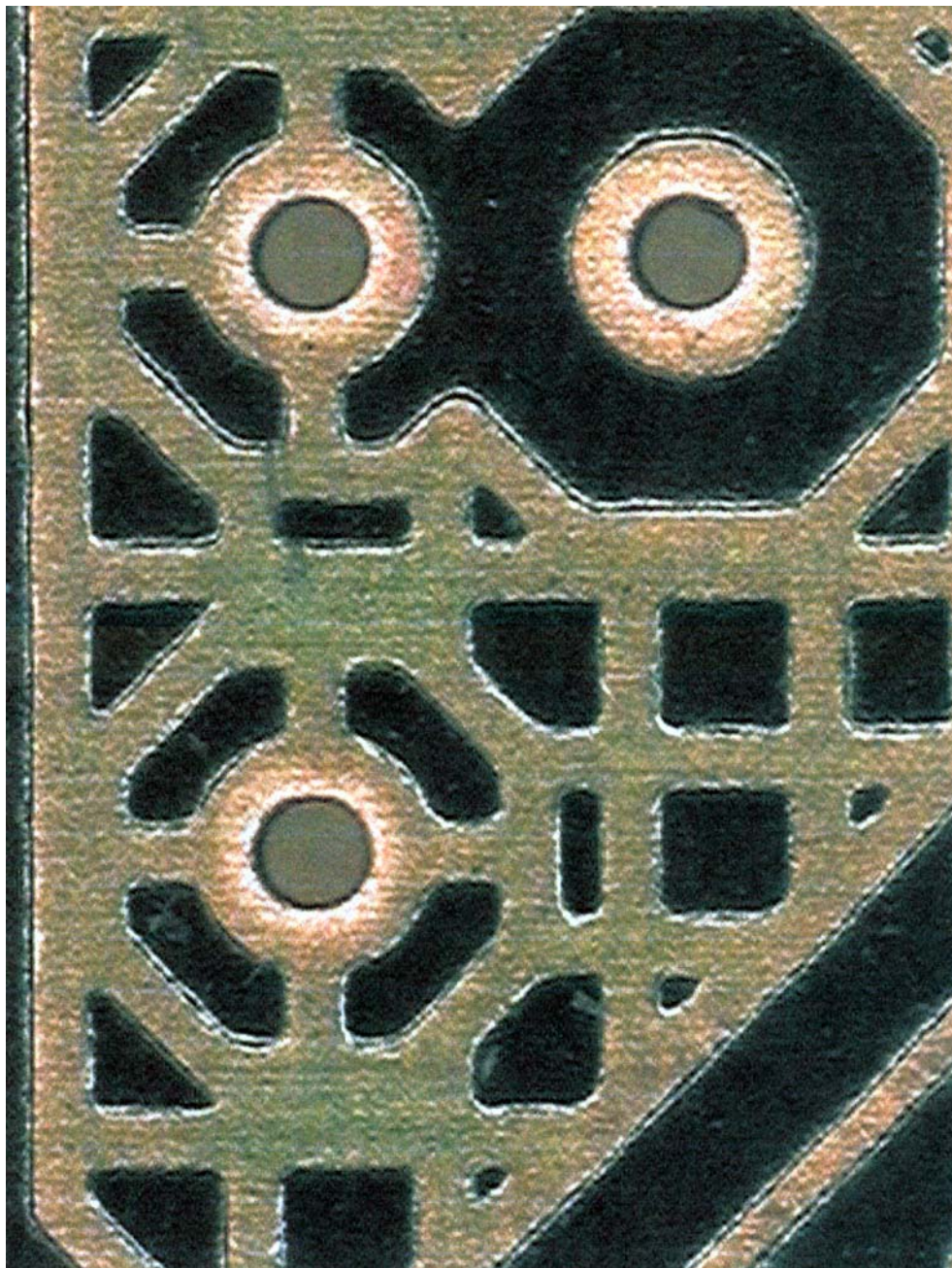
Blick auf die Freistellungen oder Anbindungen von Bauteilkontakten an die Powerplanes eines Multilayers. Wärmefallen mit 3 oder 4 Stegen. Die Viaplazierung berücksichtigt den Stromfluß.

## Powerplanes



Korrekte Freistellung von Bauteilbohrungen, Schlitzen und Befestigungsbohrungen auf den Powerplanes. Ausreichender Abstand der Planes von der Außenkontur.

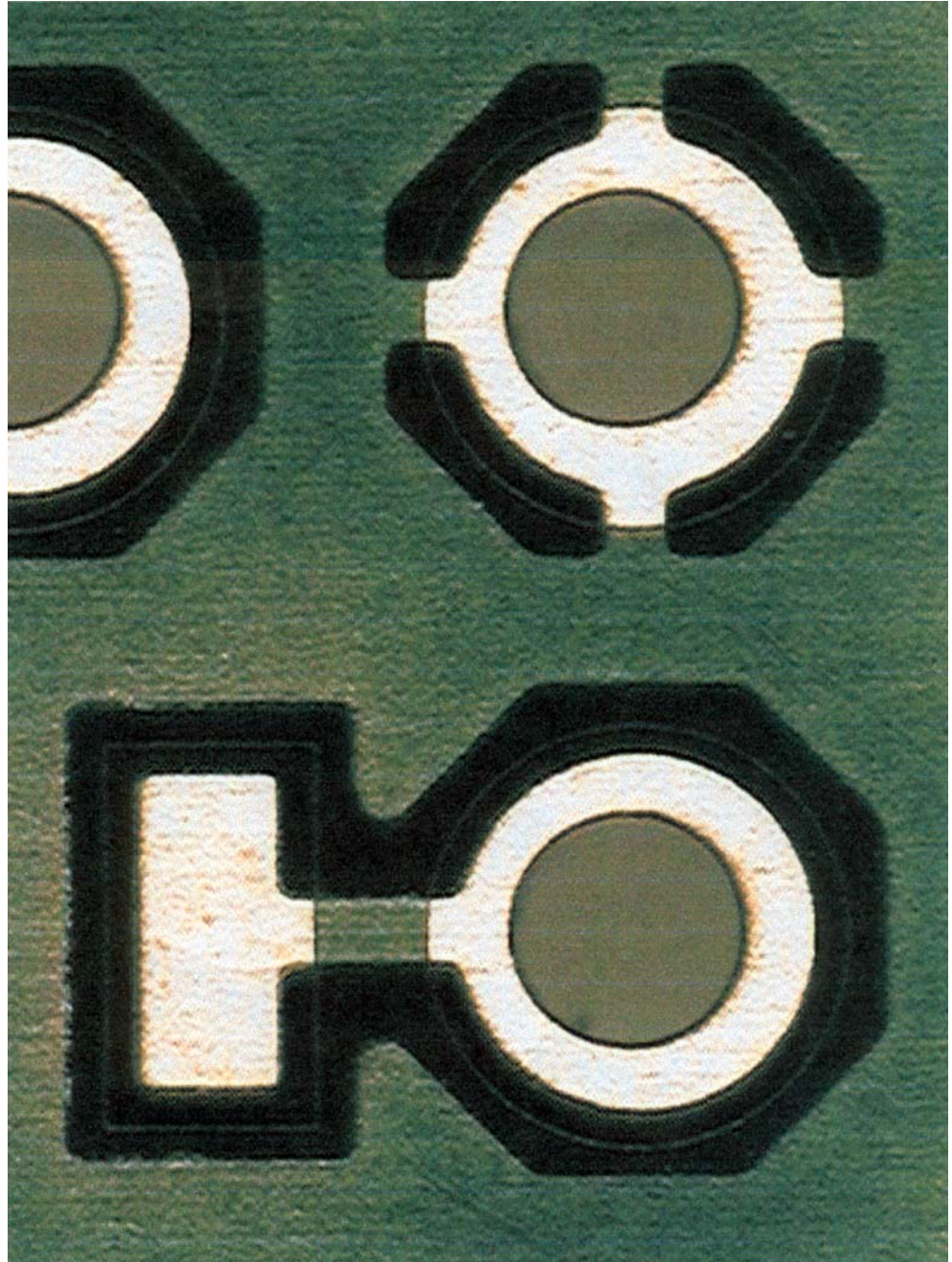
## Powerplanes



Anbindung und Isolation von Vias auf außenliegenden, gerasterten Powerplanes. Oberfläche "Chemisch Gold", die Vias sind mit Lötstoplack bedruckt.

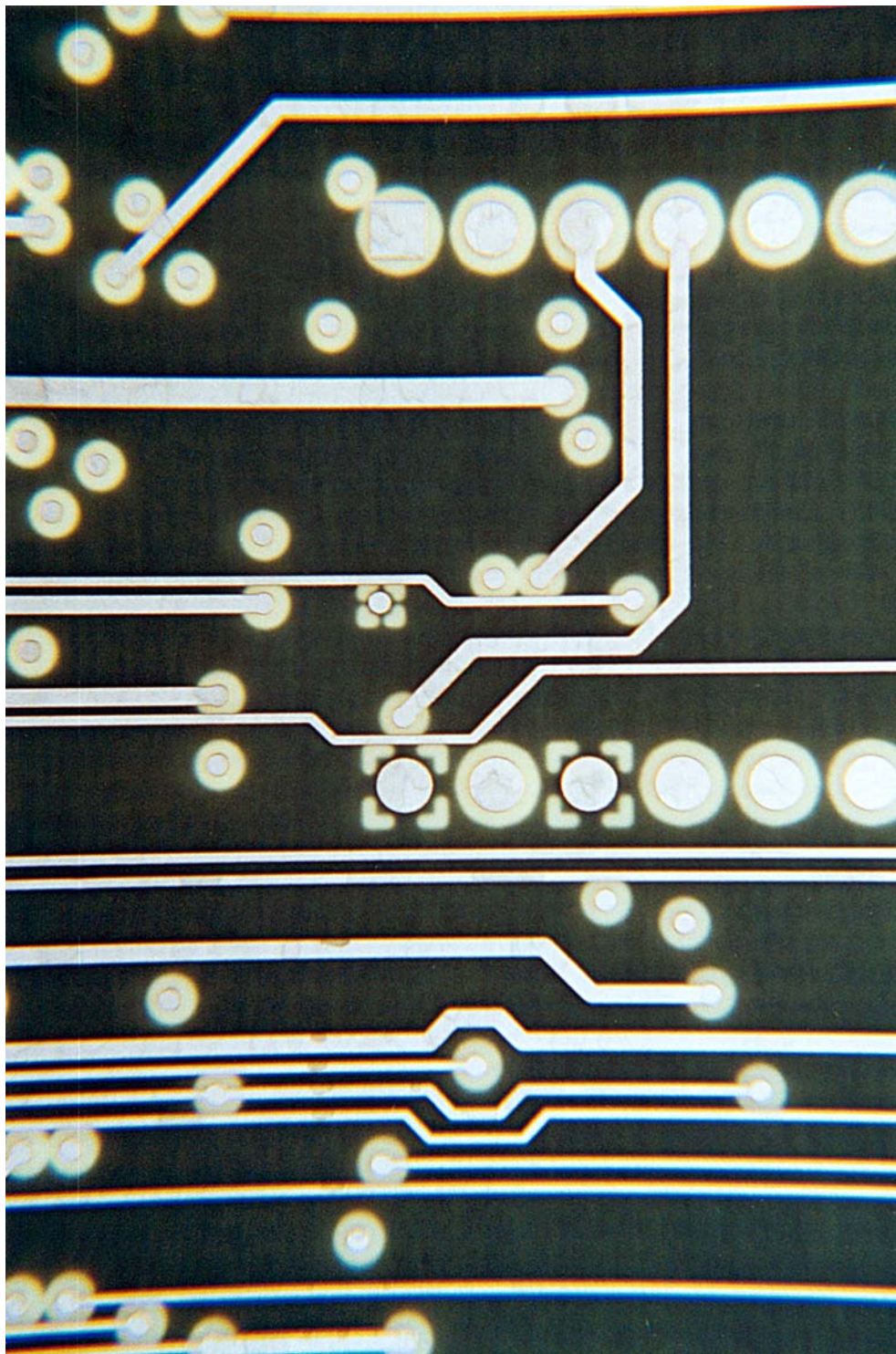


## Powerplanes



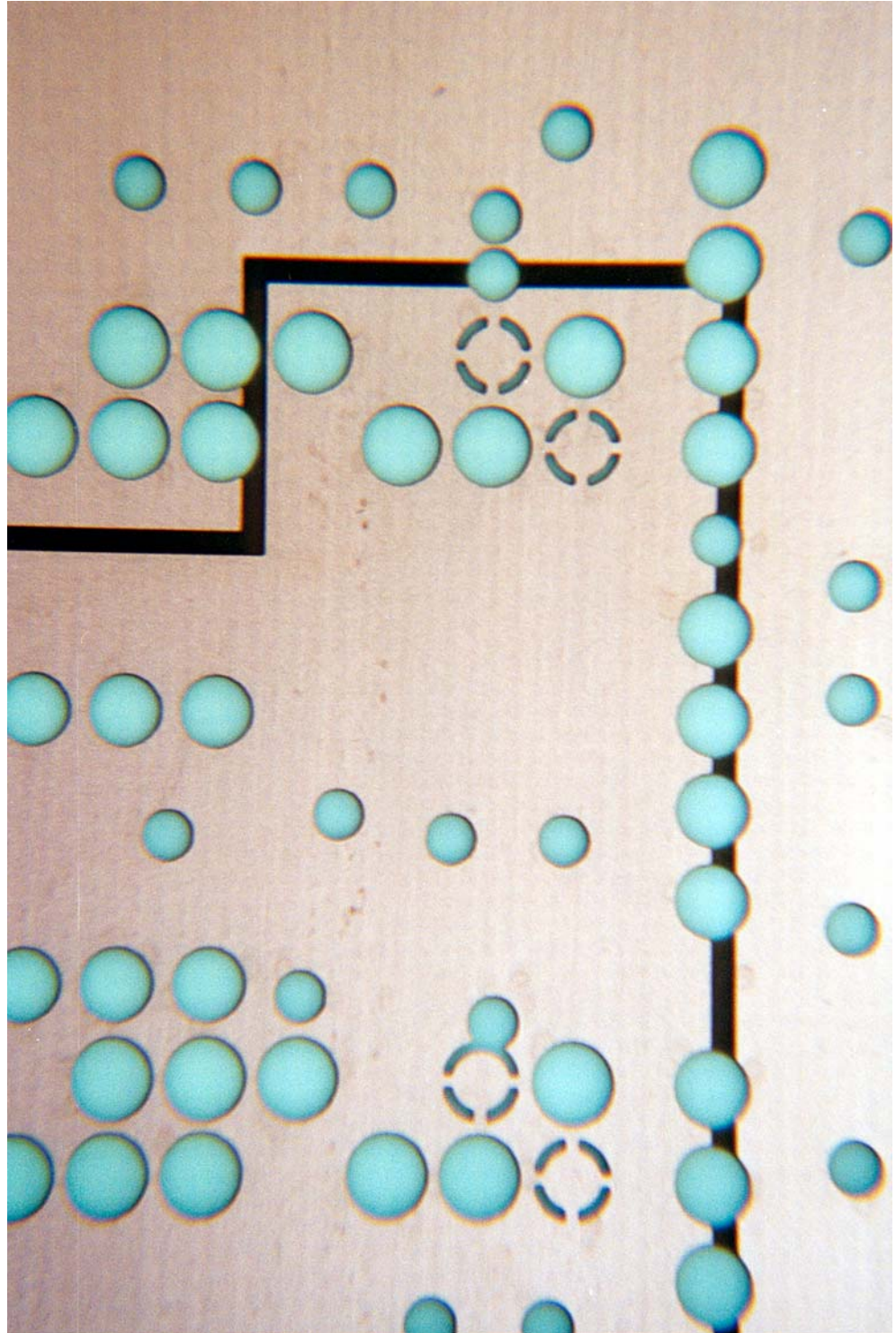
.. und Anbindung und Isolation von Vias auf den außenliegenden, flächigen Powerplanes. Oberfläche "Chemisch Gold", die Vias sind frei von Lötstoplack.

## Powerplanes



Noch ungebohrte Innenlage mit einer geätzten Signalebene (Oberseite) über einer Powerplane (Unterseite).

## Powerplanes



Noch ungebohrte Innenlage, beidseitig mit Powerplanes versehen.

Potentialtrennung, Wärmefallen und Isolation (ohne innenliegende Pads) sind zu erkennen.

**5.0 Querverweise** „Powerplanes (Kommentar) [S.379]“ ; „NDK-Bohrungen [S.262]“

# Restringe

## 1.0 Anwendung

Die Pads von kontaktierten Bohrungen müssen größer sein, als die zugehörigen Bohrungen. Der entstandene Restring sichert die Metallisierung der Hülse während der Leiterplattenproduktion und die einwandfreie Lötverbindung nach der Bauteilbestückung.

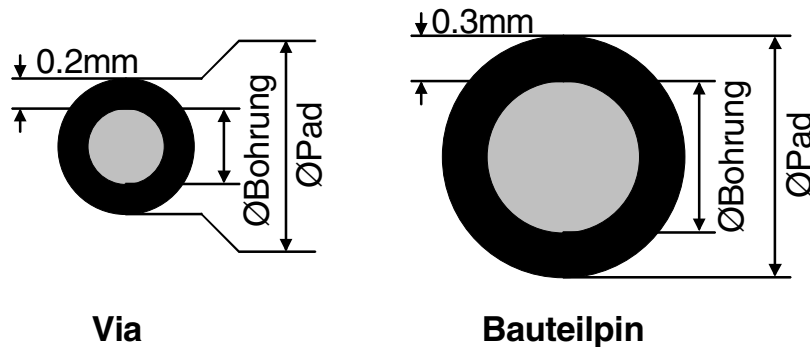
## 2.0 Designregel

Der Restring muß geschlossen sein. Die Toleranzen sind für Vias und Bauteilpins unterschiedlich.

Via:  $\text{ØPad} \geq \text{ØBohrung} + 0.4\text{mm}$  (Minimum)

Bauteilpin:  $\text{ØPad} \geq \text{ØBohrung} + 0.6\text{mm}$

## 2.1 Beispiel



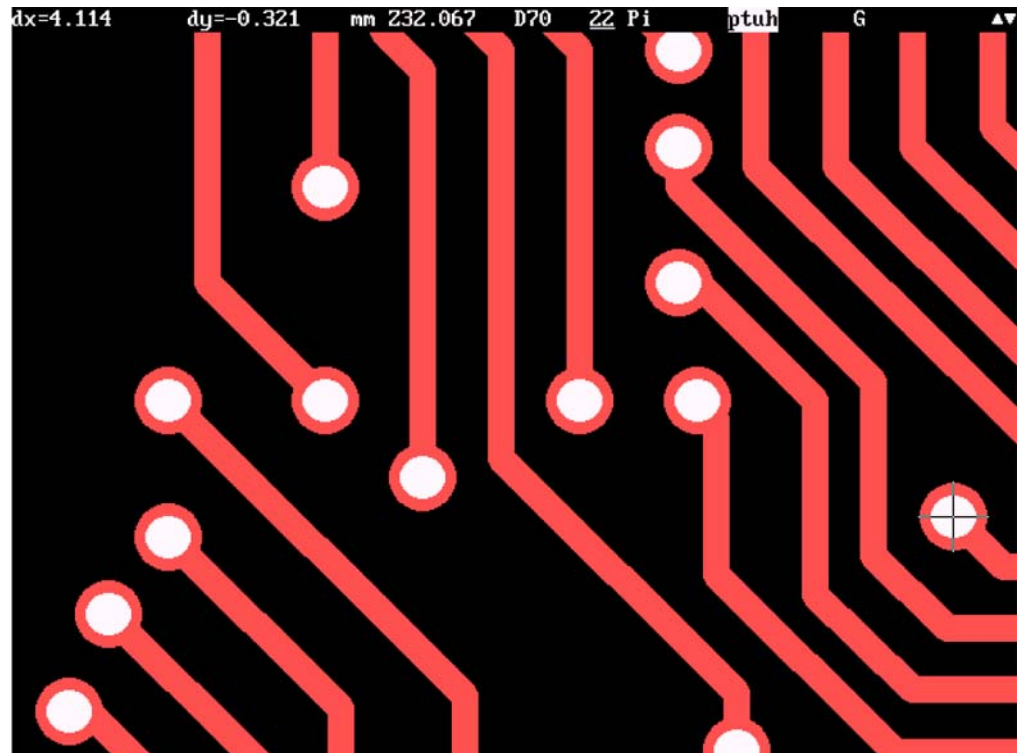
Via

Bauteilpin

## 3.0 Hinweis

Die Design-Regel für Restringe muß bereits bei der Definition der Pads, Padstacks und Bauteile am CAD-System berücksichtigt werden.

## 4.0 Foto



Vias von 0.25mm mit einem Restring von umlaufend 150µm. Eine typische Vorgabe für Layouts mit einem Anspruch an mittlere Dichte.

# Ritzen

## 1.0 Anwendung

Das Ritzen wird zur mechanischen Vortrennung von Leiterplatten eingesetzt.

## 2.0 Designregel

Alle Leiterbildstrukturen und Masseflächen müssen von der Ritzlinie einen Abstand  $\geq 1.00\text{mm}$  haben.

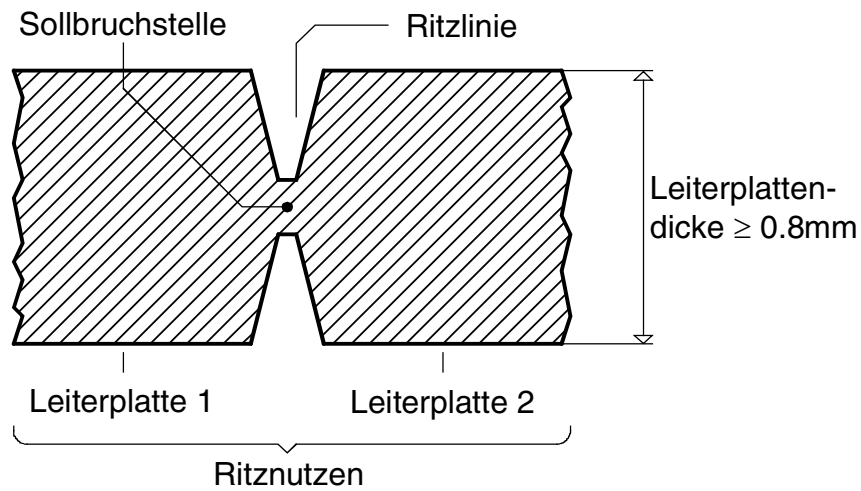
Ritzlinien sind nur geradlinig, waagrecht und senkrecht möglich.

## 3.0 Limits

Bei einer Leiterplattendicke  $< 0.8\text{mm}$  ist Ritzen nicht oder nur mit Einschränkung möglich.

Die Toleranz für die Positionierung einer Ritzlinie beträgt  $\pm 0.2\text{mm}$ .

## 3.1 Beispiel



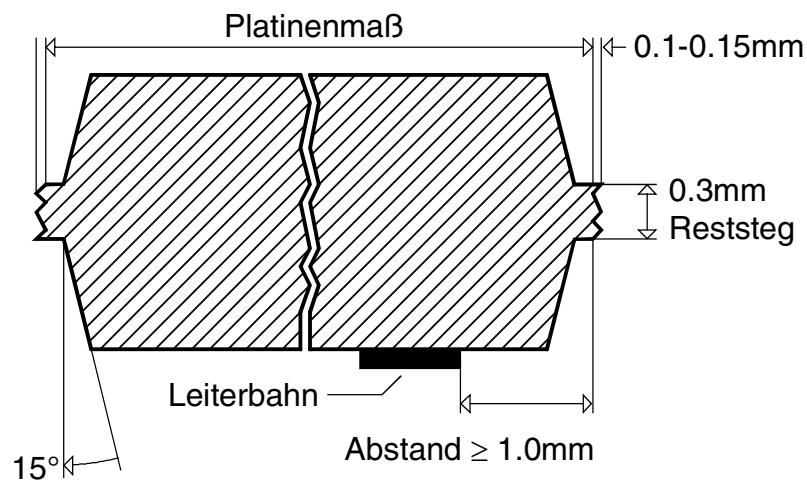
## 4.0 Reststeg

Der verbleibende Reststeg ist  $0.3\text{mm}$  stark.

Der Ritzwinkel ist  $15^\circ$ .

Durch die Sollbruchstelle vergrößert sich das Platinenmaß um  $0.2\text{mm}$  bis  $0.3\text{mm}$ .

## 4.1 Beispiel



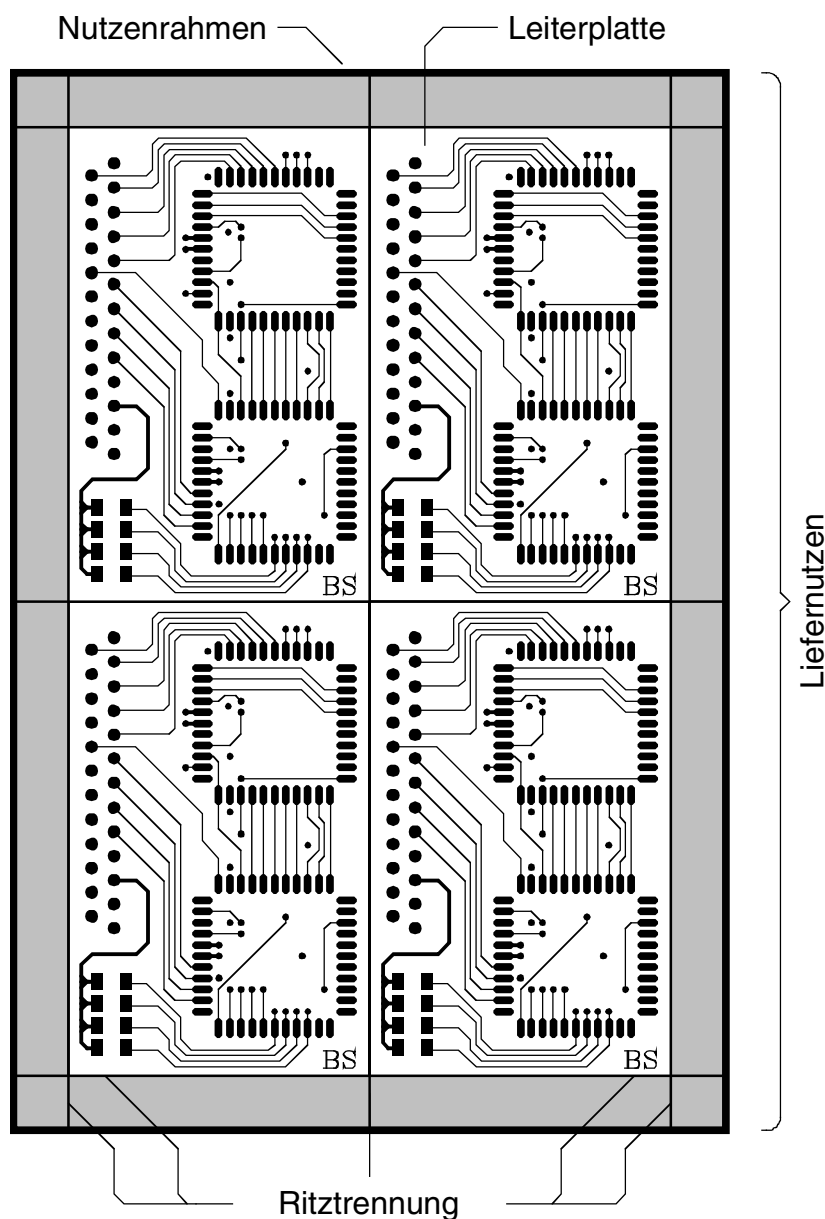
# Ritzen

## 5.0 Ritznutzen

Im Lieferrahmen können die einzelnen Leiterplatten durch eine Ritzung vorgetrennt werden.

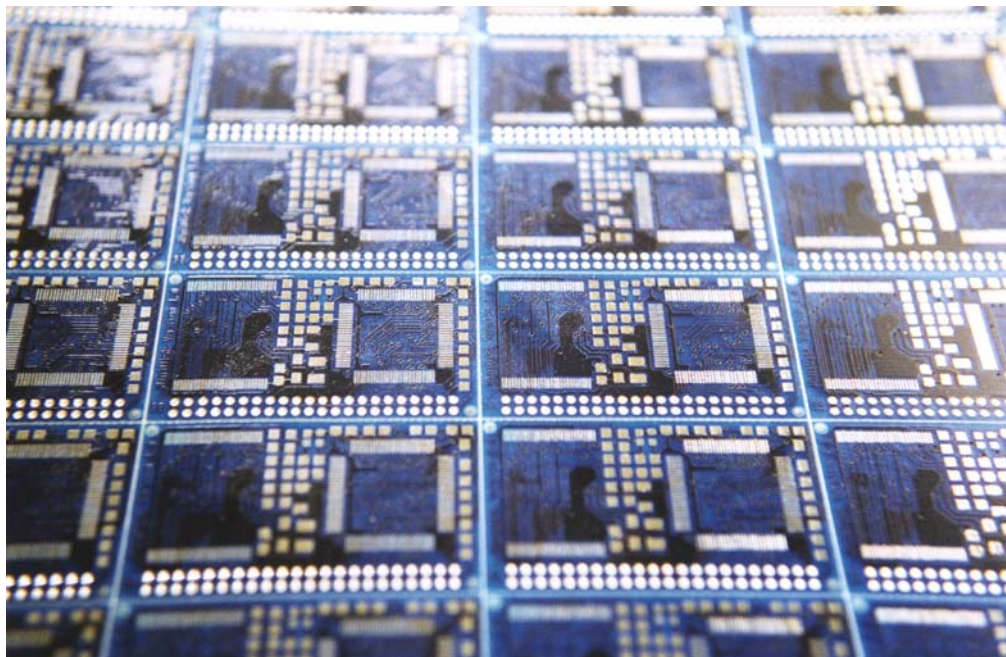
Der Nutzenabstand der Leiterplatten ist 0.0mm.

## 5.1 Beispiel

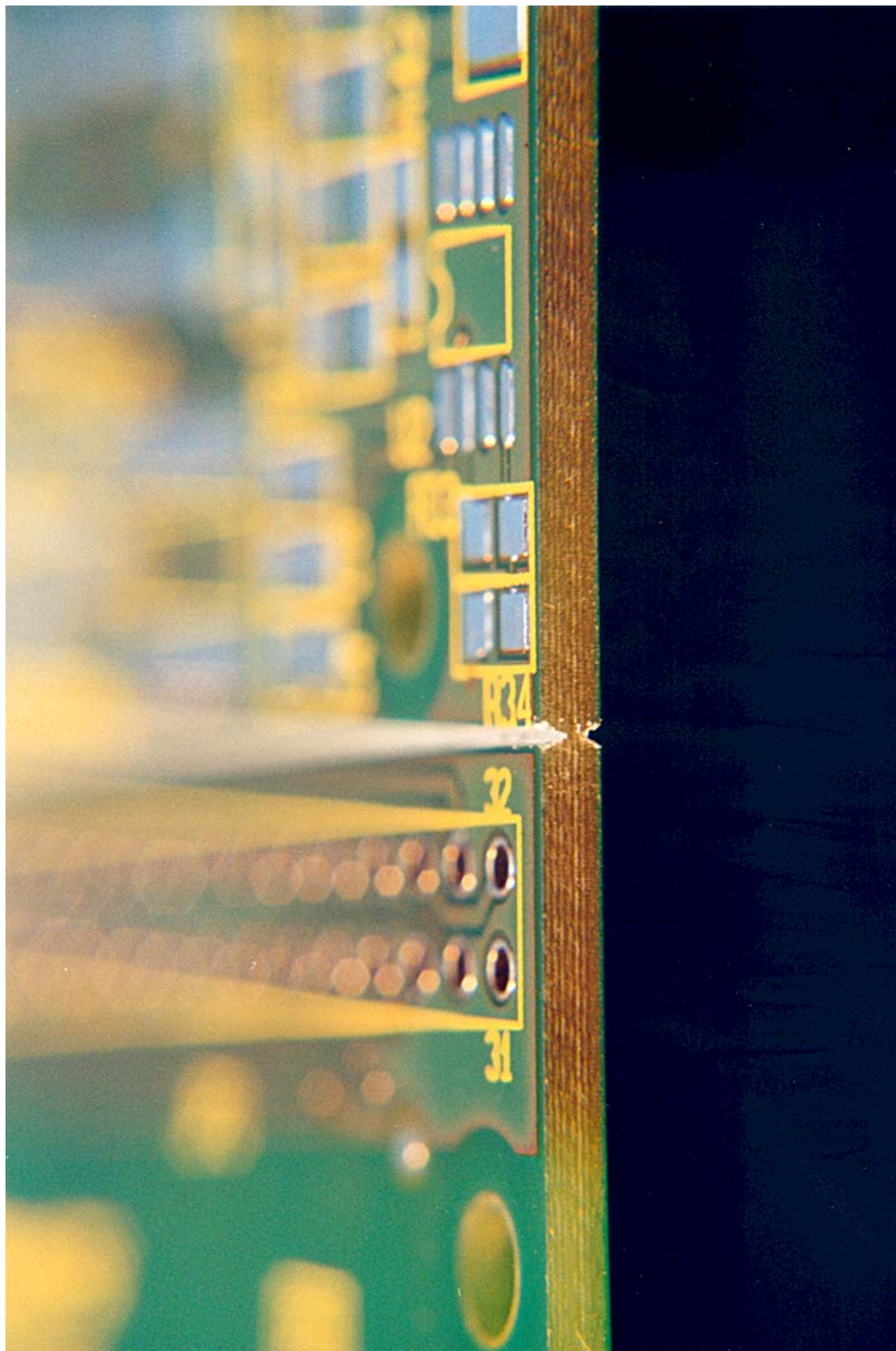


# Ritzen

## 6.0 Fotos



## Ritzen



Fräs- Ritzkontur. Die Längsseiten sind geritzt (Mitte), die Kurzseiten gefräst (Aufsicht). Die Abstände für den BS-Druck und die Cu-Flächen sind im Grenzbereich der Toleranz.

**7.0 Querverweis** „Fräsen [S.131]“



# Sieb&Meyer

- 1.0 Anwendung** Die Sieb&Meyerdaten enthalten die Informationen über die Koordinaten der Bohrungen eines CAD-Layoutes.
- Das Sieb&Meyerformat ist eine Standard-Datei-Struktur, die den Datenaustausch zwischen CAD (Entwicklung) und CAM (Produktion) ermöglicht.
- Zu jedem Sieb&Meyer-Datensatz gehört eine Tool-Liste, in der die Werkzeugzuordnung definiert wird.
- 2.0 File-Format** Das File-Format muß ASCII-sein.  
Wir bevorzugen das m.n-Format 3.3mm.
- 2.1 m.n-Format** siehe Dokument „m.n-Format [S.222]“
- 2.2 Drill-Typen**
- Standard-Drill** : Datensatz und Tool-Liste sind getrennt.  
**Extended-Drill** : Die Tool-Liste ist im Kopf des Datensatzes enthalten.
- Wir bevorzugen "Extended-Drill".
- 2.3 Struktur** Die grundsätzliche Struktur eines Sieb&Meyerfiles ist:
- 1.Block
- |                  |          |           |
|------------------|----------|-----------|
| X-, Y-Koordinate | Werkzeug | Blockende |
|------------------|----------|-----------|
- 2.Block
- |                  |           |
|------------------|-----------|
| X-, Y-Koordinate | Blockende |
|------------------|-----------|
- etc...
- Die X- und Y-Koordinaten werden immer ohne "." angegeben.  
Jeder Block muß mit Return und Linefeed (CR/LF) abgeschlossen werden.  
Zwei "%" -Zeichen zu Beginn des Files definieren die Daten als CNC-Daten und initialisieren die Maschine.  
Der Befehl "M30" zeigt das Programm-Ende an.
- 2.4 Tools** Der Werkzeugwechsel wird durch Angabe eines neuen Tools definiert, das Tool steht hinter der ersten mit diesem Werkzeug zu bohrenden Koordinate.
- Die Werkzeugbezeichnung setzt sich zusammen aus dem Buchstaben "T" und einer Zahl (Bsp.: T1, T2...).

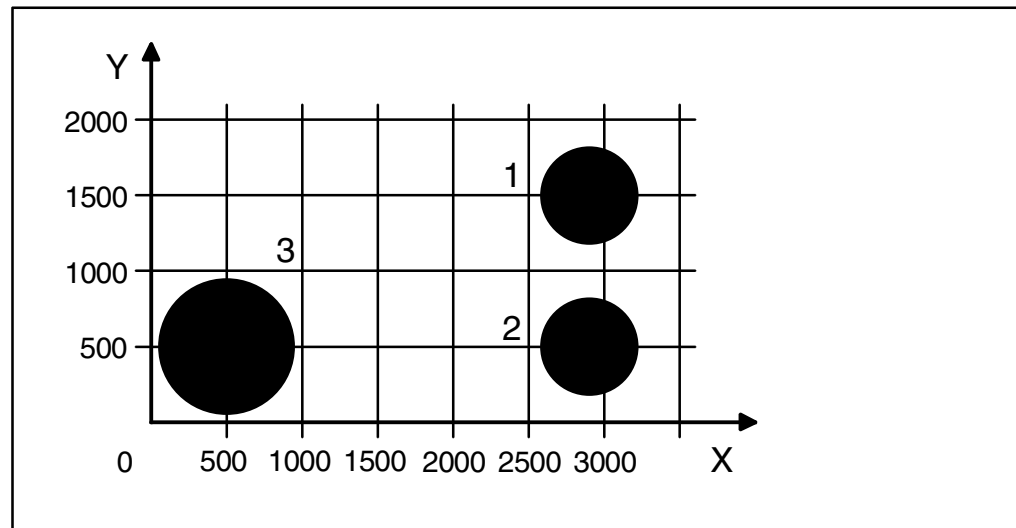
# Sieb&Meyer

## 2.4.1 Beispiel

### Sieb&Meyerfile (SM1000)

File-Inhalt	Funktion	Nr.
%%1000	Maschine initialisieren	
X2800Y1500T1	Koordinate anfahren, Werkzeug 1 wählen, bohren	1 1
X2800Y500	Koordinate bohren	2
X500Y500T2	Koordinate anfahren, Werkzeug 2 wählen, bohren	3 3
M30	Programmende	

### Bohrbild



## 2.5 Tool-Liste

siehe Dokument „Tool-Liste [S.319]“

## 3.0 Hinweis

An dieser Stelle sind nicht beschrieben:

- Befehl zum Setzen eines Nullpunktes (G90).
- Step&Repeat-Befehl (M31, M30, M50, V\*, W\*).
- Befehl für Inspektionsstop oder Bedienerhinweise (M20, M47)

## 3.1 Einsatz

Sieb&Meyerfiles werden benötigt für:

- Die CAM-Bearbeitung (Nutzen)
- Die CNC-Bearbeitung (Bohren)
- Die elektronische Prüfung (Adapterbau, Testfile)

## 4.0 Querverweise

„Tool-Liste [S.319]“ ; „m.n-Format [S.222]“ ; „Bohrungen [S.70]“ ;  
„NDK-Bohrungen [S.262]“ ; „Bohrplan [S.62]“ ; „Excellon [S.109]“

# Siebdruck

## 1.0 Anwendung

Die Siebdrucktechnik wird zum Aufbringen einer Lack-Struktur auf die Platinenoberfläche benötigt.

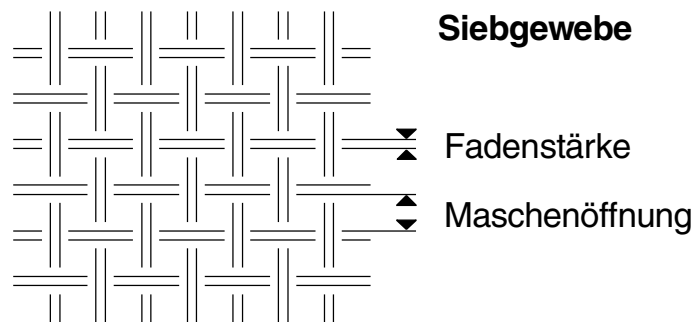
Gedruckt werden :

- a.) Leiterbilder (bei Strukturen > 300ym)
- b.) Lötstoplack (bei Toleranzen  $\pm 0.1\text{mm}$ )
- c.) Bestückungsdruck
- d.) Abziehlack
- e.) Viadruck
- f.) Carbonlack

Die Lacke härten chemisch (Epoxydharz) oder thermisch aus.

## 2.0 Siebgewebe

Die Gewebe haben eine unterschiedliche Anzahl an Fäden pro cm, unterschiedliche Fadenstärken und Maschenöffnungen. Die Auswahl des Gewebetyps orientiert sich an der Auflösung des Druckes und an der Viskosität des Lackes.



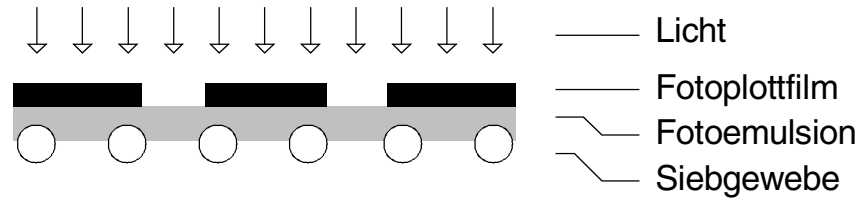
Gewebe (Typ)	Fäden pro cm	Fadenstärke	Maschenöffnung	Siebdruck
100 HD	100	53 ym	46 ym	Bestückungsdruck
100 T	100	40 ym	58 ym	Bestückungsdruck
62 HD	62	73 ym	88 ym	Viadruck
62 T	62	66 ym	92 ym	Viadruck
43 HD	43	93 ym	138 ym	Lötstopdruck
43 T	43	80 ym	150 ym	Lötstopdruck
17 HD	17	250 ym	350 ym	Abziehlack
17 T	17	180 ym	400 ym	Abziehlack

# Siebdruck

## 3.0 Siebstruktur

Das Sieb wird mit einem fotosensitiven Polymerfilm beschichtet. Anschließend wird das Bild eines Fotoplottfilmes auf das Sieb belichtet. Die Entwicklung des Siebes ergibt die gewünschte Struktur.

### Sieb-Belichtung (Querschnitt)

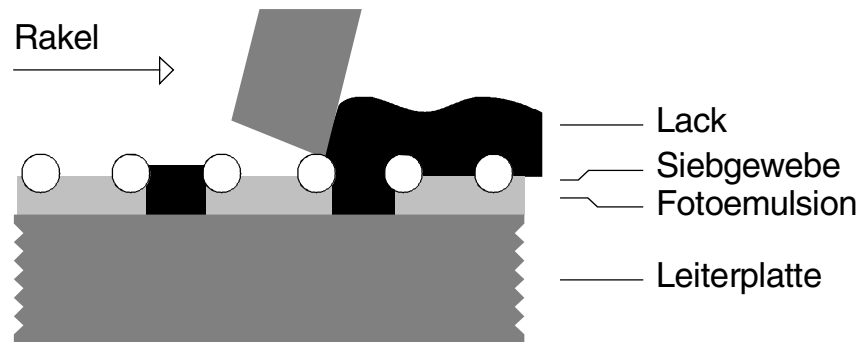


### Siebstruktur (Querschnitt)



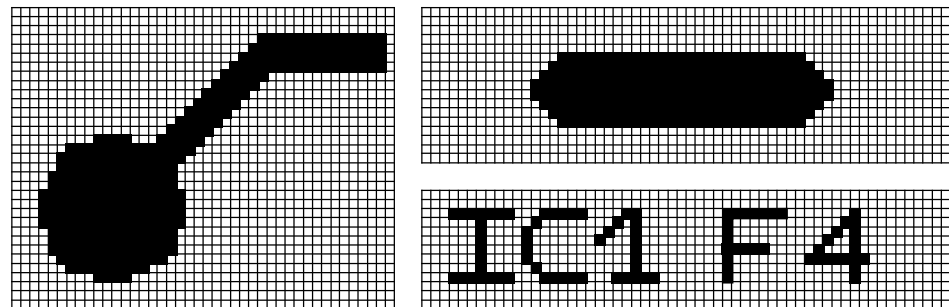
## 4.0 Siebdruck

Beim Siebdrucken wird der Lack mit einem Rakel über das Sieb gezogen und durch die offenen Maschen auf die Platinenoberfläche gedrückt.



## 4.1 Beispiel

Wegen des Siebgewebes sind alle Strukturen gerastert.

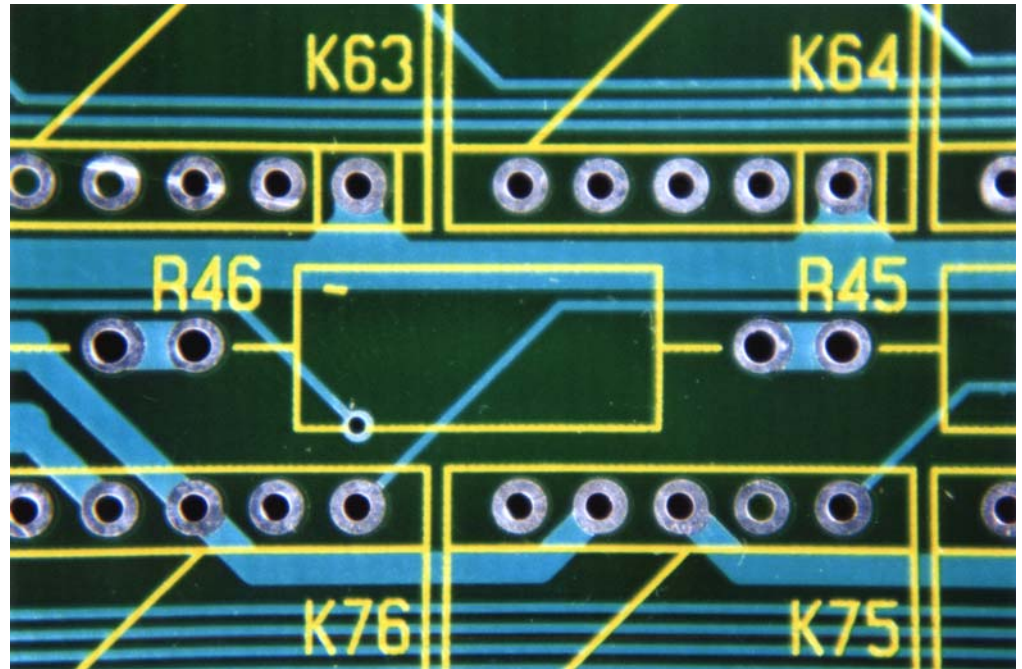


## 5.0 Hinweis

Da Siebe elastisch sind, liegt die Paßgenauigkeit bei  $\pm 0.1\text{mm}$ . Lötstoplack für SMD- und Feinleiterplatten wird fototechnisch belichtet.

## Siebdruck

### 6.0 Fotos



Die klassischen Drucke: Lötstoplack und Bestückungskennzeichnung. Vergrößert läßt der Bestückungsdruck die Siebstruktur erahnen.

## Siebdruck



Maschine für diverse Siebdrucke (Fabrikat Svecia) in der Leiterplattenproduktion. Bildmitte, rechts, halb verdeckt, ein Sieb mit Rahmen.

### 7.0 Querverweise

„Lötstopdruck [S.210]“ ; „Bestückungsdruck [S.56]“ ;  
 „Abziehlack [S.36]“ ; „Viadruck [S.320]“ ; „Carbonlack [S.91]“

# Tool-Liste

**1.0 Anwendung** Die Tool-Liste oder auch Bohrlegende beschreibt die in einem Drill-File eingesetzten Bohrwerkzeuge. Die Tool-Liste ist unverzichtbar für die CAM-Bearbeitung eines Bohrdatensatzes.

**2.0 File-Format** Die Tool-Liste muß als ASCII-Datensatz vorliegen. Größenangaben können in Inch, Mil oder mm erfolgen.

**2.1 Tool-Liste** Die Tool-Liste muß die Zuordnung aller in einem Drill-File vorhandenen Bohrwerkzeuge enthalten.

Metallisierte und Nicht-metallisierte Bohrungen sind getrennt aufzuführen.

## 2.1.1 Beispiel

Tool-Nr.	Größe	kontaktiert
T 1	0.45 mm	ja
T 2	0.70 mm	ja
T 3	0.80 mm	ja
T 4	0.90 mm	ja
T 5	1.00 mm	ja
T 6	1.20 mm	ja
T 7	1.25 mm	nein
T 8	2.00 mm	ja
T 9	2.10 mm	nein
T 10	3.00 mm	nein
T 11	3.20 mm	ja
T 12	3.40 mm	nein

**2.2 Limits** T1,...,T99 können mit Werkzeugen belegt werden. Der kleinste Bohrdurchmesser ist 0.1mm. DK- und NDK-Bohrungen sind getrennt aufzuführen. Die Abstufungen der Bohrwerkzeuge liegt bei 0.05mm.

**2.3 Regeln**

- 1.) Zu jedem Drill-File muß immer eine Tool-Liste vorliegen.
- 2.) Jedes Tool darf nur einmal vergeben sein.
- 3.) Ein Tool darf nur entweder DK oder NDK sein.

**3.0 Hinweis** Zu jedem Drill-File sollte ein Bohrplan mit fester Symbolzuordnung erstellt werden können.

**4.0 Querverweise** „Bohrungen [S.70]“ ; „NDK-Bohrungen [S.262]“ ; „Bohrplan [S.62]“ ; „Excellon [S.109]“ ; „Sieb&Meyer [S.313]“

# Viadruck

## 1.0 Anwendung

Vias werden mit Via-Füller zugedrückt, damit für den In-Circuit-Test Vakuumdichtigkeit erzielt wird.

## 2.0 Designregel

Der Datensatz für die Viadruckmaske enthält nur die Vias, die mit Lack verschlossen werden sollen. Die Seite, die bedruckt werden soll, muß angegeben werden.

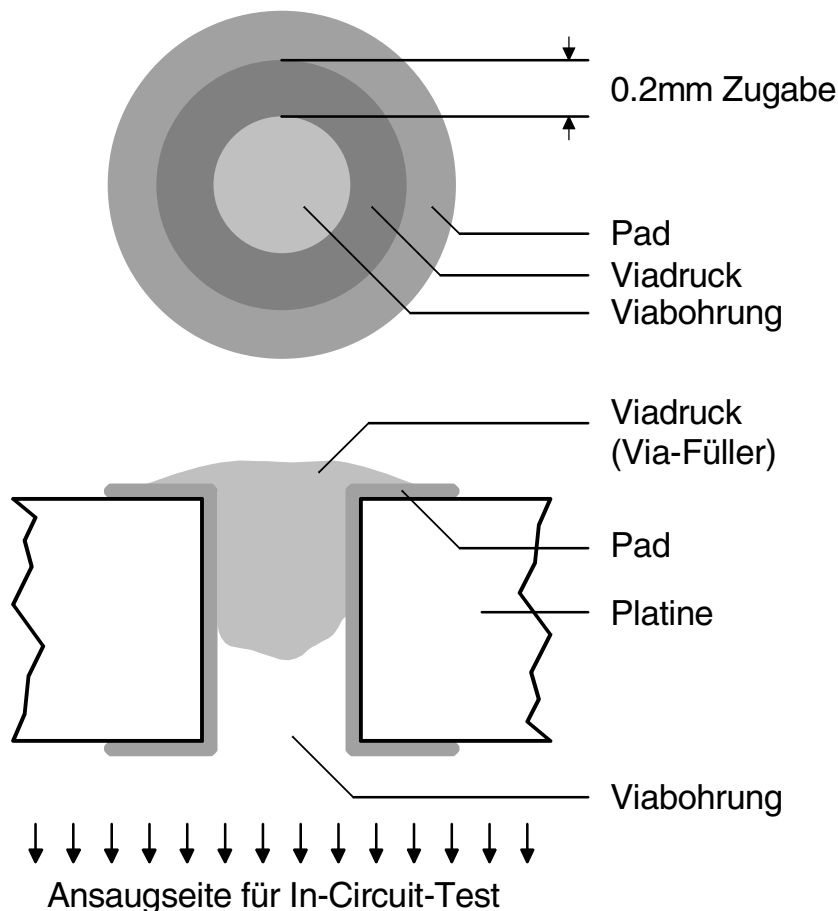
Die Pads für den Viadruck müssen größer sein, als die Viabohrung und kleiner als das zugehörige Pad im Leiterbild.

$$\text{ØViabohrung} < \text{ØViadruck-Pad} < \text{ØLeiterbildpad}$$

Empfehlung:

$$\text{ØViadruck-Pad} = \text{ØViabohrung} + 0.4\text{mm}$$

### 2.0.1 Beispiel



## 3.0 Hinweis

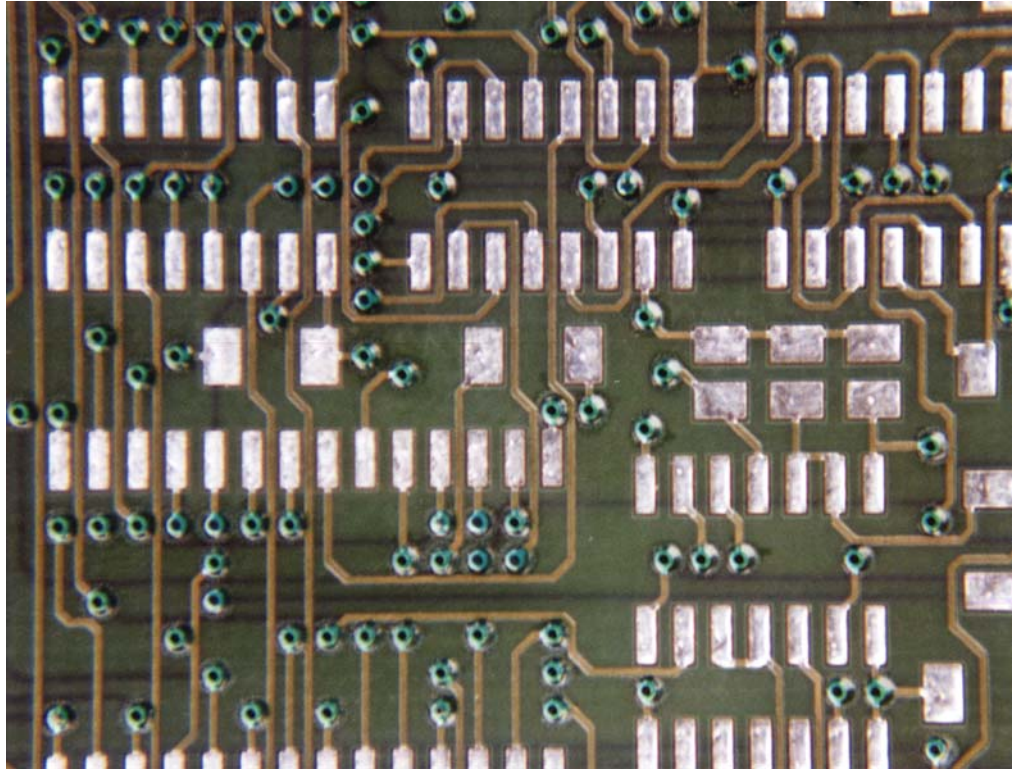
Vias bis zu einem Durchmesser  $\leq 0.5\text{mm}$  werden zuverlässig verschlossen.

Die Dicke des Viadrucks beträgt  $30\mu\text{m}-80\mu\text{m}$  über der Leiterplatte.



# Viadruck

## 4.0 Foto



Durch blautransparenten Viadruck sind die Lötungen und die Hül-  
sen der Vias abgedeckt und verschlossen.

## 5.0 Querverweis „Siebdruck [S.315]“

# Leiterplatten Handbuch

---

## CAD und CAM Spezifikationen (Kommentare)

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

## Bohrwerkzeuge (Kommentar)

### Hinweis

Es folgt ein Kommentar zum Dokument „Bohrwerkzeuge [S.83]“ aus den CAD/CAM-Spezifikationen.

### Hintergrund

In vielen Aussagesätzen zur Leiterplattentechnik taucht das Wörtchen „eigentlich“ auf. Zum Beispiel sollte es eigentlich keine offenen Fragen zum Thema „Bohrwerkzeuge“ geben. Seit Jahrzehnten wird täglich vermutlich millionenfach in Leiterplatten gebohrt und es scheint doch eigentlich alles gut zu funktionieren. Doch zeigt sich mit dem Übergang zu Mikrovias, daß das Verständnis für die Begrifflichkeiten unterschiedlich ist, und daß nicht immer das technische Umfeld so genau definiert ist, wie es eigentlich scheint.

Die Vorgabe für einen Bohrdurchmesser kommt vom CAD-Design. Dort wird in der Bauteilbibliothek den Pins der bedrahteten Bauteile eine geeignete Bohrung zugewiesen. Bei der Erstellung der Bibliothek orientiert CAD sich an Erfahrungswerten, die oft simpler und elementarer Natur sind. Auf den Datenblättern zu den eingesetzten Bauteilen sind die Pindurchmesser mit ihren vermutlichen Toleranzen angegeben. Ein bedrahtetes IC hat beispielsweise einen Pindurchmesser von 0.7mm, ein Kondensator von 0.8mm, eine 96-polige Steckerleiste von 0.9mm. Wenn die fertige Bohrung diesen Durchmesser hätte, dann würde also das entsprechende Bauteil in diese Bohrung passen, könnte montiert und gelötet werden.

Nun hat die Erfahrung schon früh gezeigt, daß die Bauteilpins und die zugehörigen Bohrungen auf der Leiterplatte nicht so präzise und toleranzfrei sind, wie theoretisch erwartet werden könnte. Damit das Bauteil dennoch paßt, gibt man vorsichtshalber von Seiten der CAD-Bibliothek noch 1/10mm zu, spezifiziert also für das 0.7er IC-Beinchen lieber 0.8mm.

Auch die technische Weiterbearbeitung fließt dabei in diese Überlegung mit ein, vor allem das Löten. Das Lot fließt besser in der Hülse hoch und sorgt für eine zuverlässige Lötverbindung, wenn die Bauteilpins in der Hülse nicht direkt auf Klemmung sitzen und genug Spiel zwischen Pin und Bohrwandung bleibt.

Das Löten würde durch die Zugabe dieses einen Zehntelmillimeters jetzt zufriedenstellende Ergebnisse erbringen. Trotzdem gibt man häufig nochmal 1/10mm dazu, weil dann bei vielpoligen Bauteilen die maschinelle Bestückung fehlerfreier ist. Letztlich wird durch diese Vorgehensweise im Endeffekt für die 07-er Beinchen des IC´s ein Bohrdurchmesser von 0.9mm spezifiziert.

Nur, kein Leiterplattenhersteller würde jetzt mit 0.9mm bohren. Alle geben mindestens einen weiteren Zehntelmillimeter hinzu und

## Bohrwerkzeuge (Kommentar)

bohren somit in der Praxis mit einem Werkzeug von 1.0mm. Sie interpretieren natürlich zu recht die CAD-Vorgabe „0.9mm“ als den ENDDURCHMESSER, der auf der fertigen Leiterplatte erreicht werden soll. Und da sie wissen, daß sich der Durchmesser in der Hülse nach dem Bohren durch die galvanotechnischen Prozesse (Kontaktierungskupfer, Endoberfläche) verringern wird, ist dies auch durchaus richtig.

Nun bestehen CAD-Layouts nicht nur aus Bauteilbohrungen. Die heutigen Schaltungen sind so komplex und anspruchsvoll, daß die Leiterbahnen über mehrere Ebenen geführt werden müssen. Der Kontakt zu den Leiterbahnzügen wird ebenfalls durch eine Bohrung hergestellt.

Die spezielle Aufgabe dieser Bohrungen ist daran ersichtlich, daß man sie mit einem eigenen Begriff benennt: Man spricht von „Kontaktierungen“ oder von „Vias“.

Diese Kontaktierungen oder Vias können alle Ebenen miteinander verbinden (dann nennt man sie auch „Durchkontaktierung“) oder selektiv einige Ebenen innerhalb eines Multilayers (die dann „Buried Vias“ heißen) oder eine Außenlage mit einer oder mehreren Innenlagen (das sind die „Blind Vias“).

Dem Leiterplattenhersteller sind solch feinfühligere Unterschiede jedoch gleich. Eine Bohrung ist eine Bohrung und wird mindestens 1/10mm größer gebohrt, egal, ob Kontaktierungs- oder Bauteilbohrung.

In der Tat war das auch egal, solange es Bohrwerkzeuge nur bis 0.2mm gab. Bis zu diesem Zeitpunkt konnte die Frage der CAD-Leute „welches ist ihr kleinster Viadurchmesser“ locker und mit einem Augenzwinkern vom Leiterplattenhersteller beantwortet werden, indem vom verfügbaren Werkzeug einfach 1/10mm abgezogen wurde. Ist das kleinste Bohrwerkzeug 0.2mm, dann ist die mögliche kleinste Vorgabe für den Viadurchmesser am CAD-System 0.1mm.

Das paßte gut zur fortschreitenden Miniaturisierung in der Baugruppenentwicklung. Doch innerhalb weniger Monate wurden diese Begrifflichkeiten als zukünftig untauglich erkennbar. Zuerst kamen Werkzeuge mit dem Durchmesser 0.1mm auf den Markt. Was jetzt tun. Bleibt man bei den historischen Bezeichnungen, dann müßte die CAD-Vorgabe für Vias, die mit diesem Bohrwerkzeug erstellt werden, „0.0mm“ lauten: verhält sich der Hersteller wie immer, dann gibt er 1/10mm zu, sprich, er bohrt mit dem Werkzeug 0.1mm. Damit verhält er sich stillschweigend entsprechend dem vereinbarten Sprachgebrauch zwischen CAD und Leiterplatte.

## Bohrwerkzeuge (Kommentar)

Doch bevor dieses Kuriosum noch hätte diskutiert werden können, liegt mit der Produktion von mechanischen 0.05mm-Bohrern schon die nächste Variante offen vor uns. Um den Leiterplattenhersteller, der ja IMMER 1/10mm zugibt, zu veranlassen, dieses Werkzeug einzusetzen, müßte vor dem Hintergrund der altbekannten und einheitlichen Bezeichnungsweise von der CAD-Seite die Via-Vorgabe „Minus 0.05mm“ gegeben werden. CAD müßte also, wenn man das physikalisch interpretieren will, so etwas ähnliches wie eine „lokale Verdichtung“ auf der Leiterplatte definieren.

Mit der HDI-Technologie, erst recht mit der in Startposition stehenden MFT-Technologie, werden sich die Begriffe, die Spezifikationen und die Kommunikation zwischen CAD und Leiterplatte verändern müssen.

Die vorliegende Dokumentation beschreibt die Situation, wie sie sich heute darstellt, also die Voraussetzungen, auf denen die erforderlichen künftigen Veränderungen aufbauen müssen.

### „1.0 Anwendung [S.83]“

Grundsätzlich wird die CAD-Vorgabe für einen Bohrdurchmesser vom Leiterplattenhersteller als vom Kunden gewünschter und für die Bestückung der Baugruppe erforderlicher ENDDURCHMESSER verstanden.

Bei der Produktion der Leiterplatte wird dieser Enddurchmesser durch die Toleranz des mechanischen Bohrwerkzeuges (bei Laserbohrungen durch den Fokus und die Bildebene des Lasers) bestimmt, und, wenn die Bohrungen auf der Leiterplatte kontaktiert werden, durch die Toleranz der galvanischen Oberfläche.

Damit das von CAD spezifizierte Endmaß erreicht wird, muß von CAM bei der Auftragsvorbereitung jedem BOHRDURCHMESSER ein geeignetes BOHRWERKZEUG zugeordnet werden.

## Bohrwerkzeuge (Kommentar)

### „2.0 Regeln [S.83]“

Bohrwerkzeuge sind mit abgestuften Durchmessern zu bekommen und haben stets eine Maßtoleranz. Es gelten die Regeln:

- 1.) Bohrwerkzeuge sind in den Größenabständen von 0.05mm (= 50µm oder 1/20mm) verfügbar.

Als Standardgrößen verstehen sich alle Bohrdurchmesser mit ganzzahligen Zehntelmillimeter-Abständen (0.10, 0.20, 0.30, 0.40, 0.50, 0.60, 0.70, 0.80, ..., 2.00, ..., 3.00, ..., 6.00, 6.10, 6.20, 6.30, 6.40, 6.50mm).

Als Zwischengrößen können Bohrwerkzeuge mit Zwanzigstel-millimeterabständen eingesetzt werden ( 0.05, 0.15, 0.25, 0.35, 0.45, 0.55, 0.65, ... , 1.05, 1.15, 1.25mm,.....).

- 2.) Standardseitig haben (mechanische) Bohrwerkzeuge ein **Untermaß** im Bereich von 0.01mm bis 0.02mm.

Der reine Durchmesser für eine Bohrung ist damit immer bis 20µm kleiner, als der geforderte Enddurchmesser. Dies muß insbesondere bei NDK´s (nicht kontaktierten Bohrungen) berücksichtigt werden.

- 3.) Die **Standardtoleranz** für das Endmaß eines Bohrdurchmessers darf +/- 0.05mm (= 50µm) nicht überschreiten.

Damit wird allgemeingültig (firmenintern) festgelegt, in welchem Toleranzbereich sich der Enddurchmesser üblicherweise bewegen darf, wenn KEINE separate Spezifikation seitens des CAD-Layoutes vorliegt (was normalerweise der Fall ist). Daraus ergibt sich aber auch, daß eine hiervon abweichende Toleranz mit der Spezifikation zu der entsprechende Leiterplatte seitens CAD vorgelegt werden muß.

Allgemein ist die Zugabe zum Bohrdurchmesser immer so gehalten, daß sich für den Enddurchmesser ein leichtes Übermaß relativ zur Sollvorgabe ergibt. Pauschal werden für die Werkzeug-Zugabe „Kontaktierte Bohrungen (= DK´s)“ und „Nicht kontaktierte Bohrungen (= NDK´s)“ unterschieden.

## Bohrwerkzeuge (Kommentar)

„3.0 NDK´s [S.83]“ Für nicht kontaktierte Bohrungen gilt, daß das zugeordnete Bohrwerkzeug 0.05mm größer ist, als das geforderte Endmaß gemäß der CAD-Spezifikation.

Regel: **Bohrwerkzeug (NDK) = Endmaß + 0.05mm**

Weil das eingesetzte (mechanische) Bohrwerkzeug von sich aus ein Untermaß von maximal 0.02mm hat, ergibt sich daraus in der Praxis ein Übermaß von 0.03mm (=0.05mm - 0.02mm). Eine nicht kontaktierte Bohrung von 2.50mm, zum Beispiel für die Aufnahme und Vorjustage der Leiterplatte auf einer Bestückungsmaschine, wird also real einen Enddurchmesser von 2.52 - 2.53mm haben.

„3.1 DK´s [S.83]“ Die Toleranz bei der Durchmesser-Abschätzung für kontaktierte Bohrungen ist anders, weil zusätzlich die Galvanisierung mit in Betracht gezogen werden muß.

Bestimmend sind zwei Prozeßschritte, das „Kontaktieren“ und die „Oberflächen-Veredelung“. In der Gesamtbilanz ist das Kontaktieren der ausschlaggebende Faktor. Der Kupferauftrag liegt je nach Hersteller und Kontaktierungstechnologie (Korbtechnik, horizontale oder vertikale Galvanotechnik) üblicherweise zwischen 25µm und 42µm. Innerhalb dieser Bandbreite kann der Kupferauftrag variieren, sowohl im Hause eines einzelnen Leiterplattenherstellers als auch zwischen unterschiedlichen Herstellern.

Allgemein ist in der BRD die Anforderung gültig, daß die untere Grenze von 25µm Kupferdicke nicht unterschritten werden darf. Doch gibt es auch hier gelegentlich Ausnahmen, wenn der Leiterplattenhersteller sich an den IPC-Vorgaben orientiert, in denen für die unterste Stufe (Level Class 1) 15µm Kupferdicke akzeptiert werden.

Zu der Kupferdicke muß die Schichtdicke der galvanischen End-Oberfläche (= finish) addiert werden (Aufbau siehe „3.1.1 Beispiel [S.83]“).

Die Schichtdicken der gebräuchlichsten Oberflächen sind:

- |    |                  |               |                     |
|----|------------------|---------------|---------------------|
| a) | Hot-Air-Leveling | 1.00 - 20.0µm |                     |
| b) | Chemisch Zinn    | 0.70 - 1.0µm  |                     |
| c) | Chemisch Gold    | 0.05 - 0.2µm  | plus 3 - 5µm Nickel |
| d) | Galvanisch Gold  | 1.00 - 2.0µm  | plus 3 - 5µm Nickel |

## Bohrwerkzeuge (Kommentar)

Kupfer plus Oberfläche ergibt eine Dicke der galvanischen Hülswand in der Bohrung von zirka 28-50µm. Weil sich der Leiterplattenhersteller an der oberen möglichen Grenze orientiert, bedeutet eine Hülsendicke von 50µm umlaufend, daß der Durchmesser des einzusetzenden Bohrwerkzeuges um 100µm vergrößert werden muß, damit das von CAD vorgegebene Endmaß gewährleistet ist.

Damit gilt für den Durchmesser der Bohrwerkzeuge:

Regel (für b, c, d): **Bohrwerkzeug (DK) = Endmaß + 0.10mm**

Und für eine kontaktierte Bohrung ergeben sich folgende Maßtoleranzen:

Endmaß = Bohrwerkzeug - Werkzeugtoleranz - ( 2 \* Hülsendicke )

Für ein Endmaß von 1.00mm ergibt sich daraus ein maximaler Durchmesser von 1.043mm ( = 1.10 - 0.01 - 0.056) und ein minimaler Durchmesser von 0.980mm ( = 1.10 - 0.02 - 0.100). Da die Erfahrung in der Praxis zeigt, daß die Dicken des Kupfers und der Oberflächen nie am oberen Limit sind, wird somit die Vorgabe erfüllt und der korrekte Enddurchmesser ist mit vernachlässigbarer Toleranz sichergestellt.

Mit einer Ausnahme. Die vorgestellte Regel gilt für die Oberflächen „Chemisch Zinn“, „Chemisch Gold“ und „Galvanisch Gold“ (sowie für vergleichbare Oberflächen wie Entek+, Nickel, Chemisch Silber,...). Diese Oberflächen sind bedingt durch den Fertigungsprozeß immer sehr eben und in der Schichtdicke zwar nicht toleranzfrei aber konstant.

Für Hot-Air-Leveling gilt dies jedoch nicht. Die Oberflächendicke kann äußerst unterschiedlich sein. In ein und derselben Hülse kann die Dicke zwischen 1µm und 20µm schwanken. Verantwortlich dafür ist die Herstellungstechnologie. Die Leiterplatten werden in flüssiges Bleizinn getaucht, herausgehoben und mit Druckluft abgeblasen, damit die mit Bleizinn verschlossenen Bohrungen wieder geöffnet werden. Auf der Seite, die der Druckluft abgewandt ist, wird das Bleizinn zusammengedrückt, es wird ballig, die Oberfläche selbst wird rau und uneben.

Weil bei Hot-Air-Leveling also die unterschiedlichen Dickentoleranzen auf JEDER Leiterplatte immer vorhanden sind, fällt die Bilanz im Vergleich zu den anderen Oberflächen anders aus. Kontaktierungskupfer und Bleizinn ergeben einen Toleranzbereich für die Hülsendicke in jeder Bohrung von umlaufend 26µm bis 62µm.



## Bohrwerkzeuge (Kommentar)

Oder, anders betrachtet, einen Betrag von 0.052mm bis 0.124mm, um den der Lochdurchmessers reduziert wird. Die Zugabe von 1 / 10mm reicht dann nicht mehr aus, um sicherzustellen, daß das von CAD geforderte Endmaß eingehalten werden kann. Deshalb gilt für Hot-Air-Leveling eine andere Regel.

Regel (für a): **Bohrwerkzeug (DK/ho) = Endmaß + 0.15mm**

Analog der obigen Betrachtung ergibt sich der gleiche Ansatz für die Maßtoleranzen bei kontaktierten Bohrung mit der Oberfläche Hot-Air-Leveling:

Endmaß = Bohrwerkzeug - Werkzeugtoleranz - ( 2 \* Hüsendicke )

Für ein Endmaß von 1.088mm ergibt sich daraus ein maximaler Durchmesser von 1.050mm (= 1.15 - 0.01 - 0.052) und ein minimaler Durchmesser von 1.024mm (= 1.15 - 0.02 - 0.124).

Damit ist auch hier wieder gewährleistet, daß das Endmaß der Bohrung nicht unter der CAD-Vorgabe liegt, und daß es in den Grenzen der vordefinierten Toleranz von „Endmaß + 0.05mm“ liegt.

Bis zu diesem Punkt sind diese Ergebnisse reine Leiterplattenmechanik und bestimmt nicht sonderlich aufregend.

Tatsächlich aber ergeben sich Konsequenzen auch für die Sicherheit und die Funktion der späteren Baugruppe, deren tragender Bestandteil die Leiterplatte ja einmal sein soll.

Denn die Bohrzugabe auf die von CAD vorgegebenen Endmaße wirkt sich auf die POWERPLANES und auf die Berechnung von IMPEDANZEN aus.

### Powerplanes

Eine der entscheidenden Aufgabenstellung für das Layout von Powerplanes ist die Isolation signalführender Pins von der Stromversorgung. Aus Platzmangel (zu viele Kontaktierungen) und auch aus fertigungstechnischen Gründen (Bohrerbruch) soll der Restring zu Bohrungen, die in der Powerplane isoliert sind, entfallen.

Bestimmend für die elektrisch wirksame Isolation und damit die Ausschußrate in der Leiterplattenproduktion einerseits sowie die spätere Betriebssicherheit der Baugruppe andererseits ist dann der Abstand zwischen der Powerplane und der Bohrhülse.

Durch die Zugabe zum Bohrwerkzeug wird dieser Abstand im Vergleich zu den Vorgaben des CAD-Layoutes um 50ym reduziert (75ym bei Hot-Air-Leveling). Bei einem Standard-Layout mit einem üblichen Abstandswert von 300ym entspricht dies einem Sicherheitsverlust von 1/6 des Abstandes. Tatsächlich müsste die Betrachtung sogar noch den Bohrversatz von 100ym, bedingt

## Bohrwerkzeuge (Kommentar)

durch Ungenauigkeiten beim Positionieren, vor allem aber durch Verzüge und Versätze des Materials beim Multilayer-Verpressen, mit ins Kalkül ziehen. Dadurch bleiben von 300µm Sicherheitsabstand noch (auf irgendeiner Seite der Hülse) 200µm übrig.

Minus 50µm (Hot-Air: 75µm) Bohrzugabe ergibt dann eine Reduzierung auf 150µm und damit einen Sicherheitsverlust von 1/4 bei Chemisch Zinn oder Chemisch Gold, und sogar 1/3 bei Hot-Air-Leveling.

### Impedanzen

Bei impedanzkontrollierten Leiterbahnen läßt sich die Leiterbahnführung in mehreren Ebenen - und damit über Vias - oft nicht vermeiden.

Ein Via innerhalb einer solchen Leiterbahn ist immer ein Störfaktor. Bei der Berechnung der „Z(0)-Impedanz“ des Vias muß dann ebenfalls der reduzierte Abstand (als Folge der Bohrzugabe) von der elektrisch leitenden Bohrhülse zu der potentialführenden Kupferfläche beachtet werden. Unter Umständen ist diese lokale Impedanz nur durch eine Veränderung des CAD-Layoutes zu kontrollieren, indem ein separates „Impedanz-Via“ konstruiert und gesetzt wird, das doch wieder einen Restring innerhalb der Isolation von der Powerplane hat.

Weil Restring und Powerplane Teil der gleichen Bildstruktur auf dem Film sind, werden die Bohrversätze und die Verzüge beim Verpressen praktisch umgangen und die elektrischen Bedingungen für die Impedanz des Vias sind einheitlich und zuverlässig reproduzierbar.

### „4.0 mil / mm [S.83]“

Damit die CAD-Vorgaben zuverlässig durch die CAM und die Qualitätssicherung des Leiterplattenherstellers transportiert werden können, müssen vier Bedingungen beachtet werden:

- a.) Die **Umrechnung von mil in Millimeter** muß definiert sein
- b.) Die Festlegung der **Bohrzugaben für NDK's** muß einheitlich sein
- c.) Die Festlegung der **Bohrzugaben für DK's** muß einheitlich sein
- d.) Jedem Bohrdurchmesser sollte ein einheitliches **Bohrsymbol** zugeordnet sein

## Bohrwerkzeuge (Kommentar)

### Umrechnung von mil in Millimeter

Ein Werkzeug mit einem Durchmesser von 1.016mm gibt es bei den (europäischen) Leiterplattenherstellern nicht. Dennoch begegnet man dieser Angabe in der Dokumentation zu CAD-Layouts häufiger. Natürlich ist ein Durchmesser von 1.00mm gemeint. Die Angabe 1.016mm entspricht gerade 40mil und das ist die Standard-Vorgabe in vermutlich allen CAD-Systemen, die auf anglo-amerikanischen Maßeinheiten aufbauen.

Auch ist es nicht unüblich, gleich die gesamte Dokumentation in mil-Maßeinheiten an die CAM des Leiterplattenherstellers weiterzugeben. Weil die (europäischen) Leiterplattenhersteller aber metrisch rechnen und dokumentieren, müssen die mil-Werte jedesmal umgerechnet werden.

Zwangsläufig wird bei dieser Gelegenheit auf- oder abgerundet. Das Runden darf auf Grund der geschilderten Problematik mit Sicherheitsabständen und Impedanzen nicht der individuellen Entscheidung der CAM überlassen werden. Damit zudem die Umrechnung automatisierbar ist, wird eine Tabelle festgelegt, die jedem mil-Intervall einen diskreten mm-Wert zuordnet.

Zulässige mil-Angaben sind Werte mit einer Nachkommastelle (Beispiel: 22.6mil). Erfolgt eine mil-Angabe mit mehr als einer Nachkommastelle, dann wird wie üblich auf- oder abgerundet (Beispiel: 24.64 = 24.6 oder 30.45 = 30.5). Die Ober- und Untergrenzen des Intervalles gehören zum Intervall dazu. Beispielsweise wird dem mil-Intervall „von 18.7 bis 20.6mil“ der metrische Wert „0.5mm“ zugeordnet.

Die mil-Intervalle sind so angelegt, daß sie metrische Bohrwerkzeuge beschreiben, die ganzzahlig durch 50ym teilbar sind. Andere mechanische Werkzeuge sind nicht zulässig und auch nicht verfügbar (berühmte Ausnahme: das 75ym-Werkzeug).

Für die Bibliothek des CAD-Systems ergibt sich daraus rückwirkend, daß die Anlage anderer mechanischer Werkzeuge in der Praxis nicht umzusetzen ist.

Das METRISCHE Endmaß in der Tabelle ist die Basis für die Berechnung der erforderlichen Zuschläge auf die Bohrwerkzeuge und für die Auswahl des richtigen Bohrsymbolen.

## Bohrwerkzeuge (Kommentar)

- Bohrzugaben für NDK's** Wie in 3.0 beschrieben, werden dem von CAD vorgegebenen Endmaß für NDK-Bohrungen 0.05mm zugeschlagen. Dieser Zuschlag ist für alle galvanischen Oberflächen gleich.
- Bohrzugaben für DK's** Zu kontaktierende Bohrungen werden in „Bauteilbohrungen“ und „Viabohrungen“ aufgeteilt.  
Es gilt als vereinbart, daß alle Bohrungen, die seitens CAD mit dem Durchmesser 0.6mm oder kleiner definiert sind, die Funktion eines Vias haben, also keinen Bauteildraht aufnehmen werden. Unabhängig von der galvanischen Oberfläche werden diese Vias immer mit einem Zuschlag von 0.10mm gebohrt.  
Insbesondere für Leiterplatten mit der Oberfläche Hot-Air-Leveling wird dadurch der Sicherheitsabstand der isolierten Vias in den Powerplanes von Multilayern erhöht.  
Ab (und inklusive) dem von CAD geforderten Endmaß von 0.65mm wird das Bohrwerkzeug wie in 3.1 beschrieben festgelegt. Das bedeutet also eine Zugabe von 0.15mm bei der Oberfläche Hot-Air-Leveling und 0.10mm bei allen anderen Oberflächen.
- Einheitliche Bohrsymbole** Jedem Endmaß ab 0.4mm ist ein eigenes Bohrsymbol zugeordnet. Die Systematik der Bohrsymbole ist separat dokumentiert.

## Design-Optimierung (Kommentar)

- Hinweis** Es folgt ein Kommentar zum Dokument „Design-Optimierung [S.98]“ aus den CAD/CAM-Spezifikationen.
- Einleitung** Das Layouten ist ein technischer Prozeß. Jeder Layouterin und jedem Layouter ist allerdings bekannt, daß Layouts zwar regelmäßig "beendet" aber niemals richtig "fertig" werden. Ein Layout gilt als "beendet", wenn vorausgesetzt werden kann, daß die Schaltung später funktionieren wird, weil alle Verbindungen zwischen den elektronischen Komponenten hergestellt worden sind. Anspruchsvolle Softwareprogramme unterstützen zudem mit Signallaufzeit-Simulationen und der Abschätzung der wahrscheinlichen EMV-Stabilität.
- Die vielen kleinen Fehler in einem Layout machen aber ausnahmslos alle CAD-Systeme, wenn man ihnen und ihren Routern freie Hand läßt.
- Dabei erhöht die Optimierung eines CAD-Layoutes die Produzierbarkeit der Leiterplatte erheblich, steigert die Sicherheit bei der Bestückung und fördert deutlich die Funktion der gesamten Baugruppe.
- Den ersten Entwurf eines Schaltungsteiles zeigt das Beispiel 2.1. Aus der Sicht des CAD-Systems ist das Layout "fertig". Diesem 1. Entwurf ist die Optimierung gegenübergestellt.
- Die Zahlen "1", ..., "5" kennzeichnen vergleichbare Bereiche in beiden Layouts.
- Fehler "1"** Für das CAD-System ist es legitim, eine Leiterbahn an ein Pad in einem spitzen Winkel anzubinden. Bei der Herstellung der Leiterplatte kann im Bereich des spitzen Winkels das Fotolaminat jedoch beschädigt werden (die mechanische Stabilität ist geringer). Während der galvanotechnischen Bearbeitung der Oberflächen können sich chemische Wirksubstanzen konzentrieren (Ätzprobleme). Es ist besser, Leiterbahnen in einem 90-Grad Winkel anzubinden, wie in der optimierten Version gezeigt.
- Fehler "2"** Das seitliche Herausführen der Leiterbahn aus dem SMD-Pad ist hier besonders fatal. Die Flanken der beiden IC's links bieten 14 optionale Chancen für einen Kurzschluß. Schwerwiegender ist die Wahrscheinlichkeit für einen Kurzschluß beim Löten, weil die Lotpaste nie mit der erforderlichen Genauigkeit aufgebracht werden kann. Der 1. Entwurf ist schlichtweg schlecht, die Optimierung zeigt, wie es sein muß.

## Design-Optimierung (Kommentar)

### Fehler "3"

In der Optimierung wurde die Anzahl der Winkel in der Leiterbahnführung deutlich reduziert. Daraus ergeben sich Vorteile in der Leiterbildbelichtung, weil das Fotolaminat auf molekularer Ebene eine Gitterstruktur besitzt. Jeder Richtungswechsel einer Leiterbahn ist ungünstig. Die heute verarbeiteten Fotolamine haben eine hervorragende Qualität und die Richtungswechsel sind unbedeutend bei Leiterbahnbreiten von 300, 200 oder 100µm. Sie gewinnen allerdings an Gewicht bei Bildstrukturen unter 70µm. Die Diskussion über den Signalfluß bei High-Speed-Signalen bleibt den Theoretikern vorbehalten.

### Fehler "4"

Unterhalb der '4' soll in der Schaltung eine Brücke über zwei SMD-Pads geführt werden. Im 1. Entwurf ist eine Trennung der Verbindung zwischen den SMD-Pads ohne Effekt. Unter den Fehlern, die Autorouter machen, ist dies bereits ein Klassiker. Das optimierte Layout zeigt die richtige Leiterbahnführung.

### Fehler "5"

Richtungswechsel in der Leiterbahnführung sollten mit 45 Grad und nicht mit 90 Grad erfolgen (Sonderfälle gibt's bei HF). Für die Leiterplattenherstellung ergeben sich sonst Nachteile beim Druck des Lötstoplackes mit einem Sieb. Beim Druck in Richtung des 90-Grad-Winkels wird oft die Leiterbahnflanke hinter dem Winkel nicht genügend mit Lack bedeckt. Dieser Effekt ist unbedeutend, wenn der Lötstoplack fototechnisch strukturiert wird.

Bei extrem schnellen Signalen wird diskutiert, welchen Einfluß der Winkel einer Leiterbahn auf Signalreflexionen haben könnte.

### Schlußwort

Sind diese Optimierungen in der Praxis meßbar? Das Beispiel zeigt einen Layout-Ausschnitt. Wenn die Strukturdicke hochgerechnet wird auf eine PC-Karte mit 6 Signallagen, dann ergeben sich allein aus Punkt '2' Optionen auf einen Kurzschluß in der Größenordnung 800 bis 1000.

In der Leiterplattenherstellung steigt dann die Fehlerrate von 3% auf 5-6%.

Die Nachbearbeitung beim Bestücken und die Ausfallrate der Baugruppe sind mir unbekannt. Vielleicht hat der eine oder andere Leser dazu weitergehende Informationen.

## Filesyntax (Kommentar)

### Hinweis

Es folgt ein Kommentar zum Dokument „Filesyntax [S.111]“ aus den CAD/CAM-Spezifikationen.

### Hintergrund

Internet und eMail sind Alltaglichkeit. Elektronische Daten zu transportieren ist in unserer Welt zu einer Selbstverstandlichkeit geworden. Per ISDN rauschen die Informationen durch Glasfasernetze von einem Ort zum anderen. Auf dem PC am Arbeitsplatz werden Files erstellt, bearbeitet und eingesehen. Mit einem „Klick“ auf die richtige Taste werden Daten versandt oder empfangen.

Soweit ist alles problemlos. Es wird etwas schwieriger, wenn die empfangenen Daten nicht nur individueller Natur und von geringer Halbwertszeit sind und wenn sie nicht nur zwischengespeichert und zur Nutzung zur Verfugung gestellt, sondern LANGFRISTIG archiviert werden sollen. Dies ist die ubliche Situation bei elektronischen Konstruktionsunterlagen aller Art, also auch bei den CAD-Daten fur Layouts und bei den CAM-Daten fur die Produktion der Leiterplatten.

Auf der CAD-Seite mag das erforderliche Prozedere noch ubersichtlich sein, weil alle Informationen zu einem Layout in EINEM einzigen File abgelegt sind und auch nur wieder als Ganzes angefat werden. Es bleibt dann lediglich noch die Ungewiheit, ob zukunfftige Software-Updates ruckwartskompatibel sind.

Die Situation auf der CAM-Seite ist anders. Zwar konnen auch dort die Job-Daten in einem File abgelegt werden, doch mussen spater die Informationen fur die jeweiligen Produktionsschritte separatiert und getrennt zur Verfugung gestellt werden. Denn die Steuerungen der Maschinen fur die Leiterplattenherstellung verlangen ihre eigenen, speziell aufbereiteten Informationen. Die Daten fur das Fotoplotter (Leiterbilder, Lotstopmasken, Siebdrucke), das LDI-Belichten, das Bohren, Frasen, Ritzen, das AOI- und Flying-Probe-Testen mussen die geforderten Bedingungen dieser Produktionsmaschinen erfullen.

In Kombination mit den fertigungstechnischen Anforderungen der Leiterplattenhersteller kommt die Datenaufbereitung hinzu, die Konzeptionierung des Nutzens, die Erganzung der Innenlagen um Rasterflachen, das Einbringen von Testcoupons fur das Bohren, Belichten und Atzen, das Erganzten von Pamarken und Rontgentargets fur das Justieren und Registrieren von Innenlagen und Filmen, das eventuelle Erweitern um Coupons fur die Impedanzmessung und vieles mehr.

Aus den elektronischen Archiven auf den Servern der Leiterplattenhersteller mussen deshalb sehr komplexe Datenbestande fur die Fertigung des Produktes verteilt werden konnen. Andererseits

## Filesyntax (Kommentar)

müssen nach Beendigung der Produktion die aufbereiteten und erweiterten Datenbestände auch genauso kontrolliert und zuverlässig wieder eingesammelt und rückarchiviert werden können.

Eine Abschätzung verdeutlicht, welche Volumina in einem solchen Archiv präzise bewegt werden müssen:

Ein mittelständischer Hersteller für Prototypen und kleinere Serien wickelt täglich 20 bis 40 verschiedene Aufträge ab. Für jeden Auftrag werden im Mittel 10 bis 25 Produktionsdatensätze erzeugt.

Bei kontinuierlicher Archivierung von zirka 20.000 Aufträge aus den letzten 4 bis 5 Jahren werden dann 200.000 bis 500.000 Einzeldatensätze auf dem Server verteilt.

Die einzigen Identifikationsmerkmale dieser Files auf dem Server sind das zugeordnete Verzeichnis, vor allem aber der NAME des Files. Nichts liegt deshalb näher, als die Begrifflichkeit dieses Namens mit einer Nomenklatur zu belegen, die Auskunft über Art, Typ und Inhalt des entsprechenden Files gibt.

Die Notwendigkeit einer strukturierten FILESYNTAX ist damit offensichtlich.

### „1.0 Anwendung [S.111]“

Jedem Unternehmen steht frei, wie es sich organisieren möchte. Die interne Logistik, die speziellen Anforderungen, das Produktspektrum und manchmal auch die historischen Hintergründe bestimmen die Möglichkeiten und eröffnen oder versperren Lösungswege.

Allerdings gibt es allgemeine Ordnungsstrukturen, deren Prinzipien als funktionell anerkannt sind. Dazu gehört im einfachsten Fall, daß ein Name für einen Datensatz nur EINMAL vergeben wird. Ist dies gewährleistet, dann ist die Voraussetzung dafür geschaffen, daß eine Verwechslung mit anderen Datensätzen zuverlässig ausgeschlossen ist. Diese Eigenschaft ist in der Mathematik als EINEINDEUTIGKEIT bekannt.

Da üblicherweise viele Datensätze vorliegen, ist es erforderlich, daß absolut zuverlässig ALLE Datensätze erkannt werden können, die zu EINEM PROJEKT, sprich zu einer Leiterplatte, gehören. Sind diese wiederum selektiert, dann soll erkannt werden können, welchen Inhalt die Datensätze haben.

Die Forderung an die Filesyntax ist deshalb:

Die Filesyntax dient der eineindeutigen Identifizierung eines Datensatzes, seines Inhaltes, seines Formates und seiner Zugehörigkeit zu anderen Datensätzen.



## Filesyntax (Kommentar)

### „2.0 Syntax [S.111]”

Da wir in modernen Zeiten leben, bietet sich als Filebezeichnung vielleicht ein Begriff an, wie „Daten für Projekt CPU-Karte Rev. 1.0 der Firma XY vom 12.10.2000“. Es wird schwer sein, zu kontrollieren und sicherzustellen, daß diese von Menschen vergebene Bezeichnung wirklich eineindeutig bleibt und in der Praxis brauchbar ist.

Eine Alternative könnte deshalb eine rein EDV-synthetisierte Bezeichnung sein, wie „adv987.RFJvn=\$(= \$\$“(“). Für einen Computer wäre es auch keinerlei Problem, diese Bezeichnung von der Bezeichnung „adv987.RFJvn=\$(= \$\$“(“ zuverlässig zu unterscheiden. Wir, als Menschen, würden uns damit jedoch schwer tun. Darum ist unbedingt zu bedenken, was aus den virtuellen Daten wird: es werden Filme geplottet, Leiterbilder belichtet, Siebe erstellt und Adapter gebaut. Für die Produktion von Leiterplatten entstehen in der Praxis reale, körperliche Werkzeuge, die von Menschen gehandhabt werden.

Es ist das einfachste Organisationsprinzip, wenn die virtuellen Bezeichnungen in die reale Welt übernommen werden. Wenn beispielweise der Name des Files für einen Fotoplott auf dem Film im Klartext ausgegeben wird, dann kann vor Ort kein Zweifel aufkommen, welcher Datensatz für die Filmerstellung benutzt wurde.

Eine Forderung an die Filesyntax ist deshalb zusätzlich, daß sie für den MENSCHEN lesbar, im täglichen Sprachgebrauch praktikabel und trotzdem frei von Verwechslungen ist.

Grundsätzlich kann man annehmen, daß dies bei kurzer, gleichbleibend einheitlich strukturierter Syntax der Fall sein wird. Diese Rahmenbedingungen werden von der altbekannten DOS-Syntax erfüllt.

Die Grundstruktur für die Filesyntax ist daher:

Die Filebezeichnung setzt sich aus dem Filenamem und der Extension zusammen:

### **FILENAME . EXTENSION**

Der FILENAME bekommt den Status einer Projektbezeichnung und informiert über den Kunden und den Bearbeitungszeitraum. Der EXTENSION wird die Aufgabe zugeordnet, über den Inhalt des Files Auskunft zu geben (= Status, m.n.-Format, Layer,...).

## Filesyntax (Kommentar)

### „2.1 Regeln [S.111]“

Für die Filebezeichnung gibt es drei elementare Regeln, die unverzichtbar eingehalten werden müssen.

#### 2.1.1 Regel

Die Filebezeichnung muß von den Betriebssystemen DOS, UNIX und MSM lesbar sein.

Hinter dieser Forderung verbirgt sich die Notwendigkeit, langfristige Kompatibilität zwischen Betriebssystemen und Softwareprogrammen sicherstellen zu müssen.

Die meisten Netzwerke sind heute heterogen, daß heißt zum Beispiel, die CAM-Bearbeitung erfolgt auf einem PC mit einem DOS-, NT- oder Windows-Betriebssystem, während der Netzwerk-Server unter UNIX oder einem UNIX-Derivat läuft. Es darf nicht passieren, daß beim Datatransfer von einem Betriebssystem auf ein anderes die Filenamen korrumpiert oder manipuliert werden. Diese gleiche Vorgabe gilt für den Transfer von Daten zwischen unterschiedlichen Software-Programmen.

Hier geht es keineswegs um ein triviales Problem. Es muß bedacht werden, daß die Maschinen in der Produktion (CNC-Maschinen, Fotoplotter, Flying-Probe,...) nicht mit einheitlichen Steuerungen versehen sind und auf Grund der oft hohen Investitionskosten nicht im Jahresrhythmus ausgetauscht werden können.

In der Praxis findet man deshalb über Jahre die unterschiedlichsten Systeme, die parallel zueinander betrieben werden müssen.

Stillschweigend muß deshalb auch als vereinbart gelten, daß in Zukunft eine solche Filebezeichnung von jedem neuen Betriebssystem toleriert werden wird. Sollte dies später einmal nicht der Fall sein, dann wäre die Autonomie des Unternehmens in einem äußerst sensiblen Punkt gefährdet. Es hätte gegebenenfalls nicht mehr die Möglichkeit, jede beliebige computergesteuerte Produktionsmaschine ohne unangemessenen Aufwand an das interne Netzwerk anzuschließen.

Hinweis: die hier geforderte MSM-Kompatibilität beruht darauf, daß MSM (oder „M“) bei ILFA eingesetzt wird.

#### 2.1.2 Regel

Der Filename ist immer gleich für alle Datensätze, die zum gleichen Layout gehören.

Diese Forderung ist als Voraussetzung vorgegeben worden. Wenn zum Beispiel der Filename für die Beschreibung eines Bohrprogrammes identisch ist mit dem Filenamen für ein Leiterbild, dann ist gewährleistet, daß beides in der Produktion deckungsgleich und seitenrichtig zusammenpaßt und auch tatsächlich zusammengehört.

## Filesyntax (Kommentar)

Weiter ist bei der Suche über ein komplexes und heterogenes Netzwerk zweifelfrei festzustellen, welche Datensätze es für das betreffende Layout gibt und wo sich diese Datensätze befinden.

Im Alltag ist die Umkehrung dieser Betrachtung genauso wichtig. Wenn Filme zu einem CAD-Layout geplottet werden müssen und sich keine Daten mit dem zugeordneten Filenamen im entsprechenden Plotterverzeichnis befinden, dann ist absolut sicher, daß diese Daten fehlen und von der Organisation (= Arbeitsvorbereitung) noch beigelegt werden müssen.

Und für die automatische Rückarchivierung gilt, wenn alle Datensätze mit gleichem Filenamen gefunden worden sind, dann KANN (und DARF) es keine weiteren Datensätze zu dem betreffenden Projekt geben.

### 2.1.3 Regel

Für unterschiedliche Filenamen beschreibt die gleiche Extension immer den gleichen Inhalt.

Daß dies so sein muß, ist ebenfalls per Voraussetzung verlangt. Der Hintergrund dafür ist, daß eine Kopplung zwischen Datensätzen, Datenverwaltung und technischer Dokumentation unumgänglich ist.

Der Zugriff auf einen erforderlichen Datensatz kann in der Produktion gezielt erfolgen. Soll zum Beispiel die Innenlage Nummer 2 eines Multilayers belichtet werden, dann MUSS es einen Datensatz oder einen Film mit der Extension „\*.I2“ geben.

Auch hier ist die Umkehrung in der Praxis keineswegs trivial, wenn also verbindlich der Schluß gezogen werden kann, daß es sich bei dem Film mit der Extension „\*.I3“ NICHT um das Leiterbild für die Lötseite handelt.

Für die Datenverwaltung im Umfeld der Archivarbeit ist im einfachsten Fall eine Vollständigkeitsprüfung möglich. Wenn zum Beispiel bekannt ist, daß eine doppelseitige Leiterplatte mit Lötstopdruck bearbeitet werden soll, dann MUSS es Dateien mit den Extensions „\*.MB(N)“, „\*.ML(N)“, „\*.LS“ und „\*.BS“ geben. Dies ist für Menschen leicht prüfbar, die Prüfung kann aber auch durch den Einsatz eines Software-Programmes ebenso leicht automatisiert werden.

## Filesyntax (Kommentar)

Zu der technischen Dokumentation eines Multilayers gehört immer der Bauplan. Über den Plan werden ein elektronischer Datensatz und die geometrische Position des zugehörigen Leitearsbildes in dem fertigen Multilayer genau einander zugeordnet. Ein Irrtum bei dieser Zuordnung oder ein Vertauschen der Lagen hätte bei impedanzkontrollierten Leiterplatten oder bei High-Speed-Schaltungen die fatale Folge, daß die bestückte Baugruppe nicht oder nur mit deutlich meßbaren Einschränkungen funktionieren würde.

Die Kombination der Vorgaben aus 2.1.2 und 2.1.3 hat zum Ergebnis:

### **Es gibt jede Filebezeichnung nur einmal.**

Die gewünschte Eineindeutigkeit ist damit erfüllt und es lassen sich jetzt daraus für die Alltagspraxis einige wichtige Schlüsse ziehen:

- a.) Wenn sich in einem Netzwerk auf verschiedenen lokalen oder zentralen Servern und/oder auf lokalen Arbeitsplätzen zwei oder mehrere Datensätze mit der gleichen Filebezeichnung finden, dann müssen die Inhalte dieser Files zweifelsfrei identisch sein.
- b.) Die organisatorische Struktur des Archivierungssystems ist in der Eineindeutigkeit der Filebezeichnungen begründet und deshalb von jeder Anwendungssoftware absolut unabhängig.
- c.) Durch die Allgemeingültigkeit der INTERNEN organisatorischen Struktur ist eine Kompatibilität zu jeder EXTERNEN Struktur immer gegeben.
- d.) Interne Software-Systeme von Produktionsmaschinen sind durch Scripte in der Lage, sich autonom selbst zu steuern.

## Filesyntax (Kommentar)

### „3.0 Filename [S.111]“

Da für den Filenamen durch die DOS-Syntax nur 8 Zeichen zur Verfügung stehen, müssen die gewünschten Informationsinhalte abgekürzt werden.

Zulässige Zeichen für den Filenamen sind Zahlen und Buchstaben. Klein- oder Großschreibweise wird nicht unterschieden („a“ hat den gleichen Wert wie „A“).

Der Filename wird heute von einem Softwareprogramm generiert (und ist früher von Hand vergeben worden).

### „3.1 Firma [S.111]“

Die ersten drei Buchstaben des Firmennamens ergeben das Kürzel für die (pauschale) Firmenkennung. Umlaute werden ausgeschrieben ( ä = ae, ö = oe, ü = ue ).

Unterschiedliche Firmen ( Fa. Schulze, Fa. Schmidt ) dürfen die gleiche Kennung (in diesem Fall „sch“) erhalten.

### „3.2 Zeitraum [S.111]“

Zur Identifikation des Bearbeitungszeitraumes durch CAD oder CAM wird ein Kürzel aus „Jahr“ und „Monat“ zusammengesetzt.

Für das Jahr wird die letzte Ziffer der Jahreszahl genommen. Diese Ziffern würden sich nach 10 Jahren wiederholen und könnten zu einer Überschreibung bestehender Daten führen. Da in der Praxis die gemeinsame Archivierung aller Datenbestände auf einem zentralen Server nur für eine Zeit von maximal 4 Jahre erfolgt, ist diese Möglichkeit ausgeschlossen. Nach Ablauf der 4 Jahre werden die Daten extern ausarchiviert (Diskette, CD-ROM). Werden ausarchivierte Daten wieder aktiviert, dann erfolgt grundsätzlich eine Neuaufnahme mit Vergabe eines neuen Filenamens.

Für jeden Monat im Jahr wird ein alphabetischer Kennbuchstabe vergeben, beginnend mit „A“ für „Januar“ bis hin zu „L“ für „Dezember“.

### „3.3 CAM/CAD [S.112]“

Der Filename wird durch eine dreistellige Nummer vervollständigt. Jeden Monat beginnt diese Nummer mit „000“ und wird pro Auftrag um „1“ hochgezählt. Formell können damit 999 Aufträge pro Monat zugeordnet werden. Sollte diese Zahl überschritten werden, dann wird hexadezimal weitergezählt.

Durch die Vergabe der Nummer wird für eine sichere und kontrollierte Unterscheidung der Filenamen gesorgt, die durch „Firmenkürzel“ und „Zeitraum“ allein nicht gegeben wäre.

## Filesyntax (Kommentar)

### „3.4 Beispiel [S.112]“

Die Filenamen haben dann das Aussehen: sch8b127 oder INS9c388 oder BUS0F584.

Durch die alphanumerische Formulierung der Filenamen kommt es in der täglichen Kommunikation zwischen den Menschen sehr selten zu Verwechslungen.

Ebenfalls ist die Identifikation der so bezeichneten Werkzeuge (Filme, Siebe,...) nach den vorliegenden Erfahrungen problemlos. Für CAM und Vertrieb ist die Syntax eine Hilfe, weil der Filename optisch schnell segmentiert und das Bearbeitungsdatum herausgelesen werden kann. Bei der Fertigung von Prototypen mit ihren unterschiedlichen Revisionen ist die zeitliche Reihenfolge des gleichen Produkttyps leicht erkennbar.

Darüber hinaus hat der Filename durch seine Eineindeutigkeit in Verbindung mit der hausinternen EDV den weiteren Vorteil, daß er als „Artikelnummer“ funktionieren kann.

Es ist üblich, daß sich Firmennamen ändern, daß Firmen fusionieren, daß Produktbezeichnungen vom Kunden geändert werden oder daß mal der Kunde selbst, mal sein Bestücker bestellt. Mit der Analyse der EDV ist die Identität des Filenamens dann die einzig bleibende Sicherheit, ob es sich denn nun bei unterschiedlichen Bestellungen von unterschiedlichen Firmen letztlich definitiv um das GLEICHE Produkt handelt oder nicht.

Und selbst für übergreifende Organisationen, wie das Qualitätsmanagement im Sinne der DIN EN ISO 9002 ist der Filename möglicherweise der einzige zuverlässige Halt und erlaubt eine qualitative Zuordnung der gefertigten Produkte zu den Punkten „Lenkung der Dokumente und Daten (5)“, „Kennzeichnung und Rückverfolgbarkeit der Produkte (8)“, „Prozeßlenkung (9)“, „Prüfstatus von Produkten (12)“, „Lenkung fehlerhafter Produkte (13)“ und „Lenkung von Qualitätsaufzeichnungen (16)“.

## Filesyntax (Kommentar)

### „4.0 Extension [S.112]“

Die Extension kennzeichnet den Inhalt des Files. Da durch die DOS-Syntax nur 3 Zeichen zur Verfügung stehen, müssen auch hier die gewünschten Informationsinhalte abgekürzt werden.

Es gilt die Regel, daß die Extension mindestens aus 2 Zeichen bestehen muß.

Zulässige Zeichen für die Extension sind Zahlen und Buchstaben. Klein- oder Großschreibweise wird nicht unterschieden („a“ hat den gleichen Wert wie „A“).

Die Extension wird für Standards von einem Softwareprogramm generiert und kann ergänzend manuell editiert werden.

### „4.1 Vorgaben [S.112]“

Da die Extensions (auch) Leiterbilder und Bohrprogramme mit „Buried Vias“ und „Blind Vias“ beschreiben, muß im einfachsten Fall festgelegt werden, wo bei einem Layout „oben“ ist. Die alten Begrifflichkeiten „Bestückungsseite“ und „Lötseite“ scheinen verwirrend. Durch die Möglichkeit der doppelseitigen SMD-Bestückung bei hochdichten Baugruppen (HDI, MFT) sieht man sich vor die Situation gestellt, daß es gleichzeitig ZWEI Bestückungsseiten bei einer Leiterplatte gibt, die zudem noch zu sich selbst jeweils die Lötseite sind.

Alternative Bezeichnungen sind „Toplayer“ und „Bottomlayer“, wobei allerdings gerade jene Definition fehlt, wo und warum denn nun bei einem Layout „oben“ ist.

Ebenfalls in der Diskussion ist die Durchnummerierung der Lagen von „oben“ nach „unten“ mit den Bezeichnungen „Layer1“, ..., „Layer n“. Diese Variante ist aber aus einem simplen Grund für CAM wenig geeignet, weil sie in der Bezeichnung keine verbindliche Identität zu den Außenlagen schafft.

Nimmt man an, daß die „Bestückungsseite“ gleich „Layer 1“ wäre. Dann wäre bei einem 4-Lagen-Multilayer die „Lötseite“ gleich „Layer 4“, bei einem 6-Lagen-Multilayer dagegen gleich „Layer 6“. Soll beispielsweise die Lötstopmaske für die „Lötseite“ gegen das Leiterbild der „Lötseite“ geprüft werden, dann wäre ohne weitergehende Analyse auf der CAM-Seite nicht sofort ersichtlich, ob dazu „Layer 4“ oder „Layer 6“ herangezogen werden muß.

Letztlich bietet sich die praktikable Lösung an, als „oben“ die Lage zu definieren, bei der man am CAD-System die Bauteile beziehungsweise die erste Leiterbildebene in Aufsicht sieht. Entscheidend ist, daß DIESE Lage irgendeine FESTE Bezeichnung bekommt, entweder „Bestückungsseite“ oder „Top“ oder „Top-Layer“ oder „Layer 1“, damit die Kompatibilität beim Datatransfer und insbesondere beim Austausch von Multilayer-Bauplänen gewährleistet ist.

## Filesyntax (Kommentar)

Innerhalb der vorliegenden Filesyntax gilt als vereinbart:

**Die obere Außenlage heißt „Bestückungsseite“ und hat die Extension „\*.BS“**

**Die untere Außenlage heißt „Lötseite“ und hat die Extension „\*.LS“.**

Wichtig für die Handhabung der Datensätze ist die verlässliche Zuordnung des Fileformates. Dazu gehört die Angabe des „m.n.-Formates“ und des Filetyps. Es wäre zu umfangreich, diese Informationen in die Filebezeichnung mit aufzunehmen.

Die erforderlichen Parameter sind daher vordefiniert und grundsätzlich gültig:

Das **m.n.-Format** für ALLE Daten ist **„3.3 metrisch“**

Der **Filetyp** für alle Plott- und visuellen Daten ist **„Extended-Gerber“**

### „4.2 Leiterbilder [S.113]“

Die Extension für alle Leiterbilder ist 2. stellig. Für die obere Außenlage ist die Bezeichnung „\*.BS“ (= „Bestückungsseite“) bereits festgelegt.

Alle Innenlagen, die dieser Seite folgen, werden mit „\*.I2“, „\*.I3“, ..., „\*.I9“ fortlaufend bezeichnet. Ab Innenlage „\*.I10“ entfällt das „I“, weil sonst die Darstellung mit zwei Zeichen nicht mehr möglich ist. Insgesamt können damit 98 Innenlagen gekennzeichnet werden (I2,...,I99), was in der Praxis (vorerst) ausreichend ist.

Die der letzten Innenlage folgende untere Außenlage wird immer als „Lötseite“ bezeichnet (mit der Extension „\*.LS“).

Für einen 4-Lagen-Multilayer ergibt sich daraus für die Anzahl und Reihenfolge der Leiterbilder IMMER die Bezeichnung „BS / I2 / I3 / LS“, für einen 6-Lagen-Multilayer die Bezeichnung „BS / I2 / I3 / I4 / I5 / LS“.

Der Postprozeß der CAD-Systeme wechselt üblicherweise bei der Generierung der Innenlagendaten für CAM zwischen positiver und negativer Datenausgabe, je nachdem, ob Leiterbilder oder Powerplanes vorliegen.

Bei Leiterbildern stellen die Vektorinformationen in den CAM-Daten die tatsächlichen, funktionellen Leiterbahnen dar, die später auf der fertigen Leiterplatte als elektrisch leitende Strukturen ausgearbeitet werden sollen (Vektor = Kupfer).

Bei Powerplanes werden dagegen mit den Vektorinformationen im CAM-Datensatz die Strukturen dargestellt, die auf der späteren Leiterplatte quasi als Isolationen wirken sollen (Vektor = kein Kupfer).



## Filesyntax (Kommentar)

Wenn trotzdem die Filme aus dem Fotoplotter für die Belichtung der Powerplanes tauglich sein sollen, dann muß die Dateninformation beim Plotten invertiert werden. Ist eine solche Invertierung notwendig, dann wird die Extension mit einem „N“ an der 3. Stelle erweitert (also zum Beispiel: „\*.I3N“). Mensch und Maschine können an diesem „N“ die erforderliche Invertierung an der Filebezeichnung erkennen und für die Bearbeitung der Daten die richtigen Parameter für die Bilddarstellung oder die Auswahl der Plott-Tabellen manuell oder automatisch einstellen.

Diese Option bietet darüber hinaus die Möglichkeit, zwei zu EINER Seite gehörende Datensätze elektronisch miteinander zu montieren.

Dies kann eine elegante Lösung sein, wenn Leiterbahnen in eine Massefläche eingebettet werden sollen (was durch Impedanzen und EMV heute allerdings zunehmend seltener ist). In einem solchen Fall enthält der erste Datensatz vektorisiert die Leiterbilder (= „\*.I2“), der zweite enthält vektorisiert die erforderlichen Freihaltungen, die Pin-Isolationen und die Wärmefallen (= „\*.I2N“). Diese beiden Datensätze können am CAM-System gleichzeitig als ganzes Leiterbild eingesehen und am Fotoplotter gleichzeitig gelesen und geplottet werden (= Combined Plotts). Durch die Montage entsteht im Ergebnis die gewünschte Bildstruktur.

### „4.3 Drucke [S.113]“

Auch für die Drucke ist die Extension 2-stellig. An der 1. Stelle werden die Drucke durch einen Schlüssel-Kennbuchstaben unterschieden (Beispiel: „A“ für Abziehlack, „D“ für Bestückungsdruck, „M“ für Lötstopdruck, „V“ für Viadruck).

Für die räumliche Zuordnung der Drucke zu einer der beiden Außenlagen ist die 2. Stelle der Extension vorgesehen. Wird der jeweilige Druck von der Bestückungsseite aus aufgebracht, dann wird an dieser 2. Stelle ein „...B“ ergänzt, ist er lötseitig zu sehen, ein „...L“.

Die Extension „\*.AB“ kennzeichnet also den Datensatz für den Abziehlack, der auf die Bestückungsseite gedruckt werden soll, die Extension „\*.VL“ den Viadruck auf der Lötseite.

Für die Prüfung der Daten zum Zeitpunkt der Auftragsvorbereitung ergibt sich damit direkt, welche Informationen gleichzeitig miteinander am Bildschirm visualisiert werden müssen.

## Filesyntax (Kommentar)

Nach den jeweils vorgegebenen Richtlinien der Arbeitsanweisungen müsste der Lötstopdruck auf der Bestückungsseite ( Extension = „\*.MB“) zusammen mit den folgenden Files eingesehen werden:

„\*.DB“ ( Bestückungsdruck auf der Bestückungsseite ):

Gibt es Überdeckungen mit den Freihaltungen in der Lötstopmaske und würden dadurch Bauteilkennzeichnungen auf Leiterbildpads gedruckt werden

„\*.BS“ ( Leiterbild auf der Bestückungsseite ):

Sind alle Anschlußpads freigehalten, sind alle Leiterbahnzüge abgedeckt, stimmt die umlaufende Freistellung der Pads in der Maske

„\*.CB“ ( Carbondruck auf der Bestückungsseite ):

Sind für den Carbondruck Freistellungen in der Lötstopmaske vorhanden, damit der Kontakt hergestellt ist

„\*.VB“ ( Viadruck auf der Bestückungsseite ):

Sind die Vias in der Lötstopmaske freigehalten

"\*.AB" ( Abziehlack auf der Bestückungsseite ):

Überdeckt der Abziehlack eventuell unerwünschte Bereiche in der Lötstopmaske

Auch bei den Drucken ist die 3. Stelle für ein "N" vorgesehen, also den Hinweis auf eine eventuell erforderliche Invertierung der originalen CAD-Daten.

Historisch gesehen werden zum Beispiel die Lötstopmasken immer invertiert vom CAD-Postprozeß ausgegeben. Es ist von der Datenstruktur und den Berechnungsalgorithmen her wesentlich einfacher, die Stellen anzugeben, die lackfrei sein sollen, als die Bereiche, die mit Lack überdeckt werden sollen, obwohl letzteres eigentlich „korrekt“ wäre. Die übliche Extension ist deshalb für den Lötstoplack auf der Bestückungsseite „\*.MBN“ und auf der Lötseite „\*.MLN“.

Dagegen werden alle anderen Drucke vom Postprozeß üblicherweise „richtig“ ausgegeben, daß heißt, eine Invertierung ist nicht erforderlich.

## Filesyntax (Kommentar)

### „4.4 Bohrungen [S.114]“

Mit der Erweiterung der Leiterplatten-Fertigungstechnologie um selektive Bohrungen, sprich „Blind Vias“ und „Buried Vias“, ist der Kennzeichnungsbedarf der nun neuerdings möglichen Kombinationen von Bohrvarianten enorm gestiegen. Pauschal lassen sich weiterhin die beiden Gruppen „kontaktierte (= DK)“ oder „nicht kontaktierte (= NDK)“ Bohrungen unterscheiden.

Für die Zuordnung der Extensions werden durchgehende und selektive Bohrungen getrennt betrachtet.

### „4.4.1 Ebenen [S.114]“

Damit die Bohrprogramme vom Verständnis her eingeordnet werden können und damit eine räumliche Positionierung der Bohrungen vorstellbar ist, sieht die Filesyntax vor, daß die Extension über die Startebene und die Zielebene Auskunft gibt.

Da maximal 3 Zeichen für die Extension zur Verfügung stehen, kann leider eine Ausdrucksform wie „\*.BS-I3“ nicht gewählt werden. Statt dessen werden alle Ebenen eines Layoutes von der Bestückungsseite ausgehend numeriert („\*.BS“ = Ebene 1, „\*.I2“ = Ebene 2,...). Siehe hierzu auch das Beispiel (4.4.1.1). Weil 9 Ziffern für einen höherlagigen Multilayer nicht ausreichend sind, wird für die Nummernvergabe ab „9“ mit „A“, „B“, „C“,... weitergezählt. Damit können 35 Layer selektiv beschrieben werden. In der Praxis ist diese Limitierung zur Zeit noch vertretbar.

### „4.4.2 Durchgehend [S.114]“

Es gibt zwei Typen von Bohrungen, die von der Bestückungsseite bis zur Lötseite DURCHGEBOHRT werden, die kontaktierten (= DK) und die nichtkontaktierten Bohrungen (= NDK).

Die nichtkontaktierten Bohrungen zerfallen ihrerseits in zwei Varianten, in NDK's für Positionieraufnahmen, zum Beispiel auf der Bestückungsmaschine. An diese NDK's wird ein hoher Anspruch hinsichtlich der Paßtoleranz gestellt, deshalb müssen Sie mit den DK-Bohrungen zusammen im Rahmen des sogenannten „1. Bohrdurchganges“ gefertigt werden, der vor dem galvanotechnischen Kontaktieren stattfindet.

Die zweite Variante sind NDK's für die Justage und Montage von Bauteilen auf der Leiterplatte sowie für die Montage der bestückten Leiterplatte im Gehäuse. Diese NDK's werden im sogenannten 2. Bohrdurchgang hergestellt, bevor die Leiterplattenkontur gefertigt wird.

Damit sind für durchgehende Bohrungen zwei Extensions zu vergeben:

„\*.DRI“ = DK's und NDK's im 1. Bohrdurchgang

„\*.NDK“ = NDK's im 2. Bohrdurchgang

## Filesyntax (Kommentar)

### „4.4.3 Selektiv (DK) [S.114]“

Die Bohrprogramme für SELEKTIVE und KONTAKTIERTE Bohrungen („Blind Vias“ und „Buried Vias“) erhalten an 1. Stelle zur Kennzeichnung immer ein „D“. An 2. Stelle folgt die Angabe der Startebene und an 3. Stelle die Angabe der Zielebene.

Für die Numerierung steht die Zeichenfolge „1, 2, ...9, A, B, ...Z“ zur Verfügung, wie oben beschrieben.

Um Vertauschungen und Mißverständnisse zu vermeiden, muß die Angabe von Start- und Zielebene stets in aufsteigender Reihenfolge stattfinden. In dem Beispiel 4.4.3.1 sind einige Bohrprogramm-Bezeichnungen für selektive Bohrungen dargestellt.

### „4.4.3.2 NDK's [S.115]“

Im Prinzip gilt für NICHT KONTAKTIERTE SELEKTIVE Bohrungen das gleiche Bezeichnungsschema.

Die Bohrprogramme für selektive, nicht kontaktierte Bohrungen, das sind „nicht kontaktierte Blind Vias“ und „nicht kontaktierte Buried Vias“, erhalten an 1. Stelle zur Kennzeichnung immer ein „N“. An 2. Stelle folgt auch hier die Angabe der Startebene und an 3. Stelle die Angabe der Zielebene.

Für die Numerierung steht die gleiche Zeichenfolge „1, 2, ...9, A, B, ...Z“ zur Verfügung, wie oben beschrieben.

Um Vertauschungen und Mißverständnisse zu vermeiden, muß die Angabe von Start- und Zielebene stets in aufsteigender Reihenfolge stattfinden. In dem Beispiel 4.4.3.3 sind einige Bohrprogramm-Bezeichnungen für selektive Bohrungen angegeben.

## Filesyntax (Kommentar)

### „4.4.4 Format [S.115]“

Das **m.n.-Format** für alle Bohrdaten ist „3.3 metrisch“  
Der **Filetyp** für alle Bohrdaten ist „Excellon“

Die Regelung für das Format der Bohrprogramme ist im Rahmen der Filesyntax also auch hier ebenso einheitlich und verbindlich zugeordnet, wie dies bei den Plott- und visuellen Daten erfolgt ist.

Parallel zu den Files in dem „Excellon“-Werkzeugmaschinen-Format können weitere Files mit den gleichen Informationen (= an welcher Stelle ist eine Bohrung, welchen Durchmesser hat diese Bohrung, ist sie kontaktiert oder nicht kontaktiert, wird sie im 1. oder im 2. Durchgang gebohrt) auch noch mal im Gerberformat für die optische Analyse am CAD- oder CAM-System vorliegen.

Dies ist nicht durch die Software-Programme für CAD oder CAM begründet, die durchaus Drill-Files einlesen können, sondern durch die Arbeitsweise, die sich im Laufe der Jahre ergeben hat. Es ist für viele CAM-Aufgaben, für Analysen und Bearbeitungen, leichter und eleganter, wenn ALLE Produktionsdaten für eine Leiterplatte in einem einheitlichen Filetyp vorliegen.

Damit diese Bohrdaten im Gerberformat von den Bohrdaten im Excellonformat unterschieden werden können, wird in der Filesyntax das „D“ durch ein „Z“ ersetzt:

D12 = Bohrprogramm im Extended-Excellonformat,  
3.3 metrisch

Z12 = Bohrprogramm im Extended-Gerber-Format,  
3.3 metrisch

Per Vereinbarung ist festgelegt, wie die „\*.DRI“- und „\*.NDK“-Excellon-Bohrprogramme im Gerberformat heißen: Zu „\*.DRI“ ist „\*.Z1“ die äquivalente Extension und zu „\*.NDK“ ist es „\*.Z2“.

Nicht zuletzt ist „Excellon“ in strengem Sinne kein Originalfile, sondern bereits eine maschinenorientierte Formatausgabe. Außer Excellon gibt es zum Beispiel noch die Formate für KLG und Sieb & Meyer. Deshalb ist es teilweise einfacher, die Bohrdaten als „\*.Z1“-File in 3.3 Gerber zu speichern und die Datenausgabe für Excellon oder Sieb&Meyer dann zu konvertieren, wenn feststeht, welche der verschiedenen Produktionsmaschinen den betreffenden Auftrag letztlich wirklich bohren wird.

## Filesyntax (Kommentar)

### „4.5 Ritzen [S.115]“

Wie alle Daten werden auch das CNC-Programm und die Dokumentation für das Ritzen von Leiterplatten mit Aufsicht auf die Bestückungsseite ausgegeben.

Der technische Ablauf beim Ritzen ist so, daß der Leiterplatten-Nutzen durch zwei übereinander montierte und rotierenden Messerscheiben geschoben und dabei vorgetrennt wird. Die Messerscheiben sind üblicherweise direkt übereinander montiert und die Ritzlinien auf der Löt- und auf der Bestückungsseite sind deckungsgleich.

Damit genügt für die Beschreibung der Ritzkontur EIN File, das die Extension „\*.RIB“ hat und das im Format „Excellon, 3.3 metrisch“ abgelegt ist. Wie beim Bohren ist „\*.RIB“ bereits das Format für die CNC-Ritzmaschine. Das zugehörige File für die Kontrolle oder die Erzeugung am CAM-System ist im Format „Gerber 3.3 metrisch“ und hat die Extension „\*.RPB“ (= Ritzplan und Bemaßung für die Bestückungsseite).

Für den Fall, daß die Ritzkonturen lötseitig abweichen (siehe Beispiel 4.5.1) ist die Extension „\*.RIL“ definiert (Excellon 3.3 metrisch), die CAM-Beschreibung dazu heißt „\*.RPL“ (Gerber 3.3 metrisch).

### „4.6 Fräsen [S.116]“

Durch das Fräsen der Kontur wird die Leiterplatte entweder vollständig aus dem Produktionsnutzen herausgetrennt oder sie wird bei einem Lieferrnutzen bis auf verbleibende Reststege überwiegend freigestellt, damit nach dem Bestücken ein leichtes Herausbrechen der Baugruppe möglich ist.

Die Extension im CNC-Maschinenformat (Excellon 3.3 metrisch) ist „\*.FXK“. Hierzu gehört ebenfalls wieder eine Beschreibung für die Ansicht und Kontrolle auf dem CAM-System mit der Extension „\*.UM“ (Gerber 3.3 metrisch).

Und ergänzend zu dieser Dokumentation der reinen Fräskontur in „\*.UM“ gibt es ein weiteres File mit der Extension „\*.ZUM“, das zusätzlich die Bemaßung der Kontur, die Maßreferenz zum Bohrprogramm und alle Durchgangsbohrungen enthält.

Mittels der Fräsbearbeitung können auch partielle, einseitige Niveaufräsen erstellt werden. Es gibt dafür unterschiedliche Einsatzbereiche.

An der Leiterplattenkante werden bei Multilayer-Dicken > 1.6mm hin und wieder die Längsseiten niveaugefräst, damit das Einschleiben in Befestigungs- und Halteschienen mit einer Aufnahmeweite bis 1.6mm möglich ist.

## Filesyntax (Kommentar)

Auf der Leiterplatten-Oberfläche können Niveaufräsen eingebracht werden, um Bauteile teilweise in die Leiterplatte hinein zu verlegen oder um Abschirmgehäuse versenkt und bündig zu montieren und zu löten.

Für diese Anwendungsfälle sind die Extensions „\*.FXB“ (Niveaufräsen auf der Bestückungsseite) und „\*.FXL“ (Niveaufräsen auf der Lötseite) vorgesehen.

Grundsätzlich gilt für alle Fräsprogramme ebenfalls, daß die Aufsicht immer von der Bestückungsseite aus erfolgt.

### „4.7 Sonstige [S.116]“

Im Rahmen der hier beschriebenen Regeln können andere Extensions bei zukünftigen Erfordernissen erweitert werden.

### „4.8 Format [S.116]“

Weil die Datenstruktur nicht Teil der Filebezeichnung ist, muß jeder Extension eine solche Struktur verbindlich zugeordnet sein. Die Vorgaben sind:

Das Zeichenformat ist immer **ASCII** („**A**merican **S**tandard **C**ode for **I**nformation **I**nterchange“)

Die Datenstruktur ist **GERBER** oder **EXCELLON**

Die Basis für Maßangaben ist **metrisch**

Die Koordinatenangabe erfolgt im m.n.-Format **3.3**

### „4.9 Limits [S.116]“

Prinzipiell ist jede Extension innerhalb der Filesyntax zulässig, die auf den beschriebenen Regeln basiert, weil erst die Kombination aus Filenamen und Extension die Filebezeichnung in ihrer Gesamtheit unverwechselbar macht.

Trotzdem kann Mißverständnissen vorgebeugt werden, wenn auf die Wahl von Abkürzungen für die Bezeichnung von Extensions verzichtet wird, die allgemein und firmenübergreifend üblich sind. Zu diesen Extensions gehören die Varianten „\*.BAT“ (= Batchfile auf DOS-Betriebssystemen), „\*.BIN“ (= Binäre Systemfiles unter Windows oder Unix), „\*.DOC“ (Kennung eines Textfiles im Softwareprogramm WORD), „\*.PDF“, „\*.SYS“, „\*.TMP“, „\*.XLS“ und einige andere.

## Filesyntax (Kommentar)

### „5.0 Beispiel [S.117]“

Das Beispiel beschreibt einen 4-Lagen-Multilayer mit doppelseitigem Lötstopdruck und einseitigem Bestückungsdruck auf der Bestückungsseite. Ergänzt ist das Beispiel um den erforderlichen Bohrplan mit angegebener Umschnittbemaßung.

Für einen „normalen“ 4-Lagen-Multilayer ist dies die erforderliche Dokumentation zur Fertigung der Leiterplatten.

Wegen dieser Voraussetzung gilt auch die Umkehrung dieser Aussage, daß also für einen solchen 4-Lagen-Multilayer die Files „.DB“, „.MBN“, „.BS“, „.I2(N)“, „.I3(N)“, „.LS“, „.MLN“ und „.ZUM“ vorhanden sein MÜSSEN.

Damit ist eine Vollständigkeitsprüfung vorliegender Datensätze sowohl manuell als auch automatisch leicht durchzuführen.

### „6.0 Lesart [S.118]“

Die aufgeführten Beispiele in 6.1, 6.2 und 6.3 erläutern die Lesart der Filesyntax. Durch die Extension ist der jeweilige Layer immer definiert und durch den Filenamen das „Projekt“ (= die Leiterplatte).

Da nicht alle wünschenswerten Informationen durch die Filesyntax zum Ausdruck gebracht werden können, ist ein Teil dieser Informationen per Definition vorgegeben. Als wichtigstes sind hier zu nennen, daß die Aufsicht IMMER mit Blick auf die Bestückungsseite erfolgt und daß das Fileformat IMMER „ASCII“ ist.

Daten mit numerischem, koordinaten- oder vektororientiertem Inhalt (Plotten, Bohren, Fräsen) haben stets das m.n.-Format 3.3. Das vorgegebene Format für visuelle Daten (Plotten, Dokumentation) ist „GERBER“, für CNC-Programme „EXCELLON“ (Bohren, Fräsen, Ritzen).



## Filesyntax (Kommentar)

### „7.0 Ordnung [S.119]“

Das strategische Prinzip, jedes File eineindeutig identifizieren zu können, war von vornherein die 1. Zielstellung bei der Definition der Filesyntax. Die 2. Zielstellung war, ein übersichtliches Such- und Ordnungssystem zu bekommen, daß auch von den Menschen leicht verstanden und zuverlässig eingesetzt werden kann, die mit diesen Daten täglich im Rahmen Ihrer Arbeitswelt umgehen sollen.

Für sich genommen liefert die Filesyntax im Ergebnis eine firmeninterne Artikelnummer, die jede Leiterplatte unverwechselbar beschreibt. Gleichzeitig ist die Syntax so gewählt, daß Auskunft gegeben wird über den Zeitraum, zu dem die Daten bearbeitet worden sind. Es gibt eine Kopplung zur Kundencodierung (= Firma) und es wird zweifelfrei über den File-Inhalt informiert.

In der Praxis ist man üblicherweise in der Situation, daß man nach einer positiven Antwort sucht, daß aber auch eine negative Antwort bereits weiterhilft.

Wird beispielsweise aus einem Stapel Filme gleich auf Anhieb der gewünschte Film herausgezogen, dann ist dies eher ein Zufall. Normalerweise muß man suchen, also drei, fünf oder zehn Filme durchsehen, bis der richtige gefunden ist.

Durch die Filesyntax ist aber ebenfalls genau identifizierbar, welcher Film falsch ist, sodaß die Suche stets gezielt erfolgen und in ihrem Ergebnis sofort entschieden werden kann.

### „7.1 Leiterplatte [S.119]“

Es ist sicherlich der Standard-Anwendungsfall, daß Files auf ihre Zugehörigkeit zu EINEM bestimmten Auftrag überprüft werden. Die Filesyntax stellt sicher, daß dies genau dann der Fall ist, wenn die Filenamen übereinstimmen.

Auch das negative Ergebnis ist zweifelsfrei. Stimmen die Filenamen zweier Datensätze (oder Filme oder CNC-Programme) NICHT überein, dann gehören diese Daten definitiv NICHT zu der gleichen Leiterplatte.

### „7.2 Zeitraum [S.119]“

Obwohl heute ausreichend unerfreuliche Erfahrungen vorliegen müssten, sind immer noch nicht alle CAD-Layouts verwechslungsfrei bezeichnet. Revisionsstände fehlen, gleiche Leiterplatten-Bezeichnungen sind für unterschiedliche Produkte vergeben (CPU-Karte..., Backplane...).

Es ist mehr als ärgerlich, wenn Leiterplatten gefertigt werden, die den falschen Revisionsstand haben. Soll dies im Vorfeld der Fertigung geprüft werden, dann ist im einfachsten Fall ein Vergleich erforderlich, wie die vorliegenden Revisionsstände zeitlich einzuordnen sind. Da der Zeitraum der CAM-Bearbeitung Teil der Filesyntax ist, kann dieser Vergleich bereits an einem EDV-System erfolgen, das die vorhandenen Filenamen auflistet.

## Filesyntax (Kommentar)

Pauschal kann ein EDV-System über die Zeitsequenz außerdem ermitteln, wieviele und welche Aufträge in einem Monatszeitraum bearbeitet worden sind.

### „7.3 Firma [S.119]”

Die Auskunft über die Firma, in deren Auftrag die Daten (seinerzeit) umgesetzt worden sind, kann für sich nur mit Einschränkungen gewertet werden. Einen Kunden direkt zu identifizieren, ist nicht möglich.

Trotzdem gibt die Filesyntax auch hier Hilfestellungen. Firmennamen wechseln, Unternehmen schließen sich zusammen, Bestellungen kommen über einen Geschäftspartner, der die Baugruppenbestückung übernommen hat, usw. Das Firmenkürzel gibt dann immer noch den Hinweis, daß dieser Datensatz ursprünglich für ein anderes Unternehmen oder für die gleiche Firma mit dem früheren Namen angelegt worden ist.

Ein Umkehrschluß gilt hier also nicht. Ein Datensatz für die „Fa. Mueller“ muß nicht mit „MUE....“ beginnen.

### „7.4 Inhalt [S.119]”

Es ist die Grundforderung der Filesyntax, daß über die Extension der Inhalt des Datensatzes oder die Zuordnung eines Produktionswerkzeuges (Film, Adapter,...) unverwechselbar festgelegt ist.

Liegt beispielsweise das File „CPT9C144.BS“ vor, dann DARF dieses File nur die Daten für die Bestückungsseite enthalten.

Weiter gilt, daß es kein zweites File mit diesem Namen „CPT9C144.BS“ geben kann, das einen UNTERSCHIEDLICHEN Inhalt hätte. Das bedeutet, wenn sich auf einem Servernetzwerk in verschiedenen Verzeichnissen zwei Files mit dem gleichen Namen und der gleichen Extension finden, dann sind die Inhalte dieser Files per Voraussetzung identisch.

Und selbstverständlich gilt, wenn zwei Files die gleiche Extension haben, dann beschreiben sie den gleichen Inhalt. „\*.BS“ ist also IMMER die Bestückungsseite. Sind aber die Filenamen unterschiedlich (Beispiel: „CPT9C144.BS“ und „AWI9C145.BS“), dann gehören diese beiden Datensätze definitiv zu unterschiedlichen Leiterplatten.

## Lötstopdruck (Kommentar)

### Hinweis

Es folgt ein Kommentar zum Dokument „Lötstopdruck [S.210]“ aus den CAD/CAM-Spezifikationen.

### Anwendung + Verarbeitung

Der Lötstopdruck gehört inzwischen zur Standardspezifikation fast jeder Leiterplatte.

Für die Strukturierung des Lackes kann üblicherweise zwischen zwei Verfahren gewählt werden: dem klassischen Siebdruck und der modernen Fototechnik.

Die Möglichkeit zum Siebdruck hat wohl jeder Leiterplattenhersteller, weil die erforderlichen Maschinen universell auch für den Druck von Abziehlack, Viadruck, Carbonlack und Bestückungsdruck einsetzbar sind.

Der Nachteil dieses Verfahrens ist die recht aufwendige Handhabung. Die Siebe müssen bespannt und das Druckbild einkopiert werden.

Nach dem Druck werden die Siebe entschichtet, gewaschen und archiviert.

Der Siebdruck selbst erfolgt schnell, ist leicht automatisierbar und bei größeren Serien kostengünstig.

Ein deutlicher Mangel ist die Paßgenauigkeit des Lötstopdruckes zum Leiterbild, die im Bereich von  $\pm 0.1\text{mm}$  liegt. Dies ist bedingt durch die Elastizität des Siebes und die praktischen Schwierigkeiten vor Ort, Siebbild und Leiterbild zueinander zu justieren.

Für anspruchsvolle Lötstopmasken reicht diese Paßgenauigkeit nicht aus. Dann hilft die fototechnische Belichtung des Lackes weiter, die im Toleranzbereich  $< 0.05\text{mm}$  justierbar ist. Für SMD-Platinen mit Fine-Pitch-Bauteilen ist diese Technologie praktisch ein Muß, weil nur so Lötstoplackstege zwischen benachbarten Lötflächen herausgearbeitet werden können.

Insbesondere mittelständische Leiterplattenhersteller arbeiten mit fototechnischer Belichtung der Lötstopmaske, weil die Technologie für kleinere Serien schneller, flexibler und preiswerter einsetzbar ist. Der Lack wird in Gießautomaten aufgebracht, vorgetrocknet, mit einem Film belichtet und braucht dann nur noch entwickelt und ausgehärtet werden.

Eine dritte Variante ist das Aufbringen einer Lötstoplack-Folie und die anschließende Belichtung mit einem Film. Obwohl diese Folien gute technische Eigenschaften haben, steht ihre Verarbeitung aus Umweltschutzgründen immer wieder mal in der Kritik.

## Lötstopdruck (Kommentar)

### Lack + Galvanische Oberflächen

Die Haftung aller Lackvarianten auf den gängigen Leiterplatten-Oberflächen ist unproblematisch. Es gibt keine nennenswerten Unterschiede zwischen den galvanotechnischen Alternativen "Bleizinn", "Nickel", "Gold", "Kupfer" oder "Chemisch Zinn".

Der CAD-Layouter übersieht dennoch schnell, daß die Kombination "Lack + galvanische Oberfläche" einen Einfluß auf die Leiterbildstruktur hat. Berühmt (und berüchtigt) ist der "Orangenhaut-Effekt", der entsteht, wenn das Layout auf den Außenlagen größere zusammenhängende Flächen ( $> 2 \text{ qcm}$ ) oder breitere Leiterbahnen ( $> 2 \text{ mm}$ ) hat. Wird für die Oberfläche "Bleizinn" gefordert, dann schmilzt die Oberfläche beim Wellen-Löten auf und schwimmt unter dem Lötstoplack. Beim folgenden Erkalten der Leiterplatte wird der Lack spröde, bricht oder platzt ab.

### Eigenschaften der Lötstoplacke

Die Lacke basieren auf Epoxydharz-Verbindungen und bestehen aus einer (UV-Lack) oder zwei Komponenten (2-Komponenten-Epoxydharzlack).

Regelmäßig wird diskutiert, warum üblicherweise der Lötstoplack "grün" ist, obwohl viele Lackfarben (blau, rot, weiss, gelb, schwarz, braun, transparent) von den Lackherstellern verfügbar sind.

Ein Argument soll sein, daß die Pigmentierung die technischen Eigenschaften des Lackes beeinflusst.

Der Grund, überhaupt Lötstoplack aufzubringen, ist heute vornehmlich die automatische Bestückung, insbesondere die von SMD-Komponenten. Während des Lötens sollen Kurzschlüsse vermieden werden, die durch ungenauen Aufdruck der Lotpaste entstehen könnten, durch Toleranzen der Bauteilkörper oder durch Positionierungsabweichungen des Bestückungsautomaten.

Dabei sind die funktionellen Charakteristika des Lötstoplackes viel interessanter. Wenn das Epoxydharz des Lackes fachgerecht ausgehärtet ist, dann ist der Lack praktisch unverrottbar und bildet einen hervorragenden Schutz gegen mechanische (Kratzer) und chemische Einflüsse (Korrosion, Säure).

Weiter dient er als zuverlässiger Isolator zwischen der elektrisch aktiven Leiterplattenoberfläche und den Bauteilkörpern.

Er umhüllt auf den Außenlagen aber auch stromführende Leiterbahnen und sorgt bei größeren Spannungen für eine mehrfach erhöhte Überschlagsspannung (im Bereich von  $50 \text{ kV/mm}$  bis  $> 100 \text{ kV/mm}$ ) im Vergleich zur lötstoplackfreien Leiterplatte.

Dadurch ergibt sich für die Baugruppe und ihre Geräteumgebung eine zusätzliche Sicherheit.

## Lötstopdruck (Kommentar)

### Lack + EMV

Durch die Anforderungen der EMV und die Verbreitung funkgesteuerter Systeme (Handys, GPS) ist eine - offensichtliche - weitere Eigenschaft des Lötstoplackes wichtig geworden. Wie das Basismaterial für Leiterplatten hat auch der Lötstoplack einen Epsilon-R-Wert. Für Epoxydharzlacke liegt dieser Wert zwischen 4 und 5, entspricht also in etwa dem Wert für FR4-Material.

Die EMV-Eigenschaften eines Gerätes können somit durch die Wahl des Lötstoplackes beeinflusst werden und sogar die Aufbringungsart des Lackes spielt hierbei eine Rolle, weil eine möglichst homogene und gleichmäßig dicke Schicht erforderlich ist. Lackfolien sind dabei naturgemäß im Vorteil. Zwar liegt für alle Lacke der Schichtauftrag bei zirka 16-20µm. Die Foliendicke ist aber gleichmäßig definiert, während sich bei Gieß- und Siebdrucklacken wegen ihrer Viskosität die Schichtdicke an den Leiterbahnkanten auf die Hälfte reduziert.

### Designregeln

Vor dem Hintergrund der vielfältigen Eigenschaften des Lötstoplackes ist die Leidenschaftslosigkeit verwunderlich, die in den CAD-Datensätzen für die Lötstopmasken zum Ausdruck gebracht wird.

Einige Designregeln können helfen, die Vorlagen für die Leiterplatte optimaler zu gestalten.

#### Designregel (allgemein)

**Der Datensatz für die Lötstopmaske darf nur die Strukturen enthalten, die auf der Leiterplatte lackfrei sein sollen.**

Es ist klar, daß Texte, falsche Bauteildefinitionen oder manuell eingebrachte (und dann vergessene) Strukturen die Maske öffnen und möglicherweise Teilbereiche der Leiterbahnen freilegen. Beim Löten können dort Kurzschlüsse entstehen oder die Oberfläche korrodiert.

## Lötstopdruck (Kommentar)

### Designregel (Pads/SMD)

**Die Freistellungen für Pads an bedrahteten Bauteilen und für SMD-Flächen müssen in der Lötstopmaske größer sein, als im Leiterbahnbild.**

**Siebdruck Maske = Paddurchmesser+ 0.3mm**

**Fotolack Maske = Paddurchmesser+ 0.1mm**

Einen toleranzfreien Lötstopdruck gibt es nicht. Werden diese Werte unterschritten, dann werden in der Produktion der Leiterplatten die Lötflächen angedrückt. Fatal ist das beim Siebdruck, weil der Lack nie präzise vom Sieb abreißt sondern verschmiert und einen dünnen, transparenten Film auf der Lötfläche zurückläßt. Der verunreinigte Bereich nimmt später beim Löten kein Zinn an. Die Lötung ist unzuverlässig und die Baugruppe muß nachgearbeitet werden oder ist ganz unbrauchbar.

Beim Fotolack scheint das Problem geringer zu sein, weil keine Rückstände bleiben. Angedruckte Pads reduzieren aber die Grundfläche für die Lötverbindung und damit die Haftung des Bauteiles auf der Platine.

Bemerkenswert ist, daß die Auswahl der Toleranz NICHT - wie eigentlich zu erwarten gewesen wäre - vom Layouttyp abhängt, sondern von der Vorgabe für den Lötstoplack.

### Designregel (NDK-Bohrung)

**Nicht kontaktierte Bohrungen müssen genauso wie kontaktierte Bohrungen durch die Lötstopmaske von Lack freigehalten werden.**

Wird dies nicht berücksichtigt, dann wird beim Lötstopdruck die Innenwandung der Bohrung verunreinigt.

### Designregel (Konturen)

**Zu kontaktierende Innenkonturen von Leiterplatten und zu kontaktierende Schlitze müssen von Lötstoplack freigehalten sein.**

Fehlt diese Freihaltung, dann sind die Schlitze mangelhaft oder nicht kontaktiert. Das erklärt sich durch die Reihenfolge der Fertigungsschritte. Zwar findet die Kontaktierung vor dem Lötstopdruck statt, die endgültige galvanische Oberfläche (Hot-Air, Chemisch Zinn) aber erst nach dem Lötstopdruck. Bei fehlerhafter Freihaltung sind die Schlitze verkupfert, es wird allerdings am Ende des Produktionsprozesses kein Metallresist mehr abgeschieden.

## Lötstopdruck (Kommentar)

### Designregel (PC-Stecker)

**PC-Steckerleisten müssen immer von Lötstoplack vollständig freigehalten werden.**

Daß die Steckzungen freigehalten werden müssen, ist einsichtig. Oft ist jedoch der Datensatz für die Maske so gestaltet, daß der Raum zwischen den Steckzungen oder zwischen Steckzungen und Platinenkontur mit Lack bedruckt werden würde. Durch das Stecken der Karten in das Endgerät kann dann Abrieb entstehen, der Fehlfunktionen auslöst.

### Designregel (Flächen + Kontur)

**Masseflächen müssen von der Platinenkontur einen Abstand von 0.5mm haben.**

Die Haftung des Lackes auf einer glatten Metallflächen ist naturgemäß schlechter, als auf dem Basismaterial der Leiterplatte. Wird im Layout die Massefläche bis zur Kontur geführt, dann ist mit einem Abplatzen des Lackes bei der Handhabung der Baugruppe zu rechnen.

Verstärkt wird dieser Effekt durch die mechanische Endbearbeitung der Kontur (Fräsen, Schneiden, Ritzen, Sägen). Gehen die Metallflächen bis an den Platinenrand, dann läßt sich nicht vermeiden, daß im Bereich der Kontur die Schnittlinien rau, scharfkantig und aufgeworfen sind. In jedem Fall wird der Lack vorgeschädigt.

### Designregel (DRC)

**Die Lötstopmaske sollte Teil des Design-Rule-Checks sein, damit sichergestellt ist, daß alle Leiterbahnflanken mit Lack bedeckt sind.**

**$\emptyset$  Lötstopmaske + 0.1mm <  $\emptyset$  Elektrischer Abstand**

Diese Regel ist die wichtigste. Die tägliche Praxis in der CAM-Datenaufbereitung belegt leider immer wieder, daß diese Regel üblicherweise aufs sträflichste unbeachtet bleibt.

Der Lötstoplack soll Verschleppungen des Zinns (= Kurzschlüsse) beim manuellen und automatischen Löten verhindern. Die einzigen Bereiche, in denen es überhaupt zu einem Kurzschluß kommen kann, sind benachbarte Lötflächen oder Lötflächen, an denen eine Leiterbahn vorbeigeführt wird.

Durch die technische Anlage der Lötstopmaske am CAD-System muß sichergestellt sein, daß in diesen sensiblen Bereichen die Flanken der Lötflächen und Leiterbahnen NICHT freiliegen.

## Lötstopdruck (Kommentar)

Den hohen Stellenwert dieser Designregel beweist die Veränderung der Sicherheitsabstände zwischen stromführenden Strukturen in den letzten Jahren.

Der Abstand lag 1985 bei 300µm, 1995 bei 200µm und reduziert sich für viele CAD-Layouts heute bereits auf 150µm und darunter.

Viele Layouter(innen) drücken sich an dieser Stelle recht pfiifig um eine Entscheidung, indem sie die Maske 1:1 anliefern und dem Hersteller ihrer Leiterplatten mitteilen, "er möchte die Toleranz selbst so wählen, wie es für seine Prozesse am geeignetsten ist". Und es gibt es nicht wenige Produzenten, die diesem Wunsch nachkommen.

Beide Seiten unterschätzen dabei die Problemstellung und verhalten sich leichtsinnig.

Der Lötstopdruck ist Teil der konstruktiven Arbeit am CAD-System, weil seine funktionelle Aufgabe längst an das Gesamtkonzept der Baugruppe angebunden ist. Die Definition der Masken liegt zweifelsfrei im Entscheidungs- und Verantwortungsbereich des CAD-Layouters respektive der CAD-Layouterin.

Der Leiterplattenhersteller hat genug damit zu tun, dem Anspruch an Verarbeitungstoleranz, unterschiedlichen Prozeßtechniken und Varianten an Qualitäten und Eigenschaften der Lacke gerecht zu werden.

Die Zeiten, in denen bei einer Leiterplattenbestellung der Nachsatz ausgereicht hat : "... ach ja, und dann muß da noch diese bunte Farbe drauf", diese Zeiten sind schon lange vorbei.



## Multilayer: Syntax (Kommentar)

### Hinweis

Es folgt ein Kommentar zum Dokument „Multilayer: Syntax für Bautypen [S.224]“ aus den CAD/CAM-Spezifikationen.

### Hintergrund

Die technologische Entwicklung in den letzten Jahren hat dazu geführt, daß Leiterplatten, und insbesondere Multilayern, zunehmend elektrische Funktionen zugeordnet werden.

Durch die Erkenntnisse im Bereich EMV (= **Elektromagnetische Verträglichkeit**) werden Innenlagen aus möglichst dünnen Laminaten (100µm, 50µm) in Multilayer eingebaut, damit durch die Kondensatorwirkung eine Pufferung der Betriebsspannung erfolgen kann.

Durch die höhere Dichte von Leiterbildstrukturen auf HDI-Schaltungen (**High-Density-Interconnections**) oder **MFT**-Leiterplatten (**Mikrofeinstleiter-Technik**) können komplexere und leistungsfähigere Mikrochips eingesetzt werden. In Folge der immer schnelleren Signalübertragung entstehen High-Speed-Designs, die eine präzise Impedanz des Multilayers erfordern.

Daraus ergibt sich vor allem eine große VIELFALT an Multilayer-Bautypen, die im Alltag sorgfältig voneinander unterschieden werden müssen. Und es entstehen sehr viele Bauvarianten, die übersichtlich katalogisiert sein müssen.

Für einen Leiterplattenhersteller ist es nicht ungewöhnlich, mehrere hundert Multilayer-Baupläne archiviert zu haben. Wenn diese Baupläne im Katalog gezielt wiedergefunden werden sollen, dann ist ein sorgfältiges und durchdachtes Bezeichnungsschema (= Multilayer-Syntax) hilfreich.

### „1.0 Anwendung [S.224]“

Prinzipiell kann in der Produktion von Leiterplatten jede Leiterplatte für sich ein individueller Bautyp sein. Der Grund dafür ist, daß die Materialelemente für einen Multilayer, die „Innenlagenlaminat“ und die „Prepregs“ vielfältig miteinander kombiniert werden können. Dazu kommt die Option, Metallkerne (Kupfer oder Aluminium) mit den Innenlagen oder den Außenlagen eines Multilayers zu verpressen. Nicht zuletzt entstehen weitere Varianten durch die Möglichkeit, Multilayer „starr“ oder „starrflex“ aufzubauen.

Wenn jede Bauvariante eindeutig identifiziert werden soll, dann muß es Verzeichnisse von Leiterplatten-Bautypen geben. Jedem CAD-Layout muß ein solcher Bautyp zweifelfrei zugeordnet werden können, damit eine zuverlässige Kopplung zwischen dem Design und der mechanischen Ausführung entsteht.

Das Layout und damit der Multilayer-Bautyp können einen erheblichen Einfluß auf die Produktion ausüben. Bedingt durch die Materialauswahl (wegen eventueller Impedanzen) und die Vorgabe

## Multilayer: Syntax (Kommentar)

selektiver Kontaktierungen („Buried Vias“, „Blind Vias“) müssen die Prozeßabläufe in der Produktion oft sehr individuell zugeordnet werden.

Eine präzise Zuordnung und Bezeichnung des Bautyps ist also immer erforderlich.

### „2.0 Regeln [S.224]“

Als Voraussetzung wird an die Multilayer-Syntax die Forderung gestellt, daß sich an der Bezeichnung für einen beliebigen Bautyp elementare Eigenschaften der betreffenden Leiterplatte erkennen lassen.

Zu den einordnenden, elementaren Eigenschaften werden hier gerechnet:

#### a.) die **Lagenanzahl**

Die Anzahl der Lagen einer Leiterplatte ist das erste Kriterium für eine Vorsortierung. Damit werden alle Bautypen vorab in die Gruppe der einseitigen oder doppelseitigen Leiterplatten oder der 3-, 4-, 5-....-lagigen Multilayer eingeordnet.

#### b.) der **Leiterplattentyp**

Mit dem Leiterplattentyp werden vornehmlich die Leiterplattenklassen „Starr“, „Flexibel“ und „Starrflexibel“ unterschieden. Es kann aber auch erforderlich sein, einen Aufbau für ein- und doppelseitige Leiterplatten festzulegen, wenn es sich dabei um Sonderbauformen handelt.

#### c.) die **Enddicke** der Leiterplatte

Aus praktischen Gründen (standardisierte Einschübe oder Gehäuse, Halteschienen, bewährte mechanische Stabilität der Leiterplatte) ist die Enddicke der Leiterplatte noch immer eine vorrangige Eigenschaft.

#### d.) die (hauptsächlich) eingesetzte **Materialgruppe**

Die Materialgruppe ist für die Beschreibung des Bautyps wichtig, weil damit sowohl über technische Parameter (Epsilon-R, Impedanz, Stabilität) als auch über wirtschaftliche (Kosten) und logistische Parameter (Lagerbestand, Beschaffungszeit) Auskunft gegeben wird.

## Multilayer: Syntax (Kommentar)

### e.) die **Innenlagen-Dicke**

Die Impedanz einer Baugruppe wird ein wesentliches Entscheidungsmerkmal werden. Durch die Kennzeichnung des Innenlagentyps ist vorab eine Übersicht zu geeigneten Bautypen möglich.

### f.) die **Kupferschicht-Dicke** der Innenlagen

Für die Beurteilung, ob eine gewünschte Impedanz erreicht werden kann, ist die Kenntnis über die Kupferdicke erforderlich. Zudem ist im Vergleich zu der vorgegebenen Layoutklasse einfach zu beurteilen, ob ein vorhandener Multilayer-Bautyp für die Produktion der Leiterplatte geeignet ist (Rückätzung).

### g.) eine eventuelle **Variante** oder **Sonderbauform**

Es ist nicht zu erwarten, daß mit einer relativ übersichtlichen Multilayer-Syntax alle möglichen Bautypen beschrieben werden können. Deshalb müssen Varianten oder Sonderbauformen gekennzeichnet werden können.

Für alle Parameter von a,...,g werden KENNZIFFERN gesetzt, die aus Schlüsselbegriffen entstehen. Die Aneinanderreihung dieser Kennziffern ergibt dann den Namen des Multilayer-Bautyps.

#### „2.1 Beispiel [S.224]”

Das Beispiel in 2.1 zeigt, in welcher Reihenfolge die Parameter a,...,g miteinander verbunden werden, damit der Name des Multilayers als Ganzes entstehen kann.

#### „3.0 Kennziffern [S.224]”

Die Anzahl der Leiterplattenlagen und die Variante oder Sonderbauform werden im Klartext angegeben.

Die eingesetzten Materialien, der Leiterplattentyp und die Schichtdicken werden als Kurzbegriffe in Form von Kennziffern angegeben, damit der Name des Multilayers nicht zu lang und damit zu unübersichtlich wird.

#### „3.1 Lagenanzahl [S.224]”

Die Lagenanzahl beginnt bei „1“ und wird fortlaufend numeriert, entsprechend den tatsächlich vorhandenen aktiven Lagen der Leiterplatte.

Die Gesamtsumme der aktiven Lagen muß nicht immer eine gerade Zahl (2, 4, 6, 8, 10,...) sein. Es kann technische Gründe (EMV, Impedanz, Abstrahlverhalten) geben, die einen größeren Abstand (> 0.50mm) zu benachbarten Lagen fordern. Statt mit Prepregs kann dieser Abstand erreicht werden, indem eine Seite eines doppelseitig kaschierten Innenlagenlaminates selektiv

## Multilayer: Syntax (Kommentar)

abgeätzt wird. Beim Verpressen verhält sich ein solches Laminat dann stabiler, als wenn 4, oder 5 oder noch mehr Prepregs übereinander geschichtet werden würden.

Es kann aber auch einfach durch die elektronische Schaltung bedingt sein, daß 3 oder 5 oder 7 Lagen für das Layout ausreichen, und daß der Einbau einer weiteren Lage eher störend auf die Funktion der Schaltung wirken würde.

### „3.2 LP-Typ [S.225]”

Der Leiterplattentyp wird immer durch einen Buchstaben kenntlich gemacht. Prinzipiell werden drei LEITERPLATTENKLASSEN unterschieden:

- a.) die „Flexiblen Leiterplatten“ (Kennbuchstabe „F“)
- b.) die „Starren Leiterplatten“ (Kennbuchstabe „E“, „D“, „M“)
- c.) die „Starrflexiblen Leiterplatten“ (Kennbuchstabe „S“)

Natürlich geht es in der Klasse der „Starren Leiterplatten“ vornehmlich um Multilayer, welche die Kennung „M“ erhalten.

Für ein- oder doppelseitige Standard-Leiterplatten gibt es aus historischen Gründen üblicherweise KEINEN Bauplan. Man hat sich daran gewöhnt, daß die Bezeichnung des Standard-Produktes (zum Beispiel „Leiterplatte 1.5mm, 35µm Kupfer“) ausreicht. Der Leiterplattenhersteller weiß dann genau, welches Standard-Ausgangsmaterial er zu nehmen hat (in diesem Fall „FR4, 1.5mm, 17µm Kupfer“) und wie sich der Standard-Produktionsablauf gestaltet (Bohren, Kontaktieren, Leiterbild belichten, Oberfläche, Strippen, Ätzen, Fräsen -> „fertig“).

Es gibt aber auch einseitige oder doppelseitige starre Leiterplatten, die der Beschreibung durch einen Bauplan bedürfen, weil es sich um Sonderanfertigungen handelt. Zum Beispiel, wenn Metallplatten aus Kupfer oder Aluminium angepreßt werden. Solche Sonderbautypen erhalten dann als einseitige starre Leiterplatte die Kennung „E“, als doppelseitige starre Leiterplatte die Kennung „D“.

Frei von Mißverständnissen ist die Syntax an dieser Stelle aber noch nicht, denn auch flexible Schaltungen können ein- oder doppelseitig sein. Ebenfalls ist normalerweise eine starrflexible Leiterplatte als Mehrlagen-Leiterplatte ausgelegt, also eigentlich ein Multilayer.

In diesen Fällen wären mehrere Kennungen denkbar. Der Schlüssel für die Kennung des Leiterplattentyps ist deshalb nach steigendem Anspruch an die Leiterplatte sortiert („E“ - „D“ - „F“ - „M“ - „S“). Bei der Auswahl der Kennung soll der jeweils anspruchsvollere Leiterplattenbautyp den Vorzug erhalten.

## Multilayer: Syntax (Kommentar)

Beispiel: Eine einseitige flexible Leiterplatte könnte die Kennung „E“ (für einseitig) oder „F“ (für flexibel) erhalten. In der Skala für die Kennungen ist die Eigenschaft der Leiterplatte, „flexibel“ zu sein, höher gewertet. Der Kennung „F“ ist aus diesem Grund der Vorzug vor der Kennung „E“ zu geben.

### „3.3 Enddicke [S.225]“

Die gesamte Dicke einer Leiterplatte wird normalerweise in Millimetern angegeben, beispielsweise ist 1.5mm eine „Standard-Dicke“ für Leiterplatten.

Der Begriff „1.5mm“ ist für die Syntax zu lang. Zur Abkürzung der Ausdrucksweise wird deshalb vorausgesetzt, daß alle Dickenangaben immer metrisch sind und daß die physikalische Einheit „mm“ ist.

Aus dem Begriff „1.5mm“ wird dadurch der Begriff „1.5“ und durch Streichen des Punktes zur Markierung der Nachkommastellen wird daraus „15“.

In der Praxis ist dies gleichbedeutend damit, daß die Enddicke in 0.1mm-Einheiten angegeben wird.

Beispiel: Ist „16“ die Kennung in der Syntax für einen Multilayer, dann ist

$$16 * 0.1\text{mm} = 1.6\text{mm} \text{ die Enddicke des Multilayers.}$$

### „3.4 Material [S.225]“

Die Angabe des Leiterplattenmaterials ist erforderlich für die interne Logistik des Leiterplattenherstellers (Disposition der Lagerbestände, statistische Auswertung) und die zu erwartenden technischen und funktionellen Eigenschaften der Leiterplatte (Epsilon-R).

Es wird vorausgesetzt, daß die unterschiedlichen Basismaterialien bereits in Materialgruppen eingeordnet sind. Da die Bezeichnungen der Materialgruppen im Klartext zu lang sind (Beispiel „Polytetrafluoräthylen“ = PTFE), wird die Kennung des Materials in Form einer Abkürzung oder eines Schlüssels angegeben.

Die Kennung muß mindestens aus 2 und darf höchstens aus 4 Zeichen bestehen. Zulässige Zeichen sind Buchstaben und Zahlen (Beispiel „FR4“). Für das Lesen der Materialkennung ist es hilfreich, wenn der erste Buchstabe groß geschrieben wird und die folgenden Buchstaben klein geschrieben werden (eine Vorschrift ist dies aber nicht).

## Multilayer: Syntax (Kommentar)

Das weitaus häufigste Material für den Aufbau von Leiterplatten ist weiterhin „FR4“. Mit den technischen Anforderungen an die Funktion von Leiterplatten (High-Speed-Schaltungen, Impedanzkontrollierte Multilayer, reine Hochfrequenz-Anwendungen) werden allerdings zunehmend auch Leiterplatten gefertigt, die aus anderen Basismaterialien bestehen.

Bei Multilayern ist zudem hin und wieder die Kombination unterschiedlicher Basismaterialien erforderlich, wenn die vorgegebene technische Spezifikation eingehalten werden soll.

Die Syntax sieht nur die Angabe der Kennung für EIN Basismaterial vor. Wenn verschiedene Basismaterialien eingesetzt werden, dann soll für die Angabe der Materialkennung das von FR4 abweichende Material bevorzugt werden.

Beispiel: Ein Multilayer wird aus FR4- und Polyimid-Laminaten aufgebaut. Dann wird in den Namen des Bautyps die Kennung „Pd“ für Polyimid aufgenommen und nicht die Kennung „FR4“.

### „3.5 Innenlagen [S.226]“

Die Dicke von Innenlagen ist von besonderer Bedeutung für die Kennzeichnung von Multilayern.

Ganz allgemein ergibt sich mit der Kenntnis der Innenlagendicke eine pauschale Unterteilung vergleichbarer Multilayer mit bis dahin gleichen Eigenschaften (gleiche Lagenanzahl, gleiche Enddicke, gleiche Leiterplattenklasse, gleiches Material).

Erfordert dagegen eine elektronische Schaltung impedanzkontrollierte Leiterbahnen, dann kann ganz speziell aus dem Namen des Bautyps sofort herausgelesen werden, ob der betreffende Multilayer überhaupt in Frage kommen kann.

Die Situation ist ähnlich bei Schaltungen mit EMV-Anforderungen. Damit für die Breitbandendkopplung der Schaltung die Kapazität der Powerplanes abgeschätzt werden kann, muß bekannt sein, welches die dünnsten Innenlagen in einem Multilayer-Aufbau sind.

Auch die Dicke von Innenlagen wird normalerweise in Millimetern angegeben. Beispielsweise Beispiel sind 0.100mm oder 0.250mm häufig eingesetzte Innenlagenlamine. Der Begriff „0.100mm“ ist für die Syntax jedoch zu lang. Zur Abkürzung der Ausdrucksweise wird deshalb wieder vorausgesetzt, daß die Dickenangaben für Innenlagen immer metrisch sind, mit der physikalischen Einheit „mm“.

## Multilayer: Syntax (Kommentar)

Aus dem Begriff „0.100mm“ wird dann nur noch der reine Zahlenwert „100“ gelesen. Dieser Wert wird durch 10 geteilt und es entsteht die Kennung „10“. Um deutlich zu machen, daß es sich bei dieser Angabe um die Dicke der Innenlage(n) handelt, wird der „10“ ein „I“ vorangestellt.

In der Praxis ist dies gleichbedeutend damit, daß die Innenlagendicke in 0.01mm-Einheiten angegeben wird.

Beispiel: Ist „I10“ in der Syntax die Kennung für eine Innenlage, dann ist

$$10 * 0.01\text{mm} = 0.100\text{mm} \text{ die Dicke dieser Innenlage.}$$

Grundsätzlich ist mit dem Begriff „Dicke der Innenlage“ IMMER die Dicke OHNE die Kupferauflage gemeint. Wird eine Innenlage mit „I20“ gekennzeichnet, dann bedeutet das somit eine (nominelle) Dicke des Dielektrikums von 200µm. Die Leiterbahnebenen auf einer 200µm-Innenlage sind dementsprechend tatsächlich 200µm weit auseinander.

Die Anzahl der möglichen Innenlagen (= Kerne) für einen Multilayer orientiert sich an der individuellen Lagenanzahl des Multilayers und an seinem individuellem Aufbau.

Beispielsweise bestehen ein 4-Lagen-Multilayer mit außenliegenden Kernen oder ein 6-Lagen-Multilayer mit innenliegenden Kernen aus jeweils zwei Innenlagenlaminaten. Bei Multilayern mit höherer Lagenanzahl nimmt die Anzahl der erforderlichen Innenlagenlaminaten noch weiter zu. Aber nicht alle Innenlagen müssen die gleiche Dicke haben.

Sind mehrere unterschiedlich dicke Innenlagen in einem Multilayer, dann sieht die Syntax vor, daß die ZWEI dünnsten Innenlagen im Namen des Bautyps kombiniert angegeben werden und damit erkennbar sind. Die Angabe zweier unterschiedlich dicker Innenlagen erfolgt immer in aufsteigender Reihenfolge.

Beispiel: Ein 8-Lagen-Multilayer soll aus drei Innenlagen mit den Dicken 0.100mm, 0.250mm und 0.360mm aufgebaut werden.

Die dritte und dickste Innenlage von 0.360mm wird nicht beachtet.

Die zwei dünnsten Innenlagen sind dann 0.100mm (Kennung „I10“) und 0.250mm (Kennung „I25“).

Beide Kennungen ergeben zusammen die Sequenz „I10I25“.

## Multilayer: Syntax (Kommentar)

### „3.6 Kupferdicken [S.227]“

Bei starrflexiblen Multilayern werden die Innenlagen noch weiter unterschieden in starre Innenlagen (es bleibt die Kennung „I“) und in flexible Innenlagen (mit der Kennung „F“). Die vorliegende Dokumentation berücksichtigt diese ergänzende Syntax (noch) nicht.

Die Kupferdicke der Innenlagen spielt eine Rolle bei der Impedanz von Leiterbahnen, bei der Strombelastbarkeit von Leiterbahnen und bei der Wärmeableitung während des Betriebs der (späteren) Baugruppe.

Für die CAM des Leiterplattenherstellers ist außerdem wichtig, daß im Vorfeld der Fertigung die Produzierbarkeit eines Multilayers an Hand des Vergleiches zwischen Layoutklasse und Kupferdicke abgeschätzt werden kann.

Die Kupferdicke auf den Innenlagen wird normalerweise ebenfalls in Millimetern angegeben. Alltägliche Werte für die Kupferdicken sind 0.017mm oder 0.035mm. Der Begriff „0.017mm“ wird wieder abgekürzt, weil er für die Syntax zu lang ist. Es wird erneut vorausgesetzt, daß die Angaben für Kupferdicken immer metrisch und in „mm“ erfolgen. Aus dem Begriff „0.017mm“ wird dadurch der Begriff „0.017“, der schließlich auf den reinen Zahlenwert „17“ reduziert wird.

Um deutlich zu machen, daß es sich bei dieser Angabe um die Kupferdicke der Innenlage(n) handelt, wird der „17“ ein „K“ vorangestellt.

In der Praxis ist dies gleichbedeutend damit, daß die Innenlagendicke in 0.001mm-Einheiten angegeben wird.

Beispiel: Ist „K17“ die Kennung in der Syntax für die Kupferdicke, dann ist

$$17 * 0.001\text{mm} = 0.017\text{mm} \quad \text{die Kupferdicke der Innenlage(n)}$$

Wegen der umfangreichen Anforderungen an elektronische Schaltungen werden in der Leiterplatten-Spezifikation oft verschiedene Innenlagen mit unterschiedlichen Kupferdicken gefordert. Nicht ungewöhnlich sind beispielsweise 17µm Kupfer für Signallayer und 35µm Kupfer für Powerplanes.

Sind für einen Multilayer verschiedene Innenlagen mit unterschiedlichen Kupferdicken spezifiziert, dann sieht die Syntax vor, daß die ZWEI dünnsten Kupferdicken im Namen des Bautyps kombiniert angegeben werden und damit erkennbar sind.



## Multilayer: Syntax (Kommentar)

Die Angabe unterschiedlicher Kupferdicken erfolgt in aufsteigender Reihenfolge.

Beispiel: Ein 8-Lagen-Multilayer soll aus drei Innenlagen mit den Kupferdicken 0.017mm, 0.035mm und 0.070mm aufgebaut werden.

Die dritte und dickste Kupferschicht von 0.070mm wird nicht beachtet.

Die zwei geringsten Dicken sind dann 0.017mm (Kennung „K17“) und 0.035mm (Kennung „K35“).

Beide Kennungen ergeben zusammen die Sequenz „K17K35“.

### „3.7 Variante [S.227]“

Der Name eines Bauplanes für Leiterplatten und insbesondere für Multilayer soll in der Praxis umgangssprachlich noch handhabbar sein. Damit der Name nicht zu lang und zu unübersichtlich wird, können nicht alle Eigenschaften Teil der Syntax sein.

Deshalb wurde bewußt auf Informationen verzichtet. Nicht angegeben sind die eingesetzten Prepregs, der Tg-Wert des Materials, die Multilayer-Bauklasse (innenliegende oder außenliegende Kerne, sequentieller Aufbau) oder gar die Dehnungsfaktoren der einzelnen Lamine.

Diese Eigenschaften sind wichtig, es kann aber nur einer EDV-Datenbank vorbehalten sein, diese und weitere Eigenschaften zu kennen, zu bewerten und zur Verfügung zu stellen.

Es ist deshalb unvermeidlich, daß die Kennziffern der Syntax für unterschiedliche Multilayer den gleichen Namen ergeben können. Um diese ähnlichen Multilayer dennoch vom Namen her unterscheiden zu können, sieht die Multilayer-Syntax das Ergänzen des Namens mit einer Varianten-Kennung vor.

Diese Varianten-Kennung wird dem Namen angehängt und beginnend mit „V1“ über „V2“, „V3“, .... hochgezählt bis „Vn“ (siehe Beispiele 3.7.1 und 3.7.2).

Das Beispiel 3.7.1 erläutert noch mal den Hintergrund für die Erfordernis der Varianten-Kennzeichnung. Die per Vorgabe geforderten Parameter a,...,g für die Erzeugung des Namens für diese Multilayer nach den Regeln der Syntax sind bekannt, aber identisch.

## Multilayer: Syntax (Kommentar)

Es ergibt sich für beide Multilayer:

Linkes Beispiel	Rechtes Beispiel	Kennung
4 Lagen	4 Lagen	<b>4</b>
Starrer Multilayer	Starrer Multilayer	<b>M</b>
1.5mm Enddicke	1.5mm Enddicke	<b>15</b>
FR4-Material	FR4-Material	<b>FR4</b>
0.360mm-Laminat	0.360mm-Laminat	<b>I36</b>
0.035mm Kupferdicke	0.035mm Kupferdicke	<b>K35</b>

Beide Multilayer haben damit den gleichen Namen „4M15FR4I36K35“. Sie unterscheiden sich aber in der Anordnung der Kerne. Im linken Beispiel liegt ein Kern innen, im rechten Beispiel liegen zwei Kerne außen.

Außerdem unterscheiden sie sich im Abstand der Lagen zueinander. Im linken Beispiel liegen die Innenlagen dichter beieinander als im rechten Beispiel.

Durch die Ergänzung des Namens des rechten Multilayers um die Varianten-Kennung „V1“ können beide Bautypen zuverlässig unterschieden werden.

Es ist dabei unerheblich, welcher Bautyp zuerst angelegt worden war. Es gilt als Regel für die Varianten-Kennzeichnung: ist ein Name bereits vorhanden, dann wird ab diesem Zeitpunkt jeder spätere, gleichlautende Name mit der Kennung „V1“, ..., „Vn“ ergänzt.

### „3.8 Sonderbau [S.228]“

Bisher wurde stillschweigend vorausgesetzt, daß ein Bauplan, der irgendwann einmal erstellt wurde, Allgemeingültigkeit besitzt. Daß heißt, der Bauplan kann nicht nur der Leiterplatte zugeordnet werden, für die er ursprünglich entworfen wurde, sondern im Prinzip auch jeder anderen Leiterplatte mit gleicher Lagenanzahl.

Da der Aufbau auch immer mit dem Prozeßablauf gekoppelt ist, entsteht so mit der Zeit ein Katalog von „Standard“-Multilayern, die in Bau und Funktion geprüft und reproduzierbar sind.

Es gibt aber auch Leiterplatten, vor allem Multilayer, die nur für einen einzigen Layouttyp sinnvoll sind, weil das CAD-Layout, die Mechanik und die Funktion aufeinander abgestimmt sind und weil besondere Produktionsbedingungen erforderlich sind, die nicht beliebig wiederholt werden können (oder sollen).

Im Sinne der vorliegenden Syntax werden diese Leiterplatten-Aufbauten als Sonderbauformen geführt. An den Namen des

## Multilayer: Syntax (Kommentar)

Bauplans wird in entsprechenden Fällen eine Sonderbau-Kennung angehängt, die bei „S1“ beginnt und die über „S2“, „S3“, ... bis „Sn“ geht.

Das Beispiel 3.8.1 zeigt auf, wann eine Sonderbau-Kennzeichnung erforderlich sein kann.

Der Plan für die Leiterplatte ist für beide Aufbauten identisch:

Linkes Beispiel	Rechtes Beispiel	Kennung
4 Lagen	4 Lagen	<b>4</b>
Starrer Multilayer	Starrer Multilayer	<b>M</b>
1.5mm Enddicke	1.5mm Enddicke	<b>15</b>
FR4-Material	FR4-Material	<b>FR4</b>
0.360mm-Laminat	0.360mm-Laminat	<b>I36</b>
0.035mm Kupferdicke	0.035mm Kupferdicke	<b>K35</b>

Beide Multilayer haben den Namen „4M15FR4I36K35“. Während der Multilayer im linken Beispiel „normal“ und ohne Besonderheiten aufgebaut ist, wird an den Multilayer im rechten Beispiel noch abschließend eine Aluminiumplatte angepreßt.

Welche Folgen das Anpressen des Aluminiums hat, ist pauschal nicht festzulegen. Es läßt sich nicht verallgemeinern, ob Justierstifte erforderlich sind, ob das Aluminium ganzflächig ist oder vorab bereichsweise gefräst worden ist, und so weiter. An den Bautyp muß also gegebenenfalls ein sehr komplexer Produktionsablauf gebunden werden.

Damit eine Unterscheidung der beiden Multilayer möglich ist, wird der Name des rechten Multilayers deshalb um die Sonderbau-Kennung „S1“ ergänzt.

### Nachwort

Die Multilayer-Syntax schafft eine gute Übersicht und einen gezielten Zugriff, selbst dann, wenn die Multilayer-Kataloge 600 und mehr Bautypen umfassen.

Es lassen sich schnell in Frage kommende Bautypen vor allem auch manuell über ihren Namen selektieren.

Und durch die Kopplung mit einer EDV-geführten Datenbank sind alle weiteren Informationen für die Produktion verfügbar.

In der Praxis wird bei der Suche in umfangreichen Katalogen allerdings oft gleich eine Gruppe von mehreren Bauplänen die Suchbedingungen erfüllen. Im Einzelfall müssen geeignet erscheinende Baupläne deshalb immer komplett an Hand ihrer Dokumentation überprüft werden.

# Multilayer-Bauklassen (Kommentar)

## Hinweis

Es folgt ein Kommentar zum Dokument „Multilayer-Bauklassen [S.229]“ aus den CAD/CAM-Spezifikationen.

## Hintergrund

Die Varianten beim Aufbau eines Multilayers sind mitbestimmend für das Layoutkonzept, für die Vielfalt bei der Konzeptionierung einer impedanzkontrollierten Schaltung, die technologischen Vorgaben in der Leiterplattenproduktion und nicht zuletzt für die Wirtschaftlichkeit der Baugruppe.

Es gibt heute beeindruckende Technologien zur Produktion von Multilayern. Folien, starre und starrflexible Materialien stehen zur Auswahl. Als Verdrahtungstechnologien für die Ebenen eines Multilayers kommen im Vorfeld des Kontaktierens das konventionelle mechanische Bohren, das Laserbohren, die Photovias und das Plasmaätzen in Frage.

Außerhalb der Großserien sind die klassischen Basismaterialien und Herstellungsverfahren auch in den nächsten Jahren unschlagbar, da sie unzählige Kombinationen von Materialien und Lagenabständen erlauben. Und "klassisch" bedeutet dabei durchaus auch "modern", "innovativ" und "fortschrittlich".

Der Begriff "HDI" hat sich etabliert. Das Stichwort der Jahre 2001 und 2002 aber wird "50ym-Technologie" sein. Der Begriff steht stellvertretend für 50ym Leiterbahnbreiten und Leiterbahnabstände, 50ym Innenlagenlaminat-Dicken und 50ym Bohrdurchmesser für mechanische Werkzeuge, und selbstverständlich inklusive der Kontaktierungsstrategien "Buried Vias" und "Blind Vias".

Es wird sich ergeben, daß individuelle Multilayersysteme in vertretbarer Zeit und zu vertretbaren Kosten mit den bisherigen, üblichen Verfahren herstellbar sind.

Für die großen Aufgabenstellungen "EMV", "High-Speed-Design" und "Impedanzen" wird es somit Lösungen geben.

Ein paar kleinere Aufgaben sind allerdings noch offen. Es zeigen sich Lücken im logistischen und organisatorischen Bereich im Vorfeld der Planung eines Multilayersystemes. Eine dieser Lücken ist die fehlende Klassifizierung von Multilayer-Aufbauvarianten.

## 1.0 Anwendung

Die Kombination der Standardmaterialien (Laminat, Prepregs, Kupferfolien) für Standardmultilayer und die Reihenfolge der Montage dieser Materialien in der Leiterplattenfertigung führt zu 3 grundsätzlichen Bauklassen :

- a.) Multilayer mit innenliegenden Kernen ( Kern = Laminat)
- b.) Multilayer mit außenliegenden Kernen ( Kern = Laminat)
- c.) Multilayer mit sequentielltem Aufbau

## Multilayer-Bauklassen (Kommentar)

### 2.0 Regeln

Die Multilayer-Bauklasse muß VOR dem Beginn des CAD-Designs festgelegt werden, weil durch die Wahl der Bauklasse (und dann im nächsten Schritt durch den Bautyp) die Möglichkeiten und Grenzen des Layoutes vorgegeben werden.

Auf die Bauklasse müssen abgestimmt sein :

- 1.) die Zuordnung von "Blind Vias" und "Buried Vias"
- 2.) die Materialauswahl
- 3.) die funktionelle Lagenzuordnung (Power, GND, Signal)

Ist diese Entscheidung getroffen worden, dann müssen die sich ergebenden Bedingungen beachtet werden :

- 4.) die Verteilung der Kupferdicken, bedingt durch die galvanische Kontaktierung
- 5.) die technischen Vorgaben für das Bohren von "Blind Vias" und/oder "Buried Vias"
- 6.) der Multilayer-Bautyp muß vom Leiterplattenhersteller freigegeben sein

### 3.0 Multilayer mit innenliegenden Kernen

Dies ist die herkömmliche Variante für den Aufbau eines Multilayers. Der Ablauf in der Herstellung dieses Typs sieht so aus, daß die Leiterbilder für den Kern 1 (mit den Lagen I2 und I3) und für den Kern 2 (mit den Lagen I3 und I4) belichtet werden.

Dem folgt die Montage der Kerne durch Einlegen der Prepregs und Auflegen der Kupferfolien für die späteren Außenlagen (hier als BS und LS bezeichnet). Anschließend wird der Multilayer verpresst, gebohrt, kontaktiert und die Leiterbilder für die Außenlagen werden strukturiert.

Für die elektronische Schaltung ergeben sich erste Einschränkungen durch die Zuordnung der Kupferdicken auf den Kernen.

Regel für Kupferschichten :

**Die beiden Kupferschichten eines Laminates müssen die gleiche Dicke haben.**

Der Grund ist, daß Lamine mit unterschiedlichen Kupferdicken üblicherweise nicht hergestellt werden. Diese Vorgabe ist von beträchtlicher Tragweite. Wenn die Kupferdicke 35µm beträgt für I4, dann muß auch für I5 die Kupferdicke 35µm sein. Und wenn für I2 die Kupferdicke 17µm ist, dann ist dies auch für I3 der Fall, denn die Layoutlayer liegen innerhalb des Multilayers auf den beiden Seiten des gleichen Kerns.

## Multilayer-Bauklassen (Kommentar)

Daraus ergibt sich eine Kaskade von Schlußfolgerungen :

WENN die Innenlagen Power und Ground aufnehmen sollen und WENN die zu erwartende Last eine Kupferdicke von 35µm erfordert, dann würden nur die Lagen I4 und I5 zur Verfügung stehen. Sollte gleichzeitig eine Impedanz verwirklicht werden, so käme sinnvollerweise die Lage I3 in Frage, auf der die Signalleitungen untergebracht werden müssten. Dann muß I4 das GND-Potential führen und damit I5 VCC. Mit dieser Festlegung der geometrischen Anordnung von Signalebene und Referenzebene würde für die Impedanz nur noch die Variante "Embedded Microstrip" übrigbleiben. Bei einer angestrebten Impedanz von 70 Ohm und einer Signalleiterbahnbreite von 200µm müsste der Abstand von I3 zu I4 zirka 300µm betragen. Und daraus wiederum ergibt sich, daß für den Lagenaufbau dieses Multilayers zwischen I3 und I4 drei 100µm-Prepregs (Typ 2125) spezifiziert werden müssen.

Nun, dafür wird der Designer mit einer Fülle von Kontaktierungsoptionen belohnt. Fast alle Kombinationen für "Blind Vias" und "Buried Vias" sind möglich, doch es gibt auch Ausnahmen.

Regeln für Vias :

**Bei übereinanderliegenden, benachbarten, Laminaten können die beiden innenliegenden Kupferschichten nicht miteinander kontaktiert werden.**

Nicht möglich ist die selektive Kontaktierung von Layer I3 mit Layer I4 als "Buried Via". Weil die Kerne Nr. 1 (I2/I3) und Nr. 2 (I4/I5) zuerst miteinander verpresst werden müssen, ist ein späteres Kontaktieren von I3 mit I4 mit normalen, preiswerten und sicheren technischen Verfahren nicht durchführbar.

Ebenfalls nicht möglich wäre die "Buried Via"-Kombination I2/I3/I4/I5, wenn die Dicke des Basiskupfers von Kern 1 und Kern 2 unterschiedlich ist. Verfahrenstechnisch würden die Kerne 1 und 2 belichtet, montiert, verpreßt, gebohrt und kontaktiert. Der Kupferauftrag beim Kontaktieren ist auf beiden Seiten der Leiterplatte gleichstark. Da aber das Basiskupfer schon unterschiedlich war, wäre auch das Endkupfer auf I2 und I5 unterschiedlich und ein gleichmäßiges Ätzen der Leiterbildstruktur von I2 und I5 ausgeschlossen.

## Multilayer-Bauklassen (Kommentar)

### 4.0 Multilayer mit außenliegenden Kernen

Eine durchaus legitime Alternative ist der Aufbau mit außenliegenden Kernen.

Leiterplatten dieser Bauklasse sind erforderlich, wenn BS und I2 oder I5 und LS auf einem Basismaterial mit unterschiedlichen Eigenschaften liegen sollen, wie der Rest der Schaltung. Zum Beispiel, wenn BS und I2 auf einem Ro4003-Material liegen müssen, weil der Epsilon-R-Wert dieses Materials erforderlich ist, während I3,I4,I5 und LS aus Kostengründen aus normalem FR4-Material aufgebaut sind.

Vor allem aber bietet diese Bauklasse andere Kombinationen von "Blind Vias" und "Buried Vias". Während bei innenliegenden Kernen für das Bohren von BS nach I2 nur "Blind Vias" möglich sind, können bei außenliegendem Kern auch "Buried Vias" von BS nach I2 gefertigt werden.

Der vornehmliche Vorteil besteht in dem resultierenden günstigeren Verhältnis zwischen Bohrdurchmesser und Bohrtiefe.

Bei "Blind Vias" ist die (herstellerabhängige) Regel :

Viadurchmesser + 100 = Bohrtiefe (in ym)  
(Via 100ym,...,400ym)

Bei einer CAD-Vorgabe von 100ym für das Via kann 200ym tief gebohrt werden.

Bei "Buried Vias" ist die (herstellerabhängige) Regel :

(Viadurchmesser + 100) \* 5.5 = Bohrtiefe (in ym)  
(Via 100ym,...,400ym)

Bei einer CAD-Vorgabe von 100ym für das Via kann 1100ym tief gebohrt werden.

Hintergrund für diesen deutlichen Unterschied in der Bohrtiefe ist die Kontaktierungstechnologie in den galvanischen Bädern. Bei "Buried Vias" sind die Bohrungen durchgehend.

Im Bad werden diese Vias deshalb durchflutet und es erfolgt eine optimale Kontaktierung. Bei "Blind Vias" wird die Oberfläche nur angebohrt und eine Durchflutung beim Kontaktieren kann nicht erfolgen, die Bohrtiefe muß deshalb geringer ausfallen.

## Multilayer-Bauklassen (Kommentar)

Die Entscheidung für die Multilayer-Bauklasse wird damit zum Ergebnis einer Rechenaufgabe. Ist vom CAD-Layout ein Via von Lage BS nach I2 mit einem Durchmesser von 100µm vorgegeben, dann darf der Lagenabstand von BS nach I2 nicht größer als 200µm sein.

In dieser Situation kann ein Aufbau noch mit innen- oder außenliegenden Kernen gewählt werden.

Muß der Lagenabstand aber größer als 200µm sein, weil zwischen I2 und BS ein "Coated-Microstrip"-Konzept verwirklicht werden soll mit 200µm Leiterbahnbreite und 80 Ohm Impedanz, dann liegt bei unveränderten Layout-Parametern die Multilayer-Bauklasse fest. Für diese Impedanz ist ein Lagenabstand von 250µm bis 300µm notwendig und somit muß BS/I2 ein außenliegender Kern sein, damit die Kontaktierung sicher erfolgen kann.

Übrigens. Im Sprachgebrauch wird inzwischen stillschweigend toleriert, daß die Definition der Begriffe "Kontaktierung", "Blind Via" und "Buried Via" nicht präzise ist. Vom Oberbegriff her sind "Blind Vias" und "Buried Vias" SELEKTIVE Kontaktierungen einzelner Lagen eines Multilayers. Ein "Blind Via" ist "eine Kontaktierungen von einer Außenlage zu einer oder mehreren Innenlagen". "Buried Vias" sind "Kontaktierungen zwischen zwei oder mehreren Innenlagen eines Multilayers ohne Kontakt zu einer Außenlage". Eine "Kontaktierung" verbindet letztlich ALLE Ebenen eines Multilayers miteinander.

Offensichtlich sind bei der Multilayer-Bauklasse mit außenliegenden Kernen von BS nach I2 und von LS nach I5 (bei einem 6-Lagen-Multilayer) die beiden Kontaktierungsvarianten "Blind Via" und "Buried Via" gleichzeitig möglich.

Entscheidend für das Verständnis und die Begriffswahl ist daher jeweils der technologisch erforderliche Rahmen, sprich, die Anforderung an die Bohrtiefe.

Auch bei Multilayern mit außenliegenden Kernen sind viele Kontaktierungsoptionen ausführbar, aber nicht alle. Die Lagenkombinationen I2/I3 und I4/I5 können selektiv nicht miteinander kontaktiert werden.

Ebenfalls gelten auch hier Einschränkungen in der Auswahl der Kupferdicken auf den einzelnen Lagen. Die außenliegenden Kerne Nr. 1 (BS/I2) und Nr. 3 (I5/LS) müssen die gleiche Kupferdicke haben, weil sonst das Ätzen nach der Leiterbildstrukturierung nicht geht. Wenn für BS/I2 "Buried Vias" (!) vorgesehen sind, dann müssen auch für I5/LS "Buried Vias" vorgesehen werden, weil sonst nach dem Kontaktieren der einzelnen Kerne und dem Verpressen



## Multilayer-Bauklassen (Kommentar)

zum fertigen Multilayer die Kupferdicken auf den Außenlagen nicht identisch sind.

Die Kupferdicke des inneren Kernes Nr. 2 kann abweichen von der Dicke der Kerne Nr. 1 und Nr. 3. Dieser Kern mit den Lagen I3 und I4 empfiehlt sich damit schon für die Unterbringung der Powerplanes, da er mit 35µm Kupferdicke ausgeführt werden kann, während sich für die verbleibenden Signallayer eine Kupferdicke von maximal 17µm anbietet (Leiterbahnen unter 200µm Breite sind sonst bei dickerem Kupfer schwer ätzbar).

### 5.0 Sequentieller Lagenaufbau

Elegant, fertigungstechnologisch aber sehr anspruchsvoll, ist der sequentielle Aufbau eines Multilayers, eine teure Lösung, die sehr wohl bedacht sein will.

In der klassischen Leiterplattenproduktion wird diese Variante, ausgehend von EINEM Laminat als inneren Kern, symmetrisch nach außen aufgebaut. Jeder zusätzliche Layer wird durch Anpressen von Prepregs und Kupferfolie erzeugt. Als Kontaktierungstechnologien sind für den Kern "Buried Vias" möglich, für alle weiteren, folgenden Lagen kommen ausschließlich "Blind Vias" zum Einsatz. Es ist möglich, jede beliebige Ebenenkombination zu kontaktieren. Selbst mehrere Folgeebenen (Beispiel : BS/I2/I3) können untereinander linear verbunden werden, da mechanisch gebohrt wird, im Unterschied zu der meistens erforderlichen "Kontaktierungstreppe" beim Laserbohren.

Natürlich gelten auch hier beim Bohren durch mehrere Ebenen die Abhängigkeiten, die sich durch das Verhältnis von Bohrdurchmesser zu Bohrtiefe ergeben. Bei direkt benachbarten Lagen allerdings, deren Abstand mit minimal 50µm sehr gering sein kann, sind Mikrovias bis ebenfalls minimal 50 µm ohne Einschränkungen möglich. Das CAD-Layout kann dadurch extrem dicht und kompakt aufgebaut werden.

Eine äußerst interessante Multilayer-Bauklasse also. Wenn das Verpressen nicht wäre.

Da diese Multilayer überwiegend mit Prepregs aufgebaut sind, ist ihre Dimensionsstabilität in einem engen Toleranzfeld bei den mehrfach erfolgenden Presszyklen nicht leicht unter Kontrolle zu halten. Schon bei nur einem Presszyklus fällt es dem Hersteller schwer, die Querverzüge, Schrumpfungen und Ausdehnungen der Basismaterialien und die spätere mögliche Verwölbung des fertigen Multilayers in den Griff zu bekommen. Ein zusätzlicher 2., 3. oder gar 4. Zyklus ist nur möglich bei perfekter Reproduzierbarkeit der Preßprozesse, einer sehr guten Aufnahmejustierung und einer

## Multilayer-Bauklassen (Kommentar)

sehr guten Registrierung beim wiederholten, zwischenzeitlichen Bohren (hier haben die "neuen" Technologien mit Photovias und Folienaufbau deutliche Vorteile).

Die Komplexität der Verdrahtung spricht für diese Multilayer-Bauklasse, wenn es um Lösungen für High-Speed-Schaltungen geht. Erforderliche Impedanzen sollten aber nicht mit zu knapper Toleranz ( $< 6\%$ ) kalkuliert sein, weil die entscheidenden Parameter aus Sicht der Leiterplattentechnik, also die Einhaltung mechanischer Abstände einzelner Lagen und letztlich der gesamten Multilayerdicke, nicht so leicht kontrollierbar sind, wie bei den anderen Multilayer-Aufbauten.

Das CAD-Konzept muß auch bei sequentiellen Multilayern wieder die mögliche Zuordnung der Kupferdicken zu den einzelnen Lagen beachten. Selbstverständlich können die Kupferdicken auf beiden Seiten des inneren Kernes (I3/I4) nur identisch sein. Bei jeder Folgepressung (erst I2/I5 und später BS/LS) müssen paarweise Folien gleicher Dicke aufgebracht werden. Da nach dem Pressen gebohrt und kontaktiert wird, mit anschließender Leiterbildbelichtung, ist die bestimmende Einschränkung bei dieser Bauart wieder der abschliessende und erforderliche Ätzzvorgang.

Ebenfalls gilt der "Dualismus" zwischen den Begrifflichkeiten "Blind Via" und "Buried Via". Von der Definition her sind die Kontaktierungen von I2 nach I3 und von I4 nach I5 "Buried Vias". Es gelten aber für das Bohren dieser Kontaktierungen die fertigungstechnischen Regeln für "Blind Vias".

### Fazit

Die Multilayer-BAUKLASSEN sind der Oberbegriff in einem Ordnungssystem zur Erfassung der Multilayer-BAUTYPEN, von denen es inzwischen sicherlich hunderte gibt (und deren Klassifizierung der nächste Schritt wäre). Die Einordnung in die beschriebenen Klassen ist sicherlich sinnvoll, weil sich für jede Klasse typische Eigenschaften sowohl für das CAD-Design beschreiben lassen, als auch für den Fertigungsablauf in der Produktion.

Für die CAD-Designer/innen anspruchsvoller Baugruppen ist diese Vielfalt erfreulich. Es ist allerdings praktisch ausgeschlossen, daß jeder Leiterplattenhersteller jeden Bautyp in jeder beliebigen Stückzahl fertigt. Die Abstimmung zwischen CAD und Lieferant muß dementsprechend rechtzeitig erfolgen, daß heißt, sofort, nachdem die Entscheidung für einen Bautyp gefallen ist.

## Powerplanes (Kommentar)

### Hinweis

Es folgt ein Kommentar zum Dokument „Powerplanes [S.296]“ aus den CAD/CAM-Spezifikationen.

### Bedeutung der Powerplanes

Ursprünglich sind Powerplanes eine Verlegenheitslösung gewesen. Mit der zunehmenden Integration von SMD-Bauteilen in die elektronischen Schaltungen wurde der Platz für eine stabile Stromversorgung mit ausreichender Leiterbahnbreite und für eine sinnvolle Anbindung der Kapazitäten zur Entkopplung der IC's knapp. Der erste Schritt zur Lösung war das Layouten von Schaltungen in mehr als zwei Ebenen, also die Konzeptionierung eines Multilayers.

Der zweite Schritt war, GND und VCC separat auf eigenen, reservierten Ebenen unterzubringen.

Mit der Entwicklung von extrem schnell schaltenden Bauteilen kommt den Powerplanes außer den rein geometrischen zusätzlichen Möglichkeiten heute eine neue, qualitativ hochwertige Funktion zu. High-Speed-Signale führen direkt in die Problembereiche der EMV und der impedanzkontrollierten Schaltungen. Die Powerplanes werden zum Herz der Schaltung, ihr Puls entscheidet über Takt und Zuverlässigkeit der Baugruppe, ihre Metallflächen wirken als Wärmeableiter und dienen als effektive Abschirmung gegen die aktive Abstrahlung oder die passive Aufnahme störender Frequenzen.

Von allen Schaltungsbereichen, die zu einem Layout gehören, sind die Powerplanes der elementar wichtigste. Keine Signalebene wird jemals diesen Anspruch streitig machen können.

Ein falsches Signal, bedingt durch Mißachtung der Produktionstoleranzen beim Design kann zu Systemstörungen führen, die von einer Diagnosesoftware möglicherweise erkannt werden.

Eine alternierend ausfallende Baugruppe durch Mißachtung der Toleranzen beim Design der Powerplanes ist ungleich kritischer zu bewerten.

Die Elektronisierung unserer Welt nimmt rasant zu. Es ist festzustellen, daß auf Elektronik nicht mehr verzichtet werden kann, daß es aber auch keine "Zweite-Klasse-Elektronik" gibt, die nicht funktionieren DARF. Maschinensteuerungen, Fahrstühle, Ampel-, Telefon- und Alarmanlagen, Notrufsender, elektronische Einspritzpumpen (auch in den Fahrzeugen von Krankenwagen, Polizei und Feuerwehr) und medizinische Geräte: Elektronik, die versagt, kann lebensbedrohlich werden.

## Powerplanes (Kommentar)

In der Praxis, vor Ort auf den CAM-Bildschirmen der Leiterplattenhersteller, ist es um so erschütternder, wenn man ansehen muß, mit welcher Leichtfertigkeit die Konstruktion von Powerplanes angegangen wird. Vielen Layouter/innen erscheint es wohl am praktikabelsten, die Abstandsregeln der Signalebenen auf die Powerplanes zu übertragen.

Das hat ja auch mal gepaßt, damals, als Leiterbahnen 300µm breit waren und 300µm Abstand hatten.

### Powerplanes versus Signalplanes

Der entscheidende Unterschied ist, daß sich die Abstände für Signalleitungen legitim verringert haben, daß die minimalen Abstände auf Powerplanes allerdings geblieben sind und auch zukünftig bleiben MÜSSEN.

Powerplanes haben die offensichtliche Aufgabe, die entsprechenden VCC- und GND-Pins der Bauteile mit einer sicheren Anbindung an das zugeordnete Potential zu versorgen.

Sie haben aber noch eine zweite Aufgabe, die statistisch weitaus häufiger erforderlich ist.

Sie müssen nämlich genauso sicher dafür sorgen, daß die Signalepins der Bauteile NICHT an die Powerplane angeschlossen sind, und daß zusätzlich eine Beeinflussung des Signalimpulses durch GND und VCC ausgeschlossen ist.

Die Anforderungen an Wärmefallen und Isolationen müssen also als ebenbürtig bewertet werden.

### Designregel (2.0)

**Der Datensatz für Powerplanes muß alle Stromanschlüsse, alle Isolierungen, alle Potentialtrennungen und alle Randbegrenzungen enthalten.**

Diese Forderung ist offensichtlich.

### Wärmefallen

Im Prinzip genügt die vollflächige Anbindung eines VCC- oder GND-Pins an die Powerplane, um die Pins an das Potential zu kontaktieren. Dies wäre sogar die optimale Lösung.

Die Erfahrungen aus dem Lötprozeß stehen dieser Lösung jedoch entgegen. Da Kupfer ein exzellenter Wärmeleiter ist, würde beim Löten mit fest eingestellten Parametern (Lötzeit und Löttemperatur) die Lötqualität bei den Powerpins auf Grund der lokalen Wärmeableitung schlechter sein, als bei den Signalepins.

Diese Qualitätsdifferenz wird durch "Wärmefallen" reduziert, die einen im Querschnitt begrenzten Anschluß an die Powerplanes garantieren, die damit die Wärmeableitung beim Löten deutlich vermindern und für eine gleichmäßigere Lötqualität an allen Pins sorgen.

## Powerplanes (Kommentar)

### Designregel (Wärmefalle 2.1)

**Die Wärmefalle muß eine sichere Anbindung an die Powerplane herstellen.**

**Die Dimension der Wärmefalle richtet sich nach der anzuschließenden Bohrung.**

Die Geometrie der Wärmefalle ist üblicherweise quadratisch oder rund, wobei die runde Form bevorzugt wird, und die Anbindung an den Pin innerhalb der Wärmefalle erfolgt über ein Leiterbahnkreuz mit kombinierter geviertelter und um 45 Grad gedrehter Isolation von der Powerplane.

Es empfiehlt sich, den Steg für die Anbindung 0.3mm stark auszuliegen und die Isolation ebenfalls 0.3mm breit zu gestalten. Für Bohrungen ab 0.5mm oder größer soll der Außendurchmesser der Wärmefalle nicht kleiner sein, als der Durchmesser der Bohrung plus 1.0mm. Hintergrund für diese Bedingung ist die Forderung nach einem geschlossenen Restring um die Bohrung.

"Bohrdurchmesser + 1.0mm = Wärmefalle" bedeutet, um die Bohrung liegt ein Ring von umlaufend 0.5mm. Von diesem Ring sind 0.3mm für die Isolation von der Powerplane reserviert, bleibt ein Restring in Kupfer von umlaufend 0.2mm um die Bohrung. Die gängigsten Normen gestatten einen Bohrversatz von 0.1mm in der Produktion. Damit bleibt ein gesicherter, geschlossener umlaufender Restring von 0.1mm. Und genau diese 0.1mm werden von ebendiesen Normen als erforderlicher Restring gefordert. Die Rechnung geht also auf.

Es wird etwas schwieriger bei Bohrungen kleiner 0.5mm und dies ist letztlich der interessante Bereich, da Vias von 0.3mm und 0.2mm technisch machbar und von vielen Layouts gefordert sind.

Die Stegbreite und die Isolationsdicke reduzieren sich bei diesen Vias auf 0.2mm, da sonst der Zugewinn an Platz für das Layout nur geringfügig wäre und in keiner Relation zum Produktionsaufwand stehen würde. Gleichzeitig werden immer noch die Normbedingungen erfüllt.

Mit "Produktionsaufwand" ist dabei nicht das Bohren gemeint, sondern die Belichtung des Fotolaminates und das Ätzen der Leiterbildstruktur. Die rechnerisch übrigbleibenden Flächen zur Ausgestaltung des Anschlußkreuzes und der Isolation der Wärmefalle würden zu Bildstrukturen im 50-60µm-Bereich führen. So wird aus einem banalen Feinleiter-Layout ein (teures) Mikrofeinleiter-Layout und die Leiterplattenproduktion hätte mit sich ablösenden Laminatpartikeln zu kämpfen, die die Ausschußrate nach oben katapultieren.

## Powerplanes (Kommentar)

Nun ist 0.2mm Bohrdurchmesser im Zeitalter der Mikrovias nicht das Limit. Mechanisch oder mit Laser sind 0.05mm-Vias herstellbar. Spätestens bei Vias 0.1mm und kleiner machen Wärmefallen keinen Sinn mehr, diese Bohrungen sollen und müssen dann tatsächlich vollflächig in die Powerplane gesetzt werden. Spätestens an dieser Stelle haben alle Normen Lücken oder offenbaren sich als Makulatur und auch das Löten scheint von da an wieder problemlos zu funktionieren.

Und da wir uns auf den Grenzbereich der Leiterplattentechnologie zubewegen, handelt es sich bei Mikrovias keineswegs nur um "Blind vias", für die eigene Regeln gelten mögen. Die Verarbeitung von 50µm-Laminaten ist nicht mehr neu und 0.1mm-Vias als Durchkontaktierungen in 4-Lagen-Multilayern mit einer Gesamtdicke von 200µm sind schon produziert worden.

Grundsätzlich bleibt die Frage, ob Wärmefallen geometrisch überhaupt so gestaltet sein müssen, mit vier Anschlußstegen und vier Isolationsbereichen. Historisch läßt sich diese Geometrie nur mit dem Wunsch nach einer rotationssymmetrischen Blende und der Angst der CAD-Software-Programmierer nach einer unbeabsichtigten Isolation der Wärmefallen im Umfeld hochdichter Anschlußbereiche (Steckerleisten, hochpolige IC's) erklären. Da in diesen Bereichen häufig benachbarte Isolationen zwei oder mehrere Stege der danebenliegenden Wärmefalle abklemmen, bleibt hoffentlich wenigstens ein Steg übrig, über den die Stromversorgung erfolgen kann.

Und weil prinzipiell bei Powerplanes der Kontakt zum Pin über einen Steg ausreicht, würde auch ein Steg genügen: wenn softwareseitig der Kontakt überprüft und sichergestellt ist. Dies scheint aber für viele CAD-Programme noch nicht möglich zu sein.

## Powerplanes (Kommentar)

### Isolationen von Bauteilpins und Vias

#### Designregel (Isolation 2.2)

#### Nicht angeschlossene Bohrungen müssen von der Powerplane isoliert sein.

Es gibt zwei Varianten, wie die Isolation der Signalpins von den Powerplanes ausgelegt werden kann. Entweder sitzt die Bohrung in einem Pad, das von der Powerplane isoliert ist oder sie sitzt direkt innerhalb der Isolation ohne Anbindung an ein Pad.

In beiden Fällen darf der Mindestabstand des Pads oder der Hülse von der Powerplane 0.3mm umlaufend NICHT unterschreiten und es ergeben sich folgende Dimensionen.

Für die Variante "Bohrung im Pad" (Beispiel 2.2.1 (a)) gilt wieder die Forderung nach einem geschlossenen Restring, also umlaufend plus 0.2mm (= 0.4mm im Durchmesser) relativ zum Bohrdurchmesser, plus 0.3mm (= 0.6mm im Durchmesser) zuzüglich für die Isolation.

Beispiel:

Die Bohrung ist 0.8mm, dann muß das Pad mindestens "0.8mm + 0.4mm = 1.2mm" sein.

Und es ist mit "1.2mm + 0.6mm = 1.8mm" die Isolationsfläche oder der Durchmesser des "Isolationspads" berechnet.

Bei der Variante "Bohrung ohne Pad" (Beispiel 2.2.1 (b)) entfällt die Zugabe für den Restring, es bleibt die Forderung nach dem umlaufenden Isolationsabstand von 0.3mm.

Beispiel:

Die Bohrung ist wieder 0.8mm, und es ergibt sich mit "0.8mm + 0.6mm = 1.4mm" der Durchmesser des "Isolationspads".

Der Raumvorteil dieser Variante ergibt in der Bilanz einen Gewinn von 0.4mm:

$$1.8\text{mm} - 1.4\text{mm} = 0.4\text{mm}$$

Dieser Gewinn ist als äußerst wertvoll einzuschätzen, weil er dafür sorgt, daß der Strom auf den Powerplanes auch ZWISCHEN den Isolationspads fließt, die Wahrscheinlichkeit für eine Segmentierung der Powerplane wird somit deutlich gesenkt.

Dadurch wiederum werden durchgehende Isolationsschlitze ver-

## Powerplanes (Kommentar)

mieden, die im Rahmen der EMV-Problematik als Antenne wirken und die Funktion der Baugruppe beeinflussen können.

Es liegt auf der Hand, daß die zweite Variante die sinnvollere ist.

Die Argumente für die Variante "Bohrung im Pad" sind zudem brüchig. Vorneweg heißt es, dienen die Pads als "Kontaktierungsstützpunkte". Daraus würde folgern, daß die Kontaktierung in doppelseitigen Leiterplatten mangelhafter wäre als in Multilayern, was jedoch keineswegs der Fall ist. Das gilt gleichermaßen für die Lötqualität zwischen Bohrhülse und Bauteilpin.

Erst recht erweist sich die Forderung nach einem geschlossenen Restring als hinfällig. Diese Forderung soll den stabilen Übergang einer Leiterbahn zur Bohrhülse sicherstellen, nur, es ist ja gerade die Eigenschaft der Isolation der Signalpins von der Powerplane, das NIEMALS eine Leiterbahn an diese Bohrungen führt.

Oft ziehen Layouter/innen daraus den Schluß, daß, wenn der Restring nicht sein muß, dann ja das Pad die gleiche Dimension haben kann, wie der Bohrdurchmesser. Beim Bohren des Multilayers führt dies unweigerlich zum Bohrerbruch, weil durch den immer vorhandenen Bohrerversatz das Bohrwerkzeug in einem inhomogenen Bereich mit unterschiedlicher Materialdichte arbeitet, die sich durch das (harte) Kupfer einerseits und das (relativ weiche) Basismaterial andererseits ergibt. Der Bohrer wird beim Eintauchen in den Multilayer ausgelenkt und bricht, die Leiterplatte ist irreparabel zerstört.

### Kalkulation der Isolationsabstände

Aber WARUM trotzdem noch die Forderung nach einer umlaufenden Isolation von 0.3mm? In Zeiten der Mikrofeinstleitertechnik müßten doch auch 0.2mm oder 0.1mm genügen? Nun, die Kalkulation bei der Berechnung der Isolationsabstände muß sechs Effekte einbeziehen.

**Erstens** ist das Positionieren des Bohrers durch die CNC-Maschinen nicht frei von Toleranzen. Zulässig ist eine Abweichung von 0.1mm von der Idealposition, die virtuell vom CAD-System vorgegeben wird.

Diese Abweichung erscheint groß, wenn eine Leiterplatte nur die Maße 100mm x 160mm hat. Nur ist dieses Maß nicht das Maß des Fertigungszuschnittes. Aus rationalen Gründen produziert der Leiterplattenhersteller in Panelformaten von 460mm x 610mm (oder noch größer), in die 9 oder 12 Europakarten als Nutzen gelegt werden.

Und auf DIESER Fläche darf an keiner Stelle die Bohrpositionie-



## Powerplanes (Kommentar)

rung mit größerer Toleranz als 0.1mm erfolgen.

**Zweitens** bedeutet das Verpressen des Multilayers für die (spätere) Leiterplatte thermischen und mechanischen Streß. Alle üblichen Basismaterialien haben einen Gewebekern (mit Kette und Schuß), der mit Harz durchtränkt ist. Dieses Materialsystem wird beim Verpressen instabil. Es kommt zu Verzügen, zu Schrumpfungen und Ausdehnungen.

Die Größenordnung dieser Verzüge hängt ab vom Laminattyp, vom Prepregtyp, von der Kombination der Lamine innerhalb eines speziellen Multilayerbautyps, von der Leiterbildstruktur (Powerplane oder Signallage), von der geometrischen Anordnung und der Anzahl der Powerplanes und der Signallagen innerhalb des Multilayers und schließlich von der Anzahl der Multilayerlagen. Bei einer unglücklichen Kombination dieser Faktoren sind auf das Maß des Produktionspanels von 460mm x 610mm Verzüge von MEHREREN Zehntelmillimetern möglich, an der Tagesordnung sind Verzüge zwischen 0.1mm und 0.2mm.

Der Hersteller kontert diese zu erwartenden Verzüge, indem er das Leiterbild vor der Belichtung streckt und/oder staucht, damit nach dem Verpressen eine Kompensation erfolgt.

In einem verpressten Multilayer sind die Innenlagen bereits strukturiert, die Außenlagen dagegen vollflächig in Kupfer. Vor dem übernächsten Produktionsschritt, dem Kontaktieren, muß gebohrt werden. Dazu gilt es, sozusagen "blind" die bereits vorhandene Leiterbildstruktur zu treffen. Das ist nur möglich über hochpräzise Aufnahmebohrungen, die von Röntgenbohrmaschinen gesetzt werden, die durch die Kupferschicht sehen können und vorher aufgebraute Targets in den Innenlagen referenzieren.

Aber mit Nulltoleranz geht dies natürlich nicht, es muß mit Abweichungen von 40-50µm gerechnet werden.

Im Prinzip ist damit jeder Multilayer durch die Kombination seines Aufbaus und dem zugeordneten Leiterbild ein sehr sensibles und individuelles Produkt.

**Drittens** werden von den meisten Herstellern vornehmlich Filme für die Leiterbildbelichtung eingesetzt. Doch selbst kompensierte Filme sind nicht frei von Verzügen, die sich durch Änderung der Raumtemperatur und der Luftfeuchtigkeit ergeben. Zwar sorgen klimatisierte Reinräume für ein gleichmäßiges Umfeld innerhalb des Ablaufes "Plotten-Belichten" und für toleranzarme, aber eben auch nicht toleranzfreie Prozesse.

Abhilfe schafft hier nur der Wechsel der Belichtungstechnologie,

## Powerplanes (Kommentar)

daß heißt, Laser- statt Filmbelichtung.

**Viertens** wird der angegebene Bohrdurchmesser vom Leiterplattenhersteller als Enddurchmesser verstanden. Da der Durchmesser der gebohrten Hülse sich beim Kontaktieren verringert, erfolgt vom Hersteller eine Bohrzugabe von 0.1mm. Fordert CAD ein Via von 0.3mm, dann bohrt der Hersteller also 0.4mm.

Auch hier ist der Hintergrund historischer Natur. Man hat einfach die Vorgehensweise für Bauteilbohrungen auf Viabohrungen übertragen. Bei Bauteilbohrungen ist diese Bohrzugabe erforderlich. Bei Vias kleiner 0.4mm dagegen ohne Sinn.

So aber sind die pauschalen Standardabläufe beim Hersteller und die Quintessenz ist ein um 50µm verringerter Sicherheitsabstand zur Powerplane.

**Fünftens** müssen die von der Powerplane isolierten Bohrungen kontaktiert werden. Keine Bohrwandung ist ideal glatt sondern immer leicht angeraut. Beim Bohren werden die Gewebefasern geschnitten aber auch gerissen. Zudem ist kein Basismaterial 100% homogen. Es gibt Toleranzen in den Abständen der Gewebefäden und Mikroeingüsse in der Harzfüllung. Es können Mikrokanäle von 10-20µm Tiefe entstehen, die bei der nachfolgenden Kontaktierung mit leitendem Kupfer ausgefüllt werden.

Da der eigentlichen Kontaktierung Reinigungs- und Ätzprozesse vorangehen, werden vorhandene Mikrokanäle eher noch erweitert.

**Sechstens** wird die Leiterbildstruktur nach der Belichtung freigeätzt und erwartungsgemäß gibt es auch dabei Toleranzen im Bereich von 20-30µm. Geätzt wird praktisch immer doppelseitig. Je nach Kombination der Leiterbilder kann sich daraus eine Komplikation ergeben.

Ist auf der einen Seite des Laminates ein Signalleiterbild und auf der anderen eine Powerplane, dann sollen entgegengesetzte Erwartungen erfüllt werden. Denn auf der einen Seite des Laminates soll definiert Kupfer (als Leiterbahn) stehenbleiben, auf der anderen Kupfer (zur Isolation) entfernt werden. Wird die Rückätzung scharf eingestellt, dann ist die Leiterbahn perfekt aber der Isolation fehlen in der Breite 10-20µm.

Viele Leiterplattenhersteller kompensieren diesen Effekt mit unterschiedlichen D-Code-Tabellen für ihre Plotter, indem sie die Leiterbilder mit Übermaß plotten und die Powerplanes mit Untermaß.

## Powerplanes (Kommentar)

Die geschilderten sechs Aspekte liefern in Summe eine produktionsbedingte Toleranz von 0.2mm zwischen Position der Bohrung/Bohrhülse und der Powerplane (0.1mm Bohrerversatz, 0.05mm Bohrzugabe, 0.05mm aus den Prozessen Kontaktieren, Ätzen und Verpressen). Rechnerisch wäre eine größere Toleranz zu erwarten gewesen. Die Praxis zeigt, daß die Leiterplattenhersteller ihre Prozesse doch besser und enger toleriert im Griff, haben als es von den Normvorgaben her zulässig wäre.

Diese 0.2mm gegen die geforderte Mindestisolation gesetzt, bedeutet, daß 0.1mm Sicherheitsspielraum vom Signalpin zur Powerplane bleibt.

Vielleicht auch nur 0.09mm oder 0.08mm an der ein oder anderen Stelle. Das stimmt bedenklich, insbesondere wenn beachtet wird, daß sich die Leiterplatte aktiv verändern kann. Sie nimmt Feuchtigkeit auf, während des Betriebes der Baugruppe entsteht nicht unerhebliche Wärme, es verdunstet Lösungsmittel aus dem Harz, kurz, selbst nach der Bestückung der Baugruppe "lebt" die Leiterplatte weiter.

Es mag für alle Layouter/innen schmerzhaft sein, soviel Platz für die Isolation einräumen zu müssen. Aber mit Blick auf die Toleranzen in der Produktion und das Risiko beim Betrieb der Baugruppe DARF dieser Mindestisolationsabstand von 0.3mm NICHT unterschritten werden.

Andernfalls müßte man nicht nur von Leichtsinn sprechen, sondern auch von Fahrlässigkeit.

Und, es sei darauf hingewiesen, daß bereits 0.3mm Isolation die Vorgabe internationaler Spezifikationen und Normen weit unterschreitet. Die Empfehlung der Perfag für das untere Limit liegt beispielweise bei 0.45mm umlaufend.

### Isolation von NDK's

NDK-Bohrungen werden häufig, so hat es den Anschein, als "Nicht-so-wichtige-Bohrungen" eingeschätzt, mit denen man es nicht so genaunehmen muß.

In der Bibliothek des CAD-System sollten NDK-Bohrungen sehr wohldefiniert und von DK-Bohrungen unterschieden sein. Das übliche Versäumnis ist, in den Padstacks für NDK's die Isolationsflächen für die Powerplanes zu vergessen. Das hat nicht nur bei Backplanes katastrophale Folgen.

## Powerplanes (Kommentar)

### Designregel (NDK's 2.3)

Eine NDK-Bohrung muß von der Powerplane umlaufend 0.5mm isoliert sein.

Beispiel:

Die NDK-Bohrung ist 2.6 mm. Dann ist die Isolation "2.6mm + 1.00mm = 3.6mm".

Es gelten prozeßtechnisch die oben bereits erfolgten Ausführungen für DK-Bohrungen mit zwei zusätzlichen Gesichtspunkten.

Bei außenliegenden Powerplanes:

Entweder werden NDK-Bohrungen im "ersten Durchgang" zusammen mit den DK-Bohrungen gefertigt. Dann muß das Fotolaminat die Bohrung zuverlässig überspannen (Tenting), damit während der Kontaktierung die NDK's abgedeckt und eben nicht mitkontaktiert werden.

Bei innen- und außenliegenden Powerplanes:

Oder die NDK's werden im "zweiten Durchgang" direkt vor der Fertigung der Umschnittkontur hergestellt. Dann ist mit einer erhöhten Toleranz wegen erneuter Aufnahme des Produktionsnutzen zu rechnen, bei bereits fertiggestelltem Leiterbild.

### Befestigungsbohrungen

Müssen Befestigungsbohrungen Kontakt zu einem Potential auf einer Powerplane haben (Schraube, Niet), dann empfiehlt sich die vollflächige Anbindung ohne Querschnittsreduzierung durch eine Wärmefalle.

Sind Befestigungsbohrungen NDK und größer als 3.0mm, dann sollte die Isolation umlaufend zur Sicherheit 1.0mm betragen.

Denn, es ist ein Klassiker in der Reklamationsstatistik, daß statt der vorgesehenen 3.0er- Plastikschrabe eine 3.5er-Metallschrabe eingedreht wird ("die hatten wir vom letzte Mal noch übrig...") und einen Kurzschluß verursacht.

## Powerplanes (Kommentar)

### Konturisolierung / Randbegrenzung

#### Designregel (Begrenzung 2.4)

**Powerplanes müssen an allen Konturen durch eine Randbegrenzung nach außen isoliert sein. Die Vektorlinie der Randbegrenzung muß deckungsgleich sein mit der Vektorlinie der Platinenkontur.**

Die Randbegrenzung ist unverzichtbar. Es ist sofort nachvollziehbar, daß ein Kurzschluß entstehen kann, wenn die Powerplanes bis an die Konturlinie reichen. Beim Berühren der Außenkanten mit der Hand werden die Planes gebrückt, der gleiche Effekt kann durch metallische Gehäuse oder Einschubschienen verursacht werden.

Beim Ausbau und der Kontrolle einer fehlfunktionierenden Baugruppe wird der Schluß aufgehoben und der Fehler ist zunächst nicht lokalisierbar.

Die fortschreitende Multilayer-Technologie mit 50µm dicken (=dünnen) Laminaten trägt dazu bei, daß dem Kurzschlußrisiko Aufmerksamkeit gewidmet werden muß.

Oft wird beim Layout übersehen, daß auch Ausfräsungen innerhalb der Leiterplatte und Schlitze am Rand zur Außenkontur gehören. Natürlich muß auch dort für eine genügende Randbegrenzung gesorgt werden.

Die sicherste Variante beim Layouten ist, in die Powerplanes eine Begrenzung von 1.0mm zu legen, die den Abstand der Kupferfläche zur Kontur definiert. Am einfachsten geschieht dies, indem eine Leiterbahn mit 2.0mm Durchmesser mit der Vektorlinie für den Leiterplattenumschnitt zur Deckung gebracht wird.

Die Randbegrenzung (oder Freistellung) ist dann zur Innen- wie zur Außenwelt mit 1.0mm gleichgroß. Dies kann bedeutend sein, weil nicht immer sichergestellt ist, daß die mechanische Konturbearbeitung der Leiterplatte (Fräsen, Ritzen oder Stanzen) über mehrere Fertigungslose gleich bleibt. Wird die Kontur gefräst, dann ist zwischen zwei Nutzen in der Produktion meist ein Abstand von 10mm, der gleichzeitig einen Sicherheitsspielraum gegen unsymmetrische Randbegrenzungen bietet.

Es kommt aber häufig vor, daß nach der Prototypenproduktion die Konturbearbeitung aus Kostengründen gegen das Ritzen getauscht wird. Im Vorfeld muß die CAM dazu einen neuen Nutzen setzen, bei dem jetzt die Leiterplatten mit 0mm, Kontur auf Kontur, gesetzt sind. Ein unsymmetrischer Rand kann dann zur Isolation

## Powerplanes (Kommentar)

von Pins in der benachbarten Leiterplatte führen, weil er in den Raum dieser Leiterplatte hineinreicht.

Nun mag eine Begrenzung von 1.0mm überdimensioniert erscheinen, schließlich ist bei der Konturbearbeitung beim Fräsen nur mit zirka 0.2mm Toleranz zu rechnen, beim Ritzen und Stanzen mit 0.3-0.4mm.

Erstmal liegt hier der Grund, die Randbegrenzung überhaupt nach außen weiterzuführen. Würde die Begrenzung nur bis an die Kontur gehen, dann würde bei der Toleranz in der mechanischen Konturbearbeitung auf einer Konturseite mit Untermaß, auf der gegenüberliegenden Seite mit Übermaß zu rechnen sein. Dort bliebe ein schmaler Kupferstreifen am Rand stehen und könnte in der Weiterverarbeitung der Baugruppe stören.

Wichtiger ist jedoch mit Blick auf High-Speed und EMV, daß sich am Rand der Potentialflächen ein elektrisches Feld bildet. Gehen die Powerplanes bis zum Leiterplattenrand, oder fast bis zum Rand, dann verläuft dieses Feld nicht nur innerhalb der Leiterplatte sondern auch außerhalb, bewegt sich also inhomogen einerseits in der Epsilon-R-Umgebung des Basismaterials und andererseits im Epsilon-R der Luft. Durch die angemessene Rücksetzung der Powerplanes von der Kontur werden daraus resultierende Störungen vermieden.

Ist von vornherein bekannt, daß EMV-Probleme auftreten werden, kann die Randbegrenzung variiert werden, indem der Abstand des GND-Potentials bei 1.0mm belassen, der des benachbarten VCC-Potentials dagegen auf 2.0mm erhöht wird. Damit wird sichergestellt, daß die Feldlinien homogen innerhalb der Epsilon-R-Umgebung des Basismaterials bleiben.

## Powerplanes (Kommentar)

### Potential-trennungen

#### Designregel (Potentiale 2.5)

**Verschiedene Potentiale auf einer Powerplane werden durch eine Trennlinie voneinander isoliert.**

Die Trennlinien enden im Idealfall in der Randbegrenzung und bilden damit eine präzise kompartimentierte Potentialfläche.

Das untere Limit für die Breite dieser Trennlinie liegt bei 0.4mm.

Ähnlich wie bei der Problematik der Isolation von Bauteilpins von der Powerplane spielen auch hier fertigungstechnische Toleranzen beim Ätzprozeß und Sicherheitsvorgaben die ausschlaggebende Rolle.

Es hängt von der Produktionssicherheit des Leiterplattenherstellers ab und von seiner Interpretation über die Zulässigkeit von Ätztoleranzen, wie genau die Potentialtrennung auf der Leiterplatte ausgeführt wird.

Mit einer Trennung von 0.4mm sind gegenüberliegende Potentiale bei Digitalerschaltungen (5-12 Volt) als unbedenklich einzustufen.

Bei wesentlich höheren Spannungen ist die Überschlagsspannung im Basismaterial zu berücksichtigen.

### Potential-bezeichnungen

Wenn möglich ist die Kurzbezeichnung des Potentials (GND, AGND, +5V...) innerhalb der Fläche hilfreich. Es erleichtert die Kontrolle der Dokumentation für das Layout aber auch für die CAM-Arbeit und die Elektronische Prüfung beim Leiterplattenhersteller.

### PC-Stecker

#### Designregel (PC-Stecker 2.6)

**Bei angefasten PC-Steckern muß der Abstand der Powerplanes zur Außenkontur 3.0mm oder größer sein.**

Bei den Randbegrenzungen der Powerplanes wird leicht übersehen, das im PC-Stecker-Bereich angefast wird, damit die Leiterkarten später leichter eingesteckt werden können. Das Anfasen ist ein stark toleranzbehafteter Arbeitsgang, die gegenüberliegenden Fasen sind nie optimal mittig. Zudem sind Tiefe und Winkel der Fassung herstellerbedingt unterschiedlich.

Die Standardbegrenzung von 1.0mm zur Kontur reicht deshalb im Steckerbereich nicht aus. Durch das Anfasen könnten die Powerplanes an der Steckerkante freigelegt werden und beim Einstecken der Karte wäre mit hoher Wahrscheinlichkeit ein satter Kurzschluß zu erwarten.

## Powerplanes (Kommentar)

Erforderlich ist deshalb an der Steckerkante eine Begrenzung von 3.0mm zum Potential.

Weil im Steckerbereich keine Kontakte an das Potential geführt sind, ist die beste Lösung, die Layer unterhalb des Steckers vollständig von Potentialen freizuhalten und die Randbegrenzung schon auf Höhe des PC-Steckers beginnen zu lassen.

### Einbettung von Signalen in Powerplanes

#### Designregel (Einbettung 2.7)

**Für eingebettete Leiterbahnen in Powerplanes müssen 2 Datensätze erstellt werden.**

**Einer enthält die vorgesehenen Leiterzüge, der andere die Powerplane und die Isolierung der Leiterzüge.**

Das Layouten ist eigentlich unkompliziert. Wenn da nicht die eine, letzte, Leiterbahn wäre, die wegen Platzmangels auf die Schnelle in eine Powerplane gelegt wird.

Aus einem simplen Datensatz wird dadurch eine komplexe Füllstruktur mit explodierenden KBytes. Bei reinen Powerplanes (und übrigens auch bei Lötstopmasken) ist die Strategie des CAD-Postprozesses, die Daten "negativ" auszugeben. Der Einfachheit halber wird dort, wo eine Freistellung vom Potential erfolgen soll, ein "Pad" gesetzt. Die Invertierung von "schwarz" und "weiß" am Fotoplotter des Leiterplattenherstellers sorgt dann für einen Film, der die funktionell richtige Bildstruktur enthält.

Diese Vorgehensweise kann bei eingebetteten Signalen übernommen werden. Dazu muß CAD zwei Files ausgeben. Das erste enthält normal die "negative" Darstellung der Powerplane mit den Freihaltungen für die zu ergänzenden Leiterbahnen und Pads, die in einem zweiten File "positiv" ausgegeben werden.

Die CAM-Software montiert diese beiden Datensätze und gibt sie an den Fotoplotter als "Kombinierten Film" weiter.

In der Dokumentation wird für die Freistellung der eingebetteten Signalleitung eine Weite von 0.6mm gefordert (= umlaufend 0.3mm). Dies ergibt sich, weil nicht immer sichergestellt werden kann, ob die Montage bei Leiterplattenhersteller nicht doch eventuell manuell erfolgt.

Bei einer elektronischen Montage genügt eine Freistellung von 0.4mm (= umlaufend 0.2mm).



## Powerplanes (Kommentar)

Durch die Anforderungen von High-Speed-Schaltungen ist die Einbettung von Leiterbahnen in Powerplanes zu Recht seltener geworden. Jede eingebettete Leiterbahn splittet die Powerplane auf und provoziert unkalkulierbare Wege für die Rückflußströme der in der Regel impedanzbelegten Signalleitungen.

Es kann nur empfohlen werden, auf die Einbettung von Signalen zu verzichten und Powerplane-Layer auch ausschließlich für die Stromversorgung der Schaltung zu reservieren.

### Powerplanes auf Außenlagen

**Designregel (Isolation auf Außenlagen 3.1)**

**Bohrungen auf Innenlagen SOLLTEN ohne Pads sein. Bohrungen auf Außenlagen MÜSSEN immer MIT Pads sein, weil sonst kein Restring zum Löten auf der Leiterplatte strukturiert wird.**

Die Raumvorteile zur Innenlagenvariante gehen dabei verloren und es muß besonders auf den zuverlässigen Stromfluß geachtet werden. Die Konzeptionierung des Lagenaufbaues muß aus diesem Grund vor Beginn der Layoutarbeiten die Lage der Powerplanes ins Kalkül ziehen.

### Fazit

Technische, mechanische und funktionelle Aspekte bündeln sich in der Anlage von Powerplanes. Die Sicherheitsanforderungen an Powerplanes sollten dazu führen, daß sich das CAD-Design nicht unbedingt an den UNTERGRENZEN für die Vorgaben an Bauteilpin-Isolationen und Potentialtrennlinien bewegt. Schon ein zusätzliches Zehntel wird die Baugruppe mit einer zuverlässigeren Funktion honorieren - und der Leiterplattenhersteller mit einem günstigeren Preis.

Und was den EMV-Test betrifft, so läßt sich mit einer umsichtigen und klugen Ausführung der Powerplane schon am CAD-System das ein oder andere Dezibelpünktchen sammeln.

# Leiterplatten Handbuch

---

## Publikationen

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0

fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)

web [www.ilfa.de](http://www.ilfa.de)

# Absorptives Stromversorgungssystem in Leiterplatten

*Prof. Chr. Dirks*

Im Rahmen einer Zusammenarbeit zwischen der ILFA GmbH in Hannover und Prof. Chr. Dirks ist eine neuartige Leiterplatte entwickelt worden, die einen nennenswerten Beitrag u.a. zur Minderung der Störabstrahlung leistet:

Den Satz von der Erhaltung der Energie kennt jeder Ingenieur. Man kann ihn auch auf die Praxis der EMV anwenden. Dies heißt zunächst, daß man Störleistung, wenn sie erst einmal erzeugt ist, nur wieder los wird, wenn man sie absorbiert, das heißt, in Wärme umsetzt. Umgekehrt ausgedrückt bedeutet dies, daß man alle Störleistung, die man nicht absorbiert, fortleiten oder abstrahlen wird. Energie kann nicht verschwinden. Sie kann nur umgeformt werden. Das heißt aber auch, daß ein Kurzschluß nicht hilft: Baut man in eine Leitung einen Kondensator ein, so wird die Störleistung an diesem "Kurzschluß", der ohnehin nur schmalbandig wirkt, lediglich reflektiert, aber auf keinen Fall verschwinden. Man kann Störleistung auch nicht dadurch vernichten, daß man sie "zur Masse ableitet".

Der Grund, weswegen Ferritbauteile und Widerstände in der EMV meist sehr erfolgreich eingesetzt werden, liegt darin, daß diese Bauelemente elektromagnetische Energie in Wärme umsetzen, also absorbieren können.

Wenn man bei der Behandlung von EMV-Problemen Konstruktionen stets so auslegt, daß sie Störleistung besonders gut absorbieren, kann man gute Erfolge erzielen.

Im folgenden soll ein Groundplane- / Powerplanesystem für Leiterplatten vorgestellt werden, welches schon vom Aufbau her eine starke Absorption aufweist und deshalb die Abstrahlung aus Leiterplatten, die dieses System verwenden, drastisch zu mindern vermag. Da die Maßnahme die im Stromversorgungssystem erzeugte Störleistung trifft, ist die Konstruktion besonders bei der Anwendung von CMOS - integrierten Schaltungen mit Querströmen, also der Mehrzahl der heute verwendeten CMOS- Schaltungen, wirksam.

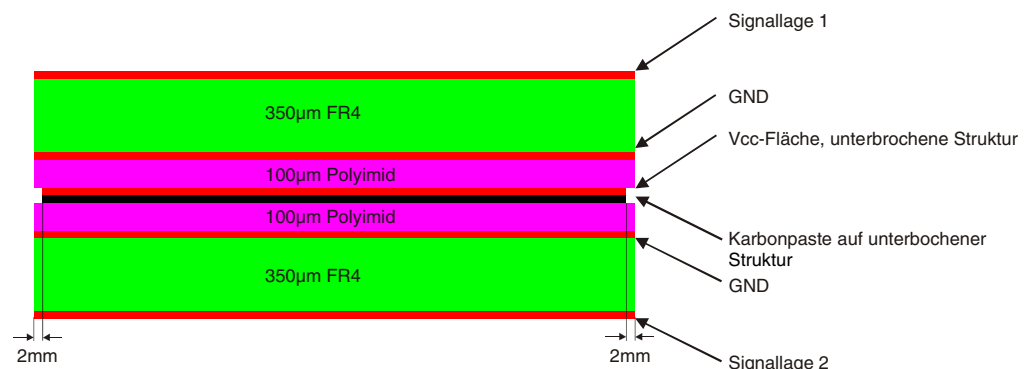
Zunächst soll der Aufbau einer absorptiven Vcc-Plane beschrieben werden. Die verwendete Struktur besteht aus einer Kupferfläche, die so geätzt ist, daß eine Schar kleiner Sechsecke entsteht, die untereinander keine elektrische Verbindung haben. Die erforderliche Verbindung wird dadurch hergestellt, daß über die ganze

## Absorptives Stromversorgungssystem in Leiterplatten

Fläche eine dünne Karbonschicht aufgetragen wird. Dies kann z.B. durch Verwendung einer Widerstandspaste aus der Dickfilmtechnik geschehen. Durch diese Konstruktion wird erreicht, daß Ströme, die in dieser Fläche fließen, einen deutlichen ohmschen Widerstand vorfinden, der weitgehend gleichmäßig über die Fläche verteilt ist. Hierdurch erhält die Fläche die gewünschte absorptive Eigenschaft.

Damit sind jedoch nicht gleich alle Probleme gelöst. Erstens muß die Widerstandspaste so ausgewählt werden, daß der Betrieb der integrierten Schaltungen nicht negativ beeinflußt wird. Zweitens ist die benötigte Karbonschicht mechanisch nicht unproblematisch, was erhebliche Expertise bei der Herstellerfirma der Leiterplatten erfordert. Drittens können derartige mit Widerstand belastete Flächen auch spezifische Abstrahlungsprobleme hervorrufen, die dann schnell zu einer Verschlechterung des Gesamtbildes der EMV der Leiterplatte führen können. Deshalb soll der Einbau einer solchen Fläche in eine komplette Platine betrachtet werden.

**Bild 1:**  
**Aufbau eines**  
**5-lagigen**  
**Multilayers mit**  
**absorptivem**  
**Stromversor-**  
**gungssystem**



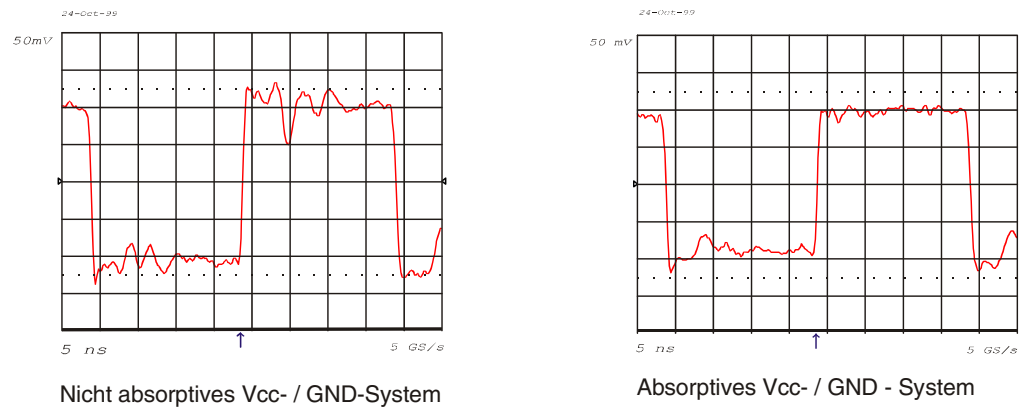
Der Aufbau einer Leiterplatte, die ein solches absorptives Groundplane- / Powerplanesystem enthält, ist in Bild 1 gezeigt. Die Vcc-Plane ist zwischen zwei Groundplanes eingefügt und bildet mit diesen eine Leitung. Der Einbau zwischen die beiden Groundplanes ist unerlässlich, um eine sonst zusätzlich entstehende E-Feld-Abstrahlung aus der Vcc-Plane zu verhindern.

Die aus den Flächen gebildete Leitung /1/ weist wegen des Widerstands in der Vcc-Plane eine extreme Dämpfung auf. Außerdem wird durch die sehr geringe Dicke der Isolierstoffe zwischen den Planes dafür gesorgt, daß dieses Leitungssystem einen außerordentlich niedrigen Wellenwiderstand aufweist.

## Absorptives Stromversorgungssystem in Leiterplatten

Diese beiden Eigenschaften führen zu einem sehr EMV-günstigen Verhalten der gesamten Leiterplatte /2/. So kann ein solches Groundplane- / Powerplanesystem keine Strukturresonanzeffekte aufweisen, weil die hohen Verluste im Leitungssystem dies verunmöglichen. Ferner führt die Dämpfung in diesem System zur Verminderung der Überschwinger auf den Signalpulsen.

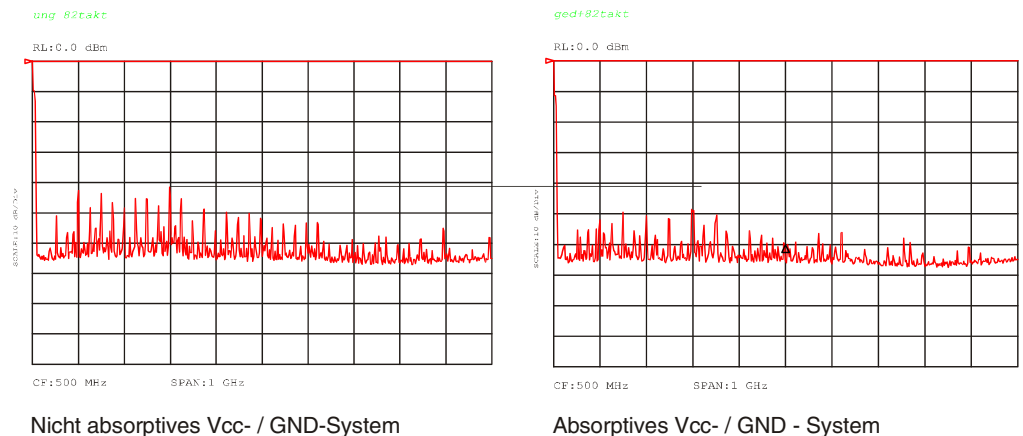
**Bild 2:**  
**Vergleich der**  
**Signalverläufe**



In Bild 2 sieht man hierzu die Vergleichsmessung. Sie wurde durchgeführt auf einer EURO-Platine - entsprechend Bild 1 - mit Bauelementen der Serie 74ACT, die durch ihr besonders ungünstiges EMV-Verhalten bekannt sind. Links sieht man den Signalverlauf bei einer Leiterplatte ohne absorptives Groundplane-/ Powerplanesystem und rechts das Signal in einer ansonsten gleichartigen Platine mit absorptivem System. Der Signalverlauf ist weniger unruhig. Besonders ist hervorzuheben, daß die Flankengeschwindigkeit kaum beeinflußt ist. Dies ist besonders bei Anwendung schneller Logik interessant, weil EMV-Maßnahmen normalerweise eine deutliche Verlangsamung der Flanken bewirken.

# Absorptives Stromversorgungssystem in Leiterplatten

**Bild 3:**  
**Vergleich der  
Signalverläufe**



Die Unterschiede in der Abstrahlung zeigt Bild 3: Links die Abstrahlung aus einer "normalen" Karte und rechts die aus einer absorptiven. Die Verbesserung erreicht 10dB.

Für den Praktiker mag es interessant sein, daß man das absorptive Groundplane- / Powerplanesystem in eine bestehende Leiterplatte einfügen kann, ohne das ganze "routing" in den Signallagen ändern zu müssen. Das könnte eine Hilfe sein, wenn man einmal mit einem Aufbau bei der Abnahme durchgefallen ist.

Der Verfasser nimmt gern Kontakt mit interessierten Lesern auf:  
Email: EMVProf@aol.com

Weitere Informationen finden Sie auch auf der ILFA-Homepage  
unter: <http://www.ilfa.de>

Literatur:

- 1) Dirks,Chr. : Geniestreich  
Elektronik Praxis Nr.17 1998, S24ff
- 2) Deutsche Patentanmeldung 19854271.2  
"Leiterplatte mit Segmenten und Karbonpaste"

# Bohrungen

*Ulrich Wagner / Arnold Wiemers*

## Einleitung

Die Leiterplattentechnik ist bedingtermaßen eng mit der Chiptechnologie verbunden. Die Entwicklung der Leiterplatte ist deshalb genauso rasant wie der Fortschritt der Microchips. Immer hochintegriertere Bausteine mussten durch immer komplexere Leiterplatten miteinander verbunden werden. Die konventionelle Technik wurde durch SMD-Technik ersetzt, die Anzahl der Layer stieg. Mit der Weiterentwicklung der Leiterplatte veränderten sich auch die Anforderungen an die Bohrungen. Die "einfachen" Bohrungen durch alle Ebenen mit einem Durchmesser größer 1mm zur Kontaktierung bedrahteter Bauteile traten in den Hintergrund. Heutzutage werden Bohrungen hauptsächlich dazu benutzt, verschiedene Ebenen einer Leiterplatte miteinander zu verbinden. Dabei sind die Platzverhältnisse äußerst beengt, wodurch möglichst kleine Bohrdurchmesser gefordert sind. ILFA hat von je her die Weiterentwicklung der konventionellen Bohrtechnik beständig vorangetrieben. Die Leistungsfähigkeit ist im Laufe der Zeit bereits erheblich gesteigert worden und wird auch in Zukunft weiter verfeinert werden. Jedoch stößt man mit den bestehenden Verfahren an Grenzen, die wohl nur durch neue Bohrtechniken durchbrochen werden können. Diese neuen Bohrverfahren gilt es auf die Serienproduktion zu adaptieren und auch weiter zu entwickeln.

Die Bohrungen auf einer Leiterplatte werden in drei Kategorien eingeteilt:

- 1.) Montagebohrungen
- 2.) Bauteilbohrungen
- 3.) Kontaktierungen

## 1. Montagebohrungen

Montagebohrungen werden zur Befestigung der Leiterplatte im Gehäuse, zur Befestigung von Baukörpern auf der Leiterplatte oder auch zur Justage einstellbarer Bauteile genutzt. Sie gehen durch alle Ebenen eines Multilayers hindurch.

Montagebohrungen können nicht kontaktiert (ndk) sein und somit zur reinen Montage dienen. Sie können aber auch kontaktiert (dk) sein und damit z. B. die Funktion einer Bauteilbohrung haben oder Ground-Layer mit dem Gehäuse verbinden oder auch Kühlkörper an Wärmeableitflächen anschließen.

Üblicherweise bewegt sich der Bohrdurchmesser von Montagebohrungen zwischen 1.70 und 6.40mm in Abstufungen von 0.05mm. Bohrdurchmesser größer 6.40mm gelten als Fräskontur.

## Bohrungen

### 2. Bauteilbohrungen

Bauteilbohrungen sind für die Aufnahme bedrahteter Bauteile bestimmt. Sie gehen wie Montagebohrungen durch alle Lagen eines Multilayers und können ebenfalls nicht kontaktiert oder kontaktiert sein. Ist eine Bauteilbohrung kontaktiert, so wirkt sie für den entsprechenden Bauteilanschluss immer als Kontaktierung – im Gegensatz zur ndk-Bohrung, die zur reinen Fixierung eines Bauteils eingesetzt werden kann. Üblicherweise bewegt sich der Bohrdurchmesser von Bauteilbohrungen zwischen 0.60 und 1.65mm in Abstufungen von 0.05mm.

### 3. Kontaktierungen

Kontaktierungen stellen den galvanotechnischen Kontakt zwischen mehreren Ebenen einer Leiterplatte her. Sie sind stets durchkontaktiert, sollen dabei aber niemals als Bauteilbohrung fungieren. Bohrdurchmesser von mechanischen Kontaktierungen zwischen 0.05 und 0.55mm in Abstufungen von 0.05mm werden als Vias bezeichnet. Bei mechanischen Kontaktierungen, die kleiner gleich 100µm und größer als 50µm sind, spricht man von Microvias. Bohrdurchmesser kleiner 90µm können auch als Laservias oder Photovias ausgelegt werden.

Wie weiter oben bereits erwähnt, haben Bohrungen in den komplexen und hochintegrierten Leiterplatten der heutigen Zeit hauptsächlich die Aufgabe, verschiedene Ebenen eines Multilayers miteinander zu verbinden. Die geforderte Anbindung entsprechender Ebenen bestimmt die Art der zu wählenden Bohrung. Diese sind in drei Gruppen zu unterteilen:

- a.) Durchkontaktierungen
- b.) Buried Vias
- c.) Blind Vias

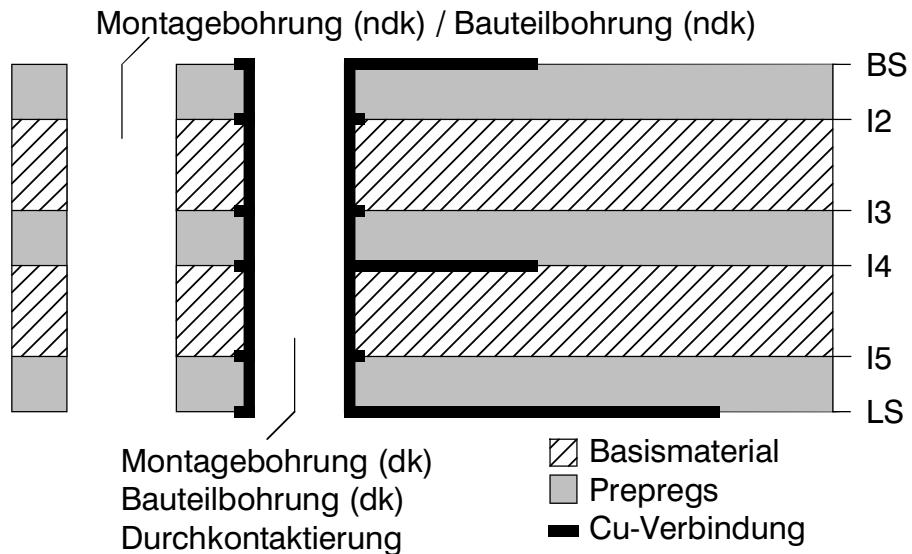
Die Art der Bohrung und der damit verbundene Bohrdurchmesser haben entscheidenden Einfluss auf die maximale Platinendicke sowie den Aufbau eines Multilayers. Da der kleinste Bohrdurchmesser die maximale Bohrtiefe festlegt (aspect ratio), wird sowohl die Platinenstärke (Durchkontaktierungen) als auch der Abstand einzelner Lagen zueinander (Buried Vias, Blind Vias) limitiert.



## Bohrungen

### 3.a Durchkontaktierungen

Durchkontaktierungen gehen stets durch alle Ebenen eines Multilayers.

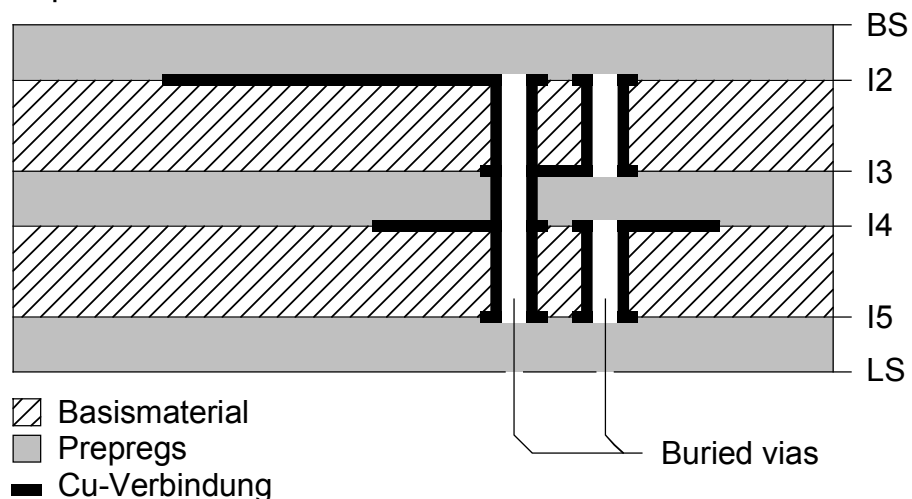


Die kleinste Bohrung legt die Bohrtiefe und damit die maximale Platinenstärke fest.

Bohrung (mm)	0.20	0.25	0.30	0.35	0.40	0.45	0.50
Maximale Tiefe	1.65	1.90	2.20	2.50	2.75	3.00	3.30

### 3.b Buried vias

Buried Vias kontaktieren mindestens zwei Innenlagen eines Multilayers. Sie haben niemals Kontakt zu den Außenlagen einer Leiterplatte.



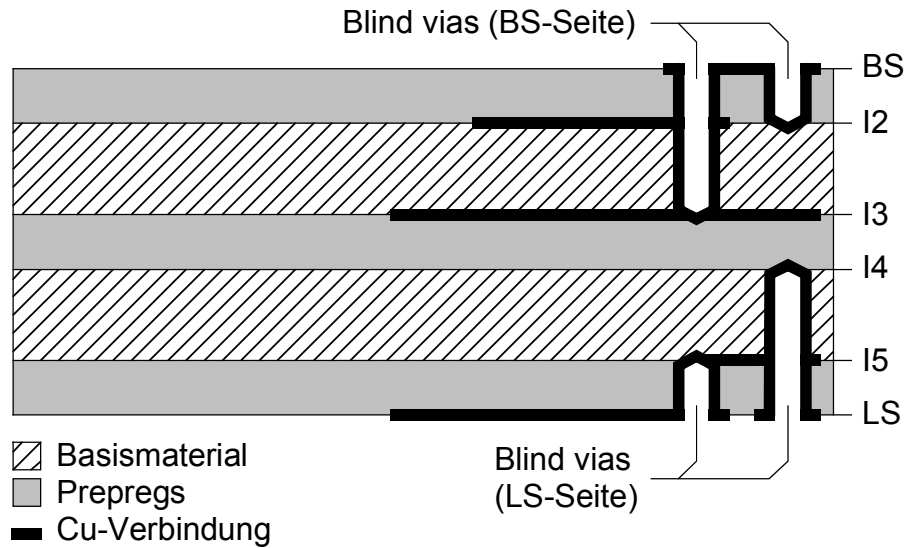
Die kleinste Bohrung legt die Bohrtiefe und damit den maximalen Abstand der entsprechenden Innenlagen fest.

Bohrung (mm)	0.10	0.15	0.20	0.25	0.30	0.35	0.40
Maximale Tiefe	1.10	1.40	1.65	1.90	2.20	2.50	2.75

# Bohrungen

## 3.c Blind vias

Blind Vias verbinden immer eine Außenlage mit einer oder mehreren Innenlagen.



Die kleinste Bohrung legt die Bohrtiefe und damit den maximalen Abstand der Außenlage und der entsprechenden Innenlagen fest.

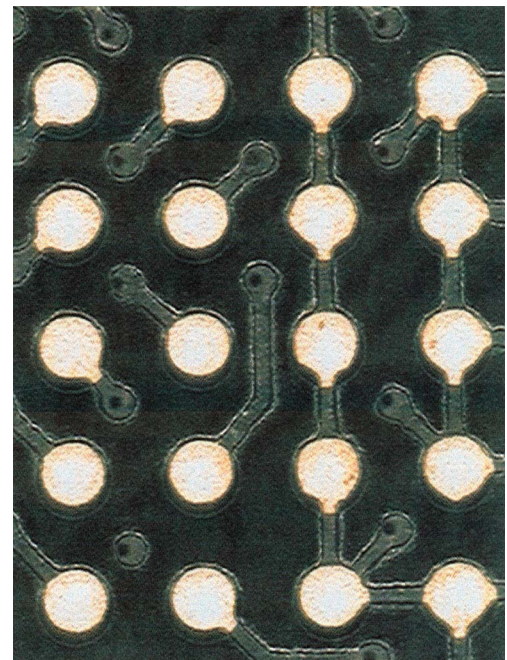
Bohrung (mm)	0.05	0.10	0.15	0.20	0.25	0.30	0.35
Maximale Tiefe	0.15	0.20	0.25	0.30	0.35	0.40	0.45

## 4. Tiefenbohren

Bei mechanischen Blind Vias ist die Toleranz für das Tiefenbohren (z-Achse) auf  $\pm 20\mu\text{m}$  festgelegt. Der Abstand der letzten kontaktierten zur nächsten nicht kontaktierten Innenlage muss mindestens  $100\mu\text{m}$  betragen.

### Bild 1

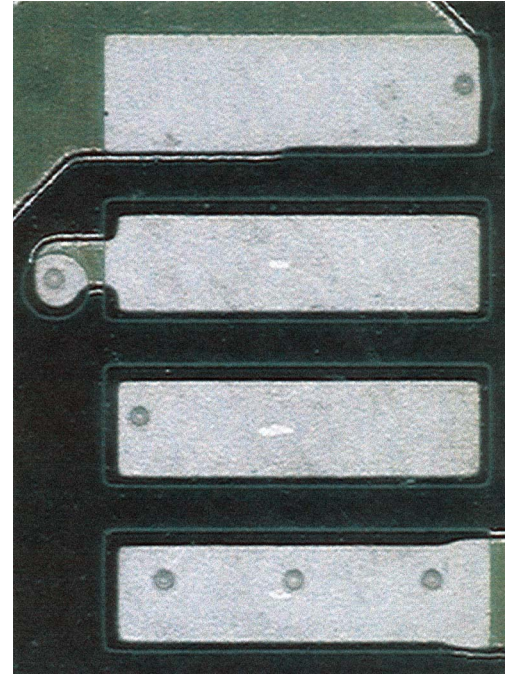
Alle erwähnten Bohrungen können unter Beachtung der jeweiligen maximalen Bohrtiefen in einem Multilayer Verwendung finden. Mit den oben erwähnten Anbindungsmethoden können (bedingt durch kleine Bohrdurchmesser) aber nicht nur platzsparend Leiterbahnen über verschiedene Ebenen einer Leiterplatte geführt werden oder SMD-Pads über angeschlossene Leiterbahnstücke an die Innenlagen kontaktiert werden – entsprechend dem Ausschnitt eines Ball-Grid-Arrays in Bild 1, bei dem Blind Vias zur Kontaktierung eingesetzt wurden.



## Bohrungen

**Bild 2**

Vielmehr können SMD-Pads ohne zusätzlichen Platzbedarf direkt mit den Innenlagen verbunden werden, indem Blind Vias in die Padfläche integriert werden. Verschiedene Kontaktierungsmöglichkeiten mit Blind Vias zeigt Bild 2 bei einem Padabstand von 1.27mm. Das obere Pad zeigt das klassische separate Via. Das mittlere Pad ist einzeln innerhalb der Fläche, das untere Pad sogar mehrfach innerhalb der Pad-Fläche kontaktiert.



### 5. Abstand zur Kontur

Für alle Bohrungen ist zu beachten, dass der Abstand einer Bohrwandung zur Leiterplattenkontur mindestens 1mm betragen muss, d. h. der Abstand Lochmitte zur Leiterplattenrand muss mindestens  $1\text{mm} + \frac{1}{2}$  Bohrdurchmesser sein.

### 6. Bohrplan

Die Vielzahl der Bohrungen auf einer Leiterplatte, die unterschiedlichen Arten der Bohrungen sowie die verschiedenen Bohrdurchmesser erfordern schon im Layout der Leiterplatte ein genaues Verzeichnis.

Der Bohrplan liefert alle diese Informationen und wird für die Herstellung und die qualitative Kontrolle sowie für die Bestückungsvorbereitung unbedingt benötigt. Er sollte als Gerberdatensatz vorliegen und folgende Informationen enthalten:

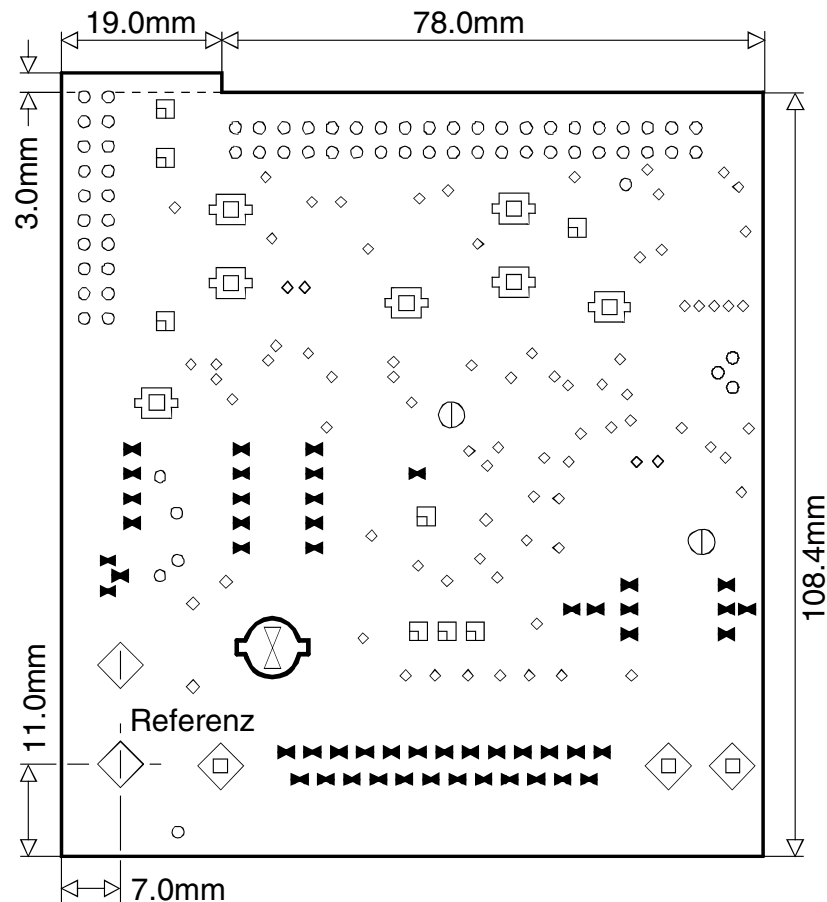
- die kontaktierten und nichtkontaktierten Bohrungen
- die Senkbohrungen
- die Symbolbeschreibung und Legende.

Der zum Bohrplan gehörende Umschnittplan muss

- die bemaßte Kontur
- die bemaßte Referenz

angeben.

# Bohrungen

**Bild 3**


Obenstehendes Bild zeigt ein Beispiel für einen Bohrplan, der alle geforderten Daten enthält. Die Legende zu diesem Bohrplan spezifiziert jedes der verwendeten Bohrsymbole.

Werkzeug	Durchmesser	Typ	Anzahl	Symbol
T1	0.60mm	DK	81	◇
T2	0.85mm	DK	52	✕
T3	0.90mm	DK	68	○
T4	1.20mm	DK	8	□
T5	2.00mm	DK	2	⊙
T6	3.00mm	DK	2	◇
T7	3.50mm	DK	3	◇
T8	4.50mm	DK	7	□
T9	5.80mm	NDK	1	⊙

Gesamt 224

# Bohrungen













## 7. Bohrsymbole

Die Bohrsymbole des Bohrplanes geben die genaue Position jeder Bohrung sowie deren Durchmesser an. Sie müssen klar und eindeutig lesbar sein. Jedes Symbol ist einer bestimmten Bohrung eindeutig zugeordnet und getrennt in kontaktierte und nichtkontaktierte Bohrungen gelistet. Diese Zuordnung der Bohrsymbole zu einer Bohrung ist für die Dokumentation des CAD-Layoutes und die Produktprüfung der Leiterplatte unerlässlich.

Bei Bohrsymbolen sind folgende Regeln zu beachten:

- Das Bohrsymbol gibt den vorgegebenen Enddurchmesser der Bohrung an.
- Jede Bohrung hat (möglichst) ein eigenes, nicht verwechselbares Symbol.
- Die Symbole unterscheiden kontaktierte und nichtkontaktierte Bohrungen.
- Die Symbole unterscheiden (möglichst) Vias von Bauteilbohrungen.
- Die Symbole unterscheiden Bohrdurchmesser mit einem Abstand von 0.10mm (0.3, 0.4, 0.5, ...) und die Zwischengrößen (0.35, 0.45, 0.55, ...).

Für alle eingesetzten Bohrdurchmesser von 0.05mm bis 6.40mm werden Bohrsymbole vergeben. Um die hohe Anzahl der unterschiedlichen Bohrdurchmesser einfach aber doch variabel darstellen zu können, wird das eigentliche Bohrsymbol aus zwei graphischen Symbolen konstruiert – einem inneren und einem äußeren. Das äußere Symbol gibt den ganzzahligen mm-Wert des Bohrdurchmessers an. Eine fette Kontur zeigt an, dass es sich um eine nichtkontaktierte Bohrung handelt.

Ø	DK's	NDK's
0.* mm	kein Symbol	kein Symbol
1.* mm		
2.* mm		
3.* mm		
4.* mm		
5.* mm		
6.* mm		

# Bohrungen

Die inneren Symbole geben den zweistelligen Nachkommawert an. Die Symbole für ganze 1/10mm sind dabei hohlförmig dargestellt. Die Symbole für die Zwischengrößen in 5/100mm Auflösung sind vollflächig ausgefüllt.

Ø	1/10	Ø	1/10 + 0.05
*.00 mm		*.05 mm	■
*.10 mm	▤	*.15 mm	▤
*.20 mm	└	*.25 mm	■
*.30 mm	+	*.35 mm	■
*.40 mm	×	*.45 mm	*
*.50 mm	□	*.55 mm	■
*.60 mm	◇	*.65 mm	◆
*.70 mm	△	*.75 mm	▲
*.80 mm	⋈	*.85 mm	⋈
*.90 mm	○	*.95 mm	●

Vias mit einem Durchmesser  $\leq 0.35\text{mm}$  und nichtkontaktierten Bohrungen mit einem Durchmesser  $\leq 0.75\text{mm}$  ist kein individuelles Bohrsymbol zugeordnet.

## 8. Bohrendmaße

Das Endmaß einer Bohrung wird durch das CAD-System vorgegeben. Das geeignete Bohrwerkzeug ist nach diesen Vorgaben unter Berücksichtigung der Werkzeugtoleranz des Bohrers sowie der galvanischen Oberfläche der Leiterplatte auszuwählen. Es gelten die folgenden Regeln:

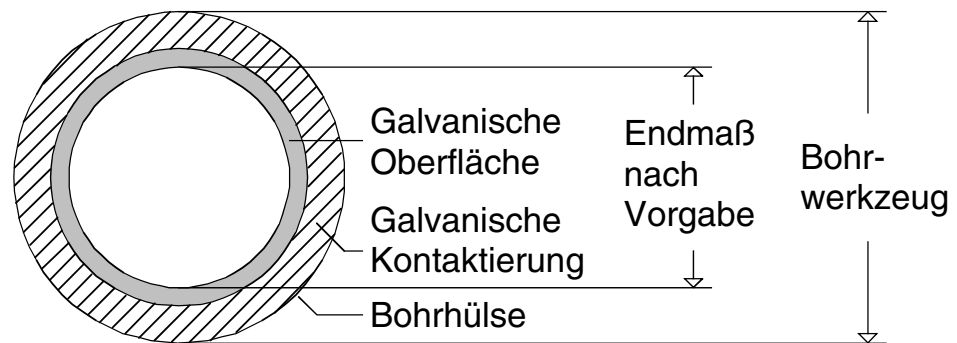
- Bohrwerkzeuge sind in Größenabständen von 0.05mm verfügbar.
- Bohrwerkzeuge haben ein Untermaß von 0.01 bis 0.02mm.
- Die Standardtoleranz für das Endmaß eines Bohrdurchmessers darf  $\pm 0.05\text{mm}$  nicht überschreiten.

Die Bohrwerkzeuge für nicht kontaktierte und kontaktierte Bohrungen sind nach unterschiedlichen Kriterien auszuwählen:

- Bohrwerkzeug (NDK) = Endmaß + 0.05mm
- Bohrwerkzeug (DK) = Endmaß + 0.1mm

## Bohrungen

Eine Ausnahme ist bei Hot-Air-Leveling-Oberflächen zu beachten. Hier sind Bohrwerkzeuge für Bohrungen ab 0.65mm um 0.15mm größer als das Endmaß einzusetzen.



### 9. Werkzeugtabellen

Der Durchmesser von Bohrwerkzeugen wird allgemein in mm angegeben. Bei der Umrechnung in mil-Werte wird jedem mm-Wert ein definiertes mil-Intervall zugeordnet – Umrechnungstabellen können auf den Internet-Seiten der Firma ILFA unter dem Stichwort Bohrwerkzeuge eingesehen werden.

### 10. Bohrlimit

ILFA bohrt in der Serienproduktion mit mechanischen Bohrwerkzeugen bis zu einem kleinsten Bohrdurchmesser von 50µm. Die Bohrverfahren für das sichere und wirtschaftliche Bohren dieser kleinen Durchmesser wurden über Jahre hin verfeinert und optimiert. Die eingesetzten Bohrmaschinen sind granitgelagerte, vollautomatische 1-Spindelbohrmaschinen mit Werkzeugmanagement und integrierter Laser-Messstation oder auch granitgelagerte 3-Spindelbohrmaschinen mit eigenem Werkzeugmanagement pro Spindel.

### Ziele

Das nächste zu erreichende Ziel von ILFA ist es, die Registrierung von Bohrprogramm zum Leiterbild insbesondere für MFT-Leiterplatten (Mikrofeinstleiter) zu steigern. Erreicht werden soll dieses Ziel durch die höhere Integration von Röntgenbohrmaschinen in den Prozessablauf. Daneben konzentriert sich das Unternehmen auf die Kombination von mechanischen und lasergebohrten Microvias in impedanzkontrollierten Starrflexschaltungen. Mittelfristig wird die 25µm-Technologie angestrebt, die als erstes Resultat hochfeine Leiterbildstrukturen für MCM-Module als Chipcarrier ermöglichen soll. Ergänzend zur Kontaktierungsstrategie der VIPs (Via in Pad) arbeitet ILFA an der Realisierung von VILs (Via in Line).

# Datenformate: Gerber

*Arnold Wiemers*

## Zusammenfassung

Die FED/VdL-Projektgruppe „Design“ hat 14 Fragen offengelegt, mit denen die Kompetenz eines Datenformates klassifiziert werden soll. Die Fragen sind im Konferenzband zur FED-Jahreskonferenz 2000 in dem Referat „FED/VdL-Projektgruppe Design“ im einzelnen aufgeführt.

Der Fragenkatalog bildet das Gerüst im Hintergrund für die vorliegende Betrachtung des Gerberformates.

Neben der pauschalen Beschreibung der prinzipiellen Struktur des Gerber-Standards und seiner Tauglichkeit für die täglichen Aufgabenstellungen (Teil 1) befaßt sich dieses Referat mit allgemeinen Rahmenbedingungen, die jedes Format erfüllen sollte (Teil 2, unter Berücksichtigung der Fähigkeiten von „Gerber“), und zeigt die sinnvollen Wege (aus Sicht des Autors) für den zukünftigen Datenaustausch auf (Teil 3).

### Teil 1: Das Gerberformat

Teil 1 informiert zusammenfassend über den Kern des Gerber-Formates und gibt Auskunft zu der technischen Einsetzbarkeit von „Gerber“ aus heutiger Sicht.

## 1.1 Vorwort

„Gerber“ ist das einfachste, das zuverlässigste und sicherste Format für den Austausch von Daten zwischen CAD- und CAM-Systemen.

„Gerber“ ist nicht vollkommen. Natürlich nicht. Aber es bietet brachliegende Möglichkeiten, die für die Bewältigung der anstehenden Aufgaben bisher außer Acht gelassen worden sind.

Das ändert nichts daran, daß „Gerber“ sich der Diskussion um neue, andere Datenformate stellen muß. Das Format muß beweisen, daß es in der Praxis nicht nur weiterhin tauglich ist, sondern darüber hinaus eine Zukunft hat. In der Vergangenheit hat „Gerber“ diese Herausforderungen mehrfach angenommen und mit stiller Bravour bestanden. „Step“, „Next“, „IPC-D350“ sind längst vergangene Stichworte früherer Debatten und Konferenzen.

„Gerber“ dagegen ist geblieben.

Welches Phänomen verbirgt sich hinter diesem anscheinend so unvollständigen, unscheinbaren und unspektakulären Format ?



## Datenformate: Gerber

### 1.2 Gerber: das Problem und die Lösung

Fotoplotten, Laserdirektbelichtung, Bohren, Fräsen, Ritzen, Elektronische Prüfung, Flying-Probe-Tester, AOI-Systeme: Der Gang durch die Produktionsräume eines Leiterplattenherstellers führt an komplexen Maschinensystemen vorbei, die, jedes für sich so völlig verschieden vom anderen, doch alle eine Gemeinsamkeit haben: Alle aufgeführten Maschinensysteme müssen Positionen auf einem Werk Tisch ansteuern.

Sucht man für die Beschreibung dieser Aufgabenstellung nach einem mathematischen Modell, dann stellt man fest, daß es sich um Probleme in zweidimensionalen, karthesischen Koordinatensystemen handelt, also um die geometrische Beschreibung von Punkten und Vektoren in einer Ebene.

Nun, wir wissen, daß ein Punkt „P“ in der Ebene durch die Angabe seiner X-,Y-Koordinaten hinreichend und eineindeutig definiert ist (P (X/Y). Das wußte der Amerikaner Mr. Gerber in den 70er Jahren natürlich auch. Bis zu dieser Stelle konnte er auf den Erfahrungen der NC-gesteuerten Bohrmaschinen aufbauen, die selbstverständlich noch eine weitere Information haben mußten und zwar die Angabe des einzusetzenden Werkzeuges (= Tool).

Die minimalistischste Vorgabe für ein Format zur Übertragung von Produktionsdaten an eine Produktionsmaschine war damit bereits gefunden. Es müssen das Werkzeug und nachfolgend aneinander gereiht die X- und Y-Positionen angegeben werden:

Formell	Beispiel
Werkzeug-Nummer	T1
X-Position 1 Y-Position 1	X500Y1000
X-Position 2 Y-Position 2	X800Y1200
....	....

Für Mr. Gerber´s Fotoplotter war somit die Darstellung von Pads kein Problem. Er mußte seine Maschine nur so konstruieren, daß an der angesteuerten Koordinatenposition der Film nicht gebohrt sondern vermittels einer Lichtquelle beleuchtet wurde. In das optische System für die Belichtung wurde eine Vorrichtung eingesetzt, welche die Bohrwerkzeuge als Fotowerkzeuge simulierte und die uns heute als Blenden oder Apertures geläufig sind.

## Datenformate: Gerber

Wie aber sollte der Datensatz die Information für einen Vektor transportieren. Das mathematische Modell arbeitet in diesem Fall mit Richtungsangaben, Skalarmultiplikation und ähnlichen Alternativen, allesamt in ihrer Beschreibung zu komplex für die Ansteuerung einer Werkzeugmaschine. Da ein Vektor aber nichts anderes ist, als ein Geradenstück in einer Ebene, das durch Anfangs- und Endpunkt eindeutig bestimmt ist, und da eine Leiterbahn nichts anderes ist, als die Aneinanderkettung einzelner Vektoren, begnügte er sich mit der Angabe der jeweiligen Anfangs- und Endkoordinaten:  $V (X1/Y1),(X2/Y2)$ .

Der geniale Schachzug von Herrn Gerber bestand aber darin, die Vektoren nicht mehr im Datenformat selbst diskret beschreiben zu wollen, sondern dafür einen der beiden Funktionszustände der Maschine zu nutzen, die das Licht entweder ein- oder ausschalten konnte.

Die einzige Erfordernis war die Verknüpfung der Koordinatenstruktur mit einer Maschinensteuerfunktion. Da er seine Werkzeuge nicht als „T´s“ kennzeichnete, wie bei Bohrmaschinen üblich, sondern als „D´s“ codierte, teilte er seine „D-Codes“ in zwei Bereiche auf, die Maschinensteuerfunktionen (D0,..., D9) und die Fotowerkzeuge (D10,...,D999).

Von den Steuerfunktionen kommen bis heute nur „D1“ (Licht an), „D2“ (Licht aus) und „D3“ (Blitzen) zum Einsatz, die übrigen Codes sind reserviert, wurden aber nie benötigt.

Das bis heute unverändert gültige „Standard-Gerber“-Format war damit festgelegt:

Formell	Beispiel
Fotowerkzeug	D14
X1-Position, Y1-Position, Maschinenfunktion 1	X500Y1000D2
X2-Position, Y2-Position, Maschinenfunktion 2	X700Y12000D1
X3-Position, Y3-Position, Maschinenfunktion 3	X1500Y1800D1
X4-Position, Y4-Position, Maschinenfunktion 4	X1500Y2400D1
....	....

## Datenformate: Gerber

Damit allein hätte das Fotoplotten allerdings noch nicht funktionieren können. Es waren einige Erkenntnisse aus der mathematischen Geometrie erforderlich, um wirklich sicher sein zu können, daß eine praktikable Lösung gefunden worden war:

- 1.) Koordinatenpositionen und Vektoren sind alle Elemente der Ebenengeometrie
- 2.) Kreise und Quadrate sind elementare geometrische Figuren
- 3.) Ein Kreis oder Kreissegment kann als Polygon mit  $n$  Vektoren dargestellt werden
- 4.) Alle nichtelementaren geometrischen Figuren sind durch Kreise, Quadrate oder Vektoren darstellbar

Die Schlußfolgerungen, die wir an dieser Stelle ziehen können, sind von Tragweite:

**Erstens:** „Gerber“ ist keine individuelle Lösung sondern baut auf einem mathematischen Modell auf, dessen Regeln auch von jedem anderen Format eingehalten werden MÜSSEN.

**Zweitens:** Die Syntax des „Gerber“-Formates ist minimal, notwendig und hinreichend. Eine einfachere Beschreibung des Sachverhaltes, die weniger Informationen enthält, ist NICHT möglich.

### 1.3 Datentransfer: Fotoplotten und mehr

Die Aufgabe des Postprozesses am CAD-System bestand ursprünglich in der Bereitstellung von Produktionsdaten für die Herstellung der Leiterplatten, speziell der Arbeitsschritte Fotoplotten und Bohren. Wünschenswert sind heute außerdem Produktionsdaten für das Fräsen, Ritzen, LDI, AOI-Testen, E.-Prüfen, die Schablonenfertigung und das Bestücken der Baugruppe.

Um die Maschinen für die Durchführung der erforderlichen Arbeitsschritte anzusteuern, bedarf es eines Formates, daß in einem zweidimensionalen Koordinatensystem Punkte und Vektoren beschreiben kann. Der Sinn des Gerberformates besteht darin, GENAU DAS ZU TUN und die Analyse der notwendigen Informationen zur Steuerung der Produktionsmaschinen zeigt, daß „Gerber“ alle erforderlichen Elemente enthält.

## Datenformate: Gerber

Arbeitsschritt	Im Gerberformat darstellbar	
Fotoplotten	Ja.	Per Definition erfüllt.
LDI	Ja.	Entspricht dem Fotoplotten, nur daß statt eines Filmes ein Fotopolymer belichtet wird
Bohren	Ja.	Nach Streichen der Steuerfunktionen D0,...,D9 ist die Gerber-Information voll kompatibel zu Sieb&Meyer oder Excellon
Fräsen	Ja.	Die Interpretation der Gerber-Funktion „D1“ (Licht an) als „verfahre den folgenden Vektor mit eingeschaltetem Licht“ ist voll kompatibel zu den Steuerinformationen „verfahre den folgenden Vektor mit abgesenktem Fräswerkzeug“ in Sieb&Meyer und Excellon.
Ritzen	Ja.	Analoge Aufgabenstellung zum Fräsen.
AOI	Ja.	Entspricht dem Fotoplotten. Virtuell wird das strukturierte Leiterbild auf dem Basismaterial gegen die Vorgaben für Vektorlängen, Koordinatenpositionen und Werkzeugvorgaben (D-Codes) geprüft.
E.-Prüfung	Ja.	Die Koordinaten zusammenhängender Leiterbahnzüge sind in Gerber enthalten, Unterbrechungen und Kurzschlüsse werden erkannt.
	Nein.	Informationen zu elektrischen Werten (Impedanz) fehlen.
Schablone	Ja.	Herstellung über Film erfüllt. Als Laserschnitt kompatible Anforderungen zu LDI und Fräsen.
Bestückung	Ja.	Die Darstellung der Koordinatenposition eines Bauteiles ist problemlos.
	Nein.	Keine technischen Informationen zu Bauteilen (Drehrichtung, Wert).

Wir halten also fest:

**Drittens:** Jede Produktionsmaschine zur Herstellung von Baugruppen ist mit Informationen im „Gerber“-Format ansteuerbar.

## Datenformate: Gerber

### 1.4 Verbreitung: wer setzt Gerber wo ein

Alle arbeiten mit „Gerber“. Jedes CAD-System gibt Gerberdaten aus, die meisten lesen dieses Format auch wieder ein. Jedes CAM-System liest Gerberdaten ein und gibt dieses Format für die Produktion wieder aus. Für CAM ist „Gerber“ das Standard-Format für die Sicherung und Archivierung sowohl der Produktionsdaten (in Kombination mit „Excellon“ oder „Sieb&Meyer“-Daten für CNC-Fräsen und -Bohren) als auch der Originaldaten.

Weltweit ist jeder Leiterplattenhersteller in der Lage, von Gerberdaten reproduzierbar zu fertigen. Die erforderlichen Konverter beim Übergang von „Gerber“ zur Maschinen-Steuersoftware sind längst erprobt, funktionieren sicher und erfolgreich und sind in der Handhabung einfach und zuverlässig. Diese Entwicklung hat sich eben einfach aus den historischen Anforderungen so ergeben und heute steht die Erfahrung von Jahrzehnten hinter der täglichen Anwendung.

Obwohl heute kaum noch Vektorplotter im Einsatz sind, sondern Laserplotter, ist „Gerber“ unverändert das Input-Format für die Filmbelichtung. Die notwendige Aufrasterung der Vektordaten für das zeilenweise Laserbelichten führt die Steuersoftware der Laserplotter durch. Die gleiche Vorgehensweise findet sich bei der Laser-Direkt-Belichtung (LDI) und für AOI-Systeme ist „Gerber“ ein Standard-Input.

„Gerber“ wird (seltener) umgesetzt in die Bohrformate „Sieb & Meyer“ und „Excellon“. Gerber-Konturen werden in Fräsdaten transformiert. Die Analyse der Gerber-Files für die Leiterbilder ermöglicht der elektronischen Prüfung die virtuelle Interpretation der Leiterbahnzüge, die Zuordnung der zu adaptierenden Prüfkordinaten und die zuverlässige Auskunft, ob eine Leiterplatte Unterbrechungen oder Kurzschlüsse hat.

„Gerber“ ist die übliche Schnittstelle für die Ansteuerung der Maschinen für den Laserschnitt von Lotpastenschablonen.

Außerhalb der Leiterplattenwelt wird „Gerber“ praktisch nicht eingesetzt, insbesondere ist eine Ansteuerung von Bestückungsautomaten auf Gerber-Basis nicht bekannt.

Wir erhalten dadurch:

**Viertens:** „Gerber“ ist weltweit der de-facto-Standard und die einzige zur Zeit am Markt vorhandene universelle Daten-Schnittstelle.

**Fünftens:** „Gerber“ ist von der Hardware-Plattform und der Software-Anwendung her absolut unabhängig.

## Datenformate: Gerber

Jedes CNC-Maschinen-System in der Leiterplattenproduktion kann oder könnte die Informationen des Gerber-Formates für seine eigenen Aufgaben interpretieren.

Da sich „Gerber“ nicht verändert, ist es das ideale Format für die langjährige Archivierung von Produktionsdaten.

### 1.5 Fehler: ein gutes Ergebnis

Es gibt in Standard-Gerber keine Fehler, die dem Gerber-Format anzulasten sind.

### 1.6 Pflege: wer kümmert sich

Es konnte bis jetzt nicht geklärt werden, ob „Gerber“ weitergeführt wird. Die Fa. GERBER ist 98/99 von der Fa. BARCO übernommen worden. Nach Auskunft von BARCO sind jedoch nur die Hardware-Bereiche (Fotoplotter, AOI-Tester) übernommen worden. Lizenzrechte an der Gerber-Syntax hält BARCO nach eigenen Aussagen nicht. Eine Weiterentwicklung des „Gerber“-Formates ist nicht vorgesehen, weil hausintern mit eigenen Datenformaten im Bereich CAM und Plotten gearbeitet wird.

Und somit ist:

**Sechstens:** Das Gerber-Format wird vermutlich durch ein privatwirtschaftliches Unternehmen nicht weitergeführt werden.

# Datenformate: Gerber

## Teil 2: Allgemeine Anforderungen an Datenformate

Neben der technischen Spezifikation von „Gerber“ gibt es allgemeine Anforderungen, denen das optimale Datenformat genügen sollte. Diese Anforderungen werden in Teil 2 den praktischen Erfahrungen im Alltag (mit Referenz zu „Gerber“) gegenübergestellt.

### 2.1 Archivierung: ein Pulverfaß

Das Archivieren von Daten ist einfach. Schwierig ist oft das Wiederfinden.

Die Datenbestände wachsen mit der Entfernung vom CAD-System. Dort wird üblicherweise noch die gesamte Information zu einem Layout in einem File „LAYOUT.PCB“ (nennen wir es mal so) abgelegt. Wie umfangreich die Inhalte des Files „LAYOUT.PCB“ sind, hängt von der Datenbank des CAD-Systems ab, von der Eingabefreudigkeit der Layouter/innen und von den Erfordernissen des Layout-Projektes.

Das File „LAYOUT.PCB“ enthält mindestens:

- die Referenz zur Bauteilbibliothek
- die Verbindungsliste Nr. 1 (Mit Bauteilname und Pinnummer)
- die Leiterbahnen der Signalebenen
- die Bohrinformationen

Dies sind die Grundvoraussetzungen für die Beschreibung eines CAD-Layoutes. Ergänzend können in „LAYOUT.PCB“ enthalten sein:

- die Bauteilwerte
- diverse Bauteilspezifikationen (Hersteller, Toleranz, Preis)
- die Bauteilmitten (mit Drehrichtung und Pinreferenz)
- die Verbindungsliste Nr. 2 (mit Koordinatenangabe)
- die Lötstopmasken
- der Bestückungsdruck
- separate Bestückungspläne
- Kleber für SMD-Bestückung (Epoxy oder UV)
- diverse Sonderdrucke (Carbon, Via)
- die Powerplanes
- die mechanischen Konturen (Fräsen, Ritzen, Stanzen)
- die Lotpastenmasken
- die Prüfpunkte für den E.-Test mit Nadeladapter
- die Prüfkoordinaten für den In-Circuit-Test
- zusätzliche, individuelle und freibleibende Informationen.

## Datenformate: Gerber

Dieses eine File „LAYOUT.PCB“ zu archivieren, ist kein Problem. Je nach Anzahl der Projekte kommen pro Jahr vielleicht 20 bis 30 Files pro CAD-Arbeitsplatz zusammen. Auch sollte die zuverlässige Rekonstruktion von Revisionen zu einem Stammlayout rückverfolgbar sein.

Ein Dilemma ist die rasante Entwicklung im Baugruppen-Bereich mit ihrer Vielzahl an neuen oder modifizierten Layouts, der zunehmend die Herstellerverpflichtung gegenübersteht, eventuell 5, 8, 10 Jahre oder gar noch länger Ersatz für die Baugruppe liefern zu müssen.

Das zweite Dilemma sind die in diesen Jahren erfolgenden Updates der CAD-Software, möglicherweise sogar ein Systemwechsel (der oft unbeabsichtigt ist). Kaum ein CAD- Programm leistet ein 100% zuverlässiges Einlesen 8 Jahre alter PCB-Daten, geschweige denn der Postprozeß erzeugt wieder identische Produktionsdaten.

Die Sicherungskopie vieler Layouter/innen besteht deshalb oft in der zusätzlichen Ablage der seinerzeit erstellten Gerberdaten.

Die Fertigung der Leiterplatten zu einem Layout beginnt mit der Übergabe der Produktionsdaten an den Hersteller. Dessen CAM bereitet diese Daten für die Prozeßtechnologie des jeweiligen Unternehmens auf.

Einer der ersten Schritte ist eventuell die Vereinheitlichung des m.n.-Formates der Daten, zum Beispiel die Konvertierung auf 3.3 metrisch statt 3.3 Inch. Dem folgt die Umrechnung der Werkzeugvorgaben in realistische Größen, zum Beispiel in Bohrdurchmesser 1.0mm statt 1.016mm (= 40mil).

Dann beginnt die Zerlegung der Daten.

Die NDK-Bohrungen werden aufgeteilt. Einmal in den Teil, der vor der Kontaktierung gebohrt wird (wegen der Paßgenauigkeit). Diese Bohrungen werden mit dem Bohrprogramm für DK's zusammengefaßt. Und zweitens in den Teil, der vor dem Konturfräsen gebohrt wird (bei zu großem Bohrdurchmesser funktioniert das Tenting nicht). Diese Bohrungen werden mit dem Fräsprogramm zusammengefaßt.

Fräsprogramme von CAD-Systemen werden grundsätzlich überprüft und in der Regel immer überarbeitet oder neu erstellt, weil sie der Fertigungspraxis auf den Fräsmaschinen nicht genügen. Die Drehrichtungen der Werkzeuge sind nicht berücksichtigt, die Eintauchpunkte für die Fräser fehlen und so weiter.

Hat die Leiterplatte einen zu vergoldenden PC-Stecker oder andere selektiv zu galvanisierende Bereiche, dann werden diese



## Datenformate: Gerber

Leiterbildteile eventuell aus dem Layout der gesamten Lage herausgetrennt und an den Trennstellen bei Bedarf editiert, damit später eine Überlappung und damit die Kontaktsicherheit der gesamten Leitungsführung gewährleistet ist.

Das geht so weiter, über die Bohrprogramme für den mehrlagigen Adapterbau (E.-Prüfung) bis hin zur Konstruktion eines Liefernutzens mit Einbringung aller Aufnahmebohrungen und der Registrierungen für die Bestückungsmaschinen, entsprechend den Kundenwünschen.

Die Modifikationen der CAD-Daten und die Generierung zusätzlicher Daten durch CAM ist unerlässlich. Die Anzahl der einzelnen Datensätze explodiert mit der Expansion der Leiterplattentechnologie auf 20, 30 und mehr für die Umsetzung eines anspruchsvollen Layoutes. Um die aktuellen Auftragsbestände für die Produktion im Zugriff zu haben, müssen tausende von Datensätzen auf dem Server vorgehalten werden und hunderttausende von Datensätzen müssen im Archiv auch nach Jahren wieder präzise, unmißverständlich und vollständig zugeordnet werden können.

Die Regeln sind dabei die gleichen, wie für CAD. Die unabhängige, neutrale und kompatible Archivierung erfolgt am sichersten im Gerber-Format.

**Siebtens:** „Gerber“ ist ein zuverlässiges Format für die langjährige Archivierung von Produktionsdaten.

### 2.2 Backannotation: einer sollte alles wissen

Die Verantwortlichkeit für das Layout liegt dort, wo das Layout erstellt wird. Dort müssen alle Produktionsparameter auf ihre technische Machbarkeit hin geprüft werden. Das Layout selbst darf nur über vereinbarte Produktionsregeln entworfen werden und muß entsprechend der CAD-Bibliotheks-Vorgaben per Design-Rule-Check verifiziert worden sein.

Die strikte Vorgabe ist: Alle Änderungen an den vom CAD-System ausgegebenen Produktionsdaten müssen in die Datenbank des CAD-Layoutes zurückfließen.

Es ist in der Praxis ausgeschlossen, diese Vorgabe ohne Ausnahme zu erfüllen.

Die Manipulationen an den Daten, die der Postprozeß des CAD-Systemes erzeugt, sind einfach zu umfangreich und vom jeweiligen Leiterplatten-Hersteller und Baugruppen-Bestücker individuell abhängig.

Beispiel: Für den einen LP-Hersteller ist der vom Layout vorgegebene Abstand der nichtangeschlossenen Bauteilpins auf den

## Datenformate: Gerber

Powerplanes in Ordnung, für den anderen ist er zu gering. Der eine produziert den Lötstoplack fototechnisch und reicht mit einem umlaufenden Freiraum von 50µm hin, der andere führt den Lack im Siebdruck aus und benötigt umlaufend 150µm Platz.

Nimmt die CAM des Leiterplattenherstellers solche Korrekturen an den Layout-Daten vor (und das ist an der Tagesordnung), dann müssen im Prinzip diese Produktionsparameter nicht nur in die CAD-Daten des Layoutes zurückfließen sondern sie müßten eventuell überhaupt erst von CAD überprüft und freigegeben worden sein. Es kann nicht angehen, daß ein Hersteller Sicherheitsabstände auf Powerplanes verändert, um mit geringerer Ausschußquote zu produzieren, ohne daß geklärt worden ist, ob sich dadurch möglicherweise erforderliche und berechnete elektrotechnische Funktionen der Leiterplatte (EMV, Impedanzen) verändern.

Was ist mit Einzelleiterplatten, die der LP-Hersteller im Auftrag des Bestückers (!) im Nutzen setzt und diesem geritzt auch im Nutzen anliefert. Genaugenommen hätte auf dem CAD-System der Design-Rule-Check diese Variante überprüfen müssen, um sicher zu stellen, daß der Abstand aller Leiterbildstrukturen zur Platinenkontur für die Trenntechnik „Ritzen“ ausreichend ist.

Nun sind das alles technische Parameter. Diese Schwierigkeiten wird es ja wohl auf der Informationsebene, zum Beispiel, welches Material eingesetzt werden soll, nicht geben.

Ein Irrtum. Es zeigt sich, daß die Begrifflichkeiten erst recht unübersichtlich werden, je weiter von der technischen Beschreibung abgerückt wird. Gerade die Bezeichnungen für Basismaterialien sind für die zu erwartende Verwirrung typisch. Wer weiß, ob „Duraver-E-Cu“ das gleiche ist, wie „FR4“. Oder ob es Unterschiede zwischen „BT“ und „G200“ oder zwischen „PD“ und „Polyimid“ gibt. Unklar ist, ob für einen Multilayer-Aufbau die Angabe „Prepreg-Typ 1080“ genügen wird. Je nach Basismaterialhersteller schwanken die Dickenangaben für dieses Prepreg von < 60µm bis > 70µm, die Angaben für Epsilon-R liegen zwischen 4.3 und 4.5.

Jegliche eng tolerierte Impedanzberechnung kann vor diesem Hintergrund schnell Makulatur sein, ein funktionierendes Produkt ein Zufallsereignis. Also wäre doch lediglich die präzise Angabe des Materials, beispielsweise Hersteller „X“ liefert Prepreg „Y“ mit dem Epsilon-R „Z“, erforderlich. In der Praxis würde das zur Handlungsunfähigkeit wohl aller Leiterplattenhersteller führen, weil die Lagerung gleicher Materialien unterschiedlicher Materiallieferanten mit (aus der Sicht des LP-Herstellers geringfügig abweichenden Eigenschaften) aus Gründen der Logistik und der Kosten nicht durchführbar sein wird.

## Datenformate: Gerber

Die Backannotation wird unüberschaubarer, wenn der Informationsumfang im Datensatz größer wird. Prinzipiell müssen Archivfiles bei Änderungen einen geänderten Revisionsindex erhalten. Nehmen wir mal an, das Datenformat enthält die Informationen für die Leiterplattenherstellung und die Bestückung und es ändert sich der Toleranzwert oder die Bezugsquelle für ein Bauteil. Der Bestücker muß dann diese Information an das CAD-System zurückliefern – aber doch wohl auch an den Leiterplattenhersteller. Den betrifft zwar diese Änderung in keinster Weise, er müßte aber trotzdem seine Archivdaten updaten, weil er sonst einen anderen Revisionsstand für das Produkt in seinem Archiv führen würde.

Das Ergebnis wäre mit der Zeit ein expandierender Datentourismus ohne Sinn.

Unterläßt der Leiterplattenhersteller die Archivierung der Daten für die Bestückung, dann braucht er diese Daten von vornherein nicht zu bekommen. Ergo wäre eine gezielte Reduktion des Datentransfers auf die Bedürfnisse des jeweiligen Produktionsprozesses von Beginn an sinnvoll, also der Zustand erstrebenswert, so, wie er heute ist.

Angenommen, es gäbe ein entsprechend komplexes Format für einen Datenaustausch: die Rückführung dieser Daten von CAM an CAD wäre oft sinnlos. Doch wo sind die Grenzen und von wem werden sie gezogen. Offiziell gibt es keine Regelungen und momentan handelt jeder LP-Hersteller im Rahmen seinen ISO-Konzeptes nach eigenen Vorstellungen.

Wir erhalten damit:

**Achtens:** Durch die Unterschiede in der Beschreibung des Layoutes und der Beschreibung der Produktionsunterlagen ist eine vollständige und gemeinsame Backannotation von CAM oder Bestückung nach CAD AUSGESCHLOSSEN.

## Datenformate: Gerber

### 2.3 CAD-Systeme: die Illusion des Raumes

Die Übergabe von Produktionsdaten im Gerber-Format von CAD an CAM ist so selbstverständlich, daß nie hinterfragt wird, warum dies überhaupt möglich ist. Schließlich beschreibt „Gerber“ doch nur zweidimensionale Daten, während am CAD-System offensichtlich mehrere Ebenen dreidimensional übereinanderliegen und zum Beispiel ein verschobenes Bauteil mit allen Komponenten gleichzeitig auf allen Ebenen im Raum bewegt wird.

Eine beachtliche Software-Leistung, tatsächlich aber nur eine optische Täuschung. In der Datenbank passiert nichts anderes, als daß die Vektorkoordinaten durch eine zusätzliche Angabe für „LAYER“ ergänzt werden.

Das ergibt für die Beschreibung eines Vektors die Struktur: V (X1/Y1), (X2/Y2), LAYER.

Mit dem Postprozeß entfällt die Weitergabe der Information „LAYER“, weil sie nicht von Bedeutung ist. Erst auf der Seite des Leiterplattenherstellers ergänzt das CAM-Programm den Vektor wieder um die Information eines „LAYER“, um in seiner internen Datenbank die Ebenen zu trennen.

Wenn man die Erfordernisse der Organisation einer CAD-internen Datenbank mal außer Acht läßt, dann hat die Beschreibung eines Vektors die Struktur: V (X1/Y1), (X2/Y2).

Und das ist wieder ganz genau die Definition des Gerber-Formates.

Also:

**Neuntens:** „Gerber“ ist von seiner Struktur her identisch mit der Datenstruktur der CAD-Systeme.

**Zehntens:** Es liegen keine technische Einschränkung vor, die das EINLESEN von Gerberdaten in CAD-Systeme verhindern.

## Datenformate: Gerber

### 2.4 Datenformat: nur ein Transport- karton

Wenn die Datensätze für die Produktion einer Leiterplatte oder Baugruppe beim Hersteller vorliegen, dann sind bereits alle Entscheidungen getroffen. Das bedeutet nicht, daß damit alle wünschenswerten Informationen an den Hersteller weitergereicht worden sind sondern nur, daß er über die vorliegenden Informationen hinaus weitere Auskünfte NICHT bekommen kann, weil diese Auskünfte in dem „Karton“ ´Datenformat´ nicht enthalten sind.

Ein Grund kann sein, daß die gewünschte Information nicht in den Karton hineingepaßt hat. Ist dies der Fall, dann muß der „Karton“ so verändert werden, daß er die zusätzlichen Informationen in Zukunft aufnehmen und transportieren kann. Das heißt im Klartext, ein unfähiges Datenformat muß SOFORT durch ein fähiges Datenformat abgelöst werden.

Der Grund kann aber auch sein, daß der „Karton“ die gewünschte Information sehr wohl hätte transportieren können: wenn sie denn in ihn hineingepackt worden wäre.

Gepackt wird der „Karton“ durch den Postprozeß des CAD-Systems. Was der Postprozeß nicht einpackt oder einpacken kann, wird auch nicht verschickt.

Das ergibt:

**Elftens:** Der Postprozeß am CAD-Systems entscheidet über die Inhalte des Datenformates.

Entscheidend ist aber der folgende Abschnitt, der die Thematik „Datenformate“ mit einem völlig anderen Schwerpunkt versieht.

## Datenformate: Gerber

### 2.5 CAD-Bibliothek: der Schlüssel zu allem

Auch der Postprozeß ist nicht das ausschlaggebende Instrument, das die Quantität, vor allem aber die Qualität des Datenformates bestimmt.

Der Schlüssel zur hier diskutierten Problematik ist die CAD-BIBLIOTHEK, die zentrale Basis, auf der die Leistungsfähigkeit des CAD-Systems aufbaut. Die CAD-Bibliothek definiert die Grenzen, aber auch die Freiräume, die das CAD-Layout ausfüllen kann.

Die Bibliothek enthält erstmal alle elementaren Definitionen für Lötflächen, Bohrungen und Leiterbahnzüge. Aus diesen Grunddefinitionen werden dann nachfolgend die Bauteile der Bibliothek zusammengesetzt. Bei der Plazierung im Layout nehmen diese Bauteile die vorher definierten Eigenschaften mit. Die Ergänzung der Bauteilinformationen durch Leiterbahnen und Vias ergibt als Informationssumme schließlich das CAD-Layout.

Nach dessen Fertigstellung wertet der Postprozeß die Informationen des CAD-Layoutes aus und stellt sie als Datenformat für die Produktion der Leiterplatte oder Baugruppe zur Verfügung.

Nun, es ist einfach und offensichtlich einzusehen, wie die Mängel in dieser Kette miteinander verknüpft sind:

- Das Datenformat KANN NICHT enthalten, was der Postprozeß nicht liefert.
- Der Postprozeß KANN NICHT liefern, was die Bibliothek nicht enthält.
- Die Bibliothek KANN NICHT enthalten, was ihr nicht mitgegeben wurde.

Die CAD-Bibliothek also, das ist es.

Die Leistungsfähigkeit der CAD-Bibliothek wird durch die Leistungsfähigkeit der CAD-Software festgelegt. Was nicht programmiert ist, kann in der Bibliothek einem Bauteil auch nicht zugeordnet werden.

Ein einfaches Beispiel ist die Zuordnung des Bauteilmittelpunktes für die Ausgabe eines Files zur Ansteuerung einer Bestückungsmaschine. Bietet eine CAD-Software nicht die Möglichkeit, zu jedem Bauteil in einer eigenen Lage diesen Bauteilmittelpunkt anzulegen, sorgt die Software nicht dafür, daß bei der Bauteilplazierung die Koordinaten des Mittelpunktes mitgenommen werden und gibt die Software später beim Postprozeß keine Unterstützung für das formatierte Ausgeben (Mittelpunktskoordinaten, Bauteilname, Drehrichtung) dieser Mittelpunktsinformationen, dann kann auch kein Datenformat der Welt diese Hinweise zur Bestückungsmaschine transportieren.

## Datenformate: Gerber

Ein ganz anderer, nichttechnischer Gesichtspunkt kommt bei der Analyse des Fähigkeitsspektrums der Software hinzu:

Wer verwaltet und organisiert die Bibliothek, wer baut sie auf, pflegt die Daten, erweitert, streicht, überarbeitet, ergänzt und kontrolliert. Wir. Wir Layouterinnen & Layouter sind für die Informationen zuständig, mit denen die Bauteile in den Bibliotheken versehen sind.

Aus historischer Sicht sind wir zwangsläufig Autodidakten und wir haben uns mit unseren CAD-Systemen so gut organisiert, wie es eben geht.

Eine zentrale Arbeit beim Layouten ist die Verknüpfung der Pinreferenzen der Verbindungsliste mit den Pinreferenzen der Bauteile aus der CAD-Bibliothek. Der Einfachheit halber sind die Pinreferenzen numerisch, ein zweipoliger Widerstand hat die Pinnummern „1“ und „2“. Kein Problem. Aber auch eine Diode und ein gepolter Kondensator haben die Pinnummern „1“ und „2“. Es gibt keine Regel, daß Pin „1“ immer die Kathode oder der Pluspol sein muß. Als geeignetere Bezeichnung drängen sich alphanumerische Pinbezeichnungen auf, wie „K“ für Kathode, „A“ für Anode, „P“ für Plus und „M“ für Minus.

Es gab (oder gibt) allerdings viele CAD-Systeme, die alphanumerische Bezeichnungen nicht zulassen. Innerhalb eines geschlossenen Systems, als das ein CAD-System bis auf weiteres angesehen werden muß, ist dies trivial. Sobald aber das Entree in ein externes System gesucht wird, ist diese uneinheitliche Bezeichnung der Pinreferenzen ein nur mit gewaltigem Prüfaufwand und versteckten Risiken zu überwindende Aufgabenstellung.

Wir kommen zu:

**Zwölftens:** Die Qualität der Bibliothek des CAD-Systems bestimmt die Qualität des Postprozesses und die Transportfähigkeit des Datenformates.

## Datenformate: Gerber

### 2.6 Extended Gerber: wenn der Postprozeß nicht wäre

Mit „Datenaustausch“ ist gemeint, daß ein komplexer, vor allem aber automatisierbarer Transfer von Informationen möglich ist. Ein Schritt in Richtung Automatisierung hat Gerber mit dem Format „Gerber extended“ gewagt, zum Beispiel durch die Integration der Fotowerkzeuge (= D-Code-Tabelle) in die Files für die Beschreibung der Leiterbilder. Mit der Durchführung des Postprozesses am CAD-System ist damit die separate Pflege der definierten Fotowerkzeuge nicht mehr erforderlich. Die Werkzeuginformationen werden vom Postprozeß direkt aus der CAD-Bibliothek gelesen und in das File für CAM gepackt.

In kürzester Zeit ist dabei auf vielen CAD-Systemen die Kontrolle über die eingesetzten D-Codes wohl verlorengegangen. Waren früher die Leiterbilder mit 50 D-Codes beschrieben, so sind es heute 120, 150 oder gar noch mehr. Waren früher die D-Codes sinnvollerweise in 1/10mm- oder in 1/20mm-Intervalle eingeteilt, so sind heute 1/100mm-Blendenabstände (1.60, 1.61, 1.62) innerhalb ein und desselben Layoutes an der Tagesordnung. War früher die Blende „D14“=1.0mm, rund (beispielsweise) gültig für alle Files zur Beschreibung der Leiterbilder eines Layoutes, so differiert das heute von File zu File, mal ist „D14“ für die Innenlage „1.0mm, rund“ und für die Lötstopmasken des gleichen Layoutes „1.21mm, quadratisch“. Ganz zu schweigen von der Eigenart mancher Postprozesse, als Basiseinheit für das Blendenmaß innerhalb einer Tabelle metrisch und zöllig zu vermischen.

Auf der Layoutseite wird durch die beliebig mögliche Blendenvorgabe die Illusion vermittelt, für impedanzkontrollierte Leitungen wäre eine Leiterbahnbreite von 1.53mm legitim. Ich gehe mal davon aus, daß in der Praxis alle Leiterplattenhersteller diesen Wert auf 1.50mm oder 1.55mm runden, der eine so, der andere so, wie auch immer, dem Schaltungsdesigner geht jedenfalls ein Stück Kontrolle über seine Baugruppe verloren, ohne daß ihm das bewußt wird.

Auf der Leiterplattenseite ist eine beliebige Blende ebenfalls nicht praktikabel, weil bedingt durch die Produktionsprozesse „Strukturbelichtung“ und (vor allem) das „Ätzen“ eine Korrektur der Blendentabellen vorgenommen werden muß. Die Laserplotter müssen auf diese korrigierten Blendentabellen eingemessen werden, weil sonst die Leiterbildstrukturen mit < 150µm Leiterbahnbreite und – Abstand und erst recht die zunehmend geforderten Leiterplatten in MFT (= Mikrofeinstleiteteknik) nicht zu fertigen sind.



## Datenformate: Gerber

Eine weitere Errungenschaft bei „Extended“ ist die Anlage von Makros, ursprünglich dafür gedacht, nicht-rotationssymmetrische Bildstrukturen effektiver transportieren zu können.

Es hat wahrscheinlich niemand damit gerechnet, daß runde Pads, für die die Angabe P(X/Y) gereicht hätte, als Makro in vielfach überdeckende Polygone zerlegt werden, anscheinend je nach Lust und Laune des erzeugenden Postprozesses.

Letztlich wurde „Extended“ die Option der Flächenfüllpolygone mitgegeben. Erlauben Sie mir, diesen Punkt abzukürzen. Nur soviel. Es ist sehr interessant, auf verschiedenen CAM-Systemen die Interpretation der Vorschrift „Fülle alle Polygone flächig aus, aber nicht in den Bereichen, in denen benachbarte Polygone sich überschneiden“ zu betrachten.

Damit ergibt sich leider:

**Dreizehtens:** Die Fehlerrate steigt mit der Komplexität des Datenformates.

## Datenformate: Gerber

### 2.7 Postprozeß: gute Ideen sind selten

Noch ein Wort zum Postprozeß.

Mit den Anforderungen an die EMV einer Baugruppe ist das Füllen von Flächen und Zwischenräumen erforderlich geworden. An die Algorithmen zur Analyse von Füllbereichen und zum Umsetzen in das gewünschte Datenformat werden höchste Ansprüche gestellt.

Am CAM-Bildschirm reicht das Spektrum der Beurteilung des Ergebnisses dieser Algorithmen von „perfekt“ bis „erschütternd“. Viele Postprozesse füllen WIRKLICH JEDEN freien Raum aus. 300µm-Layouts mit Flächenstückchen von 100µm x 200µm sind keine Seltenheit. Ebenfalls häufig ist das Erzeugen von Flächen, die nicht an einem Potential liegen und deren abschirmende Eigenschaften bezweifelt werden müssen.

Für diese Flächen gibt es keine Verbindungslisten und keine Prüfkoordinaten. Im Prinzip ist damit aus Sicht der Leiterplattenproduktion ein Schluß zwischen Leiterbahn und potentialfreier Fläche kein Fehler und würde bei der AOI-Prüfung einzelner Innenlagen zwar erkannt, nicht aber bei der vollständigen Funktionsprüfung eines komplett fertigen Multilayers mit Nadeladaptern oder Flying-Probe-Testern.

Ob durch einen solchen Schluß die Baugruppe um eine mögliche Zusatzantenne bereichert wird: wer weis.

Somit ist:

**Vierzehntens:** Die Qualität der CAD-Postprozesse ist höchst unterschiedlich.

## Datenformate: Gerber

### 2.8 Daten: ein Sammelbegriff

Wenn das „richtige“ Datenformat gefunden werden soll, dann muß definiert sein, was „Daten“ sind und wie Daten klassifiziert werden können.

Aus der Praxis heraus lassen sich unterscheiden:

- Wirtschaftliche Informationen : „Fertigen Sie „X“ Stück zum Preis „Y““.
- Logistische Informationen : „Liefere Sie am Tag „X“ an Adresse „Y““.
- Produktspezifikationen : „Nehmen Sie Material „X“, fertigen Sie mit / ohne Bestückungsdruck“.
- Technische Informationen : „Belichten Sie die Vektoren  $V_1, \dots, V_n$  auf der Bestückungsseite.  
Bohren Sie an Position X/Y“.
- Maschinenparameter : „Bohren Sie Werkzeug T1 mit der Spindeldrehzahl „X“, dem Vorschub „Y“, dem Hub „Z“ und der Höhe „U“  
„Kontaktieren Sie den Produktionszuschnitt im galvanischen Bad mit „X“ Ampere“.
- Dokumentation : „Bemaßung nach Zeichnung „X“, Multilayer nach Bauplan „Y““.
- Allgemeine Informationen : „Wenden Sie sich bei Rückfragen an Herrn/Frau „X““.

Zur Zeit sind Art und Umfang der zu einem Datenformat gehörenden Informationen nicht spezifiziert.

Damit ist:

**Fünftehtens:** Der Begriff „Datenformat“ ist undefiniert.

## Datenformate: Gerber

### 2.9 Konverter: der ruhende Pol wird gesucht

Der Datenaustausch zwischen CAD-Systemen mit gleicher CAD-Software ist einfach: wenn beide Systeme den gleichen Software-Revisionsstand haben. Wenn nicht, dann müssen die Daten konvertiert werden. Das funktioniert in der Regel in Richtung „Älteres System“ nach „Neueres System“, WENN die Programmierer für Aufwärtskompatibilität gesorgt haben.

Die Abwärtskompatibilität von „Neueres System“ auf „Älteres System“ funktioniert nie ohne Verluste irgendwelcher Informationen (sonst müsste man den Sinn des Updates anzweifeln).

Sehr oft bleibt es den Menschen vor dem Bildschirm überlassen, dahinterzukommen, was sich geändert hat und zu verifizieren, ob das File für die Produktion noch die erforderlichen und richtigen Inhalte transportiert.

Anspruchsvoll wird der Austausch von Daten zwischen verschiedenen CAD-Systemen, die jeweils unterschiedliche Revisionsstände haben. Erst recht kompliziert ist der Austausch zwischen CAD- UND CAM-Systemen unterschiedlicher Revisionsstände.

Die so entstehende Variantenvielfalt mit ihrer beträchtlichen Unsicherheit hinsichtlich bestehender oder fehlender Kompatibilitäten ist gewaltig.

Da auf Grund der historisch vorhandenen unterschiedlichen Datenbanken der CAD-Systeme eine einheitliche Datenbank nicht vorstellbar ist, wäre ein einheitliches Datenformat von seiner Natur her erstmal nichts anderes als ein allgemeingültiger Konverter, dessen Aufgabe darin bestehen würde, die „richtigen“ Felder aus der Datenbank des Systems „X“ auszulesen und anschließend diese Informationen in die äquivalenten Felder des Systems „Y“ einzulesen.

Soll der Konverter funktionieren, dann muß er ALLE am Markt befindlichen CAD-, CAM- und Bestückungssysteme emulieren können.

Soll er ZUVERLÄSSIG und RÜCKWÄRTSKOMPATIBEL funktionieren, dann darf er nur die Datenstrukturen beschreiben, die allen Systemen gemeinsam zu eigen sind.

Die Komplexität des Konverters ließe sich erheblich reduzieren, wenn jedes CAD- und CAM-System grundsätzlich mit der aktuellsten Software-Version betrieben würde (ein Traum der EDA-Industrie). Das geht in der Praxis nicht, weil CAD zwar autonom, CAM aber nur ein Glied in der Kette ist. Die CAD-Welt ist virtuell, die CAM-Welt real. An jedem CAM-System hängt die Ansteuerung von teuren Produktionsmaschinen. Es ist sicherlich verständlich, wenn

## Datenformate: Gerber

mit gelegentlichen Software-Versionen-Wechseln die Hardware-Plattform und das Betriebssystem neu angeschafft werden muß, auch wenn es um einige tausend Mark geht. Es ist aber wirtschaftlich ausgeschlossen, daß in Jahreszyklen in Folge eines CAM-Updates mit einer Erweiterung der Leistungsfähigkeit des Datenformates für hunderttausende von Mark in neue Produktionsmaschinen investiert wird.

Weil der Konverter auf jede CAD- und CAM-Revision reagieren muß, müsste ER SELBER bei einer Revisionen eines dieser Systeme revidiert werden.

Auf Grund der langen Archivierungszeit von mehreren Jahren muß der Konverter zudem zu sich selbst kompatibel bleiben, um diese Datenbestände auch nach Jahren noch verarbeiten zu können. Das heißt praktisch, er müsste über einen denkbaren Zeitraum von 10 Jahren auf jede beliebige neue und alte Datenstruktur, die sich in dieser Zeit auf irgendeinem CAD oder CAM-System ereignet hat, anwendbar sein.

Eine Aufgabenstellung mit erschreckenden Dimensionen, die doch sehr nach Utopie klingt.

Es sei denn, die Vorgehensweise wird gedanklich umgedreht. Nicht der Konverter muß CAD und CAM verstehen, sondern umgekehrt, CAD und CAM müssen den Vorgaben des Konverters genügen. Wenn dann die Leistung des Konverters unveränderlich festgehalten wird, ist die optimale Lösung vorhanden.

Es gibt bereits einen solchen Konverter: Gerber.

Es ist:

**Sechzehntens:** Gerber ist der kleinste gemeinsame Nenner, auf den sich alle CAD- und CAM-Systeme bringen lassen.

## Datenformate: Gerber

### 2.10 Geheimhaltung: Weniger ist Mehr

Die Sensibilität beim Transfer von Daten steigt. Das ist verständlich, wenn bedacht wird, daß beträchtliche Ideen, Gelder und Energien in Entwicklungskonzepten gebündelt werden, die für den wirtschaftlichen Erfolg eines Unternehmens zukunftsbestimmend sein können.

Die neuerdings möglichen kryptologischen Verschlüsselungsstrategien stellen jede ENIGMA in den Schatten. Es kann als ausgeschlossen angenommen werden, daß der Code eines verschlüsselten Datensatzes mit verfügbaren Mitteln gebrochen wird. Der Schwachpunkt des Verfahrens liegt denn auch an anderer Stelle, in der kontrollierten Weitergabe des Schlüssels, den der Adressat benötigt, um die Nachricht lesen zu können.

Weiter muß bedacht werden, daß der Schaden, der durch einen entschlüsselten Datensatz entsteht, um so größer ist, je umfangreicher der Informationsinhalt des Datensatzes ist.

Wir konstruieren folgende Situation und stellen uns ein Format vor, in dem ein Datensatz ALLE Informationen für eine entwickelte Baugruppe transportiert: die Beschreibung der Schaltungssignale (Takte, Signallaufzeiten, Impedanzen, Schnittstellenprotokolle), die Spezifikation der Leiterplatte (Material, Epsilon-R, Lageraufbau), alle Produktionsparameter für die Leiterplatte (Film, Bohren, Fräsen, AOI, E.-Test), alle Bauteilinformationen mit kompletter Angabe (Artikel, Hersteller, Toleranz, Werte), die Dokumentation des In-Circuit-Testes (Signalpegel, Prüfpunkte) sowie die mechanischen Gehäuseparameter.

Wir stellen uns weiter vor, dieses Produkt wird für die Kalkulation ausgeschrieben. Der Bereich „Einkauf“ hängt also diesen Datensatz an seine eMail-Anfrage und verschickt ihn verschlüsselt automatisch an seine im eMail-Verteiler angekoppelten 3 bis 5 Leiterplattenhersteller, an 3 bis 5 Bestücker, und an 3 bis 5 Gehäusefertiger. Jeder der möglichen Lieferanten benötigt den Schlüssel zum entcodieren und gibt ihn an seinen Mitarbeiterkreis weiter, weil, zum Beispiel beim Leiterplattenhersteller, ein Kollege die Datenaufbereitung für die Anfrage durchführt und ein anderer sich dann mit der Preisfindung beschäftigt.

Zu dem Zweck stellt er den Datensatz (= papierlose Fertigung) entschlüsselt in das firmeninterne Netz, auf das dutzend andere Personen Zugriff haben.

Die 3 bis 5 Bestücker wiederum leiten ihre Anfrage an jeweils 3 bis 5 Bauteildistributoren weiter, inklusive Schlüssel oder sogar im Klartext.

## Datenformate: Gerber

Seien wir ehrlich, so wird es in der Praxis sein und es ist offensichtlich, daß dieser Weg nicht gangbar ist. Wie soll das kontrolliert werden, wer übernimmt die Haftung.

Aus kryptologischer Sicht ist klar, daß die Nachricht selbst das Problem ist und das eine Information nur dann sicher ist, wenn Sie NICHT weitergegeben wird.

Das führt uns zu der grundsätzlichen Einsicht:

**Siebzehntens:** Der Datensatz zu einer Baugruppe darf niemals alle Information zur Fertigung der Baugruppe enthalten.

„Gerber“ erfüllt diese Forderung auf perfekte Art, weil der Mangel an Inhalten ein hohes Maß an Sicherheit bedeutet.

Es kann Ihnen sonst wohlmöglich passieren, daß Sie IHR Produkt schneller zukaufen können, als daß sie es selbst auf den Markt gebracht haben.

### 2.11 Firmen- politik: ja, also eigentlich: nein

Die ideale Anforderung an ein Datenformat scheint im gegenseitigen und gleichwertigen Austausch aller relevanten Informationen zwischen CAD-/CAM-Systemen und Produktionsmaschinen zu bestehen.

Ich reduziere die Betrachtung mal auf den Austausch von Daten zwischen zwei CAD-Systemen unterschiedlicher Hersteller. Ein Datenformat, daß endlich für Kompatibilität sorgen würde, wäre eine Sensation. Schon lange schlagen die Wogen über unseren Köpfen zusammen. Keine Unterstützung bei einem Layout-Überhang, weil der Dienstleister nicht datenkompatibel ist, keine Teilfertigung bei der Layouterstellung. Die Projekte drücken, die Termine explodieren, Zeit ist Geld, doch in der Praxis ist jeder an sein CAD-System gebunden, auf sich allein gestellt und kann auf Hilfe nicht hoffen.

Man verspricht uns Layoutern, daß an einem gemeinsamen Format intensiv gearbeitet wird. Was würde passieren, wenn wir morgen dieses Format hätten. Stellen Sie sich zwei CAD-Systeme vor, ein kleines, preiswertes System, nennen wir es mal „CADMINI“, daß einen interaktiven Router-Editor besitzt, 30 Layer verwaltet und mit dem eine Bauteilbibliothek gepflegt werden kann, und ein großes, teures System „CADMAXI“, daß alles kann, von der Simulation (Impedanz, High-Speed, EMV, Thermoanalyse, Schaltungssimulation) bis zum 100%igen Autorouten.

Was das reine Layouten betrifft, so bestehen 80% bis 90% der Arbeit aus Anlage und Pflege der Bauteile, Pads, Tracks und Shapes, aus der Festlegung mechanischer Vorgaben (Umschnitt-

## Datenformate: Gerber

kontur, Ausfräsungen, Bemaßung, Lagenaufbau), aus der optimalen Plazierung der Bauteile auf der Leiterplatte und aus dem manuellen, interaktiven Verlegen der wichtigsten Signale, Bussysteme und Stromversorgungen und aus der Erstellung der Spezifikationen und der Dokumente für die spätere Leiterplatten-Produktion oder die Baugruppenbestückung.

Eine ideale Aufgabenstellung für „CADMINI“. Anschließend geht's dann über die kompatible Schnittstelle in's „CADMAXI“ zur Bearbeitung der letzten 10% - 20%.

Die Schlußfolgerung ist, daß 80% aller „CADMAXI“-Arbeitsplätze mit ihrer teuren Software, ihren hohen Wartungsgebühren und ihrem hohen (kostenpflichtigen) Schulungsbedarf durch preiswerte „CADMINI“-Arbeitsplätze ersetzt werden könnten - und würden.

Es ist illusorisch, anzunehmen, daß die ECAD-Industrie für „CADMAXI“-Arbeitsplätze daran Interesse hätte und das läßt nur ein Ergebnis zu:

**Achtzehntens:** In den freien Wirtschaftsunternehmen ist NIEMAND ernsthaft daran interessiert, ein Format für den voll kompatiblen Austausch von Daten zu entwickeln.

„Gerber“ bietet dagegen schon seit Jahrzehnten einen sicheren Datenaustausch auf elementarem Niveau.



## Datenformate: Gerber

### 2.12 Justitia: die Waage muß ins Gleichgewicht

„Sie wenden Software auf eigene Gefahr an“. Das kennen wir. Für die EDA-Industrie ist „Produkthaftung“ ein unbeliebtes Wort. Zumindestens in Teilbereichen der CAD-Software-Anwendungen muß damit Schluß gemacht werden.

Natürlich kann es nicht angehen, daß der Bestücker haftet, wenn ihm sein Leiterplattenhersteller fehlerhafte Produkte beigestellt hat. Es kann aber auch nicht angehen, daß der Leiterplattenhersteller haftet, wenn er vom Layouthersteller einen fehlerhaften Datensatz bekommen hat.

Und auch der Layouthersteller darf nicht haftbar sein, wenn sein CAD-System durch einen fehlerhaften Postprozeß fehlerhafte Informationen in den Datensatz generiert hat.

Die Vorgehensweise, daß der Empfänger eines Datensatzes für dessen Inhalt verantwortlich ist, und nicht der Absender, muß korrigiert werden.

Ein Manko bei der Zuordnung der Produkthaftpflicht ist, daß bei genauerer Betrachtung der Thematik „Datentransfer“ deutlich wird, daß es keine juristisch greifbare Spezifikation von Datenformaten gibt. Es gibt keine rechtsverbindliche Norm und keine Vorschrift darüber, welche Informationen ein Datensatz enthalten kann, welche er enthalten darf oder welche er enthalten muß.

Alle Offenlegungen von Datenformaten sind ohne Gewähr und unverbindlich. Im Prinzip werden Daten zwischen CAD, Leiterplatte und Bestückung seit Anbeginn der elektronischen Ära in einem rechtsfreien Raum ausgetauscht. Im Reklamationsfall hängen Expertisen und Gutachten in der Luft und sind vom guten Willen der Beteiligten abhängig, wobei der unschuldig Betroffene oft genug auf der Strecke bleibt. Während bei größeren Unternehmen die entstandenen Verluste schon mal „budgetiert“ werden können, ist eine solche Situation für einen mittelständischen Layoutdienstleister existenzbedrohend.

**Neunzehntens:** Formate für den Datenaustausch müssen juristisch transparent werden.

„Gerber“ bietet diese Transparenz durch seine einfache und überschaubare Struktur.

# Datenformate: Gerber

## Teil 3: Die mögliche Lösung

Es mag enttäuschend sein, daß „Gerber“, wohlgemerkt: „Standard-Gerber“, das Beste ist, was wir im Moment und sicher auch in naher Zukunft haben werden.

Die Entwicklung war eben so, und damals, „als alles begann“, hatten wir den Blick auf die heutigen Aufgabenstellungen nicht. Welche möglichen Lösungen es geben kann, beschreibt der Teil 3.

### 3.1 Aufgabenstellung: ALLE müssen helfen

Die Leistungsfähigkeit, die in modernen CAD- und CAM-Systemen verborgen ist, will niemand von uns mehr missen. Die Arbeit, die hinter dem Aufbau, der Weiterentwicklung und der Pflege eines solchen Systems steckt, verdient unvoreingenommenen Respekt. Den Programmierern und Programmierern, die Tag für Tag Verbesserungen und Lösungen für unsere Probleme in Software-Code umsetzen, gebührt unser Dank.

Doch sollten wir Sie nicht länger allein lassen. Die EDA-Industrie hat sich für uns in den letzten Jahrzehnten den Kopf zerbrochen. Sie hat ein Recht darauf, daß wir aufwachen, mitarbeiten, unsere Vorstellungen formulieren und die anstehenden Aufgaben gemeinsam und partnerschaftlich anpacken: CAD, Leiterplatte und Bestückung haben die Pflicht, ihre Anforderungen zu spezifizieren.

## Datenformate: Gerber

### 3.2 Das vorläufige Standard-Datenformat

Die Daten für die Beschreibung einer Baugruppe durch das CAD-System können grob in „Produktionsdaten“ und in „Informationsdaten“ aufgeteilt werden. „Standard-Gerber“ bleibt vorläufig das Standard-Datenformat der Produktionsdaten für CNC-Maschinen.

Es gelten für die Informationen zur Maschinensteuerung die Anforderungen:

- Leiterbilder, Lötstopmasken und Drucke werden in Gerber ausgegeben
- Bohrprogramme werden in Gerber, Excellon oder Sieb&Meyer ausgegeben
- Fräsprogramme werden in Gerber, Excellon oder Sieb&Meyer ausgegeben
- Ritzprogramme werden in Gerber, Excellon oder Sieb&Meyer ausgegeben
- Die Beschreibung der Daten erfolgt im ASCII-Format.
- Die Koordinatenbasis ist metrisch, das m.n.-Format ist 3.3mm einheitlich für alle Produktionsdaten.
- Das Format enthält keine Makros und keine Polygonflächen
- Jedes CAD- und jedes CAM-System muß jetzt und in Zukunft ohne zeitliche Beschränkung die Schnittstelle GERBER-IN und GERBER-OUT bieten.

Für die weiteren erforderlichen Informationen könnten die Vorgaben so aussehen:

- Wirtschaftliche Informationen werden im ASCII-Format weitergegeben.
- Logistische Informationen werden im ASCII-Format weitergegeben.
- Produktspezifikationen werden im ASCII-Format weitergegeben.
- Maschinenparameter werden nicht weitergegeben sondern sind Sache des jeweiligen Herstellers.
- Dokumentationen in Form von Zeichnungen werden im PDF-Format weitergegeben.
- Allgemeine Informationen werden im ASCII-Format weitergegeben.

## Datenformate: Gerber

### 3.3 Einheitliche D-Code-Liste

Vorgeschlagen wird eine einheitliche Standard-D-Code-Tabelle mit den Eigenschaften:

- Verfügbare geometrische Symbole sind „Kreis“, „Quadrat“, „Ring“ und „Wärmefalle“
- Fotowerkzeuge sind für alle geometrischen Symbole von 0.01 mm bis 6.50 mm definiert
- Die Intervalle der Werkzeuge sind:
  - 10ym : von 0.01 mm bis 0.30 mm
  - 50ym : von 0.35 mm bis 3.00 mm
  - 100ym : von 3.10 mm bis 4.00 mm
  - 500ym : von 4.50 mm bis 6.50 mm

Dies sind insgesamt zirka 400 Blenden, die allen CAD- und CAM-System als Fotowerkzeuge zur Verfügung stehen würden. Zu prüfen ist die Ergänzung um separate SMD-Pads, deren Dimensionen auf den vorgegebenen D-Codes aufbauen müssen. Maximal belegbar sind die D-Codes von D10,...,D999. Die D-Codes D0,...,D9 sind für Fotowerkzeuge gesperrt.

### 3.4 Einheitliche Tool-Liste

Vorgeschlagen wird eine einheitliche Standard-Tool-Liste mit den Eigenschaften:

- Mechanische Bohrwerkzeuge sind für den Bereich 0.05 mm bis 6.40 mm definiert
- Die Intervalle der Werkzeuge sind:
  - 25ym : von 0.05 mm bis 0.10 mm
  - 50ym : von 0.15 mm bis 6.40 mm

Dies sind zirka 130 mechanische Bohrwerkzeuge, die allen CAD- und CAM-Systemen zur Verfügung ständen. Analog sollten die Fräswerkzeuge einheitlich beschrieben werden.

### 3.5 Einheitliche Filesyntax

Die Bezeichnung einzelner Layer eines CAD-Layoutes muß abgestimmt und schlüssig sein.

Folgendes Regelwerk für den Datentransfer ist denkbar:

- Der Name eines Datensatzes ist unabhängig von der Hardware, vom Betriebssystem und von der Anwendungssoftware.
- Vorgeschlagen wird die DOS-Syntax im m.n.-Format „8.3“: `FILENAME.EXT .`
- Der File-Name beschreibt das Projekt
- Die File-Extension beschreibt den Inhalt des Files.

Es gibt in dieser Richtung bereits Beschreibungen und Vorschläge vom IPC, vom VdL sowie von privaten Unternehmen.

## Datenformate: Gerber

Die File-Syntax muß sich in der Dokumentation wiederfinden, zum Beispiel in der Zuordnung einer Lage eines Multilayer-Aufbaus zu einem File. Es muß nicht für alle CAD-/CAM-Systeme die gleiche Syntax gelten, sie muß aber zwischen den Systemen konvertierbar sein (\*.TOP = \*.BS oder \*.BOT = \*.LS). Für die automatische Datenverarbeitung ist wichtig, daß die geometrische Zuordnung eines Files in einem Multilayer gleichbleibt. Falsch wäre eine Syntax, die zum Beispiel mit „.L4“ in einem 4-Lagen-Multilayer die „LS-Seite“ kennzeichnet, also eine Außenlage, und in einem 6-Lagen-Multilayer die zweitletzte Innenlage vor der „LS-Seite“.

### 3.6 CAD-Bibliothek

Zum Mindestumfang an möglichen Informationen zu einem Bauteil in einer CAD-Bibliothek müssen gehören:

- der Bauteilname, der Bauteilwert und der Bauteilhersteller
- die Pad-Definitionen für Signallayer und Powerplanes
- die Unterscheidung von DK- und NDK-Bohrungen in Bauteilen
- die Lötstopmaske
- der Bestückungsdruck
- die Klebpositionen für SMD-Bestückung
- die Lotpastenmaske
- die Bauteilmitte
- die Prüfpunkte für Nadeladapter

Für die Anlage von Bauteilen in der Bauteilbibliothek müssen die Pinreferenzen alphanumerisch vergeben werden können. Vorgeschlagen werden als Standard-Pin-Referenzen:

- für Widerstände und ungepolte Kondensatoren die Pinnummern „1“ und „2“.
- für IC´s die Pinnummern 1,...,n.
- für Dioden die Pinnummern „K“ und „A“ sowie „K1“, „K2“, „A1“ und „A2“.
- für gepolte Kondensatoren die Pinnummern „P“ und „M“.
- für Transistoren die Pinnummern „B“, „E“ und „C“.
- für Spannungsregler die Pinnummern „G“, „I“ und „O“.
- für 64-polige Steckerleisten die Pinnummern „A1,...,A32“ und „C1,...,C32“.
- für 96-polige Steckerleisten die Pinnummern „A1,...,A32“, „B1,...,B32“ und „C1,...,C32“.
- etc .....

## Datenformate: Gerber

### 3.7 Datenbank-Generatoren

Jedes CAD-System muß einen dynamischen Datenbank-Generator zur Verfügung stellen, der die individuelle Zusammenstellung von elementaren Layout-Parametern und deren Ausgabe in ASCII-Listen gestattet.

Beispiel für eine Anfrage an den Generator:

„Schreibe in jede Zeile zuerst den Bauteilnamen, die X-Koordinate des Bauteilmittelpunktes, die Y-Koordinate des Bauteilmittelpunktes, die Ausrichtung des Bauteiles in X oder Y und trenne die Informationen durch das Zeichen „;“ .

Wenn eine einmal erstellte Anforderung an den Generator als Vorschrift oder Makro abgelegt werden kann, dann sind Anpassungen an unterschiedliche Fileformate (zum Beispiel für Bestückungsautomaten) von CAD reproduzierbar auszuführen.

### 3.8 DRC und Layoutklassen

Die Zuständigkeiten für die Ablaufkette im PKP (= Produktkreati-onsprozeß) müssen präziser gefaßt werden. Zum Beispiel ist die Durchführung des Design-Rule-Checks und die Reaktion auf die Ergebnisse dieses Checks Aufgabe von CAD und nicht von CAM.

Dazu müssen von den Leiterplattenherstellern Layoutklassen (Standard, Feinleiter, Feinstleiter, HDI, HDIx) definiert werden, die sich an den Fertigungsbedingungen der Leiterplattenproduktion orientieren. Innerhalb dieser Klassen müssen zulässige Leiterbahnbreiten und -abstände sowie Viatypen zugeordnet sein.

Und wenn die Layoutklassen mit ihren Designregeln definiert sind, dann möchten diese von CAD auch bitte berücksichtigt und eingehalten werden.

### 3.9 Weiterbildung

Bei näherer Betrachtung der Fehler, die bei der Entwicklung und der Herstellung von Baugruppen auftreten, wird offensichtlich, daß Mißverständnisse eine große Rolle spielen, die von der Effektivität oder den Mängeln eines Datenformates völlig losgelöst sind.

Grundlegende Begrifflichkeiten sind unbekannt (was ist eine Kontaktierung). Die technologischen Gegebenheiten in der Leiterplattenproduktion haben sich rasant entwickelt, aber niemand hat den Baugruppendesignern vermittelt, welchen Einfluß die Produktionstechnologien auf sein Produkt haben.

Die Bestückung scheint völlig autonom zu laufen, jedenfalls sind die Kontakte zu CAD und Leiterplatte gering, man scheint sich damit abgefunden zu haben, allein zurechtkommen zu müssen. Hier müssen die Kontakte deutlich enger geknüpft werden.

## Datenformate: Gerber

Der FED hat mit seinen Seminaren und Grundkursen bereits auf diese Situation reagiert. Es ist wichtig, daß die Weiterbildung durch den FED kontinuierlich fortgeführt wird, ebenfalls ist das Berufsbild des Designers/der Designerin mit entsprechenden Qualifikationen mehr den je zwingend erforderlich. Eine deutliche Steigerung der Kompetenz der Mitarbeiter/innen wird mehr bewegen, als das ausgeklügelte Datenformat.

Durch die Kooperation mit dem IPC ist zudem ein internationaler Abgleich möglich.

Der FED kann diese Ziele nur zügig erreichen, wenn seine Mitglieder dabei helfen und den Verband vorbehaltlos unterstützen.

### 3.10 Akkreditierung

Der Weg zu einer einheitlichen Lösung ist nur dann erfolgreich, wenn die Erfüllung der gestellten Anforderungen überprüft wird. Diese Leistung kann ein privatwirtschaftliches Unternehmen nicht erbringen. Nur eine unabhängige Instanz kommt in Frage, wenn es darum geht, ein CAD- oder ein CAM-System hinsichtlich seiner Leistung zu akkreditieren.

In der Bundesrepublik haben ausschließlich der FED und der VdL durch ihre Mitglieder die Möglichkeit, die am Markt befindlichen CAD- und CAM-Systeme zu prüfen.

Durch die Zusammenarbeit zwischen FED und IPC bietet sich die Chance, die Vereinheitlichung von Mindestbedingungen an EDA-Systemen aktiv zu fördern.

Die Akkreditierung von EDA-Systemen, insbesondere ihrer Bibliotheken und Postprozesse, durch den FED ist die wichtigste Voraussetzung für die Lösung der juristischen Probleme, die der Einsatz von EDA-Software aufwirft. Wenn festgelegt ist, welche Mindestanforderungen ein System erfüllen muß, dann kann auch in der juristischen Auseinandersetzung die Fehlerzuordnung zumindest für einen kleinen Bereich stattfinden.

Aber auch die Akkreditierung einer elementaren Datenschnittstelle ist von Bedeutung. Dabei führt kein Weg an „Standard-Gerber“ vorbei. Es hat nunmal jeder „Gerber“, es gibt jahrealte Archivbestände, „Gerber“ IST der aktuelle Standard.

Bedeutsamer ist allerdings, daß die EDA-Industrie verbindliche Auskünfte bekommt, welche Systementwicklungen oder Modifikationen für CAD und CAM in der Zukunft erforderlich sind.

## Datenformate: Gerber

### Fazit

Die Antwort auf die Frage nach dem „Gerber-Phänomen“ kann jetzt gegeben werden:

„Gerber“ ist einfach, sicher und zuverlässig.

Die Lücken, die dieses Format hat, werden dafür in Kauf genommen. Trotzdem bleibt anscheinend eine konstante Unzufriedenheit auf Seiten der Anwender und das dauernde Bestreben, jetzt endlich bald das ultimative Format in Händen halten zu wollen. Ich teile diesen Wunsch. Doch bin ich skeptisch hinsichtlich der Blauäugigkeit, mit der ein weiteres Mal (nach den 100% Autoroutern, usw. ...) der Hoffnung Raum gegeben wird, es gäbe eine vollautomatische Software-Lösung für all´ das Durcheinander, das wir Menschen in den letzten Jahrzehnten selbst angerichtet haben.

In vielen CAD-Bibliotheken herrscht Unordnung. Die Leiterplattenhersteller haben ihre Abläufe nur ungenügend dokumentiert. Die Ausbildung der Mitarbeiter wird vielerorts als unnötige Belastung und störender Kostenfaktor angesehen.

Kommt es zu Fehlern, dann ist „das Format“ schuld.

Ich behaupte, daß KEIN Format JEMALS erfolgreich sein wird, wenn die Aufgaben im Vorfeld nicht endlich erledigt werden.

Als IPC-D350 nicht mehr weitergeführt wurde, waren die Fachleute und Marketingstrategen erstaunt. Schließlich war es doch genau der richtige Weg. Das kann aus heutiger Sicht bestätigt werden, nur, IPC-D350 war seiner Zeit voraus, es wurde der zweite Schritt vor dem ersten getan, und, man wollte gleich ALLES.

Es wurde versäumt, die Bibliotheken, die Postprozesse, die Designregeln und die ursächlichen und zentralen Begrifflichkeiten zwischen CAD und CAM zu synchronisieren.

Wir haben eine große Chance, wenn wir den Mut finden, einen Schritt zurückzugehen, um neuen Anlauf zu nehmen. „Standard-Gerber“ ist das IDEALE LEITFORMAT für die Akkreditierung des späteren, perfekten und dann endgültigen Datenformates.

Damit dieses Format kommen kann, müssen wir die Unzulänglichkeiten der zurückliegenden Jahre beseitigen. Und zwar schnell.



# Einfluss der Rückätzung auf die Impedanz von Leiterzügen

*Hans-Jörg John, Hermann Reischer, Arnold Wiemers*

## Einleitung

Bei der Definition eines Multilayer-Lagenaufbaus wird zunehmend auch die Impedanz der Leiterzüge berechnet. Die eingesetzten Aufbaumaterialien (Innenlagen und Prepregs) sollten so ausgewählt werden, dass sich bei einer vorgegebenen Leiterzug(Nenn)-Breite auf allen Signallagen ähnliche Impedanzwerte für die Einzelleitung ergeben. Die Berechnung der Impedanz basiert in der Regel auf der Annahme eines rechteckigen Querschnittes des fertigen Leiterzuges. Der tatsächliche Querschnitt ist aber eher als trapezförmig zu bezeichnen und kann von Leiterplattenhersteller zu Leiterplattenhersteller variieren.

Wenn die bestückte Leiterplatte vom Entwickler im Labor in Betrieb genommen wird und die Schaltung nicht die erwartete Funktion zeigt, wird häufig der Print verantwortlich gemacht. Man hört dann Fragen wie: Ist die Annahme eines rechteckigen Querschnittes für die Impedanzberechnung zulässig? Welcher Fehler kann dadurch entstehen? Da Näherungsformeln keine Antwort liefern und nicht jeder Fieldsolver beliebige Querschnitte berechnen kann, soll die Problematik und deren Abhängigkeiten hier aufgezeigt werden. Durch die Kenntnis der Zusammenhänge kann die Designsicherheit verbessert werden. Allerdings ist die Querschnittsgeometrie nur **ein** Einflussfaktor auf den Endwert der Impedanz. Technologische Faktoren bei der Leiterplattenherstellung und Materialparameter sind ebenso zu beachten, sollen aber hier nicht diskutiert werden.

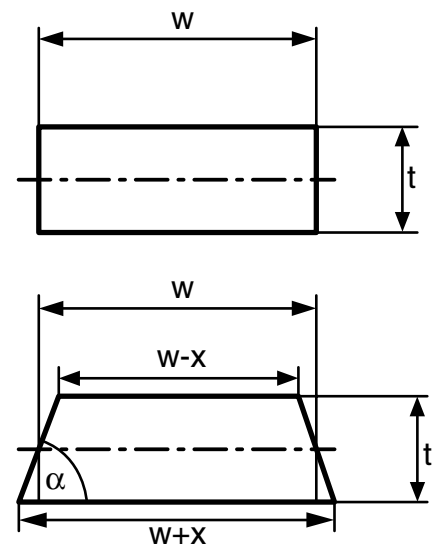
## Rückätzung

Durch den Prozessschritt Ätzen während der Leiterplattenherstellung wird eine durchgehende Kupferschicht strukturiert. Der eigentliche Ätzevorgang wirkt in die Tiefe der Kupferschicht (Kupfer wird an nicht abgedeckten Stellen entfernt), er wirkt aber auch an den abgedeckten Stellen seitlich. Diese sogenannte prozessbedingte Rückätzung verändert die Querschnittsfläche und ggf. die Breite der Leiterzüge. Weitere Einzelheiten können [1] entnommen werden. Der fertige Leiterzug hat also nicht mehr die Form eines Rechteckes sondern ist mit einem Trapez vergleichbar.

Bild 1 zeigt für eine Einzelleitung den Unterschied zwischen idealem und realem Leiterzugquerschnitt.

## Einfluss der Rückätzung auf die Impedanz von Leiterzügen

Das Verhältnis aus Dicke der Leitung  $t$  zur Flankenneigung wird als Ätzfaktor bezeichnet. Wenn man die Auswirkungen des Ätzfaktors auf die Impedanz untersuchen will, muss festgelegt werden, auf welche Geometrie die Impedanzänderung bezogen werden soll. Ausgehend von den CAD-Daten (Leiterzüge mit Nenn-Breite) soll deshalb hier von einem Rechteck dieser Breite ausgegangen werden. Durch den Ätzprozess soll diese Breite in Höhe der halben (End-)Kupferdicke konstant bleiben. Der Leiterplattenhersteller kann das (vor der Leiterbildbelichtung) durch eine entsprechende Skalierung aller oder nur der betroffenen D-Codes erreichen. Mit den Bezeichnungen in Bild 1 ergibt sich der Ätzfaktor zu  $(t/x)$ . Wenn  $x = t$  ist, beträgt der Ätzfaktor = 1, bzw. der zugehörige Winkel  $\alpha = \arctan(t/x) = 45^\circ$ . Im Fall des Rechtecks ist der Ätzfaktor unendlich bzw. der Winkel  $\alpha = 90^\circ$ .



**Bild 1: Einzelleitung**

### Einzelleitung

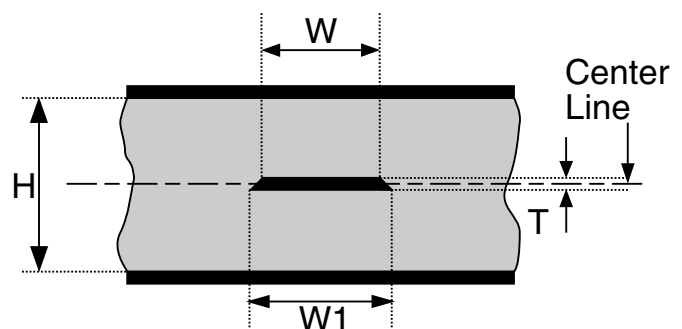
Um die Auswirkungen der Querschnittsgeometrie einer Einzelleitung auf die Impedanz zu ermitteln, wurden verschiedene Strukturen mit unterschiedlichen Fieldsolvern berechnet. Die Fieldsolver werden am Ende des Beitrags vorgestellt.

#### Symmetrische Stripline

Eine exakt in der Mitte zwischen zwei Bezugsebenen liegende Einzelleitung soll als erstes untersucht werden. Bild 2 zeigt die entsprechende Geometrie.

Dieses Beispiel hat in der Praxis kaum

Bedeutung, da es unmöglich ist, Innenlagen und Prepregs so zu kombinieren, dass die Leitung exakt symmetrisch zwischen den Bezugsebenen angeordnet ist. Dieses Beispiel lässt aber einige

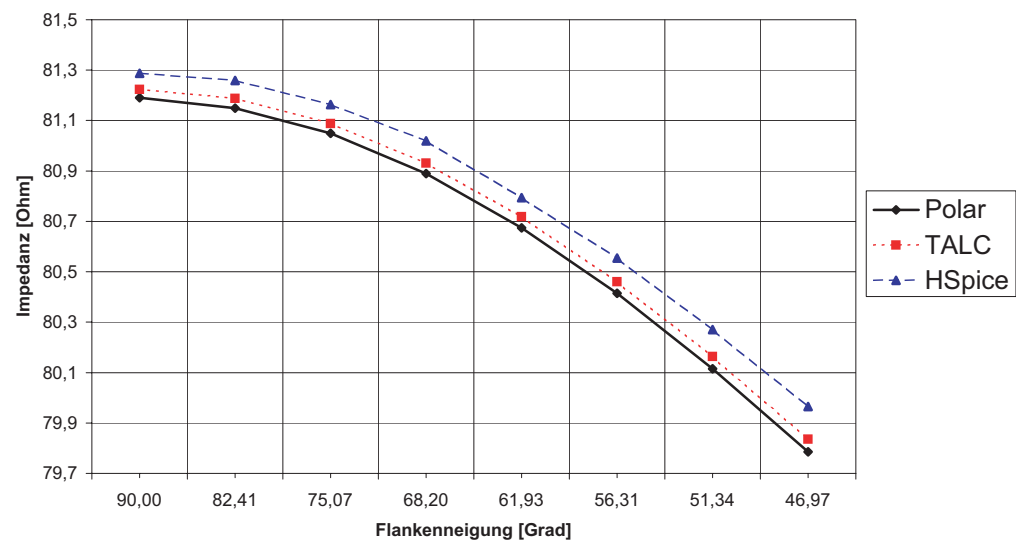


**Bild 2: Symmetrische Stripline**

## Einfluss der Rückätzung auf die Impedanz von Leiterzügen

Plausibilitäts-Überlegungen zu, die sonst nicht so einfach möglich sind.

Für die in Bild 2 gezeigte Struktur mit  $H = 600 \mu\text{m}$ ,  $T = 15 \mu\text{m}$ ,  $w = 70 \mu\text{m}$  und  $\epsilon_r = 4,2$  für das gesamte Dielektrikum wurde die Änderung der Impedanz bei Änderung des Leiterzugquerschnittes berechnet. Die Breite  $w = 70 \mu\text{m}$  in Verbindung mit der Dicke von  $15 \mu\text{m}$  ist als Beispiel gedacht und erhebt keinen Anspruch auf technologische Machbarkeit!



**Bild 3:**  
**Impedanzänderung einer symmetrischen Stripline nach Bild 2**

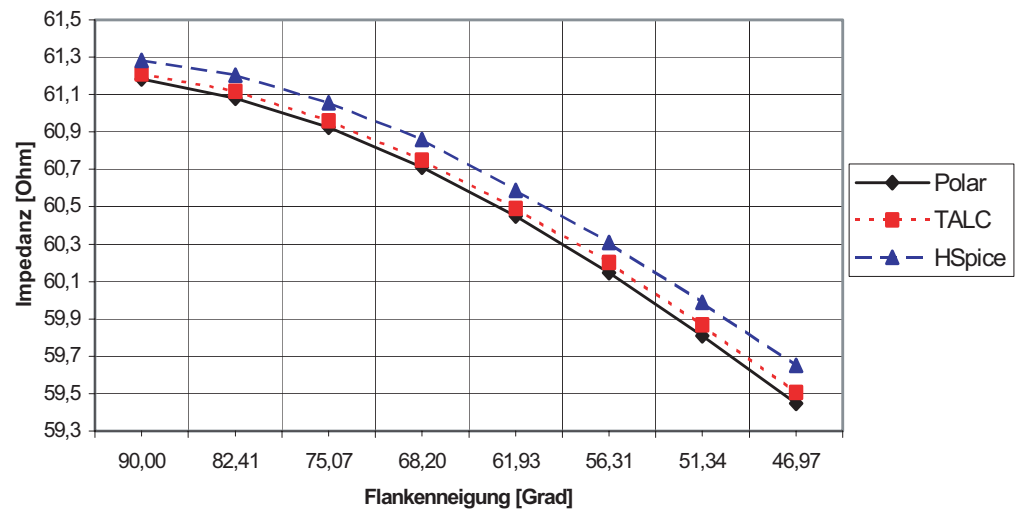
Aus den Berechnungen nach Bild 3 können folgende Ergebnisse abgeleitet werden: Die Impedanz reduziert sich um  $1,4 \Omega$  oder  $1,7 \%$  bei  $45^\circ$  in Bezug auf den Wert des Rechtecks. Ein Winkel von  $45^\circ$  ist sicherlich schon ein Extremfall, deshalb ist die Impedanzreduzierung in der Praxis durch die Flankenneigung geringer, immer unter der Voraussetzung, dass die Leiterzug-Nenn-Breite des äquivalenten Rechtecks beim Ätzen beibehalten wurde. Die Ergebnisse mit den drei Fieldsolvern unterscheiden sich um  $0,1 \Omega$  beim Rechteck und um  $0,18 \Omega$  bei  $45^\circ$ . Diese Übereinstimmung ist als sehr gut zu bezeichnen.

Für ein auf dem Kopf stehendes Trapez erhält man exakt das gleiche Ergebnis wie in Bild 3. Bei einer symmetrischen Stripline muss man also nicht die Schichtung von Innenlagen und PrePregs bei der Bestimmung der Impedanzänderung berücksichtigen.

# Einfluss der Rückätzung auf die Impedanz von Leiterzügen

## Asymmetrische Stripline

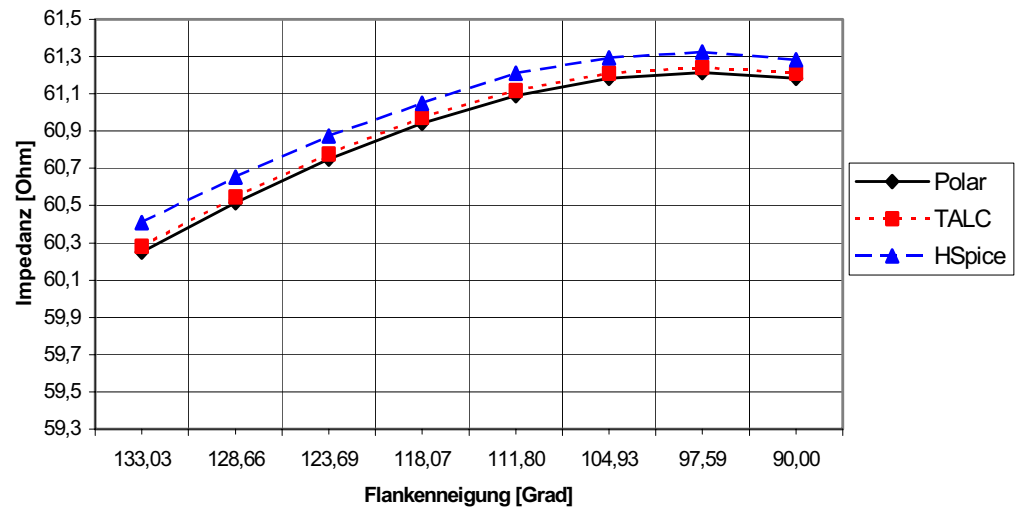
Wenn man jetzt die Center Line in Bild 2 von 300  $\mu\text{m}$  auf 100  $\mu\text{m}$  nach unten verschiebt bei ansonsten gleichen Bedingungen ergibt sich eine Impedanzänderung gemäß Bild 4.



**Bild 4: Impedanzänderung einer Asymmetrischen Stripline, Trapez nach oben**

Die Impedanz einer solchen asymmetrischen Stripline ist deutlich geringer, da der Abstand zur Bezugsebene von 292,5  $\mu\text{m}$  auf 92,5  $\mu\text{m}$  reduziert wurde. Der Einfluß der Flankenneigung auf die Impedanz ist absolut mit 1,7  $\Omega$  oder 2,8 % etwas größer als bei der symmetrischen Stripline. Für diese Überlegungen wurde unterstellt, dass das Trapez nach oben zeigt (Innenlage – Prepreg – Innenlage). Sollte die Materialschichtung Prepreg – Innenlage – Prepreg sein, zeigt das Trapez nach unten. Der Impedanzwert des Rechtecks ist unabhängig von der Schichtung (unter der Voraussetzung gleicher Abstände zur Bezugsebene). Die Flankenneigung hat geringeren Einfluss auf die Impedanz: 0,9  $\Omega$  oder 1,5 %. Bild 5 zeigt die Ergebnisse für das auf dem Kopf stehende Trapez mit den Abmessungen aus Bild 2, aber Center Line in 100  $\mu\text{m}$ . Der Winkel  $\alpha$  ändert sich jetzt von 90° zu größeren Werten.

## Einfluss der Rückätzung auf die Impedanz von Leiterzügen

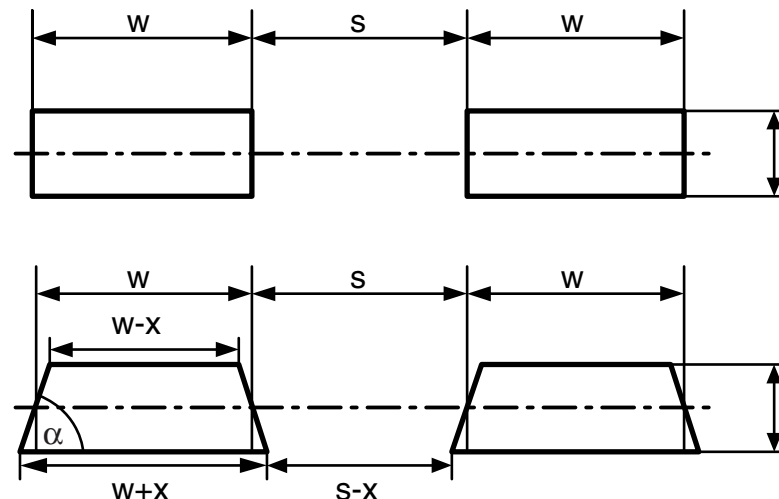


**Bild 5: Impedanzänderung einer Asymmetrischen Stripline, Trapez nach unten**

Für eine Stripline-Einzelleitung kann man feststellen, dass der Einfluss der Flankenneigung auf die Impedanz kleiner 3 % im Vergleich zu einem äquivalenten Rechteck ist.

### Verkoppelte Leitungen

Im Fall von zwei verkoppelten Leitungen muss ebenfalls das Bezugssystem definiert werden. Bild 6 zeigt die betrachtete Anordnung.



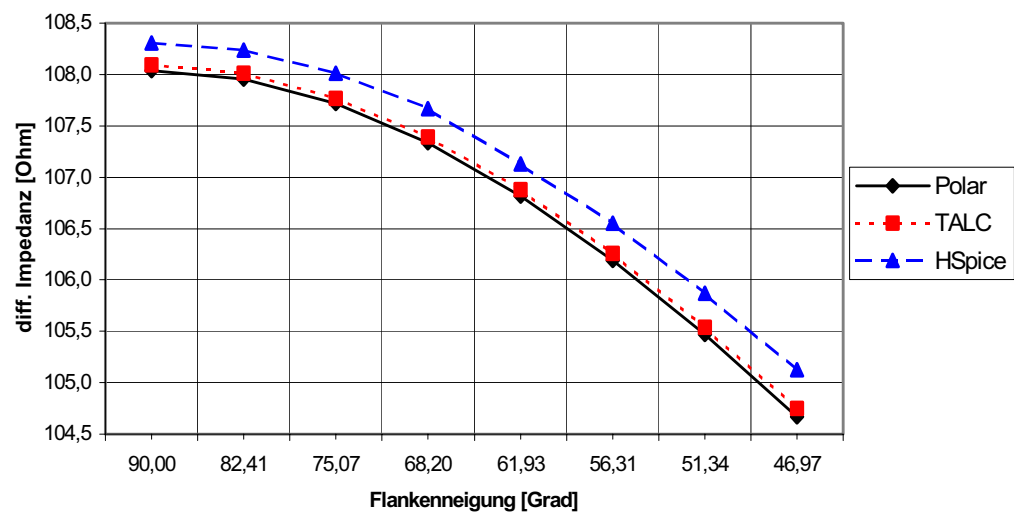
**Bild 6: Leitungspaar**

Bei der Berechnung des Einflusses der Flankenneigung auf die differentielle Impedanz eines Leitungspaares wird vorausgesetzt, dass sich die Leiterzugbreite des äquivalenten Rechtecks nicht ändert. Dadurch ist gewährleistet, dass der Abstand der verkoppelten Leitungen in der Mitte der Kupferschichtdicke ebenfalls

## Einfluss der Rückätzung auf die Impedanz von Leiterzügen

konstant bleibt. Sobald diese Voraussetzung nicht gegeben ist, kann nicht mehr unterschieden werden, ob die Impedanzänderung von der Flankenneigung oder von den geänderten geometrischen Parametern verursacht wird.

Bild 7 zeigt das Ergebnis der differentiellen Impedanz basierend auf den Maßen der symmetrischen Einzelleitung. Der Abstand  $s$  beträgt  $100 \mu\text{m}$ .



**Bild 7: Änderung der differentiellen Impedanz eines symmetrischen Leiterpaares**

Die differentielle Impedanz ändert sich durch die Berücksichtigung der Flankenneigung stärker als bei der vergleichbaren Einzelleitung. Sie beträgt im Bild 7 etwa  $3,4 \Omega$  bzw.  $3,1 \%$ . Das begründet sich dadurch, dass sich nicht nur die Impedanz der Einzelleitungen sondern auch die Kopplung zwischen ihnen durch die Flankenneigung ändert. Solange aber die Nenn-Leiterzugbreite eingehalten wird, kann sich auch der Abstand zwischen den Leitungen nicht ändern. Deshalb kann man davon ausgehen, dass nur durch die bei der Definition eines Multilayer-Lagenaufbaus nicht berücksichtigte Flankenneigung auch bei differentiellen Übertragungswegen keine Toleranzverletzungen zu erwarten sind.

### Fieldsolver

Die Berechnungen in diesem Beitrag wurden mit den Fieldsolvern Si6000b der Firma Polar [2], dem Fieldsolver TALC der Firma Zuken (vormals INCASES) [3] sowie mit dem im Analogsimulator HSpice enthaltenen Fieldsolver [4] durchgeführt. Das Feature, einen Leiterzug mit Polygonen zu beschreiben, ist in der heute von der Firma Zuken gelieferten Software nicht mehr aktiviert.

## Einfluss der Rückätzung auf die Impedanz von Leiterzügen

In zukünftigen Software-releases soll es nach Auskunft der Firma Zuken wieder freigeschaltet werden. Die Ergebnisse belegen, dass alle drei Solver vergleichbare Ergebnisse liefern. In der Handhabung gibt es allerdings erhebliche Unterschiede, da weder HSpice noch TALC eine graphische Oberfläche zur Eingabe der Parameter anbieten (gilt für TALC in der unter [3] genannten Version). Für den produktiven Einsatz ist Polar zu favorisieren. Der Vorteil von TALC und HSpice besteht darin, dass der Anwender die L- und C-Matrizen ausgegeben bekommt. Erst diese ermöglichen die Nutzung der Berechnungsergebnisse in Simulationen einer realen Leitungsanordnung bzw. zur Ermittlung weiterer Parameter, die das Leitungssystem charakterisieren. Diese Ausgabe wird bei Polar im nächsten Release implementiert.

### Zusammenfassung

Der Einfluss der Flankenneigung auf die Impedanz eines Leiterzuges ist vorhanden. Die Impedanz wird kleiner im Vergleich zur Impedanz eines äquivalenten Rechtecks. Das ist aber nur eine Einflussgröße. Insbesondere bei verkoppelten Leitungen spielt die Breite des äquivalenten Rechtecks die größere Rolle. Wenn diese Breite von dem Nennmaß abweicht, ändert sich im gleichen Maß der Abstand zwischen den Leitungen. Dadurch kommt es zu einer überproportionalen Absenkung (oder Erhöhung) der differentiellen Impedanz: Leiterzugbreite  $w$  ist größer als die Nennbreite – Impedanz sinkt. Gleichzeitig wird der Abstand  $s$  kleiner als das Nennmaß – differentielle Impedanz sinkt nochmals durch die größere Kopplung zwischen den Leitungen. Im umgedrehten Fall steigt die Impedanz durch die kleinere Breite  $w$  im Vergleich zur Nennbreite. Der dadurch größer werdende Abstand  $s$  zwischen den Leitungen hat eine geringere Kopplung der Leitungen zur Folge, was zu einer Erhöhung der differentiellen Impedanz führt.

Sollte im Einzelfall eine sehr exakte Vorhersage der Impedanz notwendig sein, ist auf jeden Fall die Schichtungsreihenfolge im Multilayeraufbau mit zu berücksichtigen.

### Literatur

- [1] Leiterplatten Handbuch, Ausgabe 7.3, ILFA GmbH, <http://www.ilfa.de/>
- [2] Polar Instruments Si6000b Field Solver, <http://www.polarinstruments.com/de>
- [3] TALC, Transmission Line Calculator V3.0PL3, 1995; 1994-2000 INCASES Engineering, 2000-2002 ZUKEN
- [4] HSpice, 2001.4, Avant! Corp., 2001

## Einfluss der Rückätzung auf die Impedanz von Leiterzügen

### Hinweis

Der FED bietet in seinen Regionalgruppentreffen die Möglichkeit, Vorträge zum Thema „Impedanzen“ zu hören. Referenten sind die Autoren dieses Berichtes und Herr Henrik Rasmussen (DDE). Der Besuch der FED-Regionalgruppen ist kostenfrei. Die nächsten Termine sind Dienstag, der 24.09.2002 in Schopfheim bei der Fa. PPE, Mittwoch, der 25.09.2002 in Augsburg bei Siemens im Technologiepark und Donnerstag, der 26.09.2002 in Salzburg im Brunnauerzentrum. Nähere Informationen erhalten Sie im Internet (fed.de, Rubrik „Termine“) oder bei der Geschäftsstelle des FED in Berlin (Tel.: 030 / 834 90 59).



# Flexible und starrflexible Leiterplatten

*Arnold Wiemers*

## Vorwort

Starrflexschaltungen sind "en vogue", sozusagen DER aktuelle Trend auf dem Leiterplattenmarkt. Der Wunsch nach platzsparenden und technisch anspruchsvollen Lösungen für die Bewältigung komplexer geometrischer und funktioneller Aufgabenstellungen kann von diesen Produkten erfüllt werden. Flexible und starrflexible Leiterplatten eröffnen ein breites Spektrum an Lösungen und helfen dabei sogar oft, die Kosten für eine Anwendung zu senken.

## Anwendungsbereiche

Noch vor zwei, drei Jahren war die flexible oder starrflexible Schaltung vornehmlich nur in der großen Serie erfolgreich. Als klassische Anwendung ist die Verbindung zwischen Druckerkopf und Drucker-Elektronik jedem bekannt.

Nicht zuletzt haben die Fortschritte in der Herstellungstechnologie bei den mittelständischen Leiterplattenfertigern dazu geführt, daß dieses Produkt auch in kleineren Stückzahlen machbar geworden ist. Flexible und starrflexible Leiterplatten kommen inzwischen überall dort zum Einsatz, wo dies geometrisch von Vorteil ist (geringer Platzbedarf) oder wo sich wirtschaftliche Vorteile ergeben (Montage einzelner Baugruppen entfällt, Steckerverbindungen, Kabel + Bauteile können eingespart werden).

Es gibt zahlreiche Anwendungen im Maschinenbau (Verbindung beweglicher Komponenten), in der Medizintechnik (Prothetik : Einsatz von Elektronik in künstlichen Gelenken, Magen-Darm-Prävention : als Steuerung in gekapselten Kamerasystemen), beim Einsatz mobiler Elektronik (der komplette MDA-Bereich), bei futuristischer Haustechnik (im Schlüsselzylinder eines Türschlosses, in Regel- und Steuersystemen), im Modellbau (Eisenbahnen, Flugzeuge) und insbesondere auch in der Sensorik (Kontaktabnahme von Daten vor Ort, insbesondere bei beweglichen Meßgebern). Die allgegenwärtige Unterhaltungselektronik (digitale Videokameras und Fotoapparate, MD-Player) ist ohne diesen Leiterplattentyp nicht denkbar, gleiches gilt für die Telekommunikation. Die anstehende "Elektronifizierung" im Kfz-Bereich wird für einen zusätzlichen Schub sorgen und auch in verständlicherweise eher konservativen Sparten wie der Luft- und Raumfahrt nimmt die Entwicklung starrflexibler Schaltungen zu.

## Flexible Leiterplatten / Technologie

Flexible Schaltungen sind in der einfachsten Ausführung einseitig oder doppelseitig. Als Standardmaterial wird Polyimid eingesetzt, bei Massenanwendungen aus Kostengründen auch Polyester. Je nach Charakteristik (Elektrolytkupfer oder Walzkupfer) und Ausführung (Coverlayer, lokale Verstärkung) ist das Material hochela-

## Flexible und starrflexible Leiterplatten

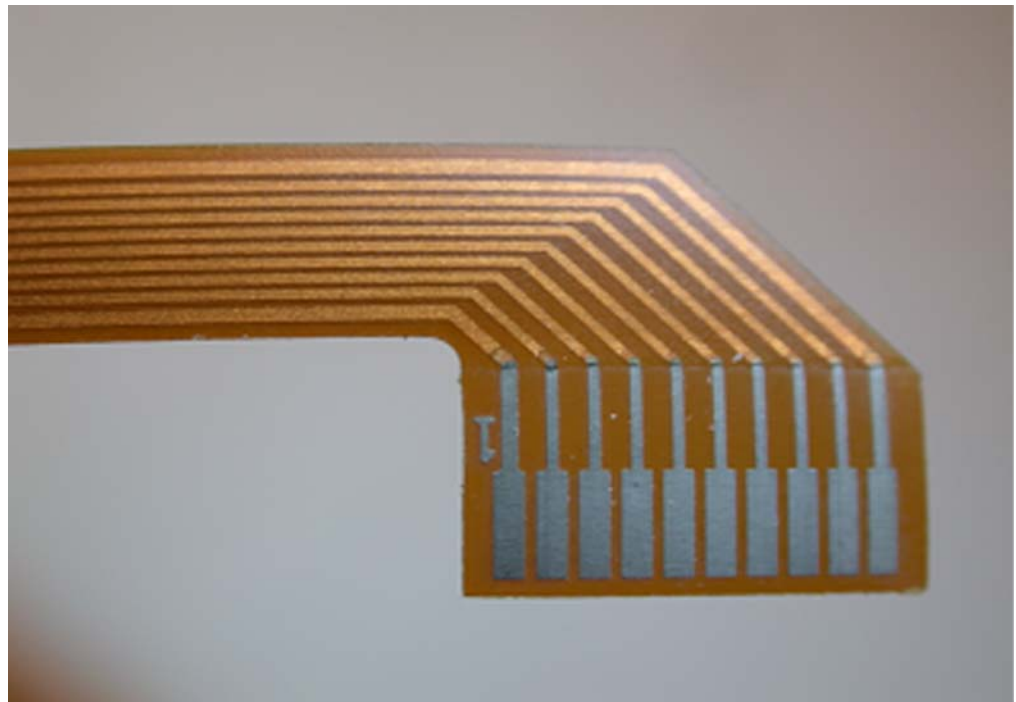
stisch und für dynamische Biegezyklen ( $> 100000$ ) geeignet. Flexleiterplatten sind leicht, thermisch belastbar ( $> 200$  Grad) und weitgehend verzugsfrei.

Die Leiterbildstrukturierung steht den starren Materialien nicht nach. HDI-Flexleiterplatten (= High Density Interconnection) mit Leiterbahnbreiten und Leiterbahnabständen bis zu minimal 100 $\mu\text{m}$  sind problemlos zu fertigen. Einen weiteren Schritt in Richtung Miniaturisierung macht die MFT (= Micro-Fineline-Technology) mit Strukturen bis unter 40 $\mu\text{m}$ .

Damit sind bereits einfache Flexverbinder realisierbar, die im Gewicht sowie in der Drahtdichte jedem konventionellen Flachbandkabel weit überlegen sind. Diese flexiblen Schaltungen sind vor allem in der Verbindungstechnologie attraktiv (Bild 1). Verfügbar sind unterschiedliche Polzahlen, Rastermaße, Längen und vielfältigste geometrische Konturen (Bild 2). Die seitlichen Anschlußkontakte könnten in einem weiteren Arbeitsschritt gestanzt, gelötet oder gecrimpt und in unterschiedlichster Form (Arretierungsnase, Lötöse, Stift, Zapfen, Gabelanschluß, Kabelhalterung) ausgeprägt werden.

Für Sonderanwendungen können allerdings auch komplett flexible Multilayer gebaut werden, bei deren Produktion jedoch der spätere Biegeradius berücksichtigt werden muß (Buchbindertechnik).

**Bild 1** : Einfacher, einseitiger Flexverbinder



## Flexible und starrflexible Leiterplatten

**Bild 2 :**

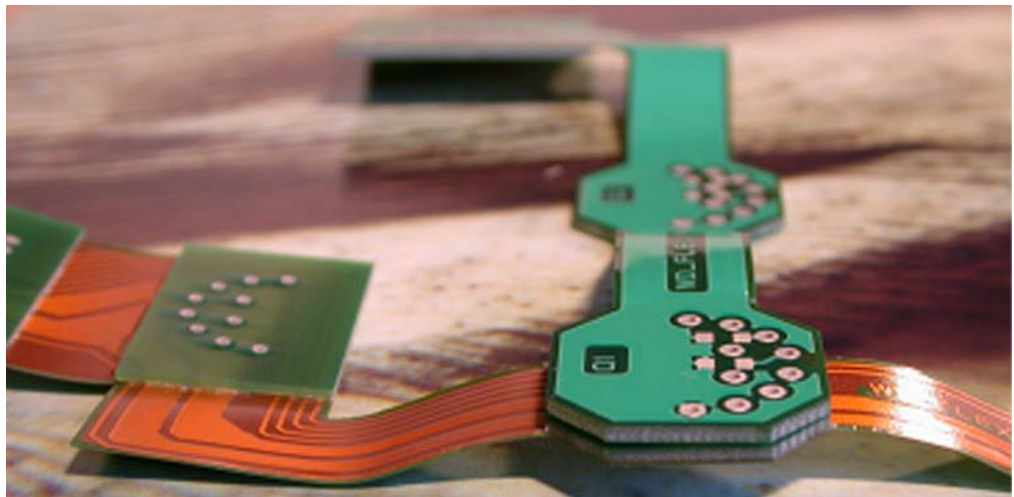
Doppelseitige flexible Verbindung mit rückseitiger Verstärkung



### Starrflexible Leiterplatten / Technologie

Als "Königsklasse" kann die Konstruktion und der Bau starrflexibler Multilayer gelten. Üblicherweise wird hier Polyimid-Material mit einem starren Innenlagenlaminat verpreßt, für das meistens das altbeliebte FR4 eingesetzt wird, aber auch starres Polyimid oder RO-Material kann verarbeitet werden und selbst Hybride aus gemischten Materialien sind möglich, wenn die Anwendung das erfordern sollte. Konstruktiv kann der flexible Teil bei einem Starrflexmultilayer mittig eingebracht sein, es ist aber auch ein Aufpressen auf die Außenlagen möglich (Bild 3 + 5).

**Bild 3 :** Einfacher Multilayer mit flexiblem Schaltungsträger auf den Außenlagen



## Flexible und starrflexible Leiterplatten

Es gibt keine Limitierung für die Anzahl der Lagen in einem Starrflexmultilayer (von den Kosten einmal abgesehen). Die heutzutage geforderte höhere Leistungsfähigkeit von elektronischen Baugruppen bei oft geringem Platzbedarf ist durch extrem kompakt platzierte Bauteilkomponenten zudem selbstverständlich auch bei starrflexiblen Schaltungen möglich. In Kombination mit der voranschreitenden Miniaturisierung in der Leiterplattentechnologie (Microvia, Microline) stehen damit ebenfalls alle Layoutstrategien zur Verfügung, die sich bei starren Leiterplatten in den letzten Jahren ausgeprägt haben.

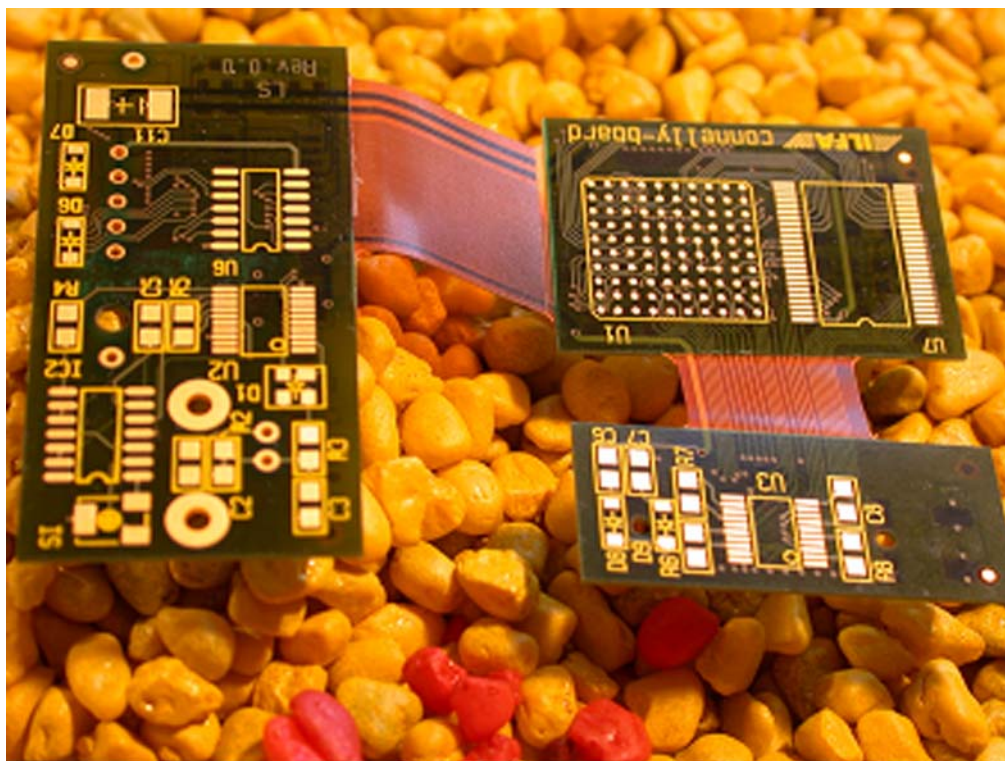
Auf den starren Teilbereichen eines Starrflexmultilayers kann das CAD-Design deshalb alle Vorteile der selektiven Kontaktierungsvarianten nutzen (Blind Vias, Buried Vias) und natürlich sind auch die erforderlichen Routingkonzepte für das Herausführen der Anschlußleitungen bei hochpoligen Chips, vor allem bei yBGA's, erlaubt.

Durch entsprechende Abschirmungen (Powerplanes) sind aktive EMV-Maßnahmen möglich und mit etwas Erfahrung können ebenfalls die zunehmend geforderten Impedanzen verwirklicht werden. Ebenfalls gibt es im Zusammenhang mit Starrflexmultilayern keine Einschränkungen bei den auf der Startposition stehenden "Embedded Passives" und selbst "Embedded Components" können auf einer dritten Bestückungsebene untergebracht werden.

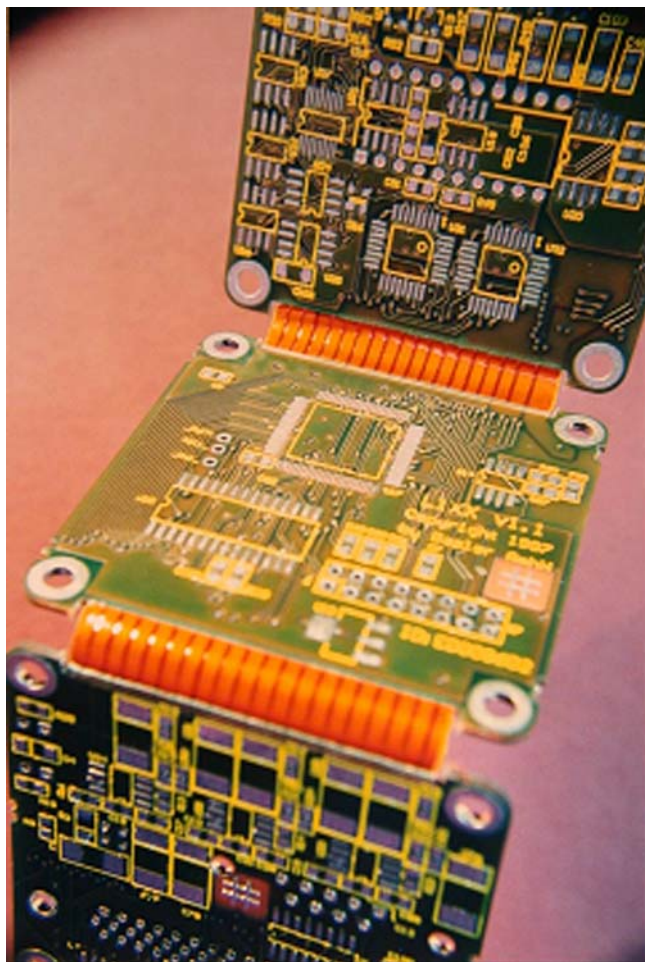
Eine Sonderanwendung sind im Moment noch starrflexible UTM's (= Ultra Thin Multilayerboards), die mit 50µm dünnen Laminaten aufgebaut werden (Bild 4). Technisch ergibt sich dadurch einerseits die Möglichkeit, die kapazitiven Eigenschaften dicht beieinander liegender Powerplanes zur Breitbandentkopplung der Baugruppe zu nutzen, andererseits ist der mechanische Nebeneffekt eine weitere Verringerung des Gewichtes und der Bauhöhe. Im Ergebnis erhält man durch die Kombination starrflexibler UTM's mit der MFT hochintegrierte und kompakte elektronische Baugruppen.

## Flexible und starrflexible Leiterplatten

**Bild 4 :** Starrflex-  
UTM-Multilayer



**Bild 5 :** 3-teiliger  
Standardmultilayer  
mit flexibler  
Verbindung



## Flexible und starrflexible Leiterplatten

### Kosten

Die Entscheidung für eine (auf den ersten Blick) aufwendigere und deutlich teurere starrflexible Schaltung ist im einfachen Vergleich mit einer "Standardleiterplatte" oft schwer zu treffen. Der wesentliche Unterschied zur starren Leiterplatte besteht in der Betrachtung der gesamten SYSTEMKOSTEN. Es müssen also nicht nur die Leiterplatten in die Kalkulation einbezogen werden, sondern auch die Ersparnis diverser Bauteile (Stecker), die Reduzierung des Fertigungsaufwandes für die Bestückung und die Montage (weniger Arbeitsgänge, gegebenenfalls einfachere Fehlersuche), der kompaktere Aufbau (kleinere Gehäuse), eine Gewichtsreduzierung der Baugruppe, sowie Vorteile in der technischen Funktion der Baugruppe (Zuverlässigkeit der Verbindung, Schirmung, EMV) und nicht zuletzt eine höhere Servicefreundlichkeit.

Daß insbesondere die Zuverlässigkeit starrflexibler Leiterplatten heute keine Thema mehr ist, zeigen die zahlreichen Anwendungen im militärischen Bereich und in der Avionik, und daß die Kosten vertretbar sind zeigt sich am massenhaften Einsatz (wenn auch meist einfacher) flexibler und starrflexibler Schaltungen im Automotive-Bereich.

### Fazit

Durch die Technologie der flexiblen und starrflexiblen Leiterplatten ergibt sich eine Fülle von innovativen Anwendungen in praktisch allen Bereichen, in denen Elektronik eingesetzt werden kann.

Trotzdem, wie so oft, steckt das Problem im Detail. Wir beraten Sie gerne im Vorfeld Ihrer Produktentwicklung.

# HDI Leiterplatten

*Oliver Bürkle*

## **Stand der Technik im Hause ILFA**

Der Parameterkatalog bildet das Gerüst im Hintergrund für die vorliegende Betrachtung des Gerberformates.

Schaltungen die aus mind. 3 Lagen und mit mind. einer Blind Via mit oder ohne Buried Via Lage bestehen mit folgenden Parametern:

- Leiterbahnbreiten und Abstand:  $\geq 50\mu\text{m} \leq 120\mu\text{m}$   
ILFA Layoutklasse: SMD-Mikrofein-/Mikrofeinstleiter
- Abstand der Innenlagen zueinander  $\geq 50\mu\text{m}$
- Bohrungsdurchmesser Blind Via:  $\geq 80\mu\text{m}$  mit einem Aspect ratio: 1:1
- Enddicke:  $>0,5\text{mm}$
- Dielektrikum FR4, RCF, PD,
- EMV
- Impedanzkontrolle

# HDI Leiterplatten

## Microbohrungen durch mechanisches Bohren

### Parameter für das mechanische Bohren von Microvias:

- Bei dem mechanischen Bohren von Microvias werden Bohrspindeln mit Umdrehungszahlen größer 125000 U/min eingesetzt.
- Die Kontrolle der Microbohrung in Z-Achsen-Richtung wird durch das **Kontaktbohren** sichergestellt.
- Bohrwerkzeuge bis 0,050 mm sind heute im Einsatz.

### Vorteile, die für das mechanische Bohren von Microvias gegenüber den anderen Verfahren sprechen:

- Bohren der Sacklöcher(blind vias)- und Durchgangslöcher mit einem Registriersystem, dadurch gute Positioniergenauigkeit der Bohrungen.
- weniger Verfahrensschritte
- mehrere SBU-Lagen
- größere Flexibilität
- breites Materialspektrum
- nicht nur Blind Vias
- höhere Leistung für konventionelles Bohren 300-500 Hübe/min (abhängig vom Leiterplattenlayout und Maschinentyp)
- einfachere Anpassung an die Folgeschritte

### Kontrolle der zu bohrenden Microbohrungen:

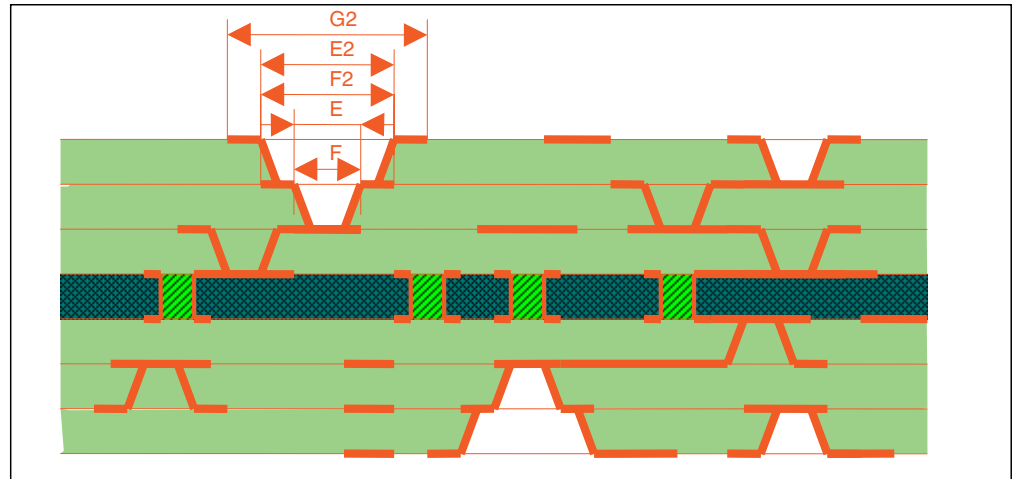
- anhand eines Testcoupons wird ein Querschliff erstellt und vermessen. Hierdurch wird sichergestellt, daß die theoretisch errechnete Tiefe mit dem verpressten Multilayer übereinstimmt. Gegebenenfalls werden Korrekturen vorgenommen.
- mit der ermittelten Tiefe wird eine Testbohrung im LP-Zuschnitt durchgeführt und anschließend optisch vermessen.



# HDI Leiterplatten

## Designregel 6

### 5.6 Designregel 6 (Verbindungen von 1-2-3-4-5-6-7-8)



Symbol	Beschreibung	Standard (90% der Kapazitäten)	Gehobener Stand (60% der Kapazitäten)	Führende Gruppe (10% der Kapazitäten)	Spitzenklasse (2 % der Kapazitäten)
A	Linewidth outerlayer	-	-	-	100 $\mu\text{m}$
A/x	Linewidth outerlayer bei < 25 $\mu\text{m}$ Cu	-	-	-	100-75 $\mu\text{m}$
B	Spacing outerlayer	-	-	-	100 $\mu\text{m}$
B/x	Spacing outerlayer bei < 25 $\mu\text{m}$ Cu	-	-	-	100-75 $\mu\text{m}$
C	Linewidth innerlayer	-	-	-	75 $\mu\text{m}$
D	Spacing innerlayer	-	-	-	75 $\mu\text{m}$
E	Microvia hole size	-	-	-	100-75 $\mu\text{m}$
F	Microvia landing pad	-	-	-	250 $\mu\text{m}$
G	Microvia pad	-	-	-	250 $\mu\text{m}$
H	Drill size buried hole	-	-	-	200 $\mu\text{m}$

# HDI Leiterplatten

**Beispiele aus der Praxis:**

Start: 27.10.00

**Spezieller Fertigungsablauf**

Multilayer sequentieller Aufbau / 8-Lagen / 1-Kern / 3 SBU Lagen

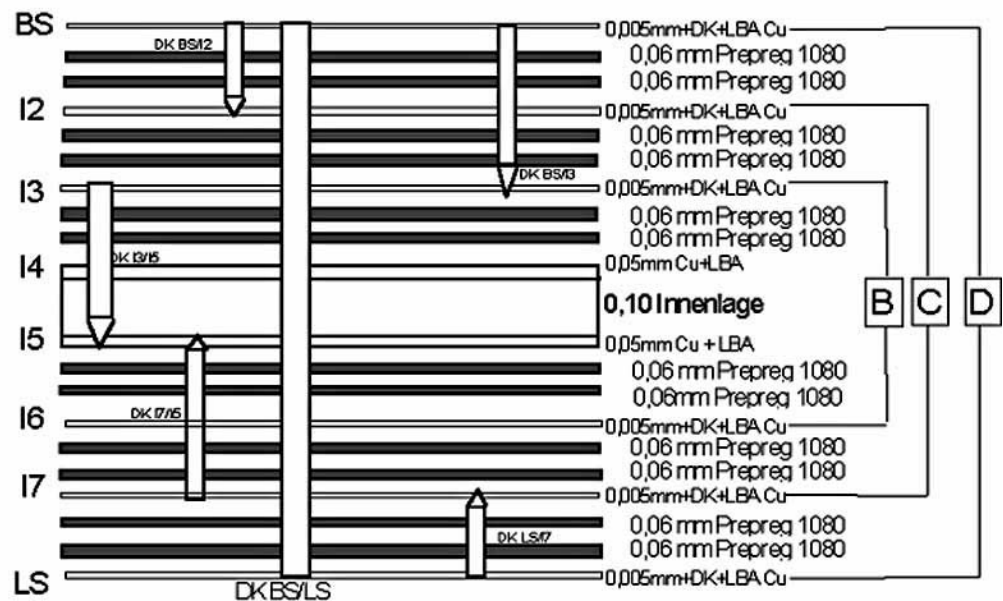
Auftrag: 2710

Liefertermin: 27.10.00

Kunde: HDI-Seminar

Bearbeiter: Bürkle

Kundencode: HDI



## HDI Leiterplatten

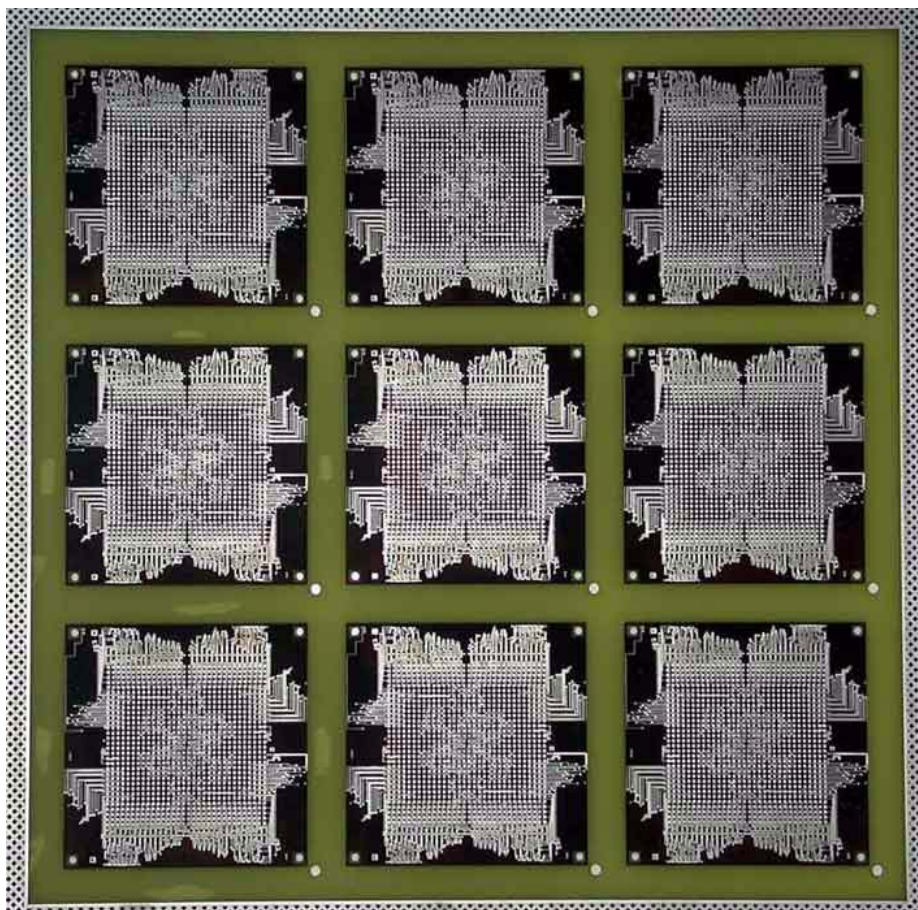
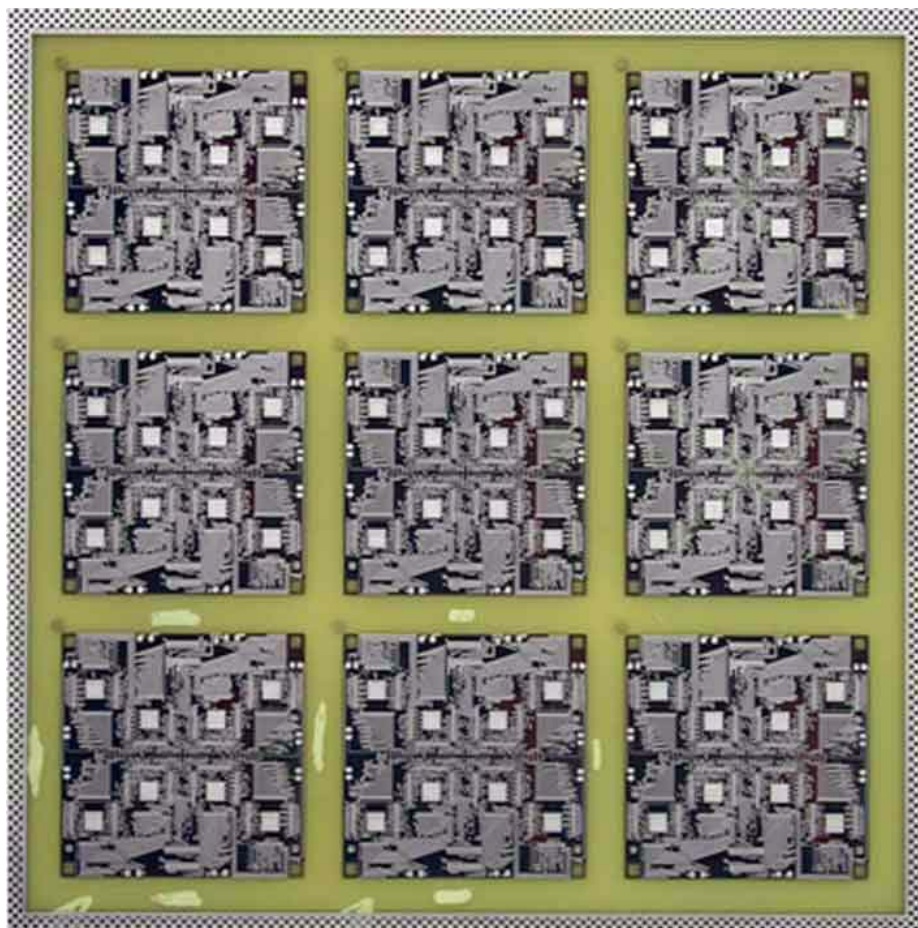
- |     |     |                          |               |
|-----|-----|--------------------------|---------------|
| 1.  | CAM | Programme erstellen      |               |
| 2.  | BFT | Programme zuordnen       |               |
| 3.  | ZUS | Material bereitstellen   |               |
| 4.  | OFT | Schutzfolie entfernen    |               |
| 5.  | OFT | Innenlagenvorbehandlung  |               |
| 6.  | FOT | Innenlagen laminieren    |               |
| 7.  | FOT | Innenlagen belichten     |               |
| 8.  | FOT | Entwickeln               |               |
| 9.  | OFT | Leiterbilddaufbau        |               |
| 10. | OFT | Strippen                 |               |
| 11. | OFT | Ätzen                    |               |
| 12. | OFT | Zinn-Strippen            |               |
| 13. | QP  | Opt. Kontrolle AOI       |               |
| 14. | OFT | Schwarzoxidieren         |               |
| 15. | FOT | Innenlagen verpressen    | nach Aufbau B |
| 16. | BFT | Multilayer röntgenbohren |               |
| 17. | BFT | Multilayer umsäumen      |               |
| 18. | BFT | Bohren                   | mit .K35      |
| 19. | OFT | Schutzfolie entfernen    |               |
| 20. | OFT | Durchkontaktieren        |               |
| 21. | FOT | Laminieren               |               |
| 22. | FOT | Belichten                |               |
| 23. | FOT | Entwickeln               |               |
| 24. | OFT | Leiterbilddaufbau        |               |
| 25. | OFT | Strippen                 |               |
| 26. | OFT | Ätzen                    |               |
| 27. | OFT | Zinn-Strippen            |               |
| 28. | QP  | Opt. Kontrolle AOI       |               |
| 29. | OFT | Schwarzoxidieren         |               |
| 30. | FOT | Multilayer verpressen    | nach Aufbau C |
| 31. | BFT | Multilayer röntgenbohren |               |
| 32. | BFT | Multilayer umsäumen      |               |
| 33. | BFT | Multilayer bohren        | mit.K57       |
| 34. | OFT | Schutzfolie entfernen    |               |
| 35. | OFT | Durchkontaktieren        |               |
| 36. | FOT | Laminieren               |               |

## HDI Leiterplatten

37.	FOT	Belichten	
38.	FOT	Entwickeln	
39.	OFT	Leiterbildaufbau	
40.	OFT	Strippen	
41.	OFT	Ätzen	
42.	OFT	Zinn-Strippen	
43.	QP	Opt. Kontrolle AOI	
44.	OFT	Schwarzoxidieren	
45.	FOT	Multilayer tempern	
46.	FOT	Multilayer verpressen	nach Aufbau D
47.	BFT	Multilayer röntgenbohren	
48.	BFT	Bohren	mit K12,K13,K18,K78
49.	OFT	Schutzfolie entfernen	
50.	OFT	Durchkontaktieren	
51.	FOT	Laminieren	
52.	FOT	Belichten	
53.	FOT	Entwickeln	
54.	OFT	Leiterbildaufbau	
55.	OFT	Strippen	
56.	OFT	Ätzen	
57.	OFT	Zinn-Strippen	
58.	QP	Opt. Kontrolle AOI	
59.	OFT	Entoxidieren	
60.	SID	Lötstopplackbeschichtung	
61.	FOT	Belichten	
62.	SID	Entwickeln / Endhärten	
63.	BFT	Umschnitt fräsen	
64.	QP	Elektronische Prüfung	
65.	WAK	Endkontrolle	
66.	VES	Versenden	

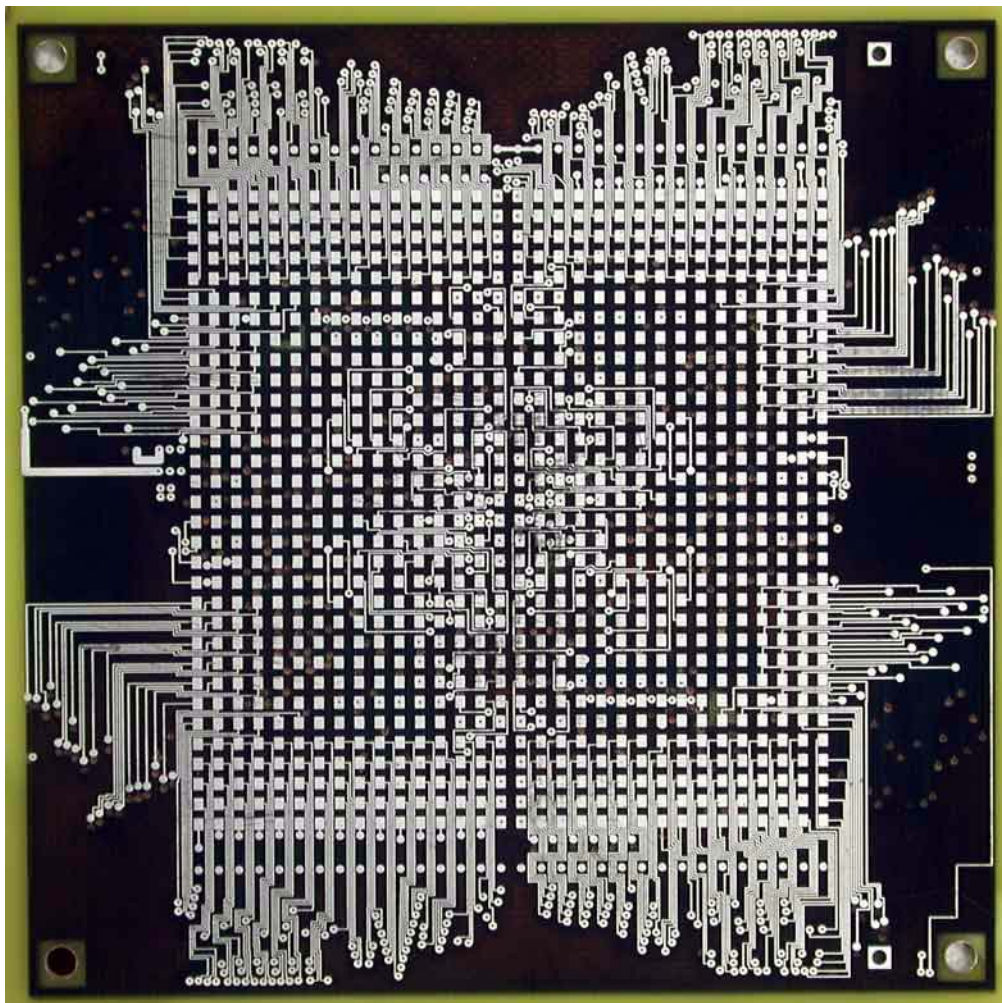
# HDI Leiterplatten

Ansicht Fertigungsnutzen (BS und LS / 8-Lagen Multilayer)



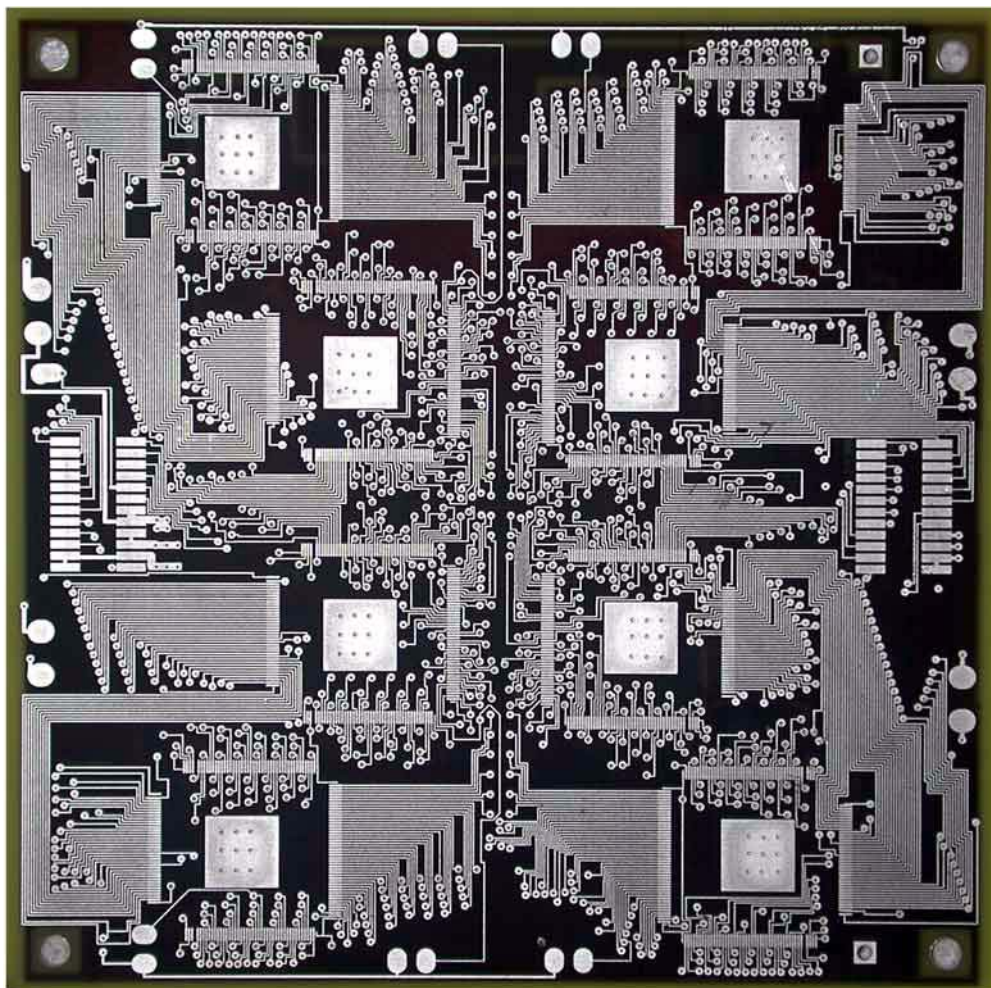
# HDI Leiterplatten

Ansicht Einzelplatte  
(LS 8-Lagen  
Multilayer)



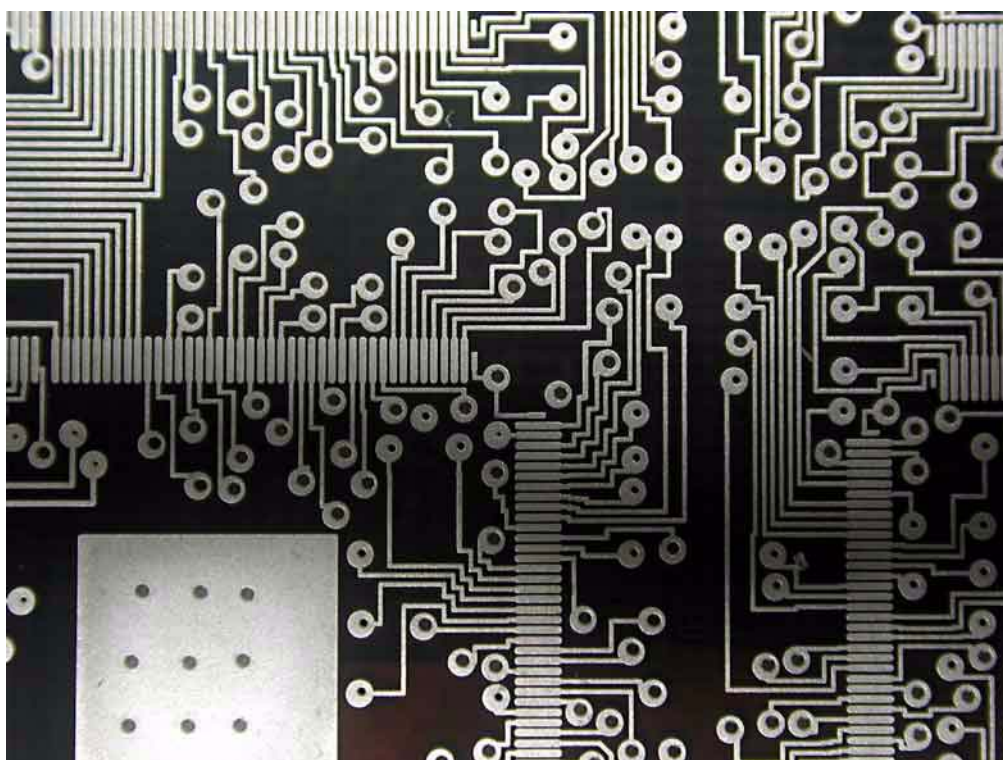
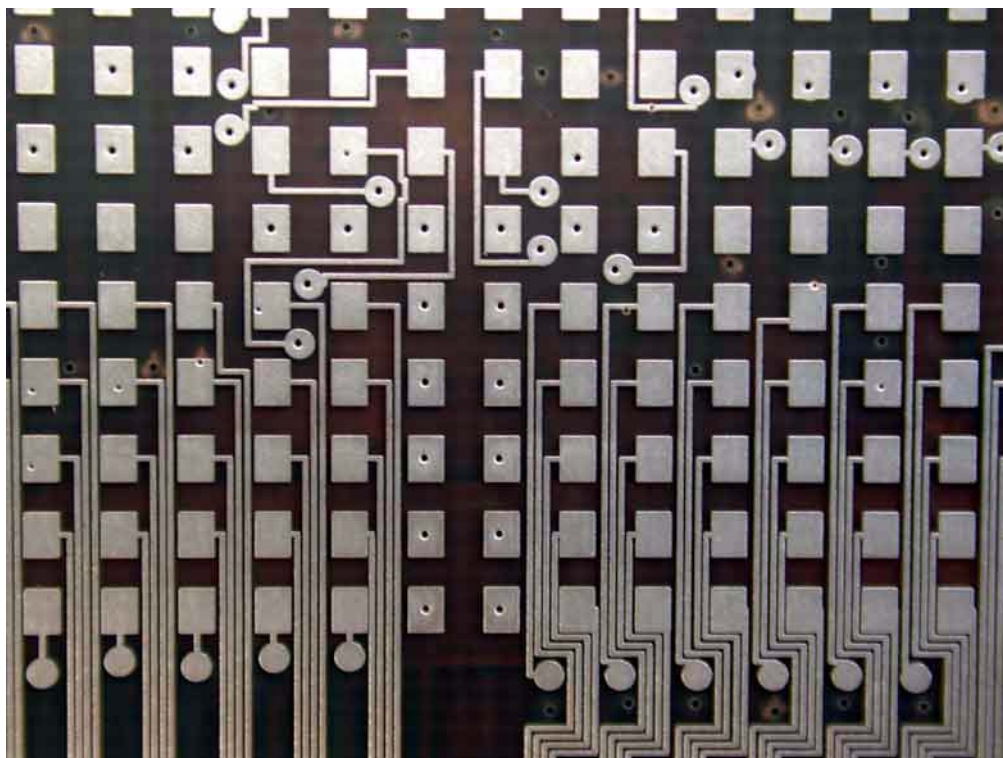
# HDI Leiterplatten

Ansicht Einzelplatte  
(BS 8-Lagen  
Multilayer)



## HDI Leiterplatten

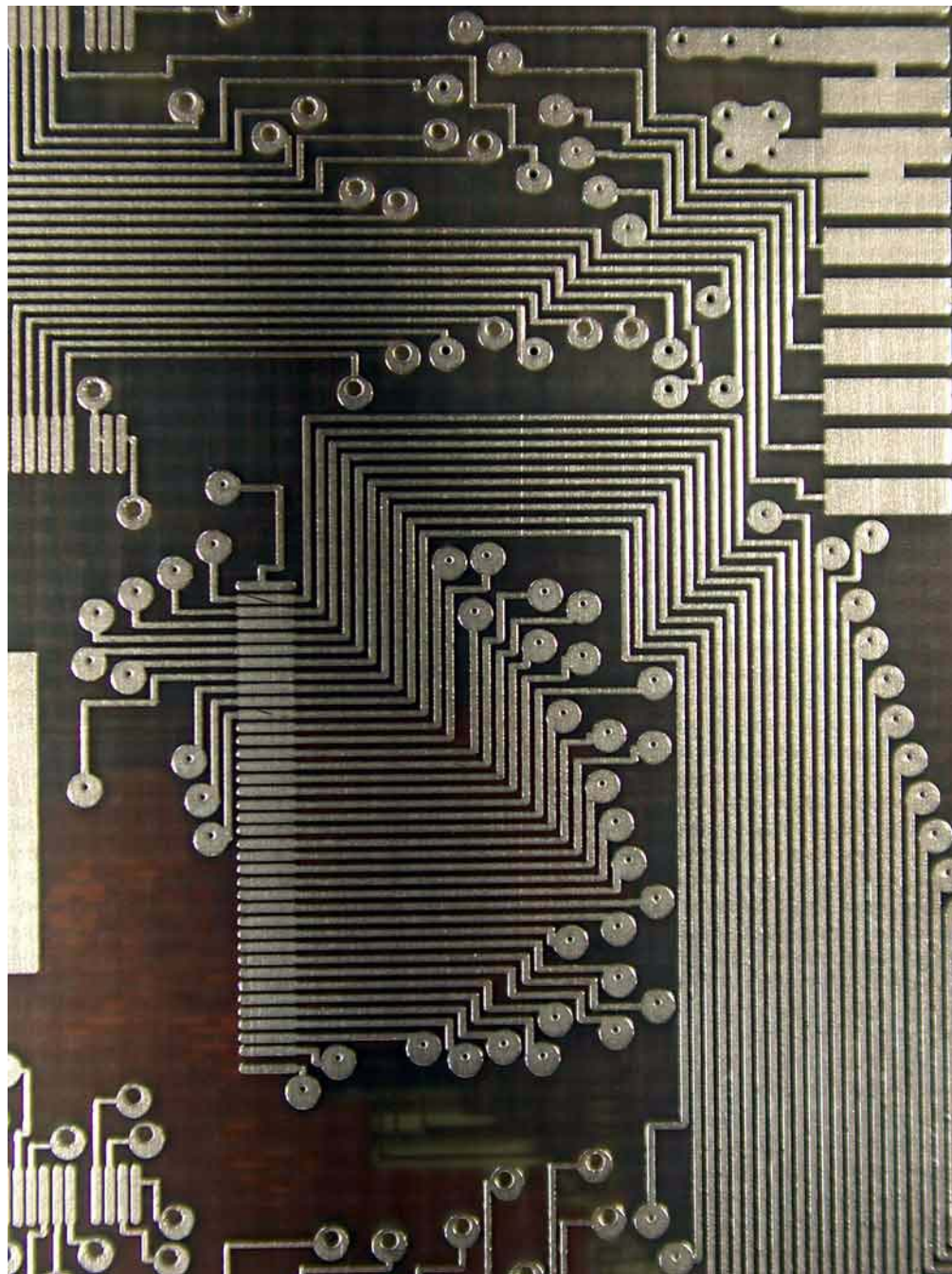
Ausschnitt (LS  
oben, BS unten, 8-  
Lagenmultilayer)





## HDI Leiterplatten

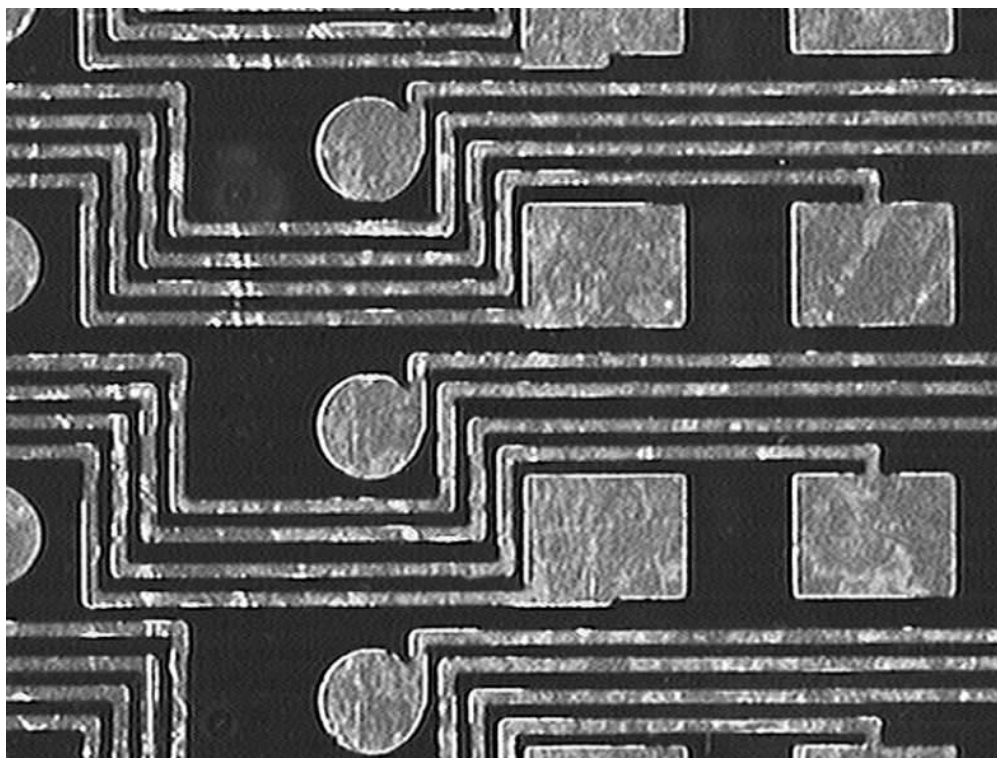
Ausschnitt (BS, 8-  
Lagen Multilayer)



© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

## HDI Leiterplatten

8-Lagen Multilayer  
(FR4 / Leiterbahn-  
breite- und  
abstand)



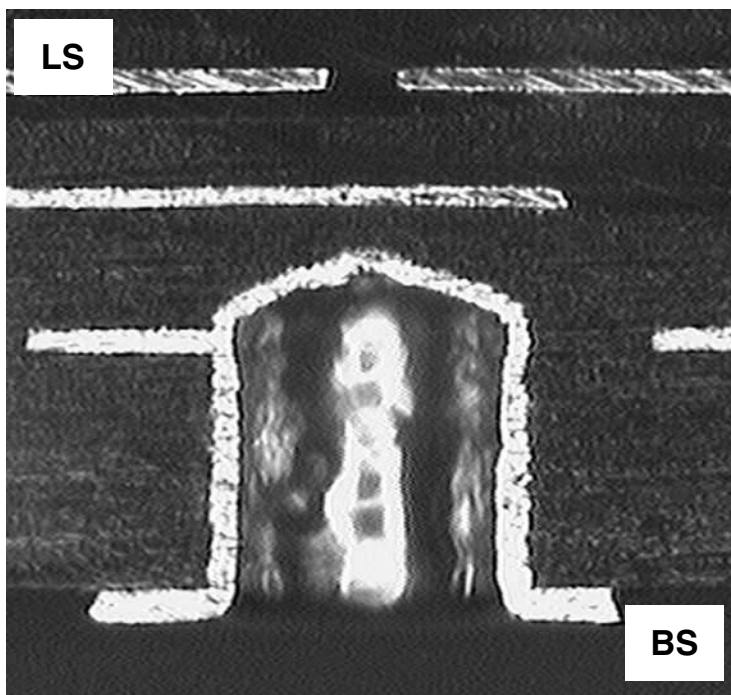
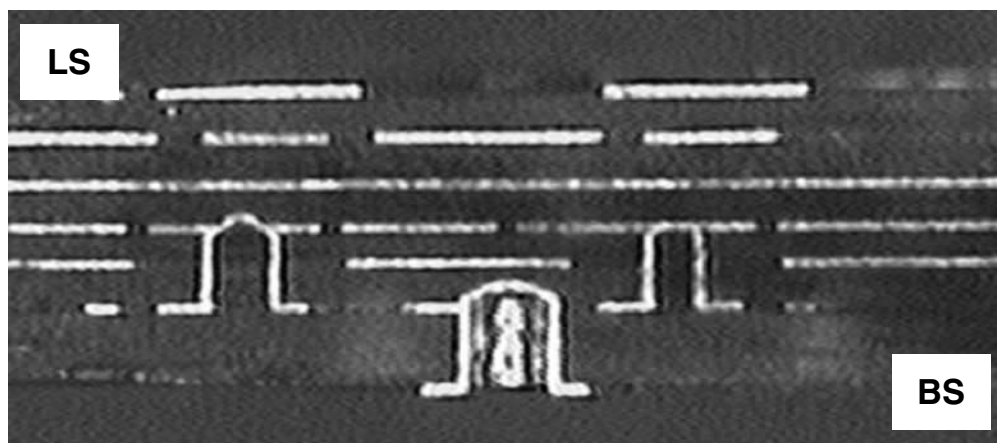
Leiterbahnbreite 70  $\mu\text{m}$

Abstand 75  $\mu\text{m}$

## HDI Leiterplatten

Querschliffe 8-  
Lagen Multilayer  
(FR4)

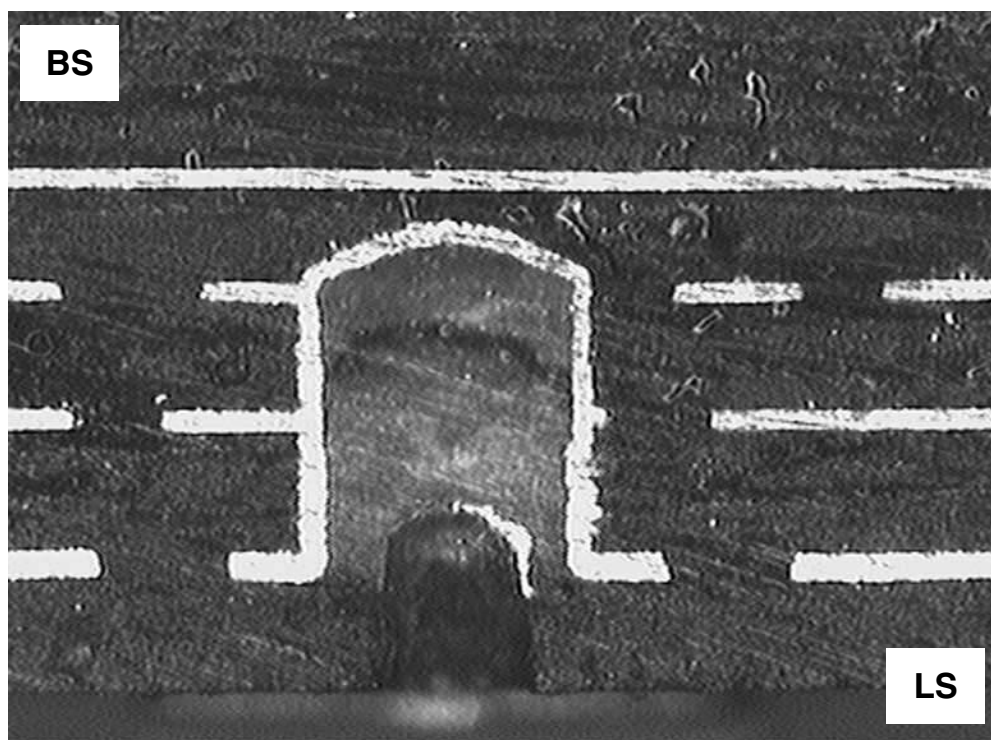
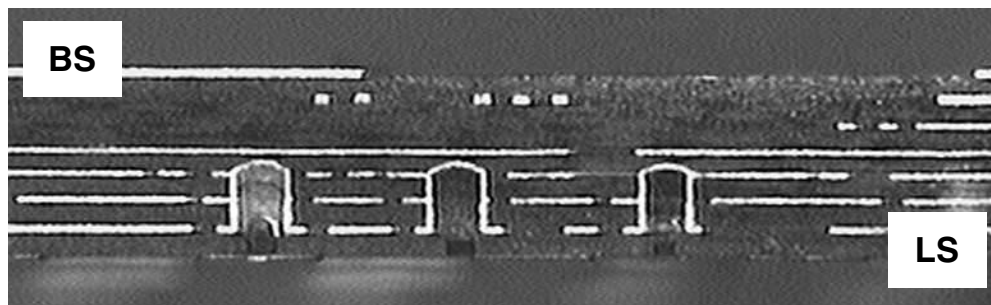
Verbindung (1-2,1-3,3-4-5,5-6-7,7-8)



Blind Via, gebohrt 0.30 mm  
gebohrt in Lage 3

# HDI Leiterplatten

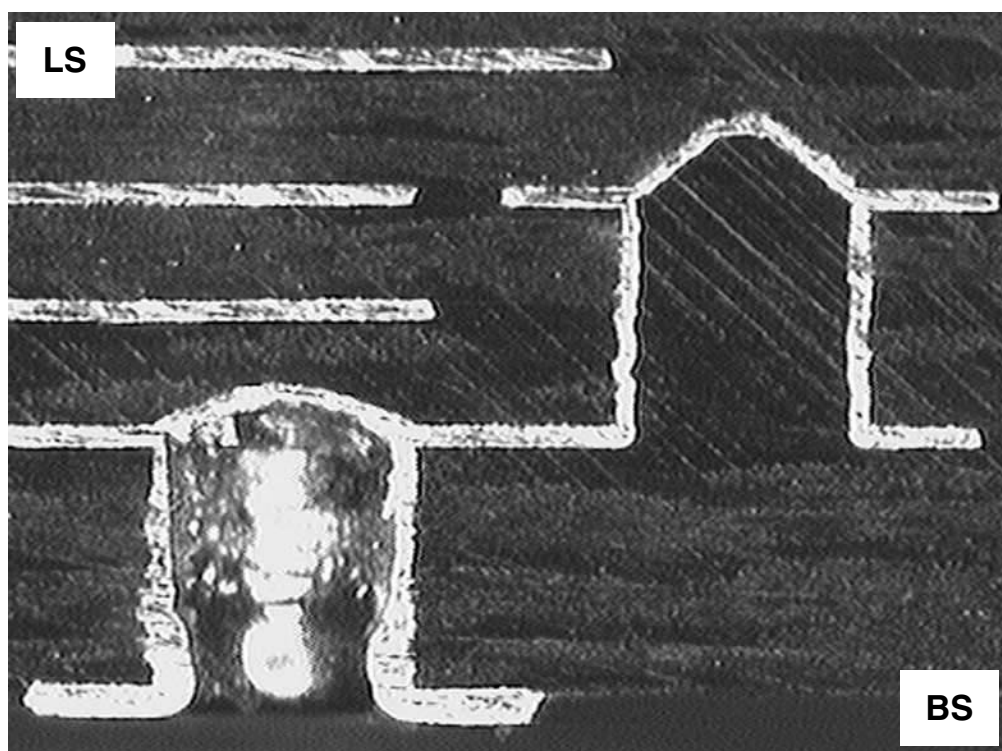
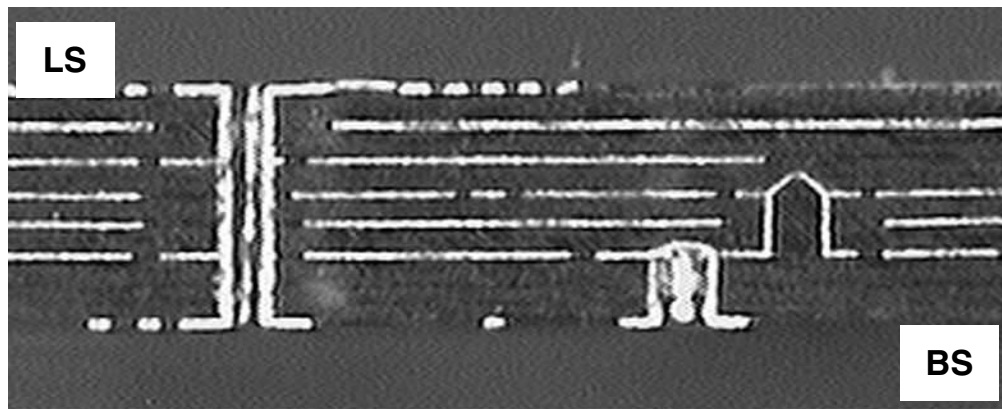
8-Lagen Multilayer (FR4 / Buried via)



Buried Via, gebohrt 0.30 mm

# HDI Leiterplatten

8-Lagen Multilayer (FR4)



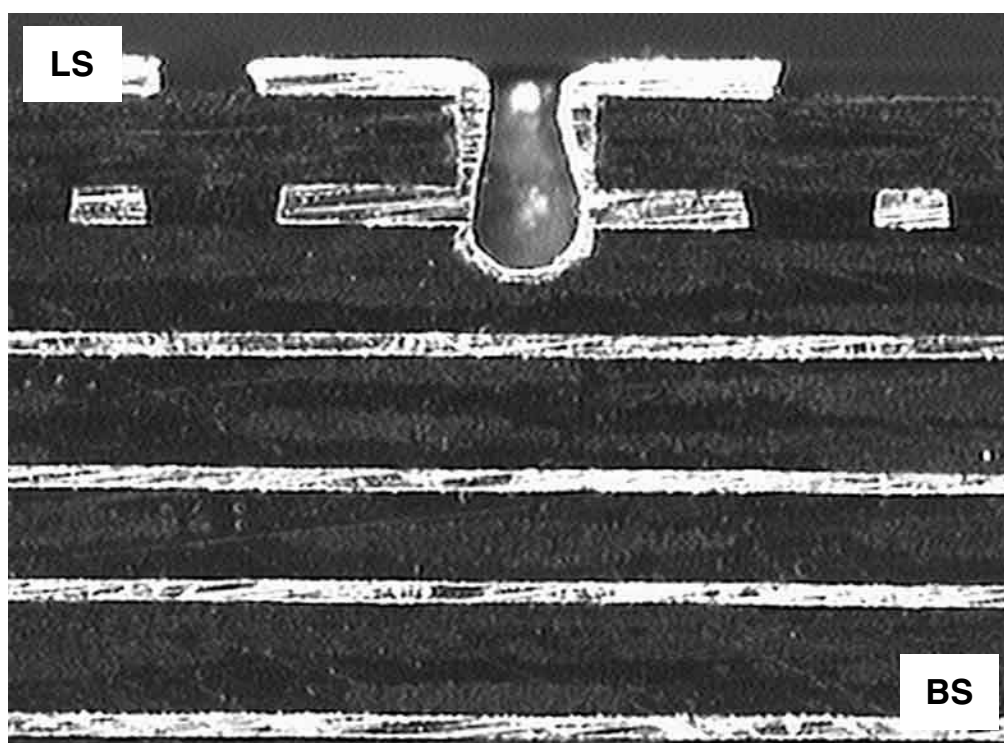
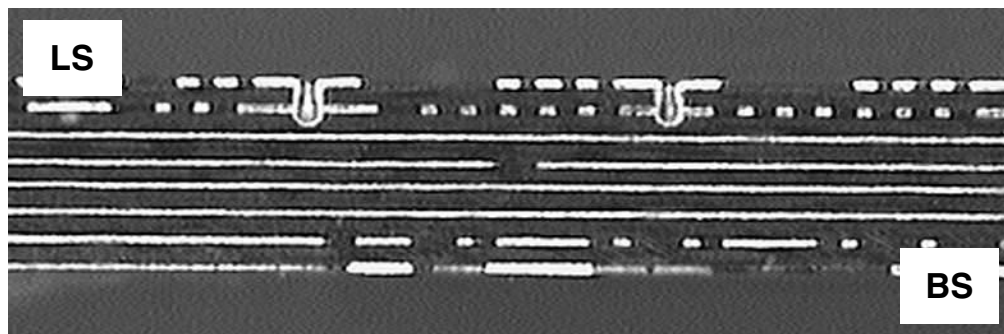
Blind Via, gebohrt 0.30 mm

Buried Via, gebohrt 0.25 mm

Lagenabstand 0.10 mm

# HDI Leiterplatten

8-Lagen Multilayer (FR4)



Blind Via, gebohrt Durchmesser 0.15 mm

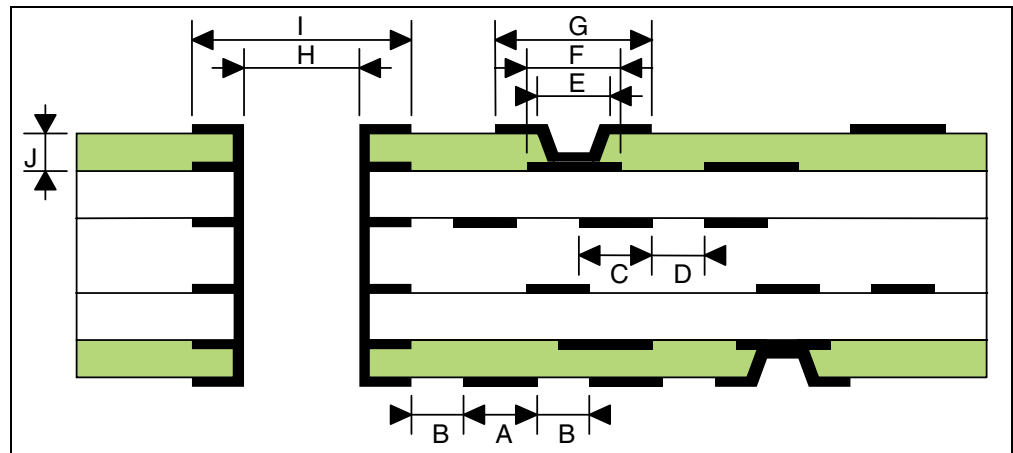
Lagenabstand 0.10 mm

Leiterbahnbreite: 0.08mm

Leiterbahnhöhe: 0.04mm

# HDI Leiterplatten

## Designregel 1

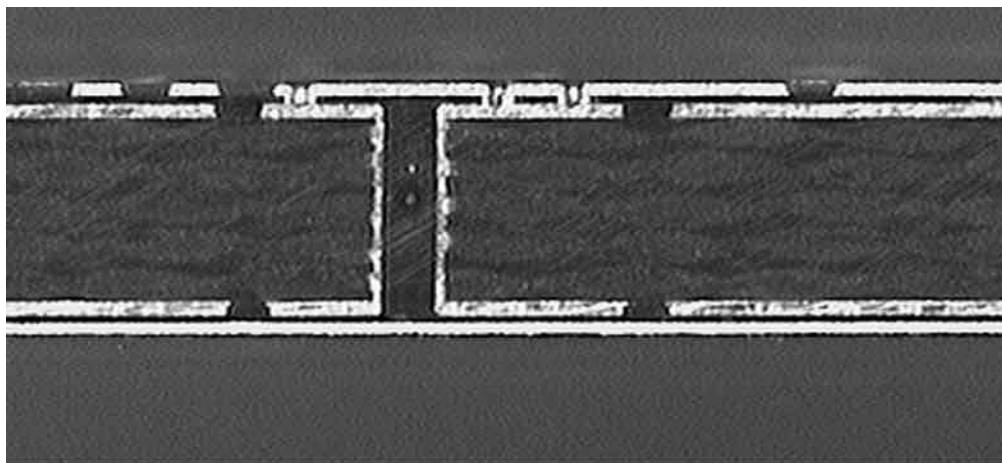


Symbol	Beschreibung	Standard (90% der Kapazitäten)	Gehobener Stand (60% der Kapazitäten)	Führende Gruppe (10% der Kapazitäten)	Spitzenklasse (2% der Kapazitäten)
A	Linewidth outerlayer	150 µm	125 µm	125 µm	100 µm
A/x	Linewidth outerlayer bei < 25 µm Cu	150 µm	125 µm	100 µm	75 µm
B	Spacing outerlayer	150 µm	125 µm	125 µm	100 µm
B/x	Spacing outerlayer bei < 25 µm Cu	150 µm	125 µm	125 µm	100 µm
C	Linewidth innerlayer	125 µm	100 µm	100 µm	75 µm
D	Spacing innerlayer	125 µm	100 µm	100 µm	75 µm
E	Microvia hole size	300 µm	125 µm	125 µm	100 µm
F	Microvia landing pad	500 µm	300 µm	300 µm	250 µm
G	Microvia pad	500 µm	300 µm	300 µm	250 µm
H	Drill size through hole	450 µm	300 µm	250 µm	200 µm
I1	Pad size through hole, outerlayer	750 µm	500 µm	450 µm	400 µm
I2	Pad size through hole innerlayer	950 µm	700 µm	650 µm	550 µm
J	E / J (aspect ratio)	1: 0,5	1: 0,5	1: 0,5	1: 1

# HDI Leiterplatten

Beispiel: Design-  
regel 1

4-Lagen Multilayer  
(RCF) (Vebindung  
1-2, 2-3, 1-4)



Blind Via gebohrt 0.15 mm

Buried Via gebohrt 0.40 mm



Blind Via, gebohrt Durchmesser 0.15  $\mu\text{m}$

Lagenabstand 0.05 mm (RCF)

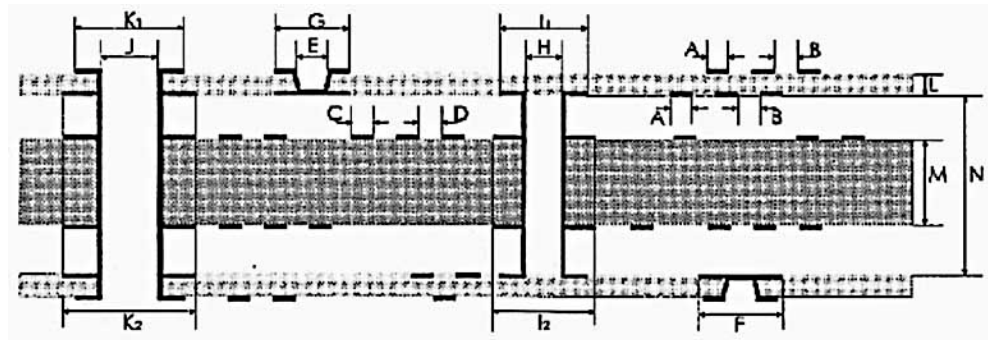


# HDI Leiterplatten

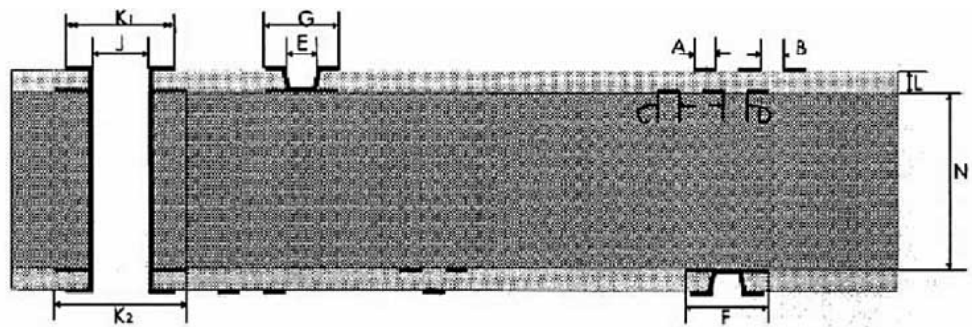
## Designregel 2

Designregel 2 (Verbindung von 1-2, 3-4, 5-6, 1-6)

6 Lagen mit Microvias, vergrabenen Kontaktlöchern (Buried Vias) und Durchkontaktierung



4 Lagen mit Microvias und Durchkontaktierungen



# HDI Leiterplatten

## Der europäische Trendbericht 1999

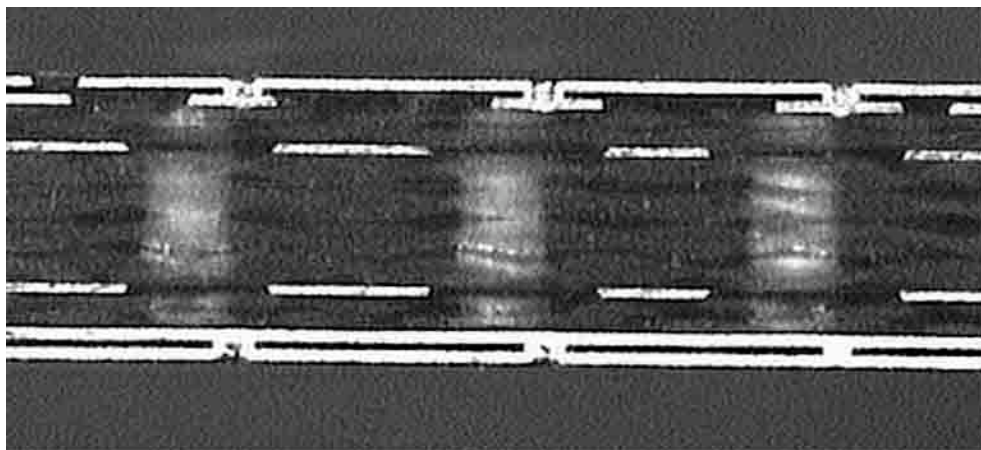
Symbol	Beschreibung	Standard (90% der Kapazitäten)	Gehobener Stand (60% der Kapazitäten)	Führende Gruppe (10% der Kapazitäten)	Spitzenklasse (2% der Kapazitäten)
A	Linewidth outerlayer	150 µm	125 µm	125 µm	100 µm
A/x	Linewidth outerlayer bei < 25 µm Cu	150 µm	125 µm	100 µm	75 µm
B	Spacing outerlayer	150 µm	125 µm	125 µm	100 µm
B/x	Spacing outerlayer bei < 25 µm Cu	150 µm	125 µm	125 µm	100 µm
C	Linewidth innerlayer	125 µm	100 µm	100 µm	75 µm
D	Spacing innerlayer	125 µm	100 µm	100 µm	75 µm
E	Microvia hole size	300 µm	125 µm	125 µm	100 µm
F	Microvia landing pad	500 µm	300 µm	300 µm	250 µm
G	Microvia pad	500 µm	300 µm	300 µm	250 µm
H	Drill size through hole	450 µm	300 µm	250 µm	200 µm
I1	Pad size buried hole, outerlayer	500 µm	500 µm	450 µm	400 µm
I2	Pad size buried hole innerlayer	700 µm	700 µm	650 µm	550 µm
J	E / J (aspect ratio)	1: 0,5	1: 0,5	1: 0,5	1: 1
K1	Pad size through hole, outerlayer	550 µm	500 µm	450 µm	400 µm
K2	Pad size through hole Innerlayer	700 µm	700 µm	650 µm	550 µm
L	L/E (aspect ratio) Microvia	$\leq 1$	$\leq 1$	$\leq 1$	$\leq 1$
M	Min. core thickness power/power	0,10 mm	0,10 mm	0,075 mm	0,075 mm
M	Min. core thickness Signal/signal	0,15 mm	0,15 mm	0,10 mm	0,075 mm
N	Core thickness (buried multilayer)	Min: 0,40 mm Max: 0,80 mm	Min: 0,40 mm Max: 0,80 mm	Min: 0,30 mm Max: 1,40 mm	Min: 0,30 mm Max: 1,40 mm
	Copper thickness Through hole	15 µm	15 µm	13 µm	13 µm
	Copper thickness Buried hole	15 µm	15 µm	13 µm	13 µm
	Copper thickness Microvia	10 µm	10 µm	8 µm	8 µm
	Basematerial	FR4	FR4	FR4 Tg>160°C	FR4 Tg>160°C
	Material for HDI-layer	RCF, FR4 Liquid dielec- tricum	RCF, FR4 Liquid dielec- tricum	RCF, FR4 Liquid dielec- tricum, with higher Tg	RCF, FR4 Liquid dielec- tricum, with higher Tg
	Number of HDI-ayer	1 of both sides	1 of both sides	2 of both sides	2 of both sides
	Board construction	Symetrical	Symetrical	Symetrical	Symetrical

(Quelle: VdL mit den Unternehmen AT&S, STP, SCHWEIZER, FUBA, PHILIPS, PPE)

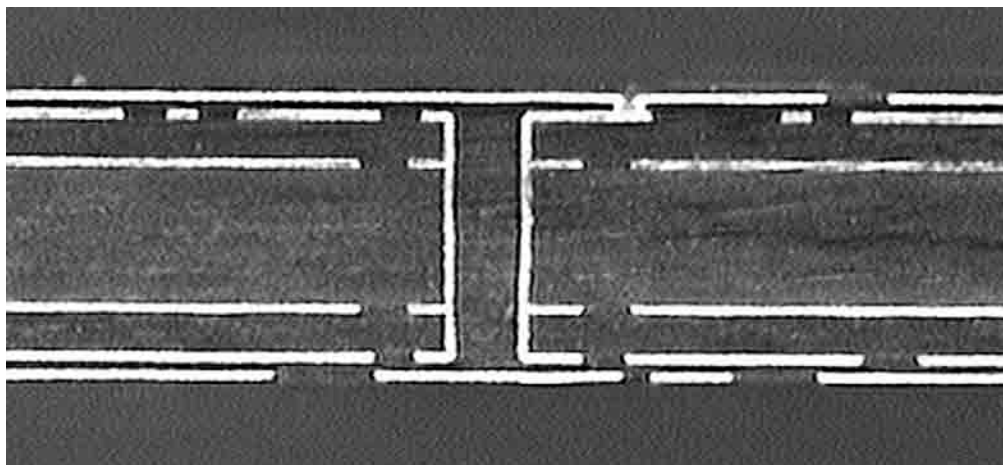
# HDI Leiterplatten

Beispiel: Design-  
regel 2

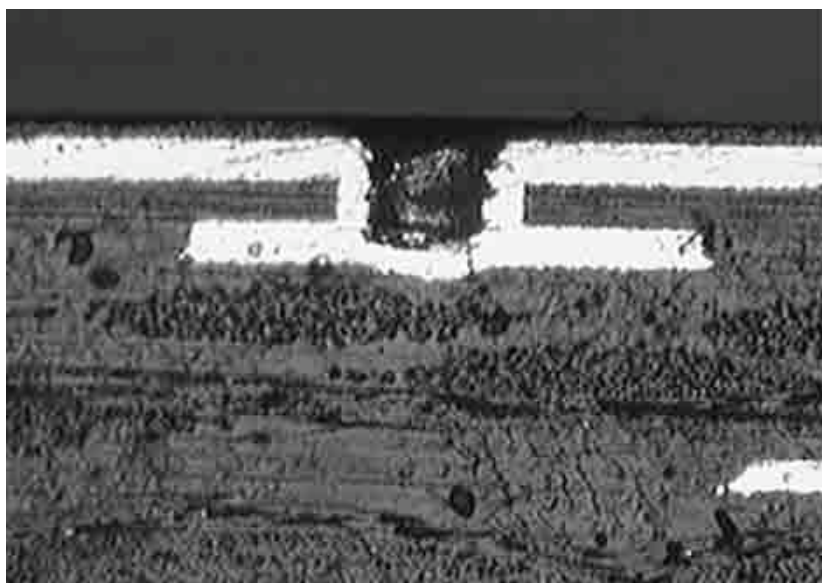
6-Lagen Multilayer  
(RCF) Verbindung  
(1-2, 2-5, 5-6, 1-6)



Blind Via 0.15 mm



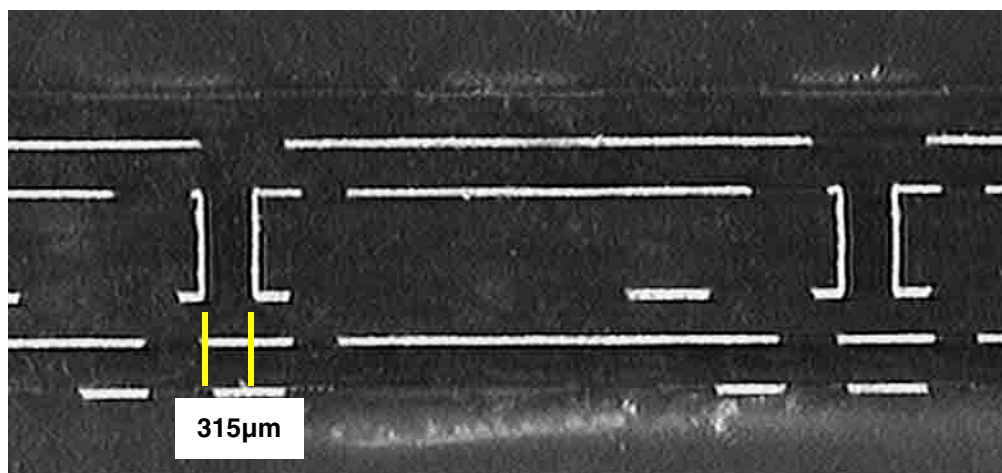
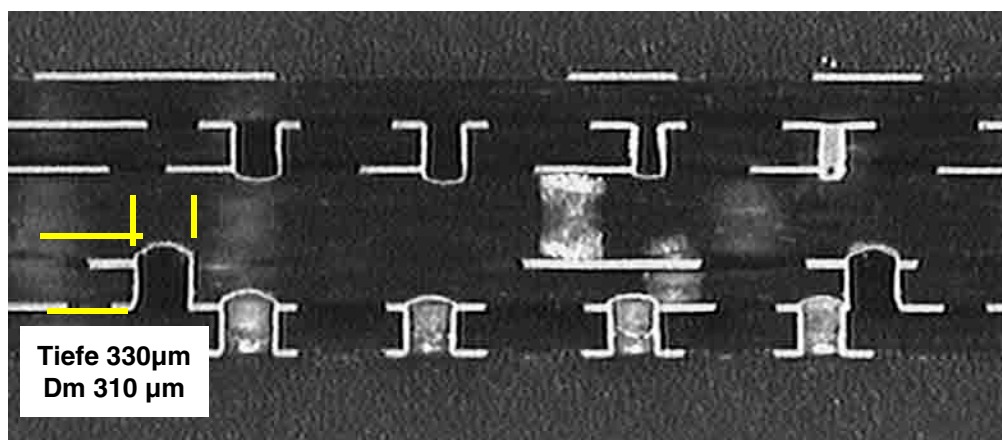
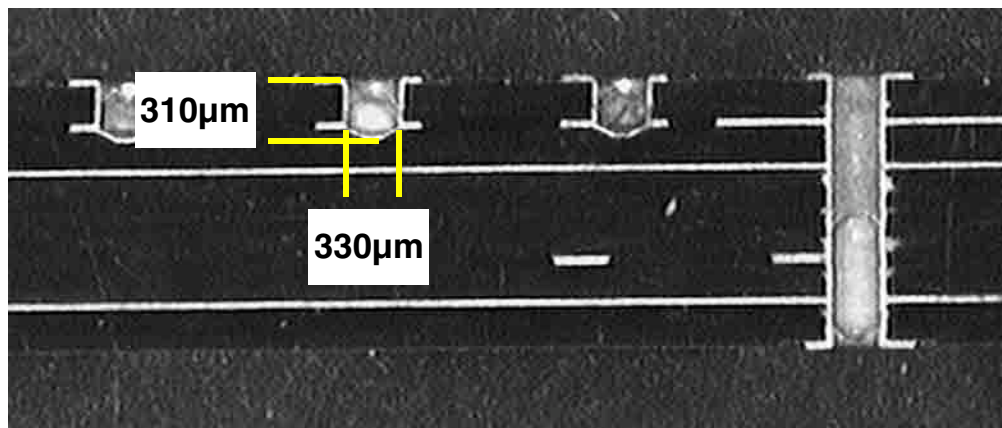
Blind Via gebohrt 0.15 mm  
Buried Via gebohrt 0.40 mm



Blind Via, gebohrt Durchmesser 0.15 mm

## HDI Leiterplatten

6-Lagen Multilayer  
FR4 Verbindung  
(1-2, 2-3, 3-4, 4-5,  
5-6, 1-6)



# HDI Leiterplatten

## Quelle

Designregel

Siehe europäischer Trendbericht 1999 über Leiterplatten mit hohen Integrationsdichten ( HDI-High Density Interconnect PWBs)

Herausgegeben von GMM VDE/VDI-Gesellschaft Mikroelektronik,  
Mikro und Feinwerktechnik

Seite 105-112

# ILFACool

"Integriertes Mikrokühlsystem für elektronische Baugruppen"

## Vorbemerkungen, Problemstellung

Der zukünftige Einsatz von immer leistungsfähigeren Bauteilen der Mikroelektronik schafft trotz verlustleistungsmindernder Maßnahmen ständig größere thermische Probleme. Diese durchziehen sowohl Konsumgüterbereiche als auch die Elektronik in industriellen Anwendungen.

Vor allem für Elektro- und Hybrid-PKW und Industrieanwendungen, wie z. B. hochgetaktete Mikroprozessoranwendungen, bei denen auf kleinstem Raum hohe Wärmeverlustleistungen abgeführt werden müssen, sollen die Voraussetzungen zur Kühlung von Leistungsbaugruppen geschaffen werden.

Da die Lebensdauer von elektronischen Bauteilen neben den Maximalwerten der Betriebstemperatur weiterhin wesentlich von deren Schwankungsbereich bestimmt wird, wird durch die Bereitstellung einer regelbaren Kühlung für das thermisch belastete Bauelement dessen Lebensdauer verlängert. Der Nachweis der Leistungsfähigkeit erbringt ILFA mit der Vorstellung eines Demonstrators der Leistungselektronik.

Hohe Wärmebelastung in Elektronikanwendungen ist oft mit dem Einsatz teurer keramischer Werkstoffe verbunden. Mit dem neu entwickelten Kühlsystem stellt der Einsatz von FR4 als Basismaterial für Leiterplatten eine kostengünstige Alternative für keramische Materialien auch in wärmekritischen Anwendungsfällen dar.

Um die Akzeptanz der Leiterplattenindustrie für die Fertigung der neuen Produkte zu erhalten, sollen Kühlsysteme auf FR4-Leiterplattenbasis möglichst mit dem Equipment realisierbar bleiben, das bei Leiterplattenherstellern im allgemeinen vorhanden ist.

Um Leiterplatten mit leistungsfähigen Kühlsystemen fertigen zu können, werden Layoutrichtlinien und Berechnungsgrundlagen für den CAD-Entwurf zur Verfügung gestellt.

## Stand der Technik

Derzeit sind Kühlungen für elektronische Baugruppen mit Luft durch freie Konvektion oder Zwangskonvektion (Lüfter) üblich und stoßen dabei auf Grenzen.

Die erhöhten Verlustleistungen, die bei zunehmender Integration auf immer engeren Raum entstehen, erhöhen die Verlustleistungsdichte erheblich. Diese extremen Wärmemengen auf kleinsten

## ILFACool

Raum führen in kürzester Zeit zur Überhitzung und Bauelemente-zerstörung.

Die zuverlässige und regelbare Wärmeabführung kann nur durch Flüssigkeiten als Wärmeträger erfolgen.

Es existieren Einzellösungen für die Flüssigkeitskühlung von thermisch extrem belasteten diskreten Bauteilen. Teilweise werden in der Leistungselektronik zusätzliche Module für Flüssigkeitskühlung aus metallischen oder keramischen Werkstoffen eingesetzt, die zusätzlichen Raum einnehmen.

Weiterhin ist begrenzt der Einsatz von Metallkern-Leiterplatten zur unregelmäßigen Wärmeableitung über das Platineninnere (Metallkern) an den Baugruppenrand möglich.

### Prinzipielle Lösung

Wichtigste Aufgabe bei der Kühlung von Bauteilen ist die Erhöhung des Wärmeleitwertes des Übergangs vom verlustleistungsbefahenen Bauelement zur Kühlflüssigkeit im Innern der Leiterplatte.

Dazu erfolgt ein Aufbau der Mehrebenenleiterplatte mit Hilfe spezieller Kanalstrukturen in Kupferinnenlagen und speziellen Prepregmaterialien.

Zur Ausschöpfung aller Möglichkeiten, die die eingesetzten Basismaterialien bieten, wurden Absprachen mit Leiterplatten-Basismaterialherstellern über Variationsmöglichkeiten der Prepregmaterialien und speziellen Kupferinnenlagen geführt.

Andererseits wurden Gespräche mit potentiellen Anwendern über die Anpassung geeigneter Rückkühlmöglichkeiten (Peltierkühler, Wärmetauscher, Ventilatoren) notwendig.

Die Untersuchungen zielten schließlich auf die Entwicklung eines neuen Prinzips für den Aufbau von Mehrebenenleiterplatten mit integriertem Kühlkreislauf.

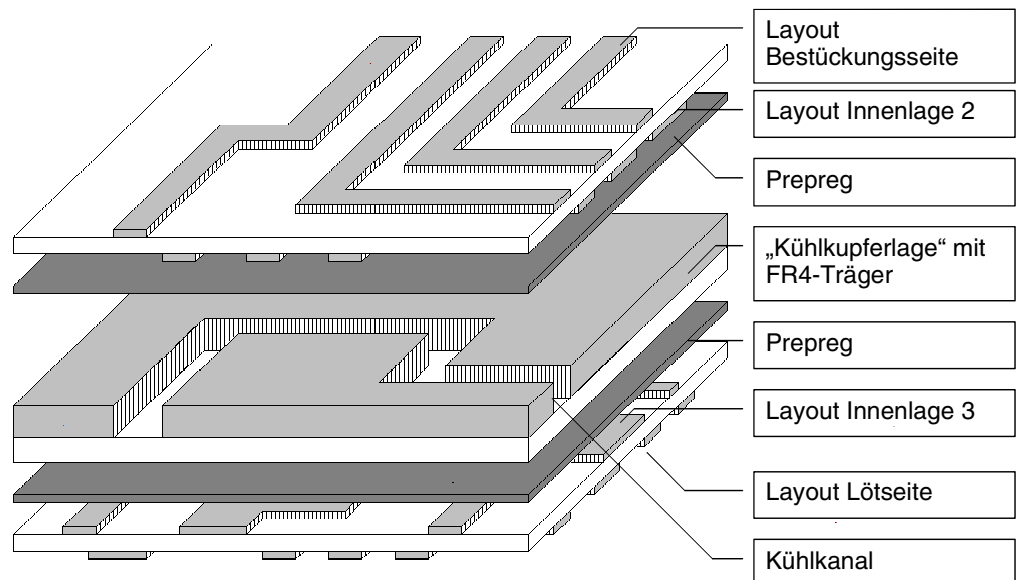
Um weiterhin die Akzeptanz der Industrie für die Fertigung der neuen Produkte zu erhalten, sollen Kühlsysteme auf FR4-Leiterplattenbasis möglichst mit dem Equipment realisierbar bleiben, das ohnehin bei Leiterplattenherstellern schon vorhandenen ist.

Die Akzeptanz der Anwender wird erhöht mit der Austauschmöglichkeit des Kühlmediums Wasser durch eine ökologisch unkritische, aber funktionell akzeptable Kühlflüssigkeit.

## ILFACool

Die wechselseitigen Einflüsse der thermischen und elektrischen Funktionslayer der Leiterplatte dürfen im Endprodukt "gekühlter Multilayer" keine Nachteile bezüglich der thermischen und elektrischen Eigenschaften erkennen lassen. Dazu sind im Anschluß an die Projektarbeit vor allem Untersuchungen hinsichtlich der EMV-Eigenschaften der gekühlten Leiterplatten durchzuführen.

**Bild 1:**  
**Prinzipieller**  
**Aufbau einer**  
**Leiterplatte mit**  
**integriertem**  
**Kühlkanal**



Dargestellt ist der prinzipielle Aufbau des Multilayers unabhängig von der technologischen Vorgehensweise.

### Lagenaufbau, Kanalausbildung

Die Entwicklungsarbeit teilte sich in drei wesentliche Schwerpunkte ein:

Ein erster Schwerpunkt der Arbeiten richtete sich auf die Erzeugung von definierten Hohlräumen im Inneren des Multilayers, die später die Form eines wärmetechnisch optimierten Kanalsystems erhielten.

Der zweite Schwerpunkt liegt in der Minimierung des Wärmeübergangswiderstandes zwischen Leiterplattenoberfläche und Kanalsystem.



## ILFACool

Der dritte Schwerpunkt liegt in der Untersuchung verschiedener Antriebsvarianten des Kühlmediums (Wasser). Zur Konstruktion und Fertigung der zukünftigen Kühlmittelpumpe werden Forderungen gestellt an die Parameter

- Mindestfördermenge
- Mindestdruck
- Arbeitstemperaturbereich
- min. Leistungsaufnahme
- min. mechanische Abmessungen und min. Gewicht
- min. Betriebsgeräusch
- Lebensdauer bei Dauerbetrieb

Bei der gezielten Erzeugung von Hohlräumen innerhalb einer Leiterplatte wurde vom Prinzip eines klassischen Multilayeraufbaus ausgegangen.

Als Innenlage für die Kühlaufgabe dient eine 400 µm dicke Kupferfolie. Diese Folie wird in Ätztechnik mit Kanälen strukturiert. Als stabilisierender Träger für diesen Vorgang dient ein Prepreg, mit dem diese Folie vorher verpreßt wurde.

Diese strukturierte "Kühl-Lage" wird für den weiteren Aufbau auf der Kupferseite mit einem speziellen Prepreg abgedeckt.

Bild 4 dokumentiert die Querschnittsform des entstehenden Kühlkanals.

In normaler Multilayertechnik schließt nach oben hin in der Regel eine Kupferfolie für die spätere Bestückungsseite den Lagenaufbau ab. Diese Folie sollte in dieser Anwendung durch ein einseitiges kupferkaschiertes Laminat (100 µm dick) ersetzt werden. Dadurch werden spätere Delaminationen der Kupferfolie über den Kanalbereichen verhindert. Delaminationen könnten entstehen, da an diesen Stellen beim Verpreßvorgang der Anpreßdruck fehlt.

Die Gesamtanzahl der elektrischen Lagen ist weiterhin variabel. Weitere Innenlagen können sich im vorgestellten Aufbau an die Kühllage nach unten hin anschließen.

Die Kühllage befindet sich in diesem Fall nicht mehr in der Mitte des Aufbaus, die Platine wird unsymmetrisch. Unsere Versuche ergaben, daß auch in diesem Fall keine stärkere Verwindung der Leiterplatte auftrat, jedoch bedarf diese Frage noch der vollständigen Klärung.

## ILFACool

Um die Funktion eines elektrischen Layouts auf zwei oder mehreren Ebenen der Leiterplatte zu gewährleisten, müssen Vias (metallisierte Bohrungen) geschaffen werden, die einerseits eine elektrische Verbindung zwischen Bestückungsseite und Lötseite (oder für elektrische Verbindungen genutzte Innenlagen) schaffen, andererseits aber sicher von der neu geschaffenen "Kühllage" elektrisch isoliert sind.

Beim bekannten Multilayeraufbau gibt es für die Isolierung zu flächigen Innenlagen (Powerplanes) grundsätzlich zwei Varianten:

- an den Stellen der Durchkontaktierungen werden in die Innenlagen Aussparungen mit entsprechendem Übermaß freigeätzt
- an den Stellen der Durchkontaktierungen werden in die Innenlagen zusätzliche Pads eingefügt, die zur umgebenden Fläche umlaufend isoliert sind

Beide Varianten sind bei der Verwendung einer Kupferdicke von 400 µm unbrauchbar, da auf diesem Wege zusätzliche Hohlräume entstehen, die bei den weiteren galvanischen und chemischen Prozessen zu unerwünschten Nebeneffekten führen.

In die Kupferfolie der späteren "Kühllage" werden die benötigten Freistellungen für Vias mit entsprechendem Übermaß gebohrt. Anschließend werden diese Bohrungen durch Verpressen mit einem speziellen harzreichen Prepreg wieder vollständig mit Harz verschlossen. Der hohe Harzanteil dieses Prepregs reicht aus, um die Bohrungen im benötigten Bereich der Bohrdurchmesser vollständig mit Harz zu füllen. Das eingesetzte Prepreg dient beim beschriebenen Kanal-Strukturieren gleichzeitig als Trägermaterial.

Nach dem Verpressen des gesamten Multilayers kann nun an den Stellen der harzgefüllten Bohrungen der Kühl-Lage die Via-Bohrung (mit kleinerem Durchmesser) zentrisch gebohrt und anschließend durchkontaktiert werden.

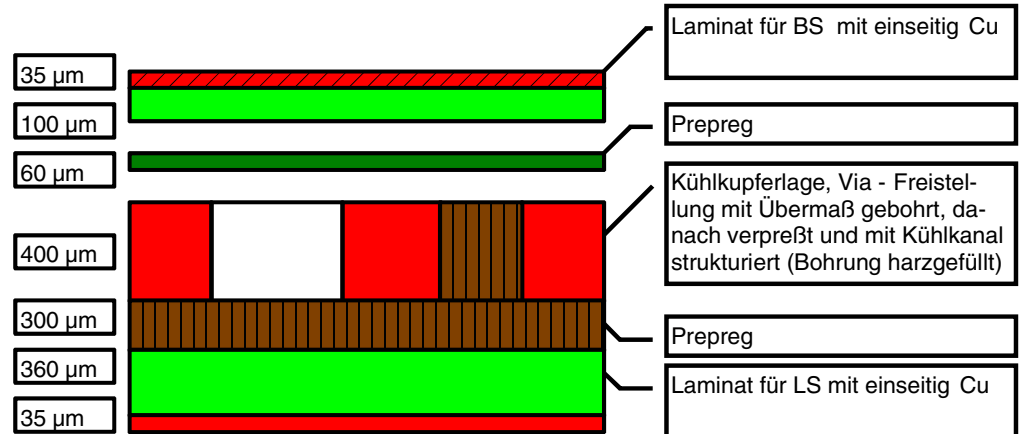
Bild 2 zeigt den technologischen Aufbau, wie er für erste Muster verwendet wurde.

Das Foto der Schliffprobe in Bild 3 dokumentiert die sichere Isolation der galvanisch erzeugten Kupferhülse innerhalb des Vias zur umliegenden Innenlage.

Die prinzipielle Lösung des Multilayeraufbaus wurde 1997 zum Patent angemeldet, das Patent wurde 1999 erteilt.

# ILFACool

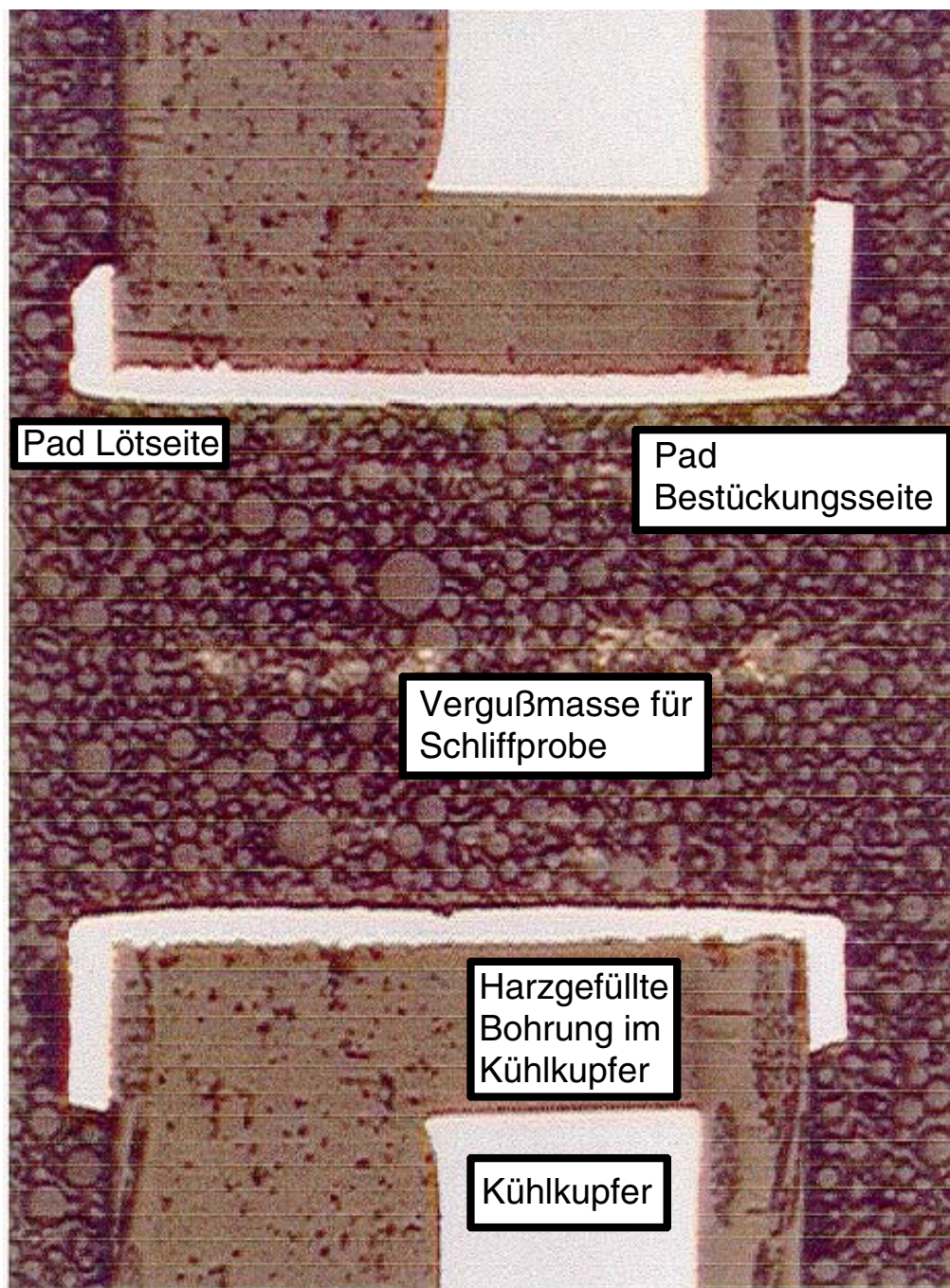
**Bild 2:**  
**Querschnitt durch**  
**den Lagenaufbau**



Dargestellt ist die einfachste Variante einer gekühlten Leiterplatte unter Berücksichtigung der technologischen Abfolge bei der Herstellung. Bei Leiterplatten mit höherer Lagenzahl werden zwischen Prepreg und Laminat für Lötseite weitere strukturierte Innenlagen eingefügt.

## ILFACool

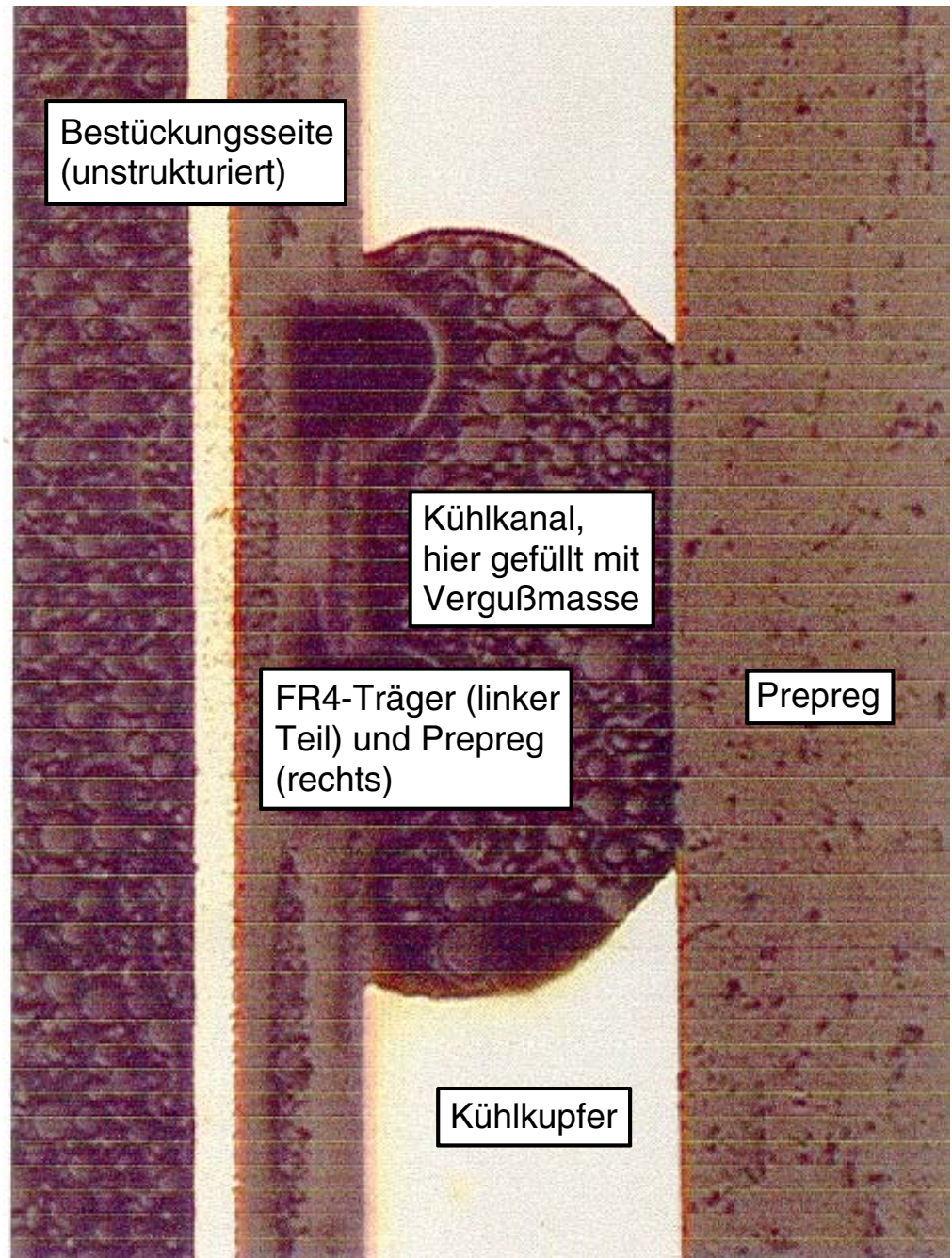
**Bild 3:**  
Schliffprobe einer  
Durchkontaktie-  
rung



Die Bohrung, in der sich die Kupferhülse aufgebaut hat, liegt exakt zentrisch zur Bohrung im Kühlkupfer. Die Hülse ist von diesem sicher isoliert und verbindet zuverlässig die Löt pads auf den Außenlagen.

## ILFACool

**Bild 4:**  
Schliffprobe eines  
Kühlkanals



Der Kühlkanal wird an den Flanken durch das geätzte Kühlkupfer begrenzt. Den Abschluß der Unterseite (rechts) und der Oberseite (links) bilden spezielle Prepregs und der FR4-Träger der Bestückungsseite.

## ILFACool

### Kühlkreislauf, Kühlmedium, Rückkühlung

Der Kühlkreislauf besteht im einfachsten Fall aus der Leiterplatte, einer Schlauchpumpe als Antriebselement, einem Peltierkühler zur Rückkühlung und einem Schlauchsystem.

Der Schlauchanschluß an die Platine erfolgt über metallische, lötfähige Anschlußstutzen. Die Anschlußstelle auf der Leiterplatte ist als nichtdurchkontaktierte Bohrung ausgeführt, die Außenseiten besitzen lötfähige Pads. Ein Verschließen der Bohrung mit Lot ist damit ausgeschlossen.

Die Anschlußstutzen werden wahlweise auf der Löt- oder Bestückungsseite der Leiterplatte aufgelötet. Die Gegenseite des Leiterplattenanschlusses wird mit einer ebenfalls lötfähigen Metallscheibe verschlossen.

Der Rückkühler (Bild 7) sollte für jeden Anwendungsfall speziell dimensioniert werden. Dabei ist zu beachten, daß die kalte Seite durch Wärmeisolierung vor einer Betauung geschützt wird.

Vorteilhaft ist in jedem Fall eine Temperaturregelung, bei der die Temperatur auf dem Chip kontinuierlich erfaßt wird. Als Stellgrößen kommen sowohl die Drehzahl der Schlauchpumpe als auch die "Pumpleistung" der Peltierelemente in Frage (Bild 5).

Für den Fall, daß Wasser bestimmten extremen Anforderungen nicht standhält, kann als alternative Kühlflüssigkeit Methoxynonafluorbutan eingesetzt werden. Seinen vorteilhaften elektrischen Parametern stehen allerdings weitaus ungünstigere thermische Eigenschaften gegenüber (Bild 6).

Methoxynonafluorbutan ist unbrennbar, ungiftig und nicht ozonabbauend.

Es hat eine hohe thermische Beständigkeit, der Siedepunkt liegt bei 60 °C. Damit ist die Möglichkeit der Nutzung des Phasenübergangs flüssig → gasförmig gegeben (Nutzung der Verdampfungswärme).

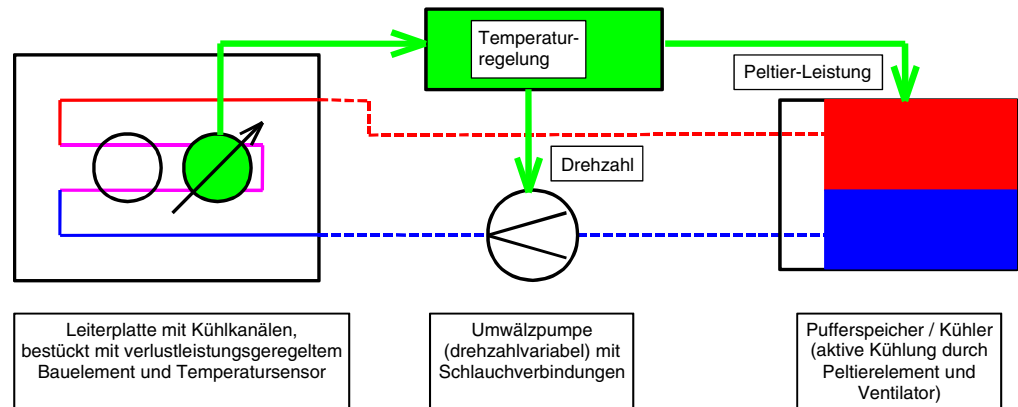
Im Leckagefall erfolgt eine schnelle und vollständige Verdampfung in die Umgebungsluft.

Es ist elektrisch nicht leitfähig und sehr gut verträglich mit Leiterplattenmaterialien (leichte Oberflächenoxidation bei Kupfer ist nicht nachteilig).

Eine wiederholte Druckfestigkeitsprüfung nach Autoklaventests bestätigte, daß kein Einfluß des Kühlmittels auf die Druckfestigkeit der Leiterplatte erfolgt.

## ILFACool

**Bild 5:**  
Blockschaltbild  
des  
Kühlkreislaufs



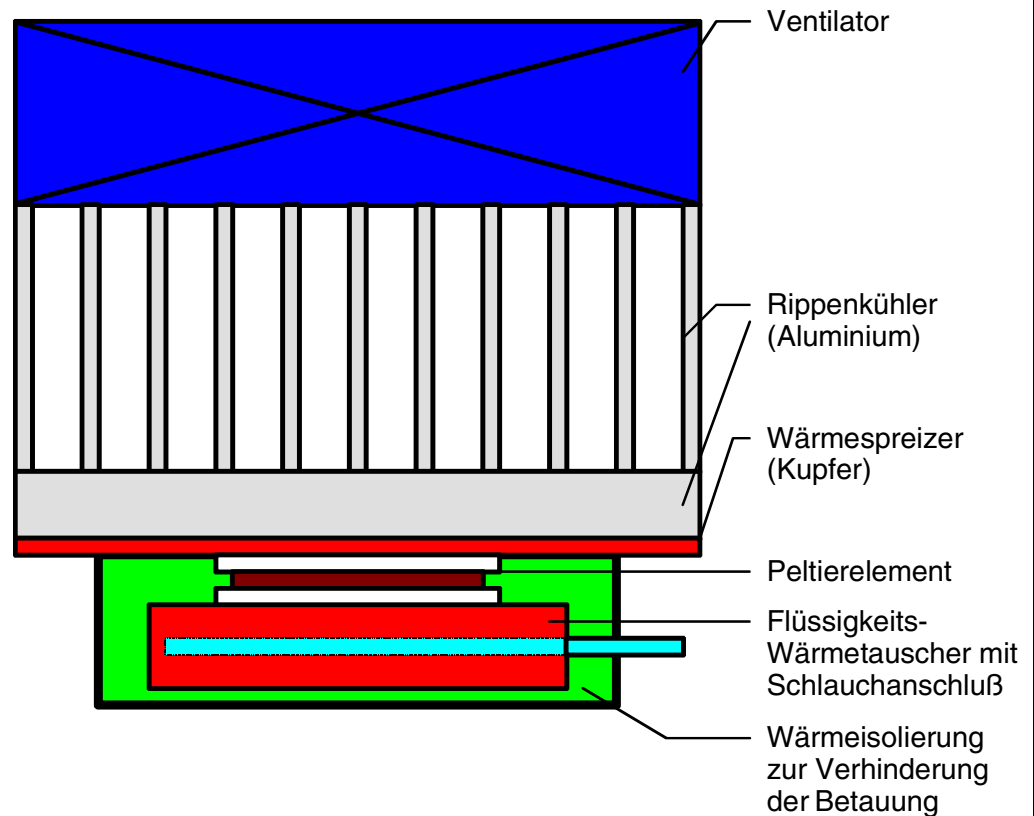
**Bild 6:**  
Vergleich der  
alternativen  
Kühlmedien

Parameter	Wasser	Methoxynonafluorbutan
Verdampfungswärme	2.256 kJ / kg	125 kJ / kg
Spez. Wärme	4,19 kJ / kg K	1,17 kJ / kg K
Normalsiedepunkt	100 ° C	60 ° C
Dichte	1,0 kg / dm <sup>3</sup>	1,52 kg / dm <sup>3</sup>

Wasser besitzt gegenüber Methoxynonafluorbutan wesentlich bessere wärmetechnische Eigenschaften und sollte nur bei extremen Sicherheitsanforderungen durch dieses ersetzt werden.

# ILFACool

**Bild 7:**  
**Aufbau der Rück-**  
**kühleinrichtung**



Der Aufbau wurde getestet und dessen Eignung für das Kühlsystem nachgewiesen. Für jeden konkreten Anwendungsfall muß dieser Aufbau speziell dimensioniert werden. Grundsätzlich zu beachten ist, daß der Rippenkühler die Wärmeleistung aus dem Kühlmittel der Leiterplatte und zusätzlich die Verlustleistung des Peltierelements ("Pumpleistung") abführen muß.

**Layout-**  
**optimierung,**  
**Simulation,**  
**Entwurfsregeln**

Bei der Betrachtung des möglichen Kühleffektes eines Mikrokühlsystems muß zunächst ein Bereich umrissen werden, in dem es sinnvoll erscheint, zu arbeiten.

Dieser Bereich wird begrenzt durch geschätzte Werte für mögliche Durchflussmengen des Kühlmediums (bestimmt von Kanalquerschnitt und Fließgeschwindigkeit) und erreichbare Temperaturdifferenzen des Kühlmediums zwischen Wärmequelle und -senke. Aus dem resultierenden Kennlinienfeld ergibt sich ein theoretischer Bereich zwischen 0...30 W abführbarer Wärmeleistung bei Verwendung von Wasser als Kühlmedium (Bild 8).



## ILFACool

Um diesen Wert in der Praxis zu erreichen, ist der Wärmeübergang von der Leiterplattenaußenlage zur Kühlflüssigkeit im Kanal zu optimieren.

Die Wärmeleitung erfolgt im wesentlichen über drei Wege:

- von der äußeren Kupferschicht (Bestückungs- oder Lötseite) senkrecht über eine FR4-Schicht zur Kühlflüssigkeit
- von der äußeren Kupferschicht senkrecht über FR4 zur inneren Kupferschicht (Kühllage) und waagrecht weiter zur Kühlflüssigkeit
- von der äußeren Kupferschicht senkrecht über zusätzlich eingebrachte Vias zum Wärmetransport (als rohrförmiger Leiter oder z. B. PbSn-gefüllt als zylindrischer Leiter) zur Kühllage und waagrecht zur Kühlflüssigkeit

Um dem Idealzustand der Wärmeleitung möglichst sehr nahe zu kommen, wurde der Wärmeübergang im Bereich der Kühlkanäle simuliert (Bild 9).

Die Simulation ergibt, daß auf direktem Weg, d. h. von der Platinenaußenseite durch Isoliermaterialien, kaum ein Wärmefluß zustande kommt. Die Dicke der Trägerschicht zwischen Außen- und Kühllage ist dahingehend unkritisch.

Dagegen wird der weitaus größte Teil der Wärme von der Platinenoberfläche über Wärmeleit-Vias (Thermalvias) zur Kühllage und Kühlflüssigkeit transportiert. Die ausschließliche Funktion der Thermalvias ist die Wärmeableitung zur Innenlage. Sie sind über die galvanisch erzeugte Kupferhülse mit der Kühllage verbunden und elektrisch von allen anderen Lagen isoliert.

Diese Überlegungen führten zu den Layoutempfehlungen in Bild 10.

Die Anordnung der Thermalvias sollte unter Berücksichtigung technologischer Anforderungen so dicht wie möglich entlang der Kühlkanäle erfolgen.

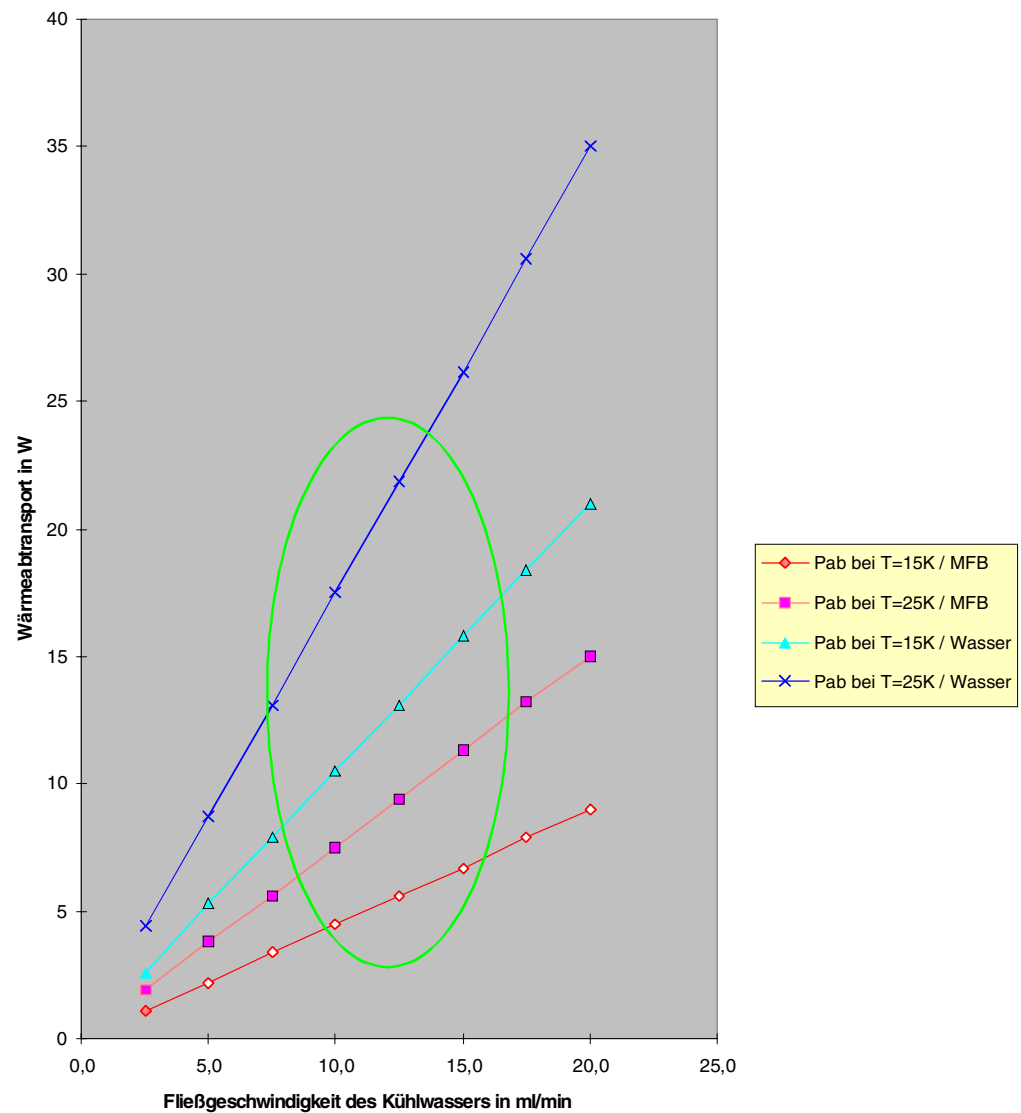
Die Grenzwerte, die von der Technologie bei ILFA vorgegeben werden, sind aus Bild 11 ersichtlich.

Da der Wärmezugang zum Kühlkanal zum größten Teil von der Kanalseitenwand her erfolgt, sollten diese Kanalseiten maximale Höhe haben (Optimum bei 400 µm Kupferdicke).

# ILFACool

**Bild 8:**  
Erreichbare  
Wärmeabführung  
durch die Kühlung

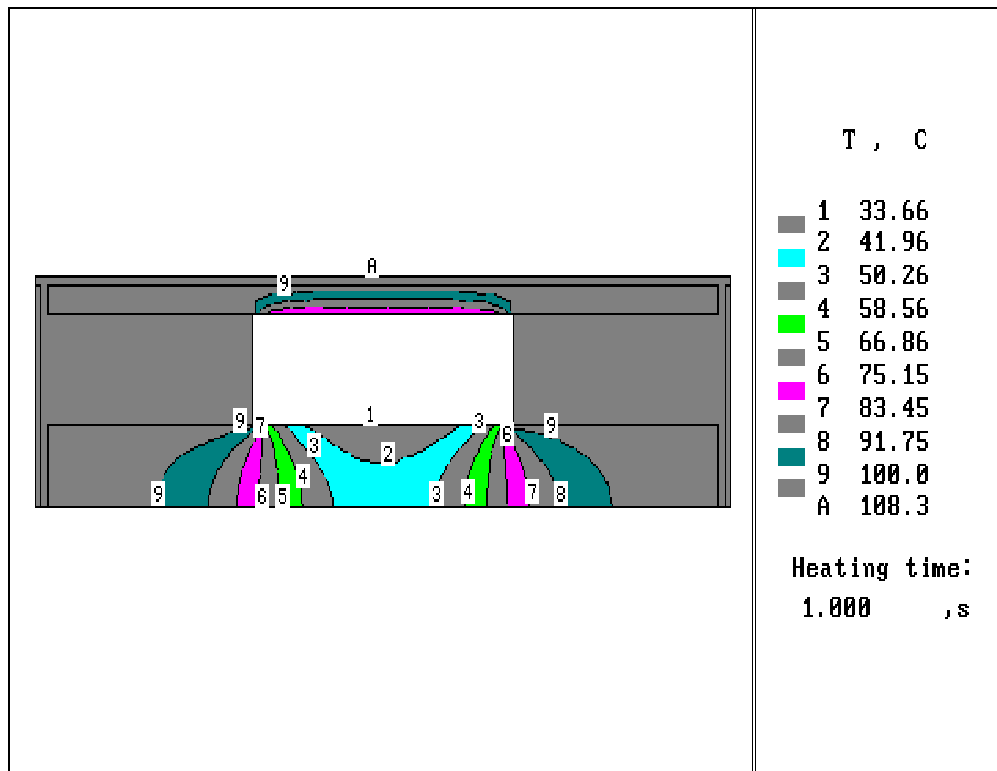
Theoretische Wärmeleistungsabfuhr in Abhängigkeit vom Kühlmedium,  
Fließgeschwindigkeit und erzielbarer Temperaturdifferenz des  
Kühlmediums zwischen Zu- und Ablauf



Die grüne Linie markiert den derzeitigen Arbeitsbereich bei der Kühlung der bisher gefertigten Leiterplatten.

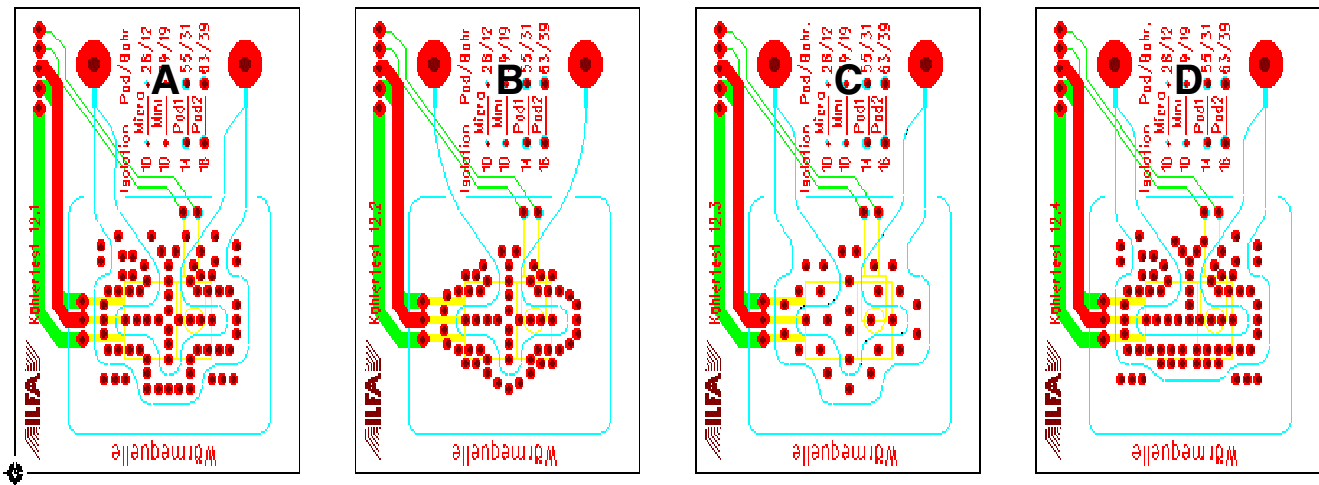
# ILFACool

**Bild 9:**  
Simulations-  
ergebnisse



# ILFACool

**Bild 10:**  
Vorgehensweise  
bei der Kühlkanal-  
gestaltung



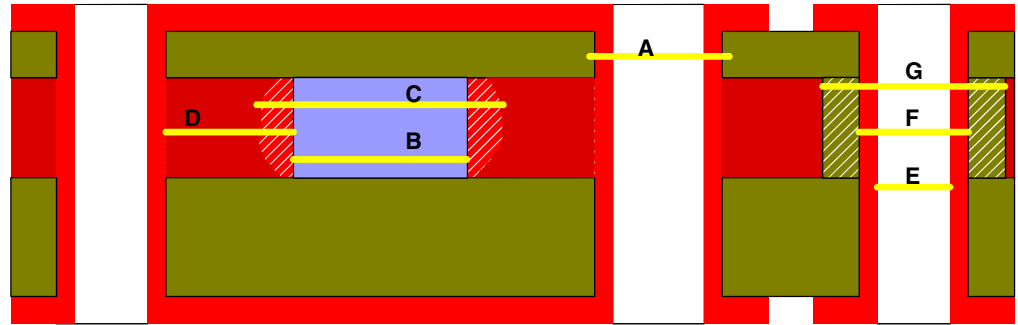
## Wichtigste Grundregeln:

- große Kontaktflächen zwischen Kühlflüssigkeit und Kühlkupferlage durch lange bzw. parallele Kanalführung
- niedriger thermischer Widerstand von Platinenoberfläche zur Kühlkupferlage durch große Anzahl Thermovias unmittelbar am Kanal

- A : optimale Lösung  
 B gegenüber A : nur ein Kanal  
 C gegenüber A : zu wenig Vias  
 D gegenüber A : Kanal verkürzt

# ILFACool

**Bild 11:**  
Grenzwerte für  
das Herstellungsverfahren des  
Kühlsystems



- A - Bohrdurchmesser für Thermovias, Optimum 0,8 mm
- B - Kanalbreite (Vorgabe im Datensatz für Filmbelichtung, entspricht Fensterbreite für Ätzprozess)
- C - Tatsächliche Kanalbreite nach dem Ätzvorgang (einschl. Unterätzung)
- D - Abstand der theoretischen Kanalwandung zur nächstliegenden Bohrwandung
- E - Enddurchmesser elektrischer Durchkontaktierungen, Minimum 0,3 mm
- F - Bohrdurchmesser elektrischer Durchkontaktierungen, Minimum 0,35 mm
- G - Übermaß der Isolationsbohrung im Kühlkupfer zum Bohrdurchmesser F, Minimum  $F+0,6$  mm

Die Angaben beziehen sich auf die Verwendung einer Kupferfolie 0,4 mm als Kühllage.

## ILFACool

### Demonstrator, technische Parameter

Der vorgestellte Demonstrator besteht aus einem 4-Lagen-Multilayer mit einer zusätzlichen Kühlebene zwischen Bestückungsseite und erster Innenlage.

Diese Baugruppe dient zur Ansteuerung von 3 Motoren über Leistungstransistoren im TO220-Gehäuse. Die Baugruppe ist in der Originalvariante mit einem Aluminiumkühlkörper mit der Oberfläche von ca. 4 dm<sup>2</sup> ausgerüstet. Die gesamte Verlustleistung (über 7 Leistungsbauteile) ist auf kurzzeitig 80 W begrenzt. Dabei erhitzen sich die wärmebelasteten Bauteile auf über 100 °C.

Die Variante mit vierfacher Flüssigkeitskühlung erlaubt den Dauerbetrieb der Baugruppe mit jeweils 25 W pro Kühlstelle, die maximal erreichte Temperatur auf der Schaltkreisoberfläche beträgt dabei ca. 70 °C (Bild 13).

Im Detailbild (Bild 14) erkennt man die Umsetzung der Layoutrichtlinien (Bild 10).

Es wird jeweils ein Doppelkanal benutzt mit einer maximalen Anzahl von Thermalvias zur Wärmeabführung. Die Bauteile selbst sind mit Wärmeleitkleber auf die Platinenoberseite geklebt.

Zur Inbetriebnahme und Erfassung der Leistungsdaten von flüssigkeitsgekühlten Leiterplatten wurde eine entsprechende Hardware entwickelt. Sie erlaubt es, in weiten Bereichen die Einhaltung der geforderten Leistungsdaten der Platine zu überprüfen (Bild 12).

## ILFACool

**Bild 12:  
Demonstrator  
auf dem  
ILFA-Prüfstand**

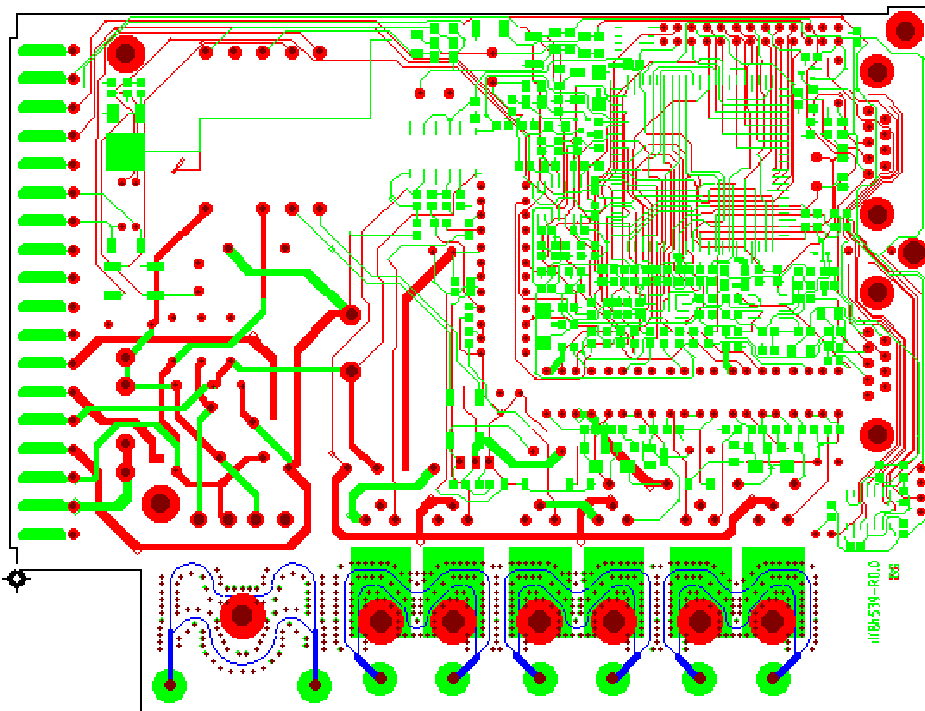


Zu sehen ist der Test der unbestückten Leiterplatte. Es wurden die beiden äußeren Kühlstellen in Betrieb genommen und mit Test-Wärmequellen bestückt.

Mit Hilfe einer programmierbaren Leistungsquelle (im Hintergrund) wird der Temperaturverlauf auf der Bauteiloberfläche in Abhängigkeit von Verlustleistung, Kühlmitteldurchfluß und -temperatur erfaßt.

# ILFACool

**Bild 13:**  
Layout des  
Demonstrators



Dargestellt sind Bestückungsseite (grün), Lötseite (rot) und Kühlkanäle (blau).

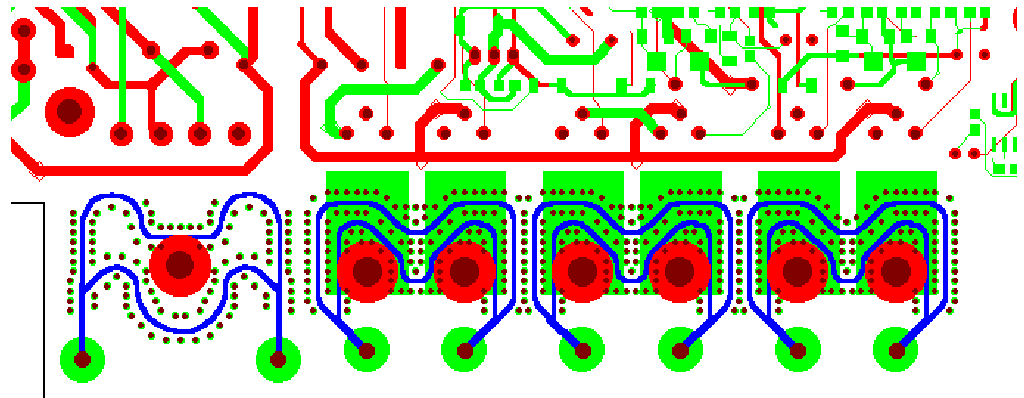
Nicht dargestellt sind zwei weitere Innenlagen (Ground- und Power-Plane).

Die Ein- und Austrittspunkte der Kühlkanäle sind als nichtdurchkontaktierte Bohrungen im Durchmesser 3,2 mm ausgeführt. Auf Löt- und Bestückungsseite befinden sich jeweils lötfähige Pads zum Auflöten des Anschlußstutzens bzw. einer Abdichtscheibe (wahlweise Anschluß von BS oder LS).



## ILFACool

**Bild 14:**  
Detail des  
Bereichs der  
Kühlkanäle



Die Kanalbreite verjüngt sich an der Stelle der Verzweigung, um den Querschnitt an die Durchflußmenge anzupassen. Dadurch ergibt sich im gesamten Kanal eine nahezu konstante Fließgeschwindigkeit.

Insgesamt sind 6 Leistungstransistoren im TO220-Gehäuse (3 doppelte Kühlstellen rechts) und ein weiteres Leistungsbauteil montiert.

Über jede der 4 Kühlstellen ist es möglich, eine Wärmeleistung von ca. 25 W abzuführen.

# Laserdirektbelichtung

*A. Süllau, A. Wiemers*

## Zusammenfassung

Die erheblich gestiegene Verdrahtungsdichte auf der Leiterplatte hat zu einem Innovationsbedarf in der Fertigungstechnologie von Leiterplatten geführt.

Einer der wichtigsten Fertigungsschritte ist die fototechnische Strukturierung des Leiterbildes. Allgemein üblich ist das klassische Verfahren der Filmbelichtung. Doch die Grenzen dieser Technologie sind bei Leiterbahnbreiten und Leiterbahnabständen  $< 120\mu\text{m}$  erreicht.

Um diese Grenzen zu überwinden, war es erforderlich, modernere Verfahren in den Produktionsprozeß zu integrieren, von denen das wichtigste die direkte Belichtung von Fotolaminaten durch Lasersysteme ist.

## Schlagworte

DP40, Filesyntax, Filmbelichtung, Fotolaminat, Gerber-Format, Laser-Direkt-belichtung, Leiterplattentechnologie, Mikrofeinstleitetertechnik

# Laserdirektbelichtung

## 1.0 Einleitung: Die Probleme mit Filmen

Die Evolution elektronischer Bauteile hat eine Chiptechnologie hervorgebracht, die sich durch eine hohe Integration von Funktionen auszeichnet.

Der Träger der einzelnen Komponenten und der Kern der Baugruppe ist die Leiterplatte. Sie sorgt dafür, daß nichtautonome Chips zu einer gemeinsamen Leistung fähig werden.

Eine besondere Bedeutung im Produktionsprozeß kommt der Herstellung der Fertigungsfilme zu. Die Strukturbelichtung bestimmt die Leiterbildauflösung und legt damit die Grenzen für eine wirtschaftlich und technologisch herstellbare Leiterplatte fest.

Ursprünglich wurden für die Belichtung des Leiterbildes Diazofilme eingesetzt. Diese Filme waren nicht zufriedenstellend, weil durch das Kopieren der Diazofilme vom Fotoplott-Original Einbußen in der Qualität hingenommen werden mußten.

Die Aufgabe des Diazofilmes hat der Schwarzfilm übernommen, das ist im Normalfall der Fotoplott-Film. Dieser Film ist schärfer in der Kontur und bietet einen besseren Kontrast. Für die Produktion steht er schneller zur Verfügung, weil die Zwischenschritte für die Erstellung der Diazos entfallen.

Die üblichen Probleme, die mit der Handhabung von Filmen auftreten, sind damit jedoch nicht gelöst.

Filme reagieren sehr empfindlich auf die Umgebungstemperatur und die Luftfeuchtigkeit. Bei der Anwendung kommt es häufig zu Beschädigungen und verkratzte Filme führen zu Serienfehlern in der Produktion. Dann müssen Filme nachgeplottet, geprüft und neu vermessen werden.

Die Räume, in denen mit Filmen gearbeitet wird oder in denen Filme gelagert werden, müssen klimatisiert sein.

Die Registrierung der Filme und die spätere Passung des Leiterbildes zum Bohrbild ist aufwendig und im Ergebnis dennoch nicht perfekt.

Der Schwarzfilm bringt zwar einen direkten Zeitvorteil im Vergleich zum Diazofilm. Die ultimative Lösung ist er nicht.

Mehrfach wurde deshalb der Versuch unternommen, das Leiterbild direkt per Laser auf das fotosensitive Laminat zu belichten, ein Prozeß, der Laser-Direct-Imaging (LDI) genannt wird.

Der Fa. Zeiss/Jenoptik ist es als erstem Unternehmen 1992 gelungen, ein Maschinenkonzept zu realisieren, das die gewünschten Vorstellungen in die Praxis umsetzen kann.

Das System hat den Namen „DP40“ (Direct-Printer mit 40ym-Auflösung).

## Laserdirektbelichtung

Die Maschinensteuerung liest die CAM-Daten lagenweise ein, konvertiert sie und schreibt die Bildstruktur mit einem Laser zeilenweise auf die mit Fotolaminat beschichtete Platine.

### 2.0 Die Leiterbild- strukturierung

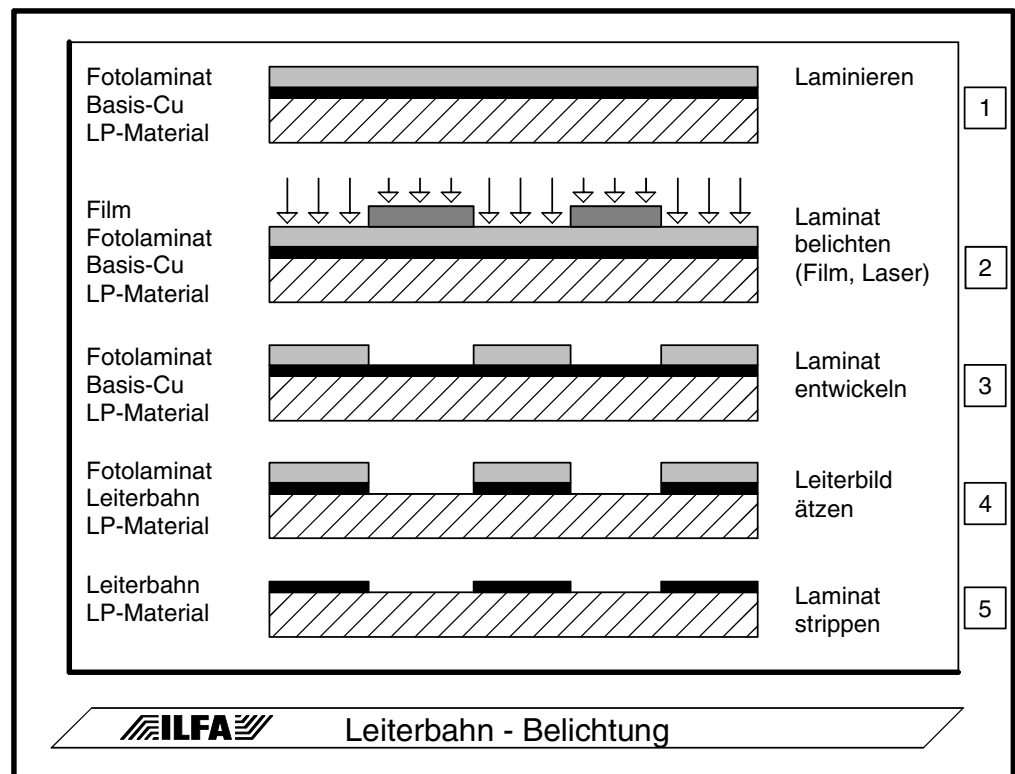
Leiterplatten bestehen immer aus einem Trägermaterial, auf das eine Kupferschicht aufgebracht ist. Zu Beginn des Produktionsprozesses ist diese Kupferschicht über die ganze Fläche des Materialzuschnittes durchgängig geschlossen.

Für die Strukturierung des Leiterbildes wird die Materialoberfläche mit einem fotosensitiven Laminat beschichtet, das aufgegossen oder von der Rolle aufgewalzt wird (Laminat = dünne Schicht).

Durch die Belichtung polymerisieren die betroffenen Laminatbereiche, das Laminat härtet aus. Im anschließenden Entwicklungsprozess werden nicht belichtete Laminatbereiche entfernt (Bild 1). Das darunter befindliche Kupfer liegt dann frei und zeigt bereits das Bild der späteren Leiterbahnen.

Die Belichtung kann positiv erfolgen, dann ist nach dem anschließenden Ätzen die Leiterbildstrukturierung abgeschlossen. Während des Ätzprozesses wirkt das stehengebliebene Fotolaminat als Resist (Resist = Schutzschicht). Ist die Belichtung negativ, dann folgt erst noch ein galvanotechnischer Arbeitsgang, bei dem eine zusätzliche Metallisierung erfolgt, zum Beispiel eine Verzinnung der freiliegenden Kupferoberfläche, bevor geätzt werden kann. In diesem Fall wirkt das Zinn als Resist.

**Bild 1: Leiterbild-  
belichtung**



# Laserdirektbelichtung

## 3.0 Leiterplatten der nächsten Generation

Warum der Strukturbelichtung eine derart entscheidende Bedeutung zukommt, wird verständlich, wenn die Anforderungen an das Produkt „Leiterplatte“ offengelegt werden.

Die Leiterplatten-Technologie muß mit der Entwicklung der Bauteiltechnologie mithalten, die geprägt ist von der Miniaturisierung der Bauteilkörper und der Zunahme der Pindichte auf engstem Raum.

Entsprechend ihrem Produktionsaufwand und ihrem Anspruch werden Leiterplatten in verschiedene Klassen eingeteilt.

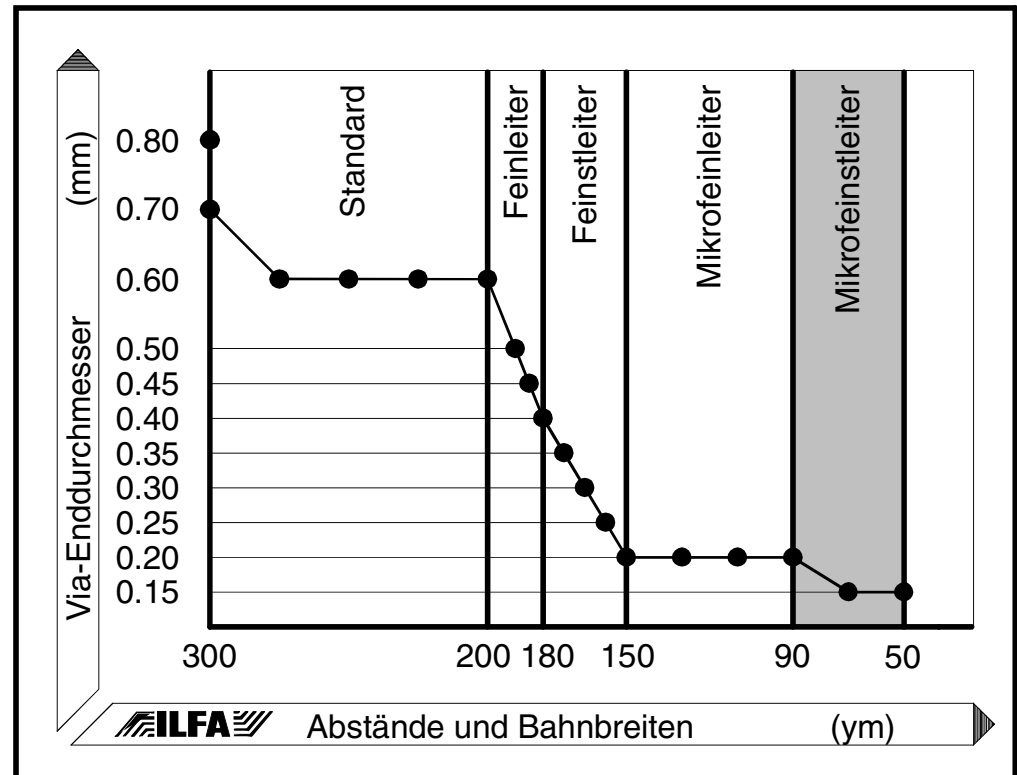
In der Übersicht zu diesen Klassen (Bild 2) fällt auf, daß sich die Leiterbahnbreiten und Leiterbahnabstände sehr markant verändern im Übergang von „Standard“ zu „Feinleiter“.

Um die Hürde „200µm“ zu nehmen, sind durch die Leiterplattenhersteller umfangreiche Investitionen in allen Bereichen erforderlich gewesen.

Dazu gehörte der Wechsel oder die Ergänzung des Maschinenbestandes.

Mit den neuen Maschinen war es nun möglich, „150µm“-Bildstrukturen und Vias mechanisch bis auf ein Mindestmaß von 0.20mm herzustellen.

**Bild 2:**  
Leiterplatten-Klassen



## Laserdirektbelichtung

Alle Maschinenkonzepte bauten bis zu diesem Zeitpunkt auf hergebrachten mechanischen Technologien auf, waren dabei natürlich genauer und in engeren Toleranzen zu betreiben.

Für den Übergang in die Klasse „Mikrofeinstleiter“ (MFT) mit Strukturen von „90 $\mu\text{m}$ “ bis „50 $\mu\text{m}$ “ reicht die nochmalige, ausschließlich mechanische Verbesserung bestehender Maschinenkonzepte nicht aus.

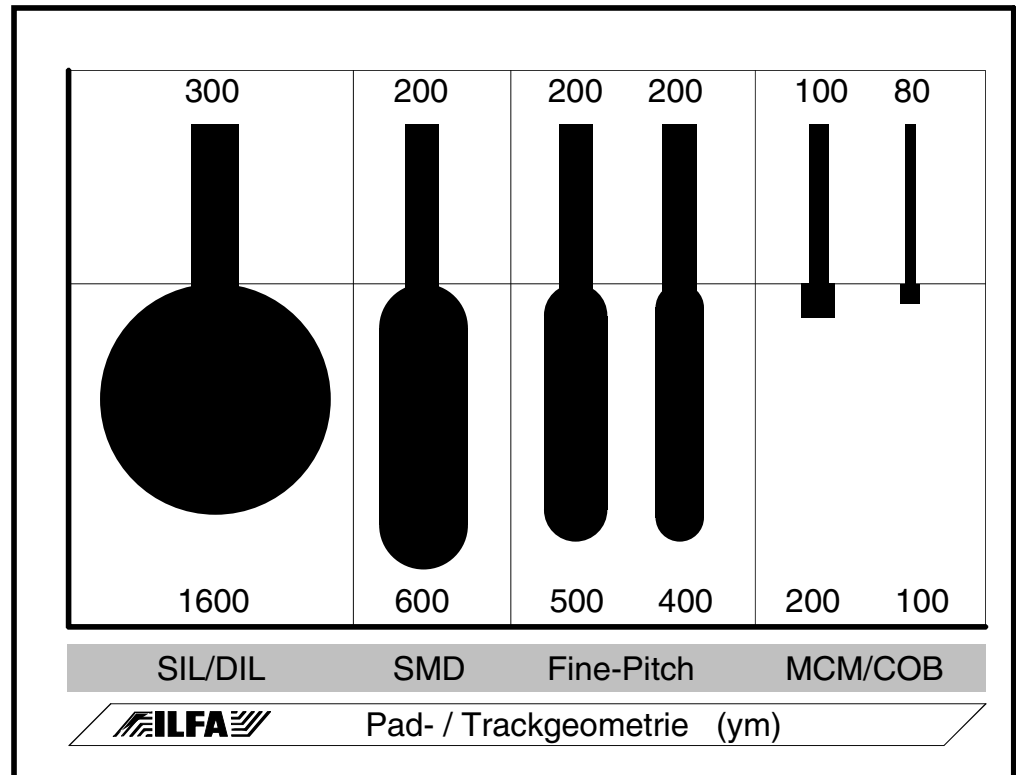
Um den Sprung in diese qualitativ wichtige Produktklasse zu schaffen, ist eine vollständig neue Maschinengeneration erforderlich, die auf der Lasertechnologie aufbaut.

Die Ansprüche an elektronische Baugruppen sind sonst nicht zu erfüllen.

Die Gegenüberstellung der geometrischen Anforderungen zeigt am ehesten, welche Vorgaben heute an die Leiterbildstruktur gestellt werden (Bild 3).

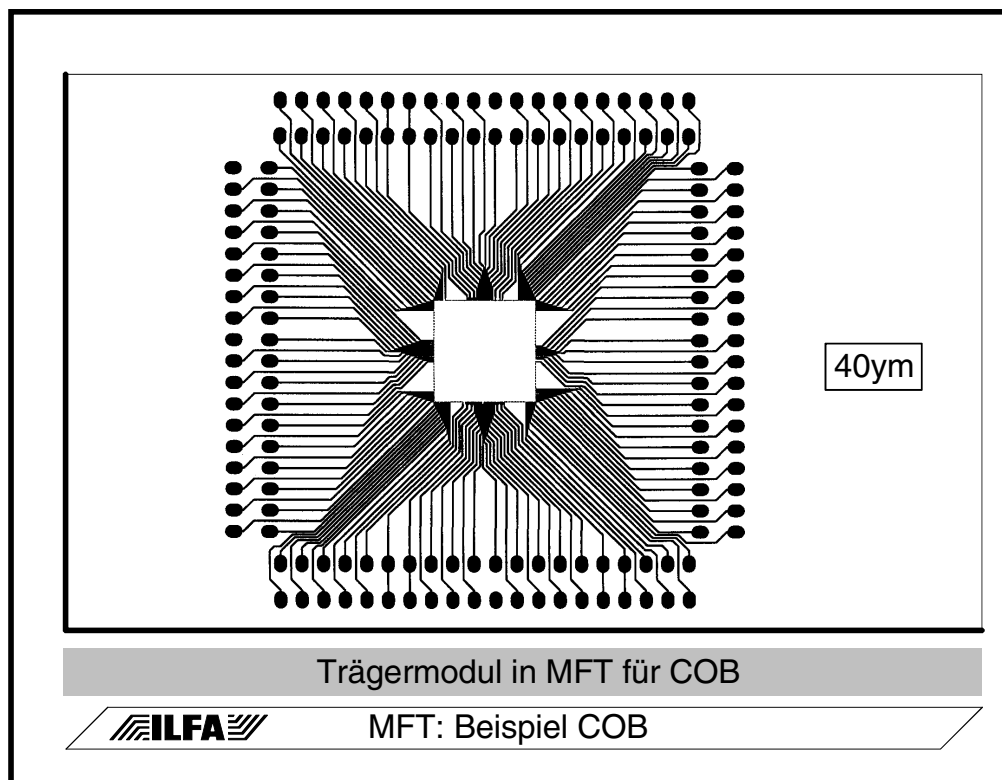
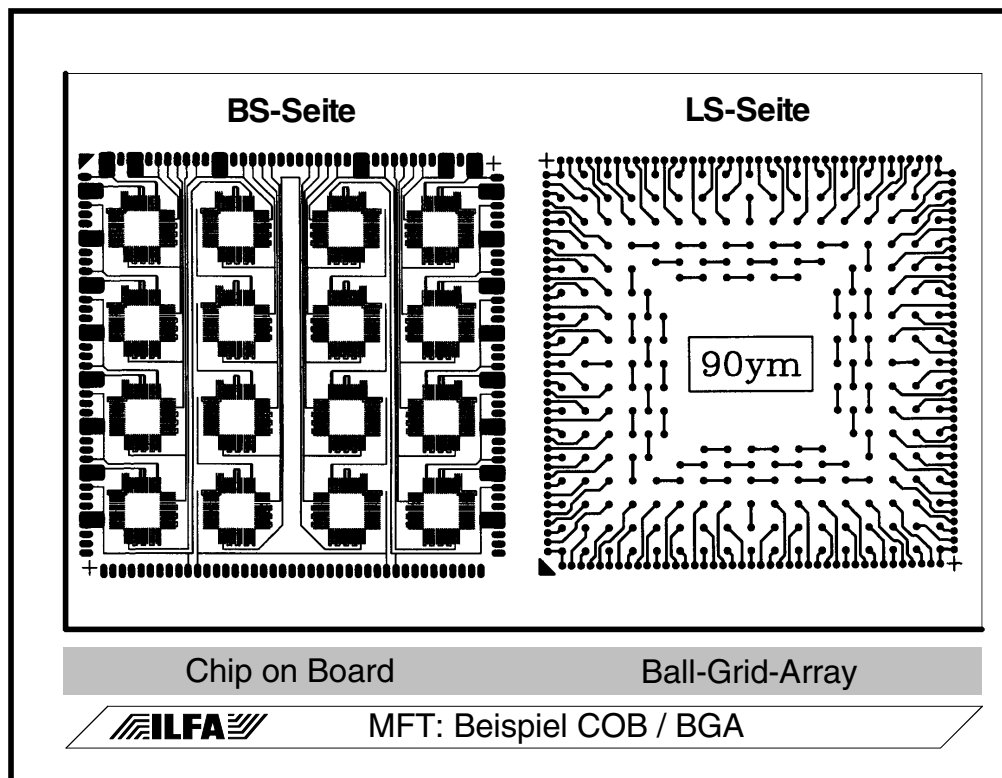
Das sich die Laser-Direktbelichtung inzwischen bereits konkurrenzlose Anwendungsbereiche erobert hat, zeigen zwei praktische Beispiele (Bild 4).

**Bild 3:**  
Pad- und Track-  
Geometrien für  
elektronische  
Bauteile



# Laserdirektbelichtung

**Bild 4:**  
Moduln in Laser-  
Direktbelichtung



## Laserdirektbelichtung

### 4.0 Laserdirektbelichtung: das DP40-System

Die DP40 belichtet über einen Laser direkt die Oberfläche fotosensitiver Laminare und Resiste.

Die Resistbelichtung durch den Laserstrahl erfolgt in horizontaler Richtung mit einer Geschwindigkeit von 240m/s. Während der Scanbewegung sorgt ein Belichtungstakt für die Hell-/Dunkelastung des Laserstrahls.

Die vertikale Bewegung des zu belichtenden Materials zum Scan hin führt zum zeilenweisen Bildaufbau über die gesamte Belichtungsfläche. Das Belichtungsrastrer beträgt 10 $\mu$ m. Bei einer maximalen Belichtungsfläche von 340 x 600mm ist eine Datenmenge von zirka 2 Milliarden Pixel zu bewältigen.

Die wichtigsten Komponenten des Maschinensystems sind der Laser, die Optik, die Mechanik und die Datenverarbeitung.

**Bild 5: Das DP40-Maschinensystem**



### 4.1 Der Laser

Als Lichtquelle kommt ein wassergekühlter Argon-Ionen-Laser mit einer Leistung von 1.5 W zum Einsatz (Hersteller: Fa. Coherent). Der Laser ist eigentlich der Laserschutzklasse 4 zuzuordnen. Durch konstruktive Schutzmaßnahmen kann das gesamte Maschinensystem jedoch in die Laserschutzklasse 1 eingeordnet werden. Die Strukturbelichtung erfolgt im UV-Bereich mit zwei Wellenlängen, 351.1 nm und 358.2 nm, weil in diesem Bereich das Empfindlichkeitsmaximum herkömmlicher Fotoresiste liegt.

Der Pixeldurchmesser beträgt eigentlich 28 $\mu$ m. Da aber innerhalb des Pixels die Intensität unterschiedlich ist, verbleibt ein belichtungsfähiger Pixeldurchmesser von 10 $\mu$ m.



# Laserdirektbelichtung

## 4.2 Die Optik

In der optischen Achse des Laserstrahls liegt der akustooptische Modulator, ein Quarz, in dem eine rechtwinklig zum Laserstrahl liegende akustische Welle generiert wird (Bild 5). An der Wellenfront erfolgt eine Beugung des einfallenden Laserlichtes, wobei sich die Ausbreitungsrichtung des Laserstrahles in Abhängigkeit von der Frequenz der akustischen Welle ändert.

Das Licht gelangt entweder in eine Strahlenfalle oder in den optischen Strahlengang der DP40. Das Scannen erfolgt durch die Ablenkung über ein 10-flächiges Polygon, dessen Spiegelflächen einen Winkelfehler kleiner 2" zueinander aufweisen. Je Spiegelfläche wird eine Zeile von 340mm belichtet.

Um eine hohe Laufruhe und eine präzise Drehzahl zu erreichen, ist das Polygon auf einem Luftspalt von 10µm luftgelagert. Zusätzlich ist das Polygon mit dem Tischantrieb synchronisiert. Mit jeder neuen Spiegelfläche bewegt sich der Tisch 10µm weiter.

Das optische System besteht aus insgesamt 8 Linsen. Diese ermöglichen einen telezentrischen Strahlengang und damit ein eindeutig abbildbares Pixel.

Nachdem der Laserstrahl das Linsensystem durchlaufen hat, wird er über einen halbdurchlässigen Spiegel nach unten auf die mit Resist beschichteten Leiterplatten oder Innenlagenlamine geführt.

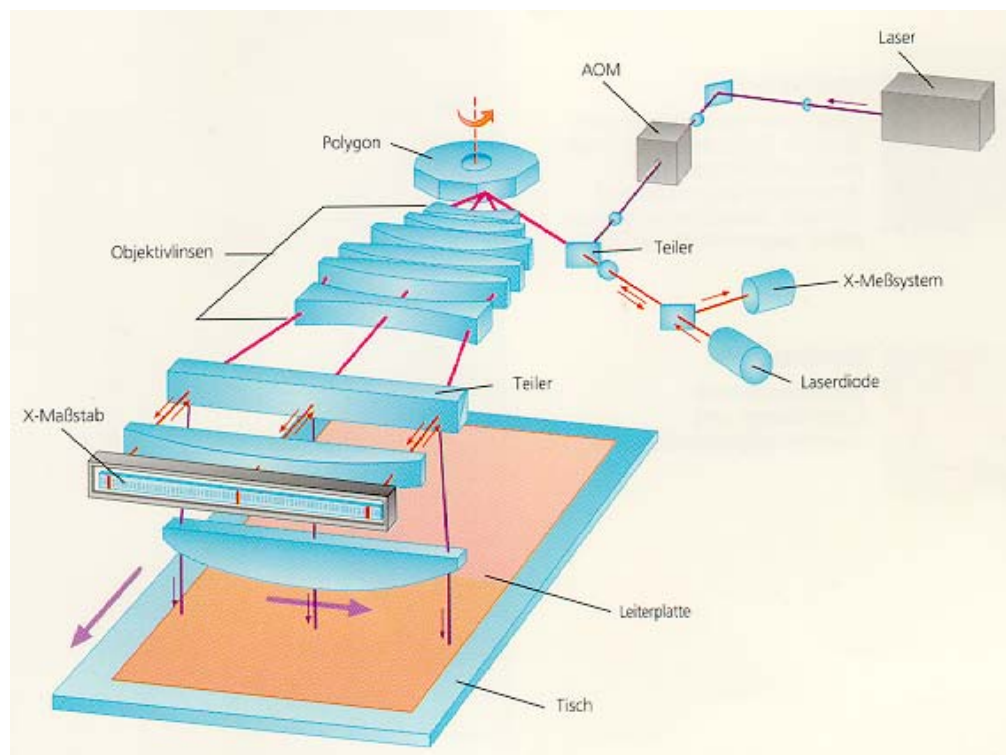
Für die maßhaltige Positionierung des Pixels sorgt das X-Meßsystem. Dieses besteht aus einer Laserdiode (mit 685nm Wellenlänge), einem Glasmaßstab, mehreren Umlenk- und Filtereinheiten sowie einem Referenzgitter.

Der rote Laserstrahl des Meßsystems wird parallel zum blauen Laserstrahl des Belichtungssystems über das Polygon durch das Linsensystem und durch einen 50%-Spiegel auf einen geätzten X-Maßstab geschickt. Dort wird das Bild reflektiert, zurück durch den Spiegel und das Linsensystem bis zum Polygon, wo es schließlich ausgekoppelt und auf ein Referenzgitter geworfen wird.

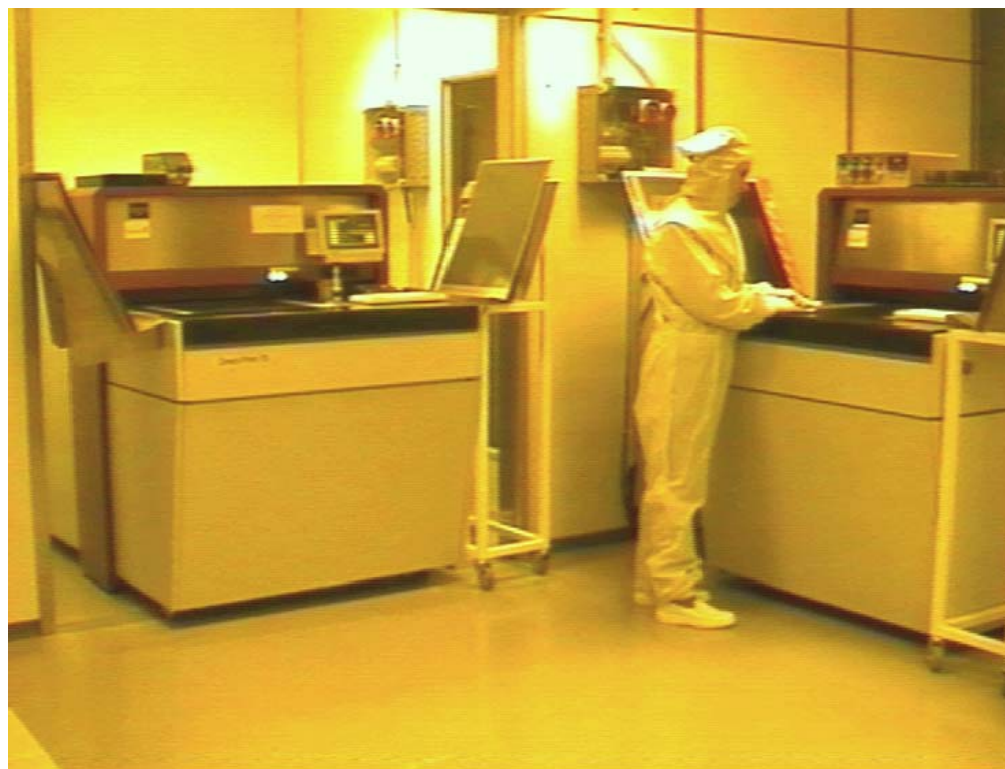
Bei der Drehung des Polygons läuft das Bild des X-Maßstabes am Referenzgitter vorbei und erzeugt hier ein Lichtsignal, von dem sich der Belichtungstakt ableiten läßt. Durch Impulzzählung des Belichtungstaktes in Verbindung mit einer zusätzlichen Nullmarke am Anfang des X-Maßstabes kann die genaue Position des roten Lasers bestimmt werden. Und durch die Kopplung des blauen Laserstrahles mit dem roten ist auch die Position des blauen Laserstrahles bestimmt.

## Laserdirektbelichtung

**Bild 6:**  
Das optische  
System der DP40



**Bild 7:**  
Einsatz unter  
Betriebs-  
bedingungen im  
Reinraum



## Laserdirektbelichtung

### 4.3 Die Mechanik

Die wichtigsten mechanischen Komponenten sind das Y-Meßsystem, die Z-Stellung, die Registrierung und die Luftkühlung in Verbindung mit einem Reinraumfilter.

An das Y-Meßsystem ist der Arbeitstisch direkt gekoppelt. Da die Tischbewegung und das Polygon synchronisiert sind, erhält der Tisch nach jeder Spiegelfläche einen Stellimpuls. Dieser wird an einen Schrittmotor weitergeleitet, der an einer Kugelgewindespindel sitzt, die ihrerseits mit dem Arbeitstisch verbunden ist. Die Positionierung erfolgt über das Abzählen von Inkrementen mit Bezug zu einer Referenzmarke.

Bevor eine Belichtung stattfinden kann, muß die Leiterplatte in die Focusebene gehoben und registriert werden. Für diese Z-Stellung ist der Arbeitstisch mit drei Schrittmotoren ausgestattet. Von diesen Motoren wird der Tisch solange angehoben, bis ein Näherungssensor auf die Kupferkaschierung der Leiterplatte reagiert. Der Tisch steht dadurch immer in der Focusebene und ist rechtwinklig zum Laserstrahl ausgerichtet.

Für die Registrierung der Leiterplatten, daß heißt, den Abgleich der Passung für die Bildstruktur zu dem später zu fertigenden Bohrbild, befinden sich in dem Leiterplattenzuschnitt zwei Servicebohrungen. Unterhalb des Zuschnittes sind Leuchtdioden, oberhalb sind Vierquadrantensensoren angebracht.

Die Sensoren messen die Lichtmenge pro Quadrant und vermitteln über die Stellmotoren in X-, Y- und Phi-Richtung solange, bis jeder Quadrant dieselbe Lichtmenge erfaßt.

Erwähnenswert ist außerdem noch das Schwingungsdämpfungssystem.

Der Arbeitstisch mit Optik und Lasereinheit ist luftgelagert, um Störungen von außen (Straßenverkehr, andere Produktionsmaschinen) zu eliminieren und eine einwandfreie Belichtungsqualität zu garantieren.

### 4.4 Die Datenverarbeitung

CAD-, respektive CAM-Daten liegen in der Regel im GERBER-Format vor und werden üblicherweise zur Erstellung der Fotoplotts benutzt. Zur Vereinfachung und aus Gründen der Kompatibilität verarbeitet auch der DP40-Laserdirektbelichter dieses Datenformat.

Die DP40 ist bei ILFA in ein Serversystem eingebunden. Die externen Daten der CAD-Systeme erreichen uns heute in der Regel über ISDN oder eMail. CAM liest diese Daten aus dem Modem, bereitet sie auf und stellt sie über ein internes LAN der DP40 zur Verfügung (Bild 6).

## Laserdirektbelichtung

Innerhalb der Maschine werden die CAM-Daten als „Job“ weiterverarbeitet.

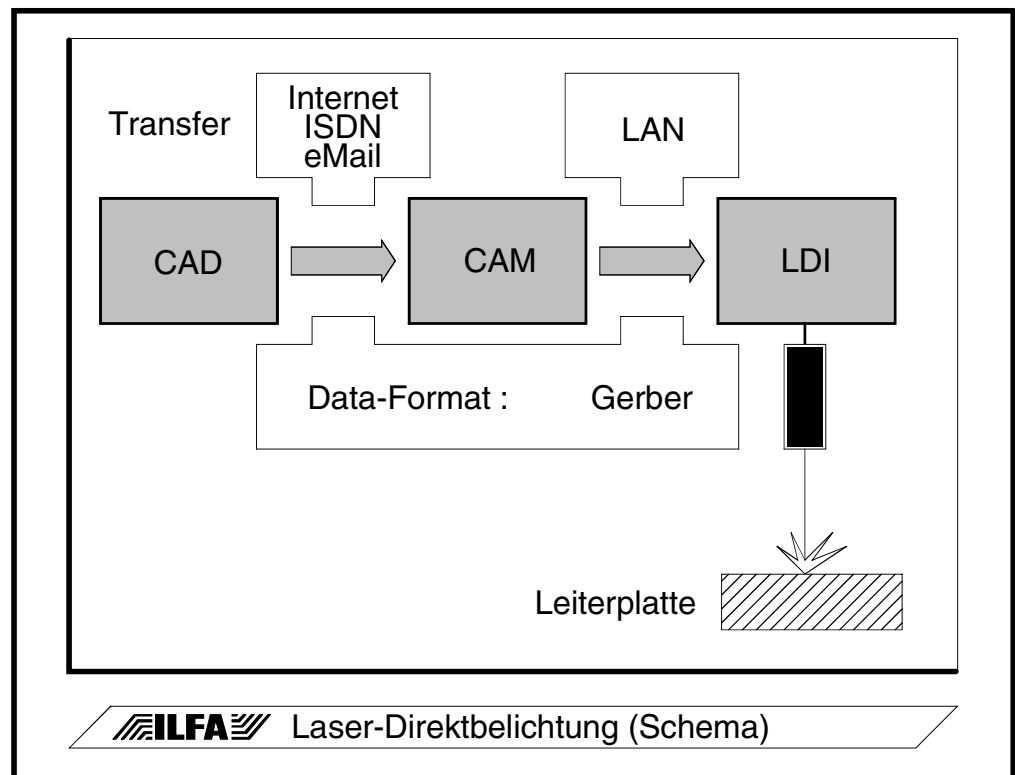
Zu jedem Job gehört ein zusätzlicher Parametersatz, der die spezifischen Daten für die Belichtung enthält, mit denen die Laserleistung gesteuert wird oder der Pixelstatus (invertiert, nicht invertiert).

Da im GERBER-Format Vektoren beschrieben werden, was für eine zeilenweise Darstellung ungeeignet ist, müssen die Daten vor der Belichtung in Informationen für 10ym-Rasterpixel aufgerastert (compiliert) werden.

Die ursprüngliche Datenmenge wird dadurch vervielfacht. Über insgesamt 13 parallel arbeitende Transputer erfolgt die Compilaton der Daten in Echtzeit.

Die Daten werden zeilenweise gelesen, weitergeleitet, komprimiert, wieder weitergeleitet, erneut komprimiert und schließlich auf einem 250MB RAM gespeichert. Das RAM reicht aus, um die Belichtungsdaten für zirka 5 doppelseitige Leiterplatten zu speichern.

**Bild 8:**  
**Data für Laser-**  
**Direktbelichtung**



## Laserdirektbelichtung

### 5.0 Ein Vergleich Film kontra Laser

Die Gegenüberstellung von Film- und Laserbelichtung bringt offensichtliche Unterschiede in der Qualität, der Produktionstoleranz und der Zeit bis zur Belichtungsbereitschaft der Leiterplatten in der Fertigung (Bild 7).

Bereits der konventionelle Übergang vom Diazo- zum Schwarzfilm hat Vorteile erbracht. Mit der Laserbelichtung entfällt jedoch jegliche Filmerstellung.

Die Zeitersparnis von 10h (Film) auf 3h (Laser) ist in der Produktion von Prototypen und kleineren Serien wichtig.

Noch bedeutender ist das Erreichen einer qualitativ anderen Toleranzklasse. Der Branchenstandard von 0.1mm zulässiger Abweichung von Bohrbild zu Leiterbahnbild kann im Idealfall auf 0.03mm reduziert werden.

Gegenüber dem Film ist die Laserbelichtung paßgenauer, sie löst feinere Strukturen auf und eliminiert Fehler, die durch den Einsatz von Filmen üblicherweise entstehen.

**Bild 9: Zeiten und Toleranzen für unterschiedliche Leiterbildbelichtungen**

Zeit	24h	10h	3h
Toleranz	0.1mm	0.1mm	0.03mm
Leiterbild belichten	●	●	●
Film registrieren	●	●	○
Platinen laminieren	●	●	●
Platinen kontaktieren	●	●	●
Platinen bohren	●	●	●
Diazo film retuschieren	●	○	○
Diazo film erstellen	●	○	○
Film vermessen	●	●	○
Film prüfen	●	●	○
Film entwickeln	●	○	○
Fotoplotts erstellen	●	●	○
Dokumentation	●	●	●
CAM-Bearbeitung	●	●	●
● erforderlich ○ nicht erforderlich	Diazo film	Schwarz- film	Laser

# Laserdirektbelichtung

## 6.0 Filesyntax

Die Einbindung des Laser-Direktbelichters hat zu einer neuen Infrastruktur auf den internen LAN's geführt. Dem Bezeichnungssystem (Filesyntax) für Datensätze kommt eine zentrale Bedeutung zu. Die Automaten sollen selbst in der Lage sein, die Files zu einem Auftrag zu selektieren, mit den erforderlichen Parametersätzen zu kombinieren und eigenständig abzuarbeiten (Bild 8).

**Bild 10:**  
Filesyntax für  
Archiv und LAN

## ILF5D044.MB

Filename

Extension

ILF5D044.MB

ILF5D044.I2

Beide Files gehören zum gleichen Layout (Lötstopmaske und Innenlage).

WIE6B124.LS

ABC4H069.LS

Die Files gehören zu verschiedenen Layouts, beschreiben aber jeweils das Leiterbild für die Lötseite

Extension	Inhalte	Format
AB	Abziehlack	BS-Seite
VB	Viadruk	BS-Seite
DB	Bestückungsdruck	BS-Seite
MB, MBN	Lötstopmaske	BS-Seite
BS, BSN	Leiterbild	BS-Seite
I2, I2N	Leiterbild	Innenlage
I3, I3N	Leiterbild	Innenlage
I4, I4N	Leiterbild	Innenlage
I5, I5N	Leiterbild	Innenlage
I6, I6N	Leiterbild	Innenlage
I7, I7N	Leiterbild	Innenlage
I8, I8N	Leiterbild	Innenlage
I9, I9N	Leiterbild	Innenlage
LS, LSN	Leiterbild	Lötseite
ML, MLN	Lötstopmaske	Lötseite
DL	Bestückungsdruck	Lötseite
VL	Viadruk	Lötseite
AL	Abziehlack	Lötseite
Z1/Z2	Bohrprogramm	Gerber 3.3mm
UM	Umschnittplan	Gerber 3.3mm
ZZM	Bemaßter Umschnittplan	Gerber 3.3mm
DRI/NDK	Bohrprogramm	Gerber 3.3mm

# Laserdirektbelichtung

## 7.0 Zukunftsaussichten

Es ist aus unserer Sicht beeindruckend, welche grundlegenden Veränderungen durch den Laserbelichter in unserem Haus ausgelöst worden sind. Die Ablauforganisation, die Logistik und die Archivierung mußten komplett geändert werden. Das Spektrum der von uns hergestellten Produkte hat sich erweitert, neue Aufgabenstellungen sind dazugekommen.

Es ist jetzt schon abzusehen, daß die Laser-Direktbelichtung eine Reihe von zukünftigen Entwicklungen provozieren wird.

## 7.1 Filmlose Produktion von Leiterplatten

Die Direktbelichtung führt geradewegs in die „Filmlose Produktion von Leiterplatten“.

Resiste für den Lötstoplack sind als Folie oder Lackfilm verfügbar. Würden diese Substrate auf eine Lichtempfindlichkeit von  $<100\text{mJ/qcm}$  reagieren, dann könnten sie mit einem Lasersystem belichtet werden. Es entfallen Aufwand, Kosten und Zeit für Film- und Sieberstellung. Fast gleiche Bedingungen gelten für den Bestückungsdruck, für den Viadruck und den Carbonlack.

## 7.2 Multifunktionelle Maschinensysteme

Prinzipiell könnte ein Laser-Direktbelichter alle Belichtungssysteme in der Produktion einer Leiterplattenfertigung ersetzen. Sowohl die Aufgaben der unterschiedlichen, aktuell eingesetzten konventionellen Filmbelichter (Printer) als auch die eines Fotoplotter können übernommen werden.

Die softwaregesteuerte Anpassung der Maschine an die geforderte Aufgabenstellung ist leicht zu vermitteln (Filesyntax, Barcodes). Das Maschinensystem selbst kann durch Be- und Entladestationen automatisiert werden.

## 7.3 Einbindung in externe Netze

Stellen wir uns vor, alle CAD-Systeme würden mit einer einheitlichen D-Code-Tabelle arbeiten und alle Leiterplatten hätten gleiche Materialspezifikationen. Bei Integration eines Laser-Belichtungssystem in ein ISDN-Netz könnten Leiterplatten bei Bedarf durch eine externe Anforderung automatisch belichtet werden.

Mit ein bißchen Organisation von Seiten des Platinenherstellers würde das funktionieren wie ein Copy-Service. Die Daten, die Sie mittags an den Hersteller abschicken, liegen am nächsten Tag als Prototyp fertig vor Ihnen auf dem Tisch.

Das klingt nach Utopie, wäre aber bei den inzwischen drastisch sinkenden Entwicklungszeiten für elektronische Baugruppen eine - sensationelle - und vor allem mögliche Lösung.

## Laserdirektbelichtung

### 7.4 Die nächste Maschinen- generation

Die nächste Maschinengeneration, die momentan entwickelt wird, soll folgende Anforderungen erfüllen:

- Eine maximale Belichtungszeit von 60 Sekunden pro Panel
- Eine Überdeckungsgenauigkeit von  $\pm 10\mu\text{m}$  für Vorder- und Rückseite
- Eine minimale Auflösung von  $50\mu\text{m}$
- Eine Online-Skalierung von gebohrten Leiterplatten
- Eine stabilere Maschinenverfügbarkeit > 95%
- Ein automatisches Handling
- Ein Preisgefüge im Rahmen automatischer Kontaktbelichter
- Den Einsatz von Diodenlasern zur Kostenminimierung
- Für Multilayer-Innenlagen ein Registriersystem ohne Bohrungen
- Geringere Wartungskosten

### Autoren

Alexander Süllau, ILFA Hannover, ist verantwortlich für die Integration und Inbetriebnahme der DP40 in der Produktion.

Arnold Wiemers, ILFA Hannover, ist zuständig für CAD, CAM und technische Auftragsvorbereitung.

Weitere technische Informationen und Kontakte sind über unsere Internet-Homepage ( <http://www.ilfa.de> ) verfügbar.

### Nachwort

Das Konzept der DP40 ist Ende der 80er Jahre durch die Zusammenarbeit der Firmen Zeiss/Jenoptik und ILFA entstanden. Durch den politischen Hintergrund jener Jahre ist die Entwicklung der DP40 auch eine kleine Episode in unserer Zeitgeschichte geworden.

Das Unternehmen ILFA bedankt sich bei den Mitarbeiterinnen und Mitarbeitern der Firma Zeiss/Jenoptik dafür, daß aus einer Vision heraus eine zukunftsweisende Technologie entstanden ist.



# Mikrofeinstleitertechnik

„Technologie - Grenzen - Einflüsse“

*Arnold Wiemers*

Der Blick auf die Veränderung der Leiterbahnstrukturen in den letzten Jahren hinterläßt zuerst einen recht unspektakulären Eindruck.

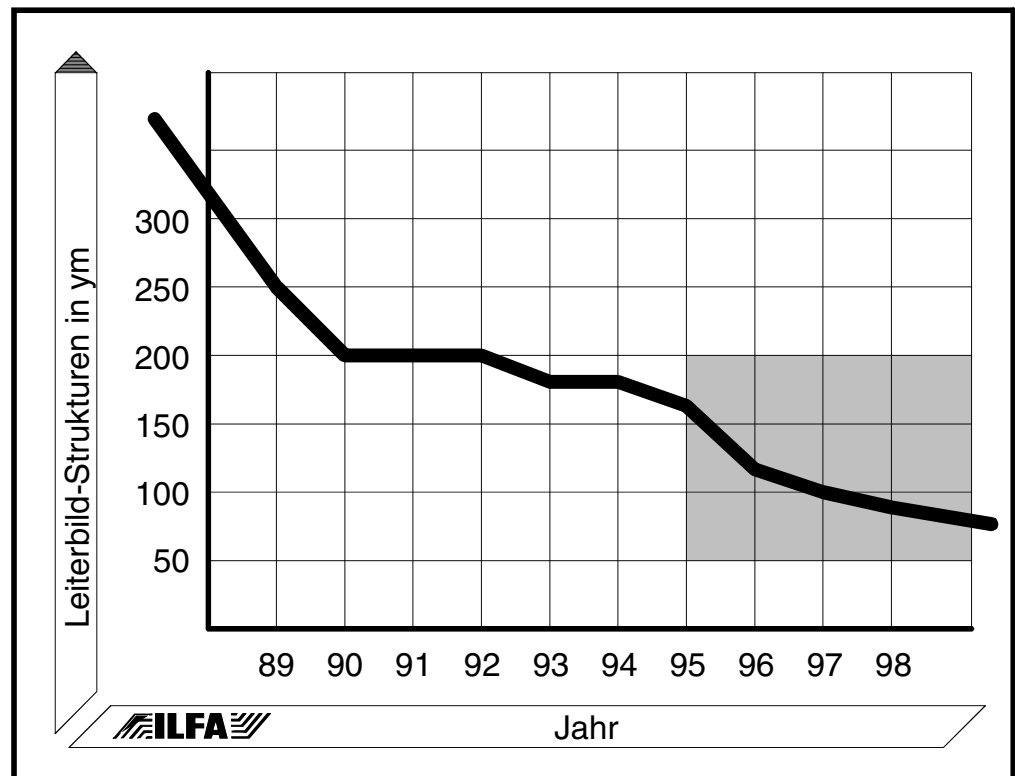
Die Leiterplatte folgt erkennbar der Evolution der elektronischen Bauteile hinsichtlich deren Miniaturisierung und den damit verbundenen qualitativen Anforderungen.

Deutlich ist die Reduzierung der Strukturen gegen Ende der 80er Jahre erkennbar: ab dieser Zeit wurden zunehmend SMD-Bauteile eingesetzt.

Die Anforderung an die Technologie zur Herstellung der benötigten Leiterplatten wurde in dem Begriff „Feinleitertechnik“ zusammengefaßt.

Zum ersten Mal war es erforderlich, Platinen auf Grund ihrer Struktur zu klassifizieren.

**Bild 1:**  
Die Veränderung  
der Leiterbahn-  
strukturen



## Mikrofeinstleiterechnik

Auf die 200 $\mu$ m-Leiterplatte folgte die 150 $\mu$ m-Leiterplatte mit der Klassifizierung „Feinstleiter“.

Fine-Pitch-Bauteile und das direkte Bonden von Chips auf Platinen fordern inzwischen eine noch höhere Präzision mit Leiterbahnbreiten und Leiterbahn-Abständen, die weit unter 150 $\mu$ m liegen müssen.

Der Weg dorthin führt über die Zwischenstufe der „Mikrofeinleiter“ direkt in den Grenzbereich des technisch Machbaren.

Als vermutlich letzte Kategorie in der klassischen Leiterplattenfertigung entsteht eine neue Leitertechnologie mit dem Namen:

**Micro-Fine-Line-Technology**

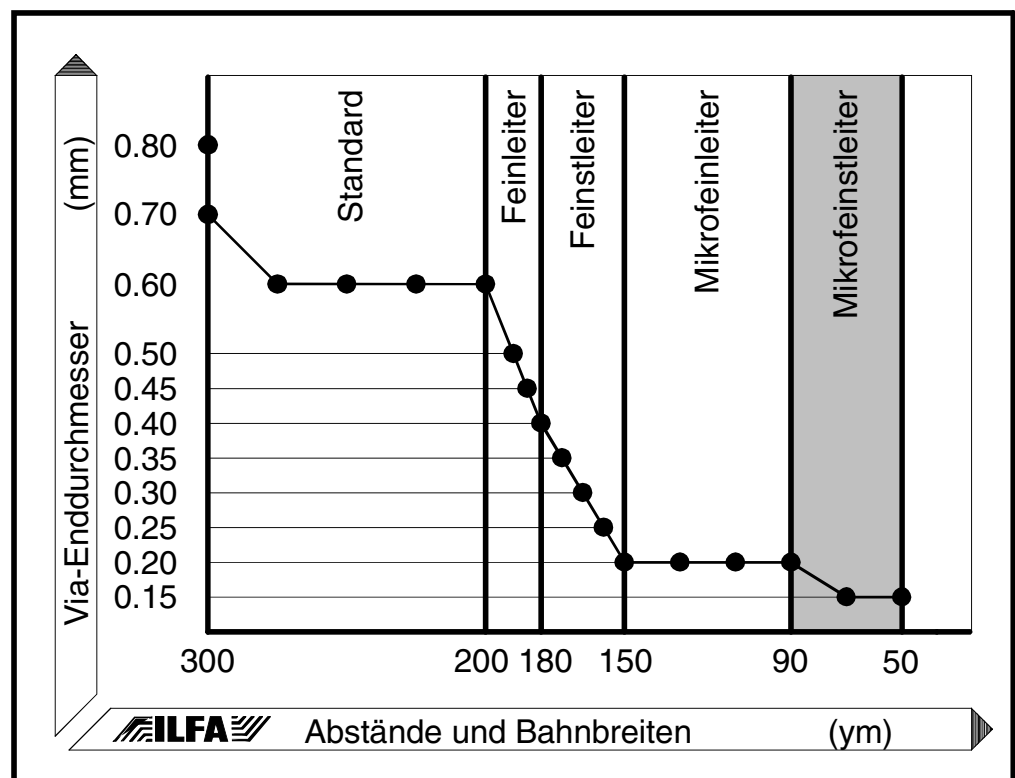
oder:

„Mikrofeinstleiter“, kurz: **MFT**.

Die Übersicht zu den bestehenden Platinen- und Layoutklassen zeigt, daß überraschenderweise der Übergang von Klasse zu Klasse nicht kontinuierlich und harmonisch verläuft.

Die Gründe für diesen Effekt finden sich, wenn man die Technologie zur Produktion von Leiterplatten näher betrachtet.

**Bild 2:**  
Platinen- und  
Layoutklassen



## Mikrofeinstleitertechnik

Ein dominanter Prozeßschritt bei der Fertigung von Leiterplatten ist die Belichtung des Leiterbildes auf ein fotosensitives Laminat. Dafür wird ein Film eingesetzt, eine Glasvorlage oder die direkte Laserbelichtung.

Ist dieser Prozeß erfolgreich durchführbar, so glaubte man, dann ist das Problem von hoch aufzulösenden Bildstrukturen praktisch unter Kontrolle.

Tatsächlich sind aber an feinere Leiterbahnen auch anspruchsvollere mechanische Vorgaben gekoppelt und reduzierte Toleranzen. Ein kurzer Abriß der wichtigsten Produktionsschritte für einen Multilayer erläutert die Komplexität der zu lösenden Aufgaben.

Das Verpressen von Multilayern erfordert eine sehr genaue Justierung der Innenlagenlamine im Preßwerkzeug. Durch Hitze und Druck beim Pressen verändern sich die mechanischen Dimensionen des Materials und wirken einer exakten Paßung der Lagen entgegen. Die Reduzierung der Preßtoleranz ist äußerst schwierig.

Beim CNC-Bohren müssen Werkzeuge bis zu 0.1mm eingesetzt werden können. Das erfordert hochpräzise Werkzeugmaschinen mit extrem niedriger Eigenvibration. Die **MFT** nutzt die Räume auf den einzelnen Schaltungsebenen optimal. Das selektive Bohren von „Blind Vias“ erfordert vom Maschinenmanagement neben der X,Y-Positionierung auch die Z-Positionierung, um die Bohrung in einem dreidimensionalen Raum zuverlässig zu plazieren.

Die galvanische Kontaktierung erfordert die Heranführung chemisch aktiver Substanzen an die Oberfläche der Bohrhülse. Die chemischen Reaktionen müssen für eine definierte Zeit andauern, dann aber auch definitiv enden. Die Oberflächenspannung von Flüssigkeiten in Bohrungen kleiner 0.5mm verhindert die gewünschte Durchflutung der Hülsen in den einzelnen Bädern.

Der Lötstopdruck kann siebdrucktechnisch nicht mehr aufgebracht werden. Nur die Belichtung von Fotolack mit einem Film oder Laser garantiert die sichere Abdeckung von Leiterbahnen und Pads gegen benachbarte Strukturen und ermöglicht eine Toleranz, die unter 0.1mm liegt.

Die elektronische Prüfung wird zu einem Rechenexempel. **MFT**-Platinen haben eine sehr hohe Pindichte. Die Nadeln des Prüfadapters können auch auf ein Grundraster von 1.27mm nicht mehr ausgelenkt werden. Nur neue Prüftechnologien wie Translatortest oder Flying-Probe-Test helfen hier weiter.

## Mikrofeinstleiterechnik

Die direkte Gegenüberstellung von Produktionsmaschinen zu den Platinenklassen zeigt, daß beim Übergang von der Standard-Leiterplatte zur Feinstleiterplatine von den Leiterplattenherstellern erhebliche Investitionen getätigt werden mußten, wenn auch die vorhandene Anlagentechnologie bedingt weiter eingesetzt werden konnte.

Der Wechsel zur **MFT** ist nochmal ungleich aufwendiger, da zum Teil in eine völlig neue Anlagentechnologie investiert werden muß, die bisher nicht unbedingt benötigt wurde (Beispiel: Röntgenbohrmaschine).

Der fatale Effekt dabei ist, daß viele Maschinen nur noch für eine spezialisierte, genau definierte Aufgabe einsetzbar sind.

Der Konstruktion von Leiterplatten und Baugruppen eröffnet diese Entwicklung jedoch eine Fülle neuer Möglichkeiten.

**Bild 3:**  
**Maschinen für**  
**Mikrofeinstleiter**

Fertigungstechnologie	Einsetzbar für:		
	Standard	Feinstleiter	Mikrofeinstleiter
CNC ohne Z-Achsensteuerung	ja	bedingt	nein
CNC mit Z-Achsensteuerung	ja	ja	ja
Röntgenbohrmaschine	ja	ja	ja
Filmbelichtung	ja	bedingt	nein
Glasbelichtung	ja	ja	bedingt
Laserbelichtung	ja	ja	ja
Reinraumtechnik	ja	ja	ja
AOI-Tester	ja	ja	ja
Standard-Multilayerpresse	ja	bedingt	nein
Prozeßgesteuerte ML-Presse	ja	ja	ja
Standardgalvanik	ja	bedingt	nein
Prozeßgesteuerte Galvanik	ja	ja	ja
Ätzen (basisch)	ja	bedingt	bedingt
Ätzen (sauer)	ja	ja	ja
Lötstoplack (Siebdruck)	ja	bedingt	nein
Lötstoplack (Film/Folie)	ja	ja	ja
Nadeladapter 1/10" Auflösung	ja	nein	nein
Nadeladapter 1/20" Auflösung	ja	bedingt	nein
E.-Test (Translator/Probe)	ja	ja	ja

## Mikrofeinstleitertechnik

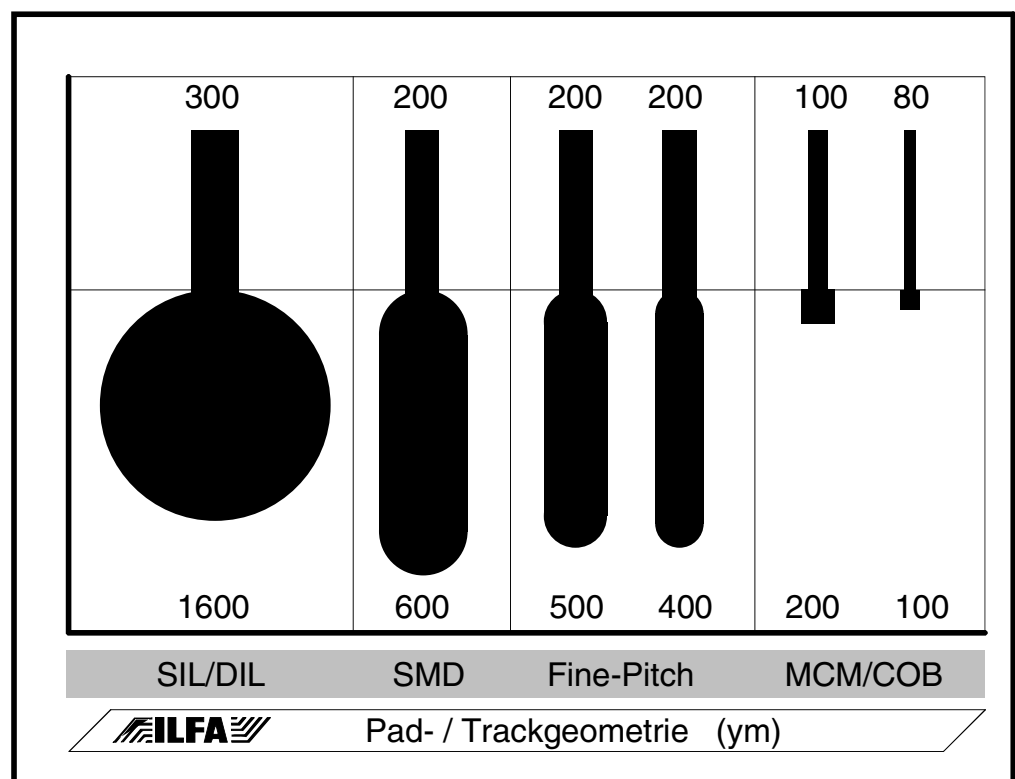
Für den CAD-Designer haben sich die Vorgaben an das Layout im gleichen Maße drastisch geändert, wie für den Leiterplattenhersteller.

Die Betrachtung der Pad- und Trackgeometrien versinnbildlicht, wie innerhalb von 7 Jahren Lötflächen von 1600µm Durchmesser für bedrahtete Bauteile über SMD-Pads und Fine-Pitch zu Bondflächen für COB mit nur noch 100µm Durchmesser geführt haben.

Die **MFT** ermöglicht im Layout die optimierte Nutzung der Flächen. Prozessoren mit hoher Pindichte sind sinnvoll zu entflechten. Busysteme können kompakt verlegt werden und BGA's werden angeschlossen, ohne daß ein viellagiger Multilayer erforderlich ist.

Im Sog der neuen Möglichkeiten auf der einen, und der Anforderungen auf der anderen Seite, rückt der CAD-Layouter in den Grenzbereich der bisherigen Standardtechnologien vor. Die hochfeinen Strukturen sind nur möglich mit dünneren Kupferschichten. Das reduziert die Leiterbahnquerschnitte und verändert Belastbarkeit und elektrische Eigenschaften von Signalen und Spannungsversorgungen.

**Bild 4:**  
Pad- und Track-  
Geometrien



## Mikrofeinstleiterechnik

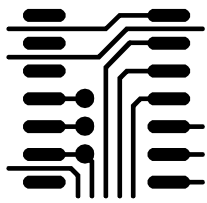
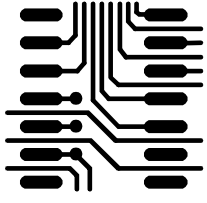
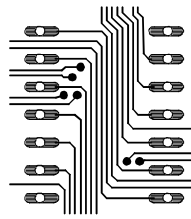
Der Leiterbahnabstand wird nicht nur in der Ebene verringert. Dünnere Innenlagen-Laminare verändern auch den Abstand der Leiterbahnen übereinander und führen zu Wechselwirkungen innerhalb des Raumes „Leiterplatte“. Der CAD-Designer steht vor der Aufgabe, sich praktische Erfahrungswerte neu erarbeiten zu müssen.


Um die notwendigen EMV-Kriterien zu erfüllen, müssen Masseflächen eingezogen und gegebenenfalls umfangreiche Abschirmungen für sensible Signale ergänzt werden. Die Konstruktionsprinzipien für elektronische Schaltungen werden dadurch anspruchsvoller.

Die Strukturen der **MFT** erfordern im Umfeld des CAD-Layouts neue Toleranzklassen. Die Auflösung und die Schriftgröße des Druckes für die Bestückungskennzeichnung müssen feiner werden. Die Toleranzen für den Versatz von Lötstopdruck, Abziehlack, Carbondruck und Viadruck müssen sich von 0.1mm auf 0.05mm verbessern.

Dito wird sich die Schrittweite von Bohrwerkzeugen in Tooltabellen von 0.1mm auf 0.05 ändern müssen, insbesondere in dem Intervall 0.4 bis 0.1mm, denn in diesem Bereich liegen die Durchmesser für Vias.

**Bild 5:**  
Leiterbild-Dichte bei  
Mikrofeinstleiter-  
Strukturen

Standard	Feinstleiter	Mikrofeinstleiter
		
Pad 0.6*2.0mm	Pad 0.6*2.0mm	Pad 0.5*2.0mm
Pad ungebohrt	Pad ungebohrt	Pad gebohrt
Track 200ym	Track 180ym	Track 90ym
Via 500ym	Via 300ym	Via 150ym
Abstand 200ym	Abstand 180ym	Abstand 90ym

 CAD-Strukturen (Gehäuse SO14)

## Mikrofeinstleitertechnik

Die D-Codes für Fotowerkzeuge berücksichtigen heute 10µm-Schritte im Bereich <200µm. Die **MFT** benötigt aber Auflösungen von 5µm.

Die Design-Rules müssen neu festgelegt werden. Und damit wird das Zentrum des CAD-Systems berührt, die Datenbasis der gesamten Bauteilbibliothek.

Ohne Frage rüttelt die **MFT** an alten Tabus. Das bisher geltende Verbot, innerhalb von SMD-Flächen zu kontaktieren, wird zunehmend sinnlos.

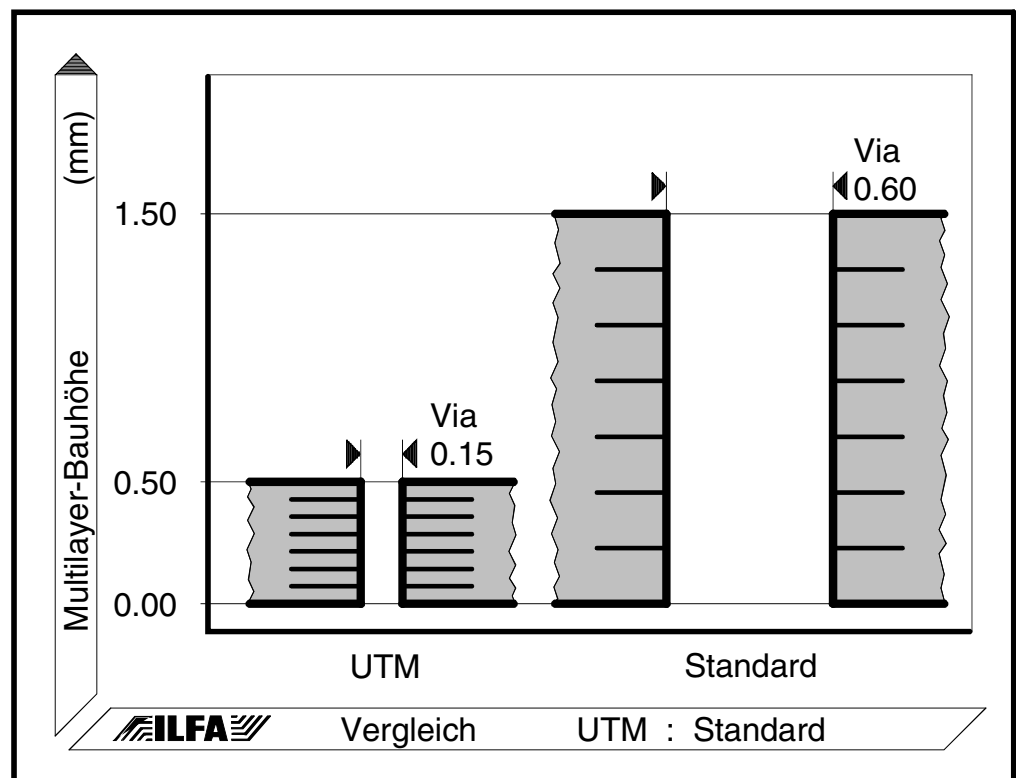
Die selektive Kontaktierung von Multilayer-Innenlagen, bisher möglichst vermieden, wird wieder attraktiv.

Sogar der Streit, ob automatisches oder interaktives Routen zu einem erfolgreicherem Layout führt, flammt wieder auf beim Kampf um jeden Quadratmillimeter Platz.

Innerhalb seines Unternehmens wird der CAD-Designer mehr Gewicht bekommen und bei Entscheidungen über die Baugruppe einbezogen werden. In dieser Phase ist es wichtig, daß er Unterstützung vom Hersteller seiner EDA-Software bekommt.

Und: der LP-Hersteller muß ihm neue Multilayer-Bautypen ermöglichen.

**Bild 6: Vergleich Standard-Multilayer-Bautyp zu UTM**



## Mikrofeinstleitertechnik

Die bisherigen Standard-Multilayer-Bautypen setzen den Anforderungen der **MFT**, vor allem aber auch der EMV, Grenzen.

Die klassischen Multilayer können diesen Ansprüchen nicht mehr genügen. Es ist eine völlig neue Bauklasse erforderlich, die zur Unterscheidung ihrer Spezifikation einen neuen Namen bekommt:

**Ultra-Thin-Multilayerboards**

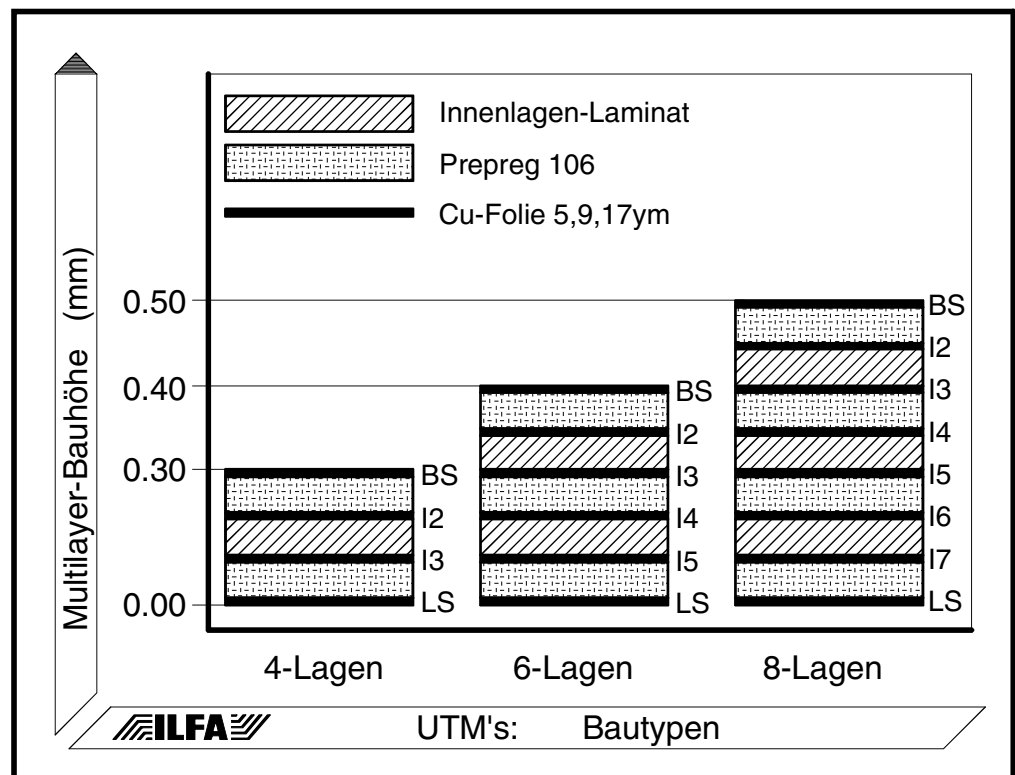
oder:

„Ultradünne Multilayer“, kurz: **UTM**.

Kennzeichnend für diese Klasse sind der Einsatz von Laminaten für die Innenlagen, die nicht dicker als 50µm sind. Und, die mechanische und galvanotechnische Realisierung von Vias mit Endmaßen im Bereich von 0.05mm bis 0.2mm.

Der Vergleich eines Standard-Multilayers mit einem **UTM** zeigt sofort die gravierenden Unterschiede in den mechanischen Dimensionen. Und die Darstellung von **UTM**-Bautypen für 4, 6 und 8 Lagen erläutert die sich ergebenden Möglichkeiten innerhalb dieser Bauklasse.

**Bild 7: Multilayer-Bautypen für UTM's**





## Mikrofeinstleitertechnik

Ein Nebenaspekt der geringen Bauhöhe der **UTM**'s ist die daraus resultierende geringere Höhe der gesamten Baugruppe. Dies kann beim Bau mobiler Geräte oder der Übereinandermontage von **MCM**'s oder bei extrem engen Gehäusevorgaben durchaus Bedeutung gewinnen.

Der entscheidende Vorteil liegt aber in der Herstellungstechnologie. **UTM**'s werden im Prinzip nach Standardverfahren produziert, die in der Leiterplattenfertigung seit Jahren Anwendung finden. Zwar ist mit Sicherheit die Investition in teure, moderne Anlagentechnik notwendig. Im Vergleich zum heutigen Ablauf der einzelnen Produktionsschritte verändert sich jedoch nichts.

Maschinen für **MFT**-Leiterplatten sind ebenso für die Fertigung von Standard-Platinen geeignet.

Desgleichen gibt es keine Einschränkung in der Verarbeitbarkeit der bereits bekannten und verfügbaren Materialien.

Weder sind Sonderinvestitionen erforderlich, noch der Einsatz von mit Lizenzen belegten Verfahren und Materialien.

Letztlich baut die **MFT** auf den vorhandenen Verfahren auf und führt die Entwicklung im Sinne einer Leitertechnologie konsequent weiter, ohne dabei die wirtschaftlichen Rahmenbedingungen unberücksichtigt zu lassen.

Die **MFT** wird das Erscheinungsbild der Leiterplatte in den kommenden Jahren prägen. Die Leiterplatte wird ihren Charakter verändern. Sie wird sich vom reinen Bauteilträger zu einem funktionellen Bauteil innerhalb der elektronischen Baugruppe wandeln.

Die ersten Indizien dafür liegen vor. Definierte Kapazitäten, kontrollierte Impedanzen, EMV-Störsicherheit und Wellenwiderstände werden als Anforderung an die Eigenschaften von Platinen diskutiert.

Die von der **MFT** geforderte Präzision wird dies ermöglichen. Sie öffnet uns den Horizont für eine Vielfalt von Strategien, von neuen Ideen und Produkten.

Aber: sie schafft auch juristisch rechtsfreie Räume.

Das Bindeglied im Umfeld der Baugruppenproduktion sind nationale und internationale Normen. DIN, Perfag und IPC, ergänzt um Spezifikationen wie UL und MIL, gehören dazu.

Es dauert Jahrzehnte, Normen zu beschreiben, zu prüfen und einheitlich zu pflegen und bedarf einer gewaltigen Energieleistung.

## Mikrofeinstleitertechnik

Dem zum Trotz hat die **MFT** weite Teile dieser Normen innerhalb kurzer Zeit zur Makulatur werden lassen.

Ein Kernbereich aller Normen ist die Festlegung von Toleranzen. Es ist aber ausgeschlossen, MFT-Schaltungen mit Hilfe des vorhandenen Normengerüsts zu entwerfen. Berücksichtigt der CAD-Designer die bestehenden Normen, dann ist die Produktidee eventuell blockiert.

Berücksichtigt er die Standardnormen nicht, dann bewegt er sich sowohl technisch als auch juristisch in einem undefinierten Raum. Weder weiß er, ob sein Platinenhersteller seine Anforderungen in allen Punkten erfüllen kann, noch, ob anschließend die Herstellerhaftung noch ihre Gültigkeit behält.

Die Normen müssen also dringend geändert werden. Die zuständigen Normengremien haben das auch erkannt. Es bleibt aber fraglich, ob die Normenrevision mit der technischen Entwicklung Schritt halten kann.

Die Pflicht zu handeln, verlagert sich deshalb auf den CAD-Designer und auf den Leiterplattenhersteller.

Der Designer muß seine Anforderungen klar, unmißverständlich und vollständig beschreiben.

Der Hersteller muß seine Fertigungsprozesse inklusive der Toleranzen ebenso klar und unmißverständlich dokumentieren und verbindlich offenlegen.

Erst das partnerschaftliche Miteinander von Hersteller und Designer ist der wirkliche Garant für eine erfolgreiche Zusammenarbeit.

Zudem ist es die Voraussetzung, um die nächste Etappe auf dem Weg zu planen: die automatische Verarbeitung elektronischer Daten.

Dem Tempo, das die Entwicklung von Computer- und Softwaresystemen vorgibt, können und wollen viele Wirtschaftsunternehmen nicht folgen. Zu sehr ist man von der Erfahrung belastet, daß die reale Welt sich von der virtuellen unterscheidet.

Auch die Leiterplattenbranche nimmt die elektronische Bearbeitung von CAD-Daten nur zögernd an. Sicher, es gibt EDV-Archivsysteme, interne Data-Transfer-Netze und selbstverständlich CAM-Software.

Das Bestreben, zu optimieren und zu rationalisieren, konzentriert sich allerdings vornehmlich auf mechanische Abläufe, auf Roboter sowie Stapel- und Transportsysteme.

## Mikrofeinstleitertechnik

Die automatische, softwaregesteuerte Datenvorbereitung wird kaum diskutiert. Konzepte für den Verbund „intelligenter“ Maschinen, die sich ihre Informationen selbstständig von einem Serversystem holen, werden leichtfertig als nicht verwirklichtbare Utopie abgetan.

Dabei ist sehr wohl bekannt, daß Logistik und Administration sich von Grund auf ändern müssen. Und, daß eine neue, zukunftsweisende Maschinenteknologie in die Produktionsabläufe integriert werden muß, die Elektronik und Mechanik gleichwertig sieht.

Ein in der Leiterplattenfertigung immer wiederkehrender Prozeßschritt ist die Belichtung fotosensitiver Substrate. Dafür werden Fotoplotter und Entwicklungsmaschinen, Schwarzfilme, Reprofilme, Reprokameras, Belichter, Stanzen, Registriereinrichtungen, Archive, Meßplätze und Kontrolleinrichtungen benötigt. Eine Vielzahl von Arbeitsgängen muß erfolgen, Räume müssen zur Verfügung gestellt und klimatisiert werden.

Die Arbeit ist teuer, zeitraubend und im Ergebnis nicht zufriedenstellend.

Die Anforderungen der **MFT** an Toleranzen auf der Leiterplatte sind so nicht erfüllbar.

Dabei kann die - in der Praxis bereits erprobte Lösung - einfach sein: CAM übergibt einen Datensatz an einen Laserdirektbelichter, der die gewünschte Struktur auf dem gewünschten Substrat belichtet.

Die Technologie der Laserdirektbelichtung ist bekannt und wird, wenn auch halbherzig, inzwischen als Alternative angesehen. Der Druck, den die **MFT** verursacht, ist jedoch so stark, daß diese Technologie kommen wird.

# Mikrofeinstleitertechnik

## Fazit

Die „Mikrofeinstleitertechnik“ (**MFT**) ist nicht nur ein weiterer Abschnitt auf einem bereits beschrittenen Weg.

Sie verlangt nach Kreativität und Innovation. Sie wird bestehende Produktionsverfahren und Produkte beeinflussen, und dabei neuen Ideen Raum und Möglichkeit geben.

Die **MFT** ist integrativ. Sie ist allein nicht zu verwirklichen sondern nur denkbar als gemeinsame, partnerschaftliche Leistung von Designern, Herstellern, Lieferanten und Software-Entwicklern. Sie muß (und sie wird) bestehende Denkstrukturen und Weltbilder revolutionär verändern.

Sie birgt in sich aber auch eine sentimentale Komponente. Die **MFT** wird die Ära der klassischen Leiterplatte, so, wie wir sie heute kennen, mit Sicherheit beenden.

Damit ist, für die konventionellen Fertigung von Platinen, die **MFT** der Meilenstein am Ende des Weges.

# Multilayersysteme

A. Wiemers

## Individuelle Multilayersysteme lösen funktionelle Probleme bei EMV- und High-Speed-Anforderungen

### Vorwort

Üblicherweise schließt sich dem negativen EMV-Test einer Baugruppe die Diskussion an, welche Korrekturen vorgenommen werden können. Ergänzungen im Schaltungskonzept mit zusätzlichen Bauteilkomponenten in Form von Kondensatoren und Entstördrosseln gehören zu den primären Veränderungen, von denen eine qualitative Verbesserung erwartet wird.

Daß ein Multilayer durch seine technischen Eigenschaften ein passives Bauteil ist, dessen Kapazitäten und Induktivitäten ebenfalls die Funktion der Baugruppe erheblich beeinflussen, ist heute bekannt.

Doch kann ein Multilayer Probleme im Bereich EMV oder High-Speed lösen ?

Bietet die moderne Leiterplattentechnologie Möglichkeiten, um individuelle Multilayersysteme zu konzipieren, mit denen sich Störstrahlung reduzieren und kontrollieren läßt ?

Sie werden es sicherlich schon vermuten: Ja, es gibt ein breites Spektrum an Alternativen für den Aufbau von Multilayern.

In Kombination mit einem klugen Schaltungsdesign lassen sich alle Problembereiche der EMV erfolgreich einschränken : die externe Störung der Baugruppe, die Störung der Baugruppe durch sich selbst und die aktive Störung anderer Geräte.

Für die Charakterisierung eines Multilayers lassen sich drei relativ unspektakuläre Parameter verändern :

- Die Anzahl der Lagen + die Vergabe der Powerplanes
- Die Materialkombination von Laminaten + Prepregs
- Der Einbau von dünnen Laminaten + Prepregs

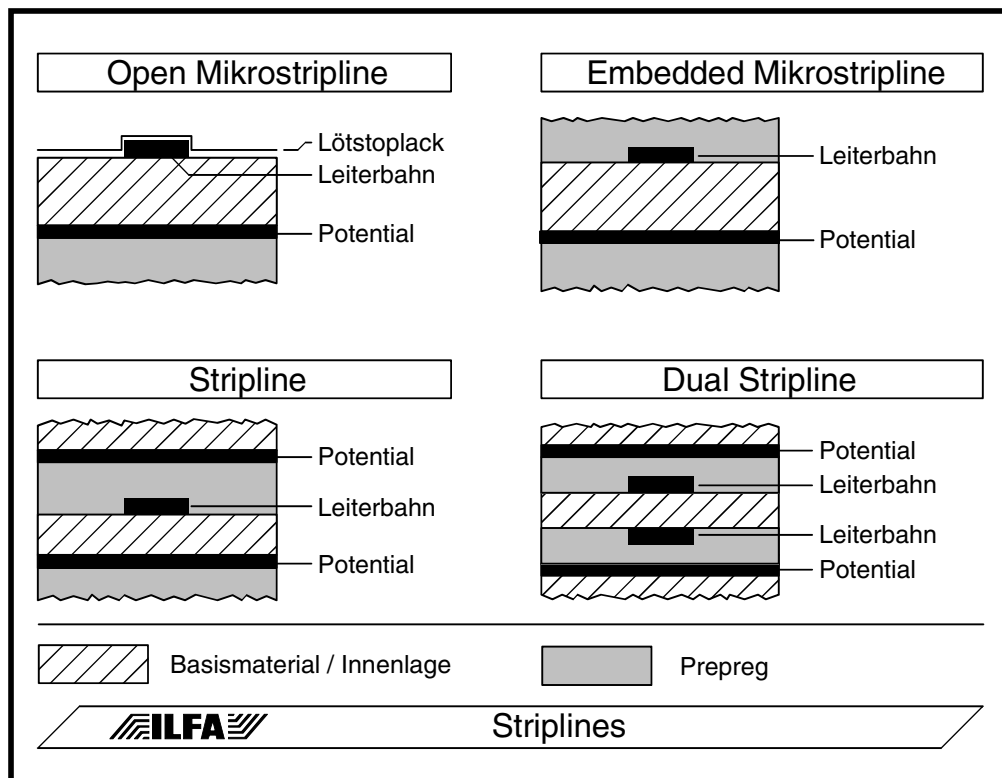
Daraus ergeben sich überraschend viele technische Varianten, die dem Designer und dem Konstrukteur erlauben, der Baugruppe ein Multilayersystem sozusagen maßgeschneidert anzupassen.

Es wird zunehmend seine Aufgabe, die geeigneten Alternativen an Striplines mit Referenz zu einer Potentiallage in Einklang mit einem geeigneten Multilayersystem zu bringen (Bild 1).

Dazu muß er die verfügbaren Materialien, die Bautoleranzen und die wichtigsten Design-Vorgaben kennen.

# Multilayersysteme

**Bild 1: Stripline-Varianten**



## Multilayersysteme

### Das Design der Powerplanes in Multilayern

Die beste Betriebs- und Störsicherheit bietet ein Multilayer bei konsequenter Einhaltung der erforderlichen Layoutregeln (Bild 2):

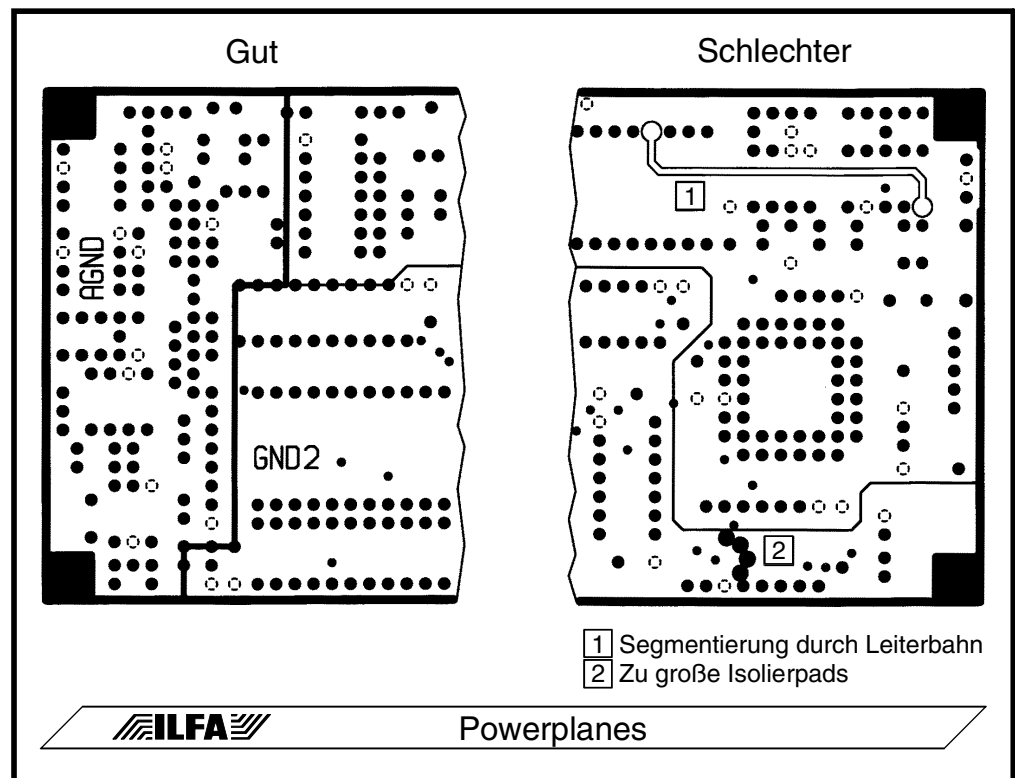
Regel 1 : Flächige Auslegung sowohl der GND- als auch der VCC-Plane.

Regel 2 : Keine Segmentierung der Planes durch eingebettete Leiterbahnen.

Regel 3 : Keine Behinderung der Rückflußströme durch zu große Isolierpads.

Durch die vollflächige Ausführung der Planes entfällt die Bildung von Leiterbahnschleifen für die Stromversorgung. Diese Schleifenbildung läßt sich auf 2-seitigen Layouts praktisch nie vermeiden und ist dann immer an externen und internen Störungen beteiligt.

**Bild 2:**  
Powerplanes in Multilayern



# Multilayersysteme

## Entkopplung

Die Analyse der auftretenden Effekte bei High-Speed-Schaltungen haben in den letzten Jahren ergeben, daß sich gerade auch die kapazitiven Eigenschaften von Potentialflächen für die Entkopplung der Schaltströme der IC's einer Baugruppe nutzen lassen. Dabei wird nicht mehr jedem IC ein Blockkondensator zugeordnet, sondern die Filterung der Stromversorgung erfolgt über einen definierten, aufeinander abgestimmten Satz von Blockkondensatoren, der niederinduktiv an die Potentialflächen angebunden wird.

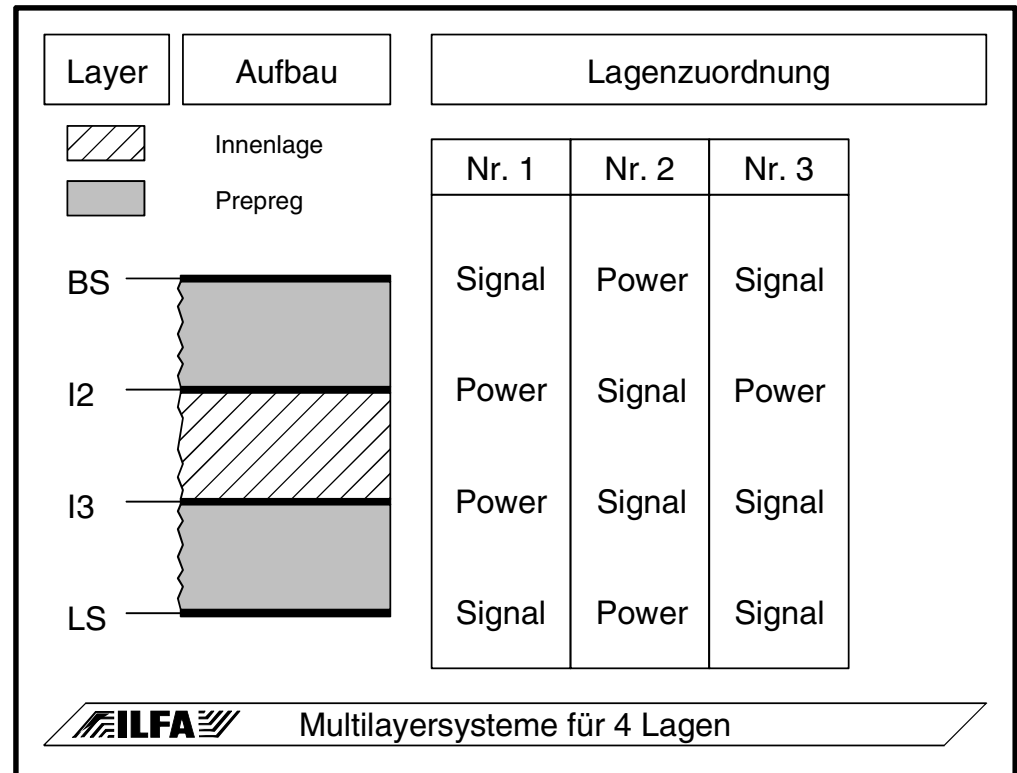
Erforderlich ist allerdings, daß der Abstand der Potentialflächen bei 100µm oder darunter liegt, damit eine nennenswerte Kapazität aufgebaut werden kann.

## Multilayersysteme für 4 Lagen

Das klassische Multilayersystem ist ein 4-Lagen-Multilayer. Ursprünglich war diese Lösung erforderlich, um die höhere Schaltdichte aufzulösen, die sich (spätestens) durch die Integration der SMD-Technik ergeben hat.

Die folgende Aufstellung (Bild 3) listet 3 mögliche Zuordnungen der Signal- und Powerplanes auf, von denen Variante 1 die übliche Lösung ist.

**Bild 3:**  
Multilayersysteme für 4 Lagen





## Multilayersysteme

### Multilayersysteme für 6 Lagen

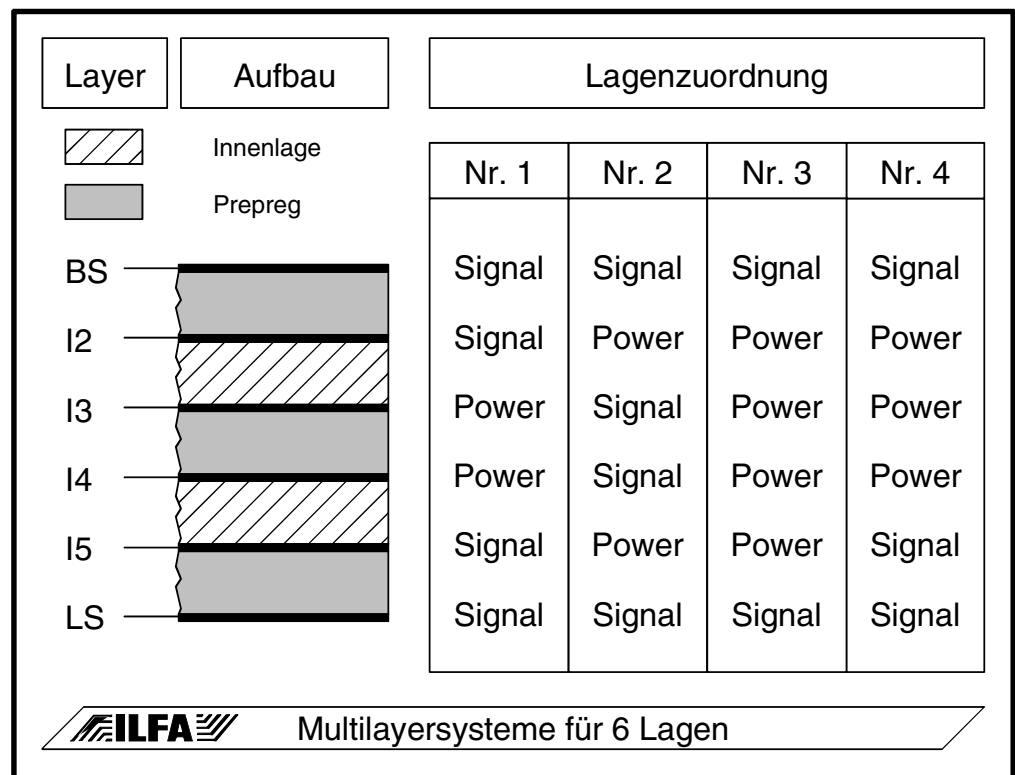
Nun reicht der Spielraum von 4 Lagen für die Lösung der Layout-Aufgabe zunehmend nicht mehr aus, wenn bereits 2 Lagen für die Spannungsversorgung reserviert sein müssen.

Deshalb bietet sich ein 6-Lagen-Multilayer als nächstes an, mit 2 Powerplanes und 4 Signallagen. Ein zusätzlicher Gewinn für die EMV-Stabilität ist aber gegenüber einem 4-Lagen-Multilayer nicht unbedingt zu erwarten, wenn die Powerplanes mittig angeordnet sind und sonst keine schaltungstechnischen Veränderungen vorgenommen werden (siehe Variante Nummer 1 in Bild 4).

Einen besseren Schutz vor Störungen von außen bietet die Einbettung zweier Signallagen zwischen den Powerplanes. Bei schnellen Digitalschaltungen kann die Kapazität der Potentiallagen nicht mehr genutzt werden, es läßt sich aber ein Dual-Stripline-System mit definierter Nennimpedanz aufbauen, sodas in EMV-kritischer Umgebung eine Störung der innen geführten Leiterbahnen durch von außen einwirkende HF-Signale praktisch ausgeschlossen ist (siehe Variante Nummer 2 in Bild 4).

In der nachstehenden Übersicht sind die Varianten 1 und 2 üblich. Die Variante 3 wäre eine besondere Anwendung, wenn mehrere Potentiale störsicher zu verteilen sind bei weniger umfangreichen und weniger kritischen Signalen.

**Bild 4:**  
Multilayersysteme für 6 Lagen



## Multilayersysteme

### Multilayersysteme für 8 Lagen

Die erste ideale Lösung für die Aufgabenstellung der EMV jenseits von 4 Lagen ist ein 8-Lagen-Multilayersystem, weil in diesem System alle positiven Eigenschaften in Kombination gebracht werden können.

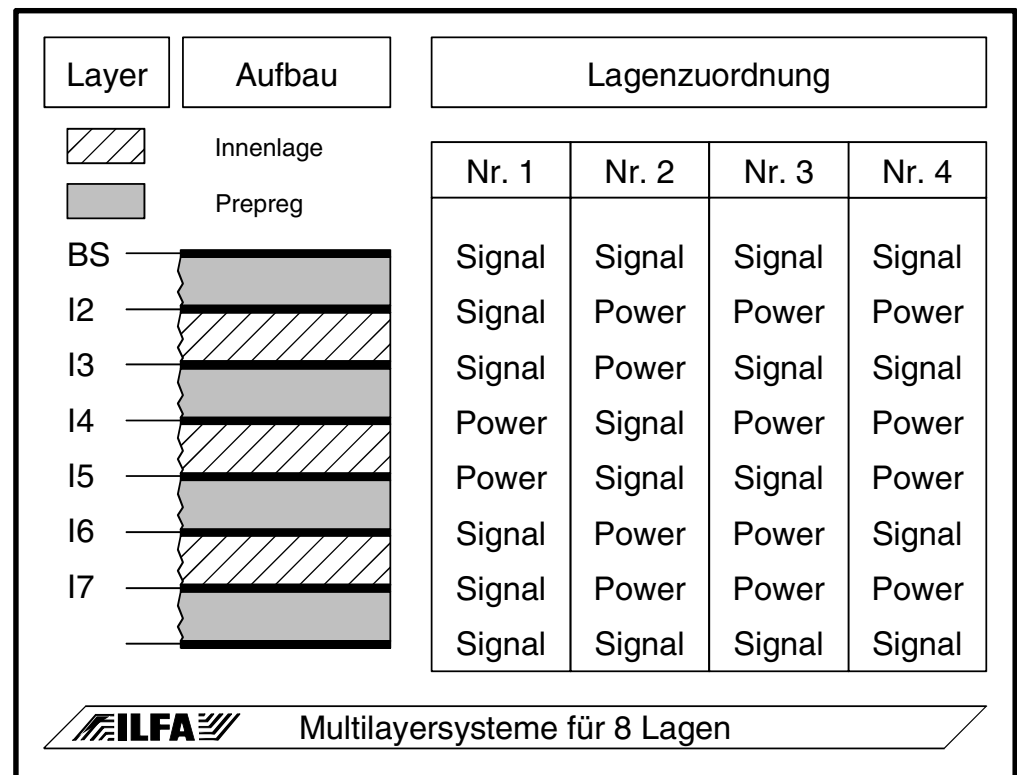
Die Tabelle in Bild 5 listet die vier Grundtypen auf. Die Variante 1 ist nicht optimal.

Die Varianten 2, 3 und 4 nutzen die Kapazität der Powerplanes, ermöglichen die Impedanz-Kontrolle über Stripline oder Dual-Stripline und schirmen innere Signalebenen nach außen ab. Es stehen genug Powerplanes zur Verfügung, um in einer Schaltung mit analogen und digitalen Bereichen die erforderlichen Stromversorgungen (VCC, VDD, AGND, GND) separat führen zu können.

Die vier Signalebenen sollten bei einer überlegten Entflechtung ausreichen.

Und, für die Ankontaktierung der Ebenen bei der Herstellung der Leiterplatten stehen alle Kontaktierungsvarianten (blind via, buried via) uneingeschränkt zur Verfügung.

**Bild 5:**  
Multilayersysteme für 8 Lagen



Es ist einsichtig, daß 10, 12, 14 oder noch mehr Lagen an diesem Prinzip nichts mehr ändern werden. Diese hochlagigen Multilayersysteme kommen deshalb dann in Frage, wenn die Anzahl der Signallagen doch nicht ausreicht oder wenn extreme geometrische Vorgaben für die Leiterplattenkontur eine Signalführung sonst nicht zulassen.

## Multilayersysteme

Die tägliche Praxis wird sich also vorerst um 4, 6 und 8-Lagen-Multilayersysteme drehen.

Doch mit welchen Aufbauvarianten sind diese Multilayer herstellbar? Ein genauere Blick auf die Variante 3 zeigt, daß die Verteilung der Planes und damit vermutlich auch die mechanischen Dimensionen gegen die bisherige landläufige Regel verstoßen, daß Multilayer symmetrisch sein müssen.

### Materialstärken für Lamine und Prepregs

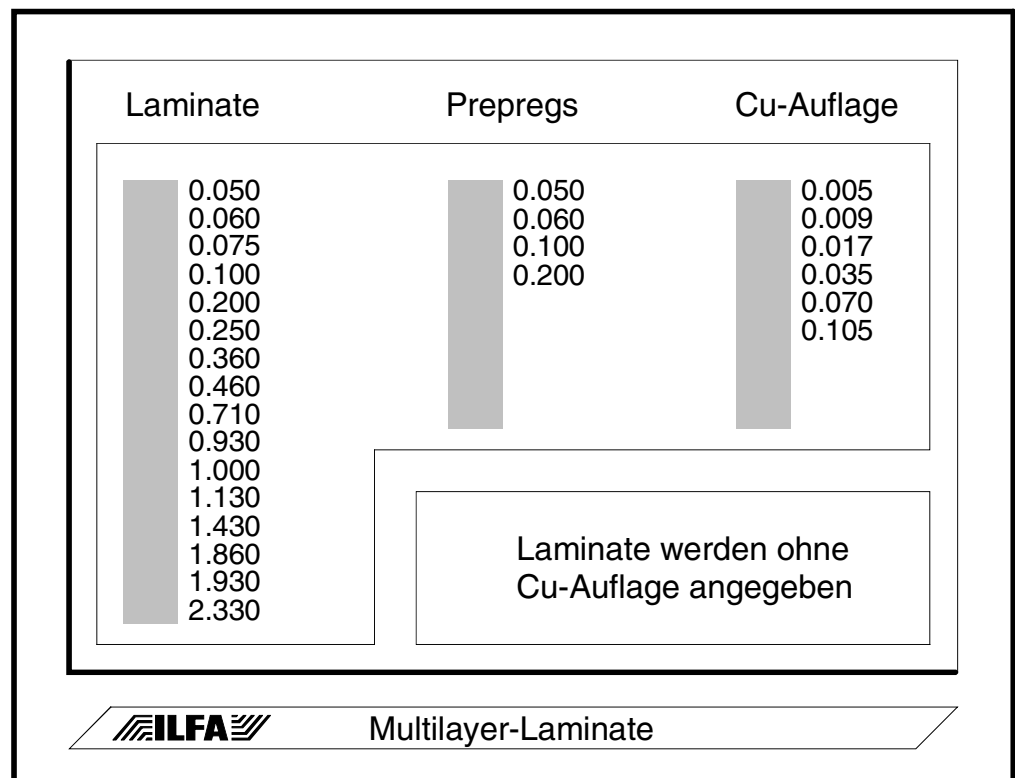
Das übliche Material für Leiterplatten und damit auch für Multilayer ist unverändert FR4.

Aber auch die Materialien in der - sozusagen - zweiten Reihe können selbstverständlich spezifiziert werden, sodas unterschiedliche Epsilon-R-Werte wählbar sind und unterschiedliche andere technische Eigenschaften, wie Stabilität und Tg-Wert.

Geeignete Materialgruppen für Multilayersysteme sind FR4, FR5, BT und Polyimid.

Für die Lamine stehen eine große Auswahl an Materialstärken und Kupferauflagen zur Verfügung. Ergänzt werden diese Komponenten durch eine handvoll Prepregs, die mehrfach und in unterschiedlicher Kombination in den Multilayer eingelegt werden können (Bild 6).

**Bild 6:**  
Materialstärken für Multilayer-Lamine und Prepregs



## Multilayersysteme

### Preßtoleranzen

Bisher selten diskutiert aber sehr wichtig ist, mit welcher Dickentoleranz diese Lamine im fertigen Multilayer verpreßt sind. Historisch bedingt werden von den Leiterplattenherstellern Abweichungen von  $\pm 10\%$  vorgetragen und anscheinend auch allgemein akzeptiert.

Die Berechnungen homogener Leiterbahnsysteme mit 50 oder 70 Ohm für impedanz-kontrollierte Multilayer zeigen auf, daß diese Toleranz nicht genügend eng definiert ist. Bereits oberhalb einer fertigungstechnischen und materialbedingten Toleranz von  $\pm 7\%$  ist die avisierte Funktion dieser Multilayer nicht mehr sichergestellt.

Die Forderung ist darum unerläßlich, daß die Preßtoleranz unter  $\pm 7\%$  liegt.

### Symmetrie des Multilayer-Aufbaus

Im Prinzip sind für ein gewünschtes Multilayersystem alle Materialien aus der oben angegebenen Liste (fast) frei miteinander kombinierbar. Die bereits angesprochene Forderung nach einem symmetrischen Multilayeraufbau ist also hinfällig. Das ist sogar erforderlich, weil die Berechnung eines Multilayersystems zuvielen Anforderungen genügen muß, als daß eine solche Einschränkung zukünftig noch Bestand haben könnte und die technische Funktion - gerade mit Hinblick auf die EMV-Probleme - Vorrang haben muß.

Die Ursache für die geforderte Symmetrie liegt in der Befürchtung, der Multilayer würde sich sonst nach dem Verpressen verwinden oder wölben. Tatsächlich ist in der Leiterplattenproduktion ein Multilayer nicht von Natur aus plan. Die Wölbung ist aber eher an die Verteilung und Anzahl der Powerplanes angebunden und an die Orthogonalität aufeinander folgender Signallagen, als an die rein geometrische Symmetrie der Lagen zueinander.

Die moderne Preßtechnik und eine geeignete CAM-Vorbereitung der CAD-Daten setzen den Hersteller heute aber in die Lage, asymmetrische Multilayer zu produzieren. Problematischer ist der Lötvorgang nach dem Bestücken, bei dem nicht immer die mechanische Dynamik eines Multilayersystems berücksichtigt wird.

## Multilayersysteme

### Die Kombinierbarkeit der Prepregs

Es fehlt noch die Erklärung, warum die Komponenten „Laminat - Prepreg - Kupferauflage“ nur „fast“ frei miteinander kombinierbar sind. Laminat und Prepregs bestehen - grob einsortiert - aus zwei unterschiedlichen Teilen, einem festen Materialträger (bei FR4 ein Glasvlies) und einem Harzsystem, mit dem dieser Träger getränkt ist.

Beim Verpressen der einzelnen Lagen unter Druck und Temperatur werden der Materialträger und das Harzsystem weich und in die Leiterbildstruktur der anliegenden Layer gedrückt.

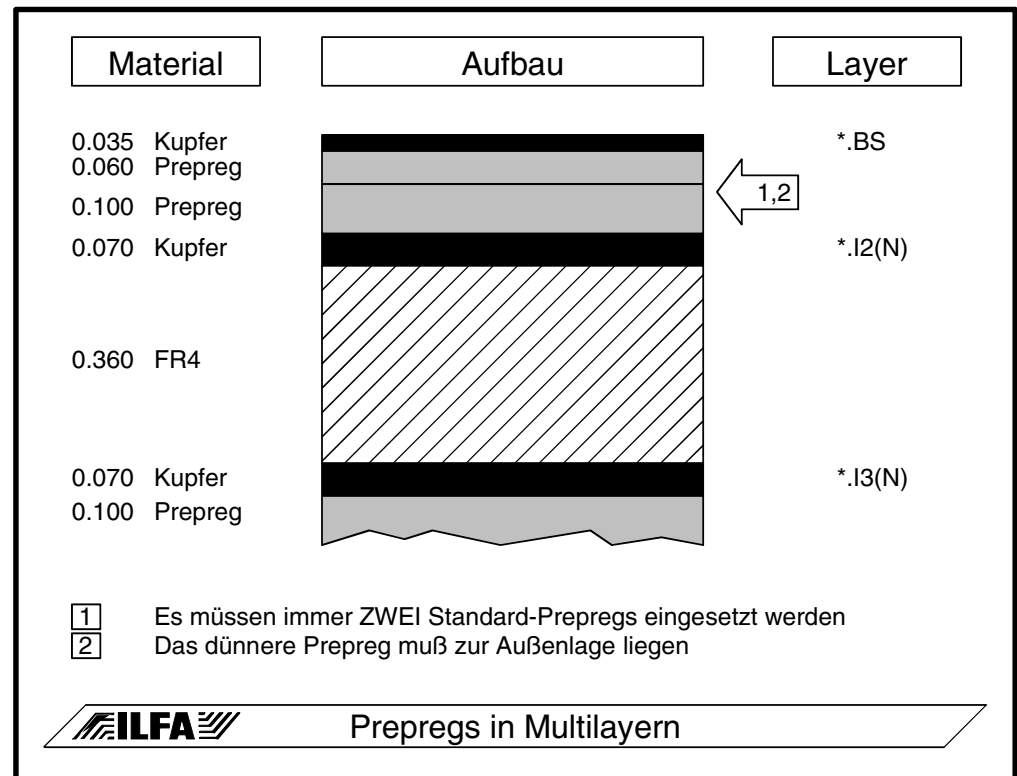
Das Höhenniveau dieser Struktur ist von der Cu-Dicke bestimmt, die Mobilität des Materialträgers von der Fadenstärke des Glasvlieses. Damit es einerseits keine Delamination einzelner Lagen gibt und andererseits auch keine Kurzschlüsse zwischen benachbarten Lagen, müssen drei Regeln beachtet werden:

Regel 1 : Werden Standard-Prepregs eingesetzt, dann müssen immer mindestens 2 Prepregs benachbarte Lagen voneinander trennen (Bild 7).

Regel 2 : Werden unterschiedlich dicke Prepregs zwischen Außenlage und Innenlage eingesetzt, dann muß das dünnere Prepreg zur Außenlage liegen (Bild 7).

Regel 3 : Wird nur ein 50µm Highflow-Prepreg eingesetzt, dann darf die Cu-Stärke benachbarter Lagen nicht über 35µm liegen.

**Bild 7:**  
Die Anordnung von Prepregs in Multilayern



# Multilayersysteme

## Ätztechnik

Die Belastbarkeit einer Leiterbahn ist bei Stromversorgungen bekannt und offensichtlich. Steht die Berechnung der Impedanz an, dann spielt die Kalkulierbarkeit der Kupferstärke und des Leiterbahnquerschnittes vor allem für die Signalleitungen eine wichtige Rolle.


























Der Designer muß bei seinen Vorgaben beachten, daß in Abhängigkeit von der Breite der Leiterbildstruktur nicht mehr jede beliebige Kupferstärke für eine Innenlage (und im Prinzip auch nicht für die Außenlagen) wählbar ist. Die Ursache liegt in der Technologie der Leiterbildstrukturierung, die galvanotechnisch durch einen Ätzprozeß erfolgt. Für die Qualität des Ätzprozesses muß die Leiterbahnbreite deutlich über der Leiterbahnhöhe liegen (Bild 8), weil sonst die Rückätzung der Leiterbahnflanken zu einer fehlenden Standfestigkeit der Leiterbahn führt.

Die Rückätzung ist konstant abhängig von der Höhe der Kupferschicht (zum Beispiel 30µm Verlust in der Leiterbahnbreite bei einer Kupferstärke von 35µm) und kann insbesondere bei Leiterbildstrukturen in Feinstleiter oder Mikrofeinstleiter nicht immer ausreichend durch eine Zugabe beim Filmplotten oder Laserbelichten kompensiert werden.

Es sei an dieser Stelle - weil praktisch unbekannt - darauf hingewiesen, daß Standard-Gerberformate mit Standard D-Code-Tabellen das Einmessen und Anpassen eines Fotoplotters erheblich erleichtern und zur Prozeßsicherheit beim Ätzen deutlich beitragen.

## Multilayersysteme

**Bild 8:**  
Ätzbarkeit von  
Multilayer-  
Innenlagen

Layoutklasse	Kupfer				
	5ym	17ym	35ym	70ym	105ym
Feinleiter Leiterbahn 180ym Querschnitt (ym <sup>2</sup> )	 900	 3060	 6300	 12600	 18900
Feinstleiter Leiterbahn 150ym Querschnitt (ym <sup>2</sup> )	 750	 2550	 5250	 10500	 15700
Mikrofeinleiter Leiterbahn 120ym Querschnitt (ym <sup>2</sup> )	 600	 2040	 4200	 8400	 12600
Mikrofeinleiter Leiterbahn 100ym Querschnitt (ym <sup>2</sup> )	 500	 1700	 3500	 7000	 10500
Mikrofeinstleiter Leiterbahn 80ym Querschnitt (ym <sup>2</sup> )	 400	 1360	 2800	 5600	 8400
		Kritisch			

### Ultra Thin Multilayerboards

In der oben angegebenen Materialliste für Laminats sind die 50ym-Prepregs wie selbstverständlich einsortiert. Vor Ort in der Leiterplattenproduktion sind diese Laminats jedoch nicht standardseitig zu handhaben und sie werden deshalb auch bisher nur von wenigen versierten Herstellern angeboten. In ihren technischen Eigenschaften hinsichtlich der EMV sowie in ihren Anforderungen an das CAD-Layout bilden sie eine Klasse für sich, die den Namen **UTM** bekommen hat.

UTM steht als Kurzbegriff für „**Ultra-Thin-Multilayerboard**“ und faßt alle Multilayersysteme zusammen, die ganz oder überwiegend aus Laminats und Prepregs mit 50 Mikrometern Materialdicke (oder weniger) aufgebaut sind.

UTM's haben eine wesentlich bessere Breitbandentkopplung (mit einem um bis zu 80% reduzierten Störpegel), bedingt durch den geringen Lagenabstand und die damit verbundenen kapazitiven Leistungen der Powerplanes. Das führt unter EMV-Gesichtspunkten zu einer stabileren Schaltung und damit zu einem sichereren Betrieb der Baugruppe oder des Gerätes.

## Multilayersysteme

Bei impedanzkontrollierten Multilayern läßt sich bei entsprechender Layer-Zuordnung eine differenziertere Kapazität zwischen VCC/GND einstellen, was insbesondere bei High-Speed-Schaltungen Varianz bei der Kalkulation der Leiterbahnbreiten und Leiterbahnabstände für die Nennimpedanz erlaubt.

Da UTM's auch als 8- oder 10-Lagen-Multilayer gefertigt werden können, sind nicht nur Konzepte mit Striplines und Microstriplines sondern auch mit Dual-Striplines realisierbar und sie verstärken den Charakter des Multilayersystems, die Baugruppe funktionell zu unterstützen.

Es sind keine Materialien mit gesonderter Spezifikation notwendig und keine zusätzlichen technischen Verfahren. Die Produktion von UTM's ist frei von Lizenzgebühren oder patentrechtlichen Einschränkungen.

Von der Kostenseite her liegen UTM's im Mittel um 30% über der Referenz des jeweiligen Standard-Multilayers.

UTM's sind aus allen Materialien herstellbar, die in sich genügend Festigkeit besitzen und die als 50µm-Laminat von den Basismaterial-Produzenten zur Verfügung gestellt werden können.

Reine UTM's zeichnen sich durch eine minimale Gesamtstärke aus und eignen sich besonders für COB und MCM's.

Für Layouts in MFT (Mikrofeinstleiteteknik) sind Kupferstärken von 5µm verfügbar.



## Multilayersysteme

### Designregeln für UTM's

Die minimalen mechanischen Parameter von UTM's erfordern am CAD-System allerdings die konsequente Berücksichtigung einiger Layout-Regeln.

Regel 1 : Um Übersprechen und Einschränkungen in der Signalintegrität zu vermeiden, sollten die Vorzugsrichtungen für die Leiterbahnführung in aufeinander folgenden Ebenen eines Multilayers orthogonal zueinander liegen (Bild 9).

Regel 2 : Bei sensiblen Signalen muß die räumliche Struktur der einzelnen Lagen in einem UTM bedacht werden. In diesen Multilayers sind die Abstände der Leiterbahnen senkrecht zur Platine (von Ebene zu Ebene = 50µm) oft geringer, als waagrecht auf einer Ebene (Bild 9).

Regel 3 : Für Schaltungen mit Leistungsaufnahme ist wegen Regel 2 die reduzierte Durchschlagsfestigkeit zu beachten.

Regel 4: High-Speed-Schaltungen erfordern eine Signalführung mit möglichst wenig Lagenwechseln und damit möglichst wenig Vias.

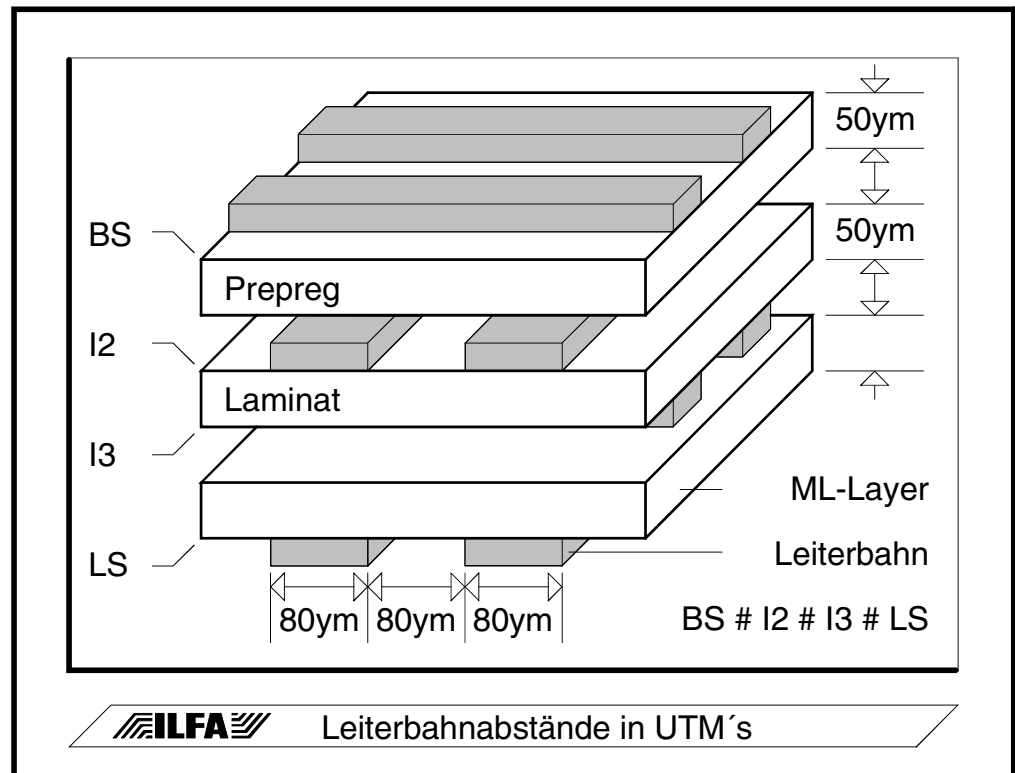
Regel 5: Der Einsatz von 'Blind Vias' kann bei 50µm-Abständen kritisch werden.

Regel 6 : Es dürfen nie Multilayer mit einer ungeraden Lagenanzahl konzipiert werden.

Regel 7 : Die Lagenzuordnung von Powerplanes und Signalen muß im Vorfeld der Layout-Erstellung definitiv festgelegt werden.

Regel 8 : Das Kombinieren von Powerplanes und Signalen in einer Ebene ist unbedingt zu vermeiden.

**Bild 9:**  
Abstände in UTM's

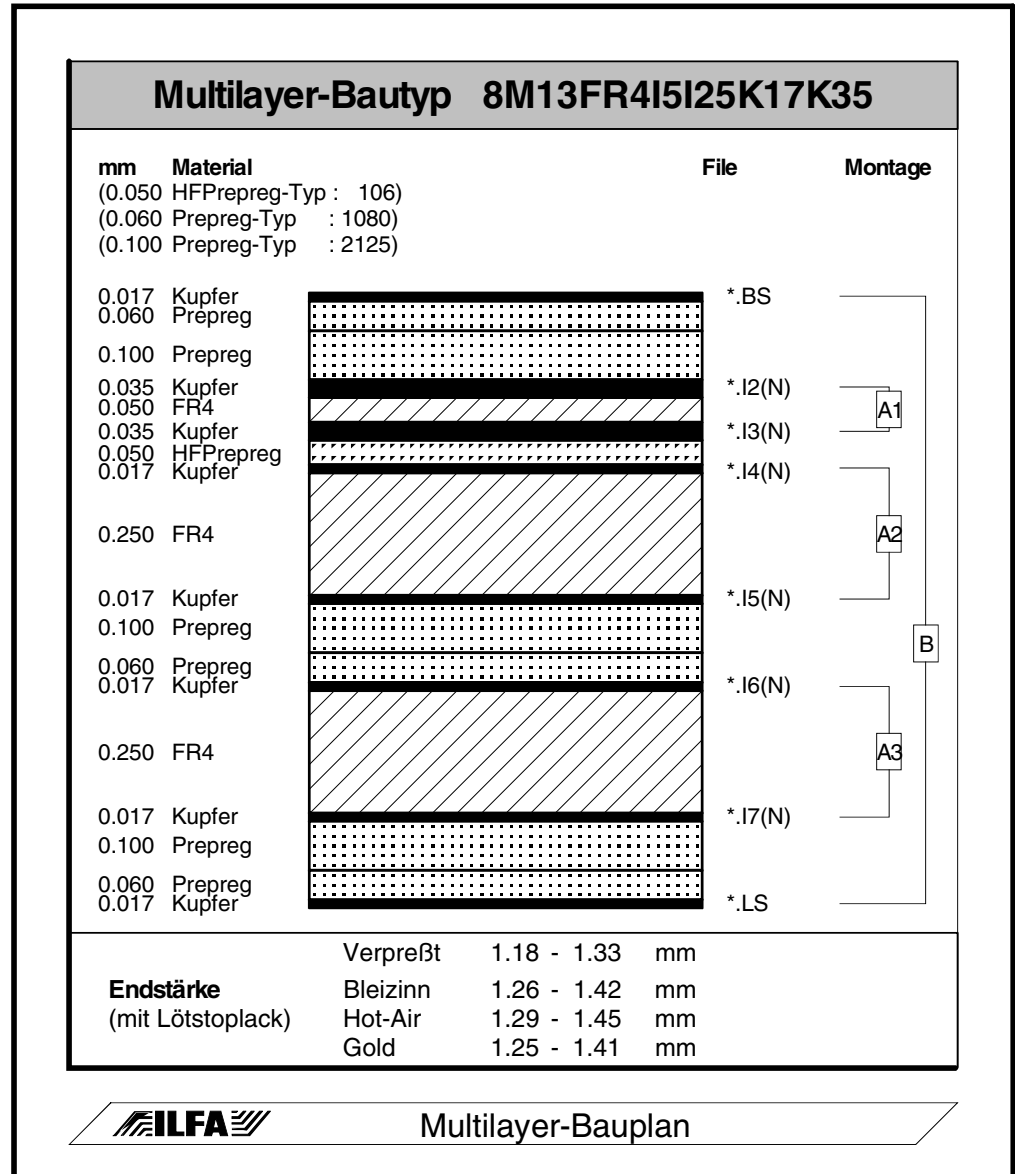


# Multilayersysteme

## Beispiel für ein Multilayersystem

Bild 10 zeigt ein Multilayersystem (Bautyp „8M13FR4I5I25K17K35“) mit 50µm starken Innenlagen (von I2 / I3 / I4) und einem asymmetrischen Aufbau.

## Bild 10: Beispiel für ein Multilayersystem



# Multilayersysteme

## Literatur

Zu den Themen „EMV“, „Impedanz“ und „Fertigungstechnologie“ :

- 1) High-Speed-Leiterplatten, Prof. R. Thüringer, Dipl.-Ing. T.J. Buck  
 Fachverband Elektronik Design (FED) unter „FED-21-06“ im Juli 1997  
 Inhalte: Fertigungsparameter impedanzkontrollierter Leiterplatten, praktische Berechnung von Impedanzen für Microstrip, Stripline und Dual-Stripline, Planung von Multilayer-Aufbauten, Dielektrizitätskonstanten abhängig vom Harzgehalt und von der Frequenz, Fehlerrechnungen für die Bestimmung der Nenn-Impedanz, Mikroverdrahtete Leiterplatten, Multiwire-Technologie, HF-Ströme, Übersprechen, Mikrowire  
 Preis: Mitglieder 80,- DM / Nichtmitglieder 140,- DM  
 Bezug über FED, Hindenburgdamm 85, 12203 Berlin, Tel.: 030/8349059
  
- 2) High-Speed-Design, P. Viklund, Dansk Data Elektronik A/S (DDE)  
 Inhalte: Definitionen für High-Speed-Design, Signalübersprechen, Kopplungen, symmetrische und asymmetrische Striplines, Signalverzögerungen, Netztopologien, Impedanz, Signal-Termination, Power-Layer  
 Preis: kostenfrei. Englischer Text.  
 Bezug über DDE, Herlev Hovedgade 199, DK-2730 Herlev, Denmark  
 Kontakt über Herrn Henrik Rasmussen, Tel.: 0045 4457 2363
  
- 3) EMV-Kochbuch, FED  
 Inhalte: Physikalische Grundlagen, EMV-Grundlagen, Normen / Richtlinien / Gesetze, Simulation, Begriffe und Definitionen, Schaltungsfunktion und Schaltungstechnik, Leiterplattenkonstruktion, Bauteile, EMV-Schaltungsmaßnahmen, EMV-Layoutmaßnahmen, Tabellen, Literaturübersicht, Patente  
 Preis: Mitglieder 220,- DM / Nichtmitglieder 440,- DM ( Loseblatt-Sammlung )  
 Bezug über FED, Hindenburgdamm 85, 12203 Berlin, Tel.: 030/8349059
  
- 4) Einführung in die Multilayer-Preßtechnik, M.Huschka,  
 Inhalte: Multilayer-Aufbauten, Materialeigenschaften, Lamine, Prepregs, Maschinenteknologie, Herstellungsverfahren, Fehlererkennung, Prüfmethoden  
 Preis: zirka 80,- DM  
 Bezug über den Eugen G. Leuze Verlag, Saulgau, ISBN-3-87480-038-5

## Multilayersysteme

- 5) Printed Circuit Board Design Techniques for EMC Compliance,  
Mark I. Montrose

Preis: zirka 140,- DM

Inhalte: EMC-Definitionen, Layer Stackup Assignments, Grounding Methods, Decoupling, Resonance,

Clock Circuits, Crosstalk, Trace Termination, Interconnects and I/O's, Heatsinks, Backplanes, Routing

Basics, Electrostatic Discharge Protection, EMI Spezifikation Limits

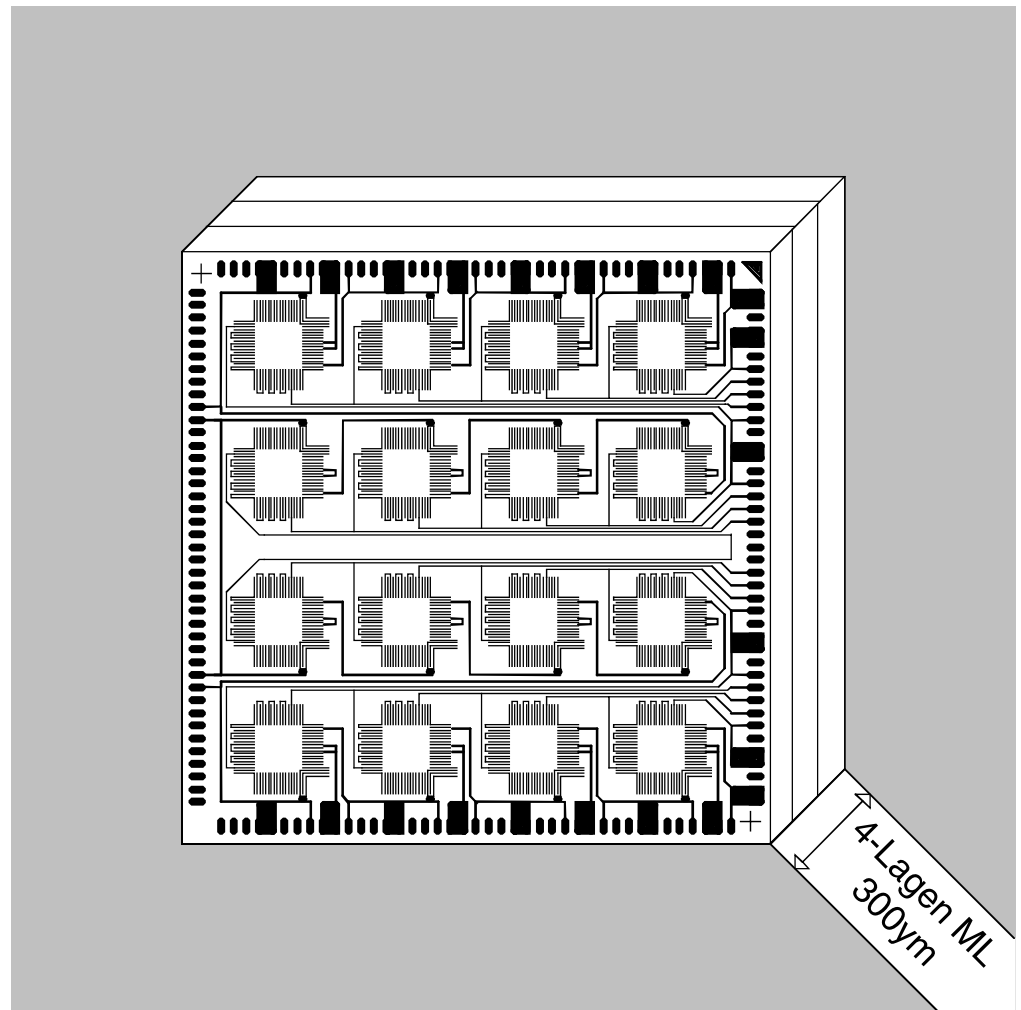
Englisch, Herausgeber IEEE (Institute of Electrical and Electronics Engineers)

Bezug über den FED, Hindenburgdamm 85, 12203 Berlin, Tel.: 030/8349059

### Internet

- 1) ILFA veröffentlicht seit Januar 1998 Design-Richtlinien, Multilayer-Bautypen und Hinweise zu Fertigungstechnologie und Produkten in kontinuierlicher Folge im Internet (<http://www.ilfa.de>). Download als PDF-Files.
- 2) Der „Fachverband Elektronik Design“ (<http://www.fed.de>) bietet über seine Homepage Informationen zu „Impedanz“ und „High-Speed“ etc... (das Suchen lohnt sich).

## UTM's



### UTM

UTM steht als Kurzbezug für „Ultra-Thin-Multilayerboards“.

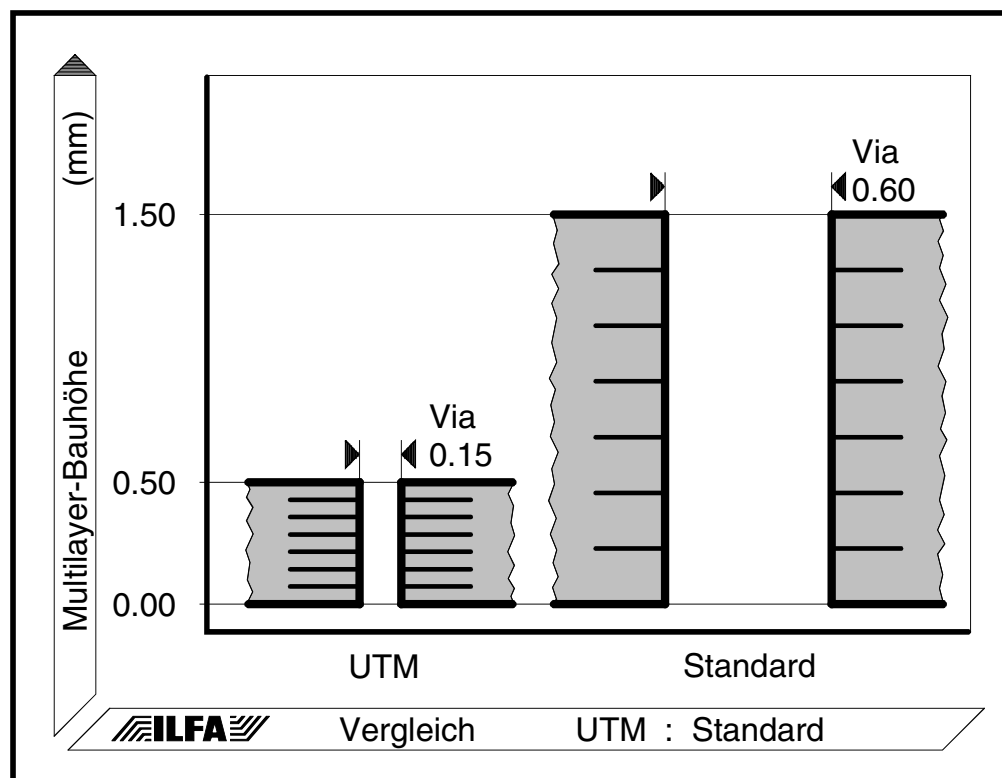
Als UTM werden Multilayer-Bautypen klassifiziert, wenn deren Innenlagen ausschließlich aus Laminaten mit 50 Mikrometern Materialdicke (oder weniger) bestehen.

Diese Abgrenzung gegenüber den Standard-Multilayern ist notwendig, weil für den Einsatz und die Produktion von UTM's deren spezielle mechanische und elektronische Eigenschaften beachtet werden müssen.

Ein Vergleich der UTM's mit den Standard-Multilayern (Bild 1) zeigt an einem 8-Lagen-Multilayer den Unterschied in der Spezifikation der Eckparameter für die Dicke des Multilayers, der Abstände der Multilayerlagen und der Dimension der Vias.

## UTM's

**Bild 1:**  
Bauhöhen von  
Standard-  
Multilayern zu  
UTM's



### Layoutklassen

Die Entwicklung der UTM's ist mit der Zunahme von elektronischen Schaltungen in „Mikrofeinstleiter-Technik“ (MFT) verknüpft und mit den zunehmenden Anforderungen an die EMV-Stabilität eines Gerätes.

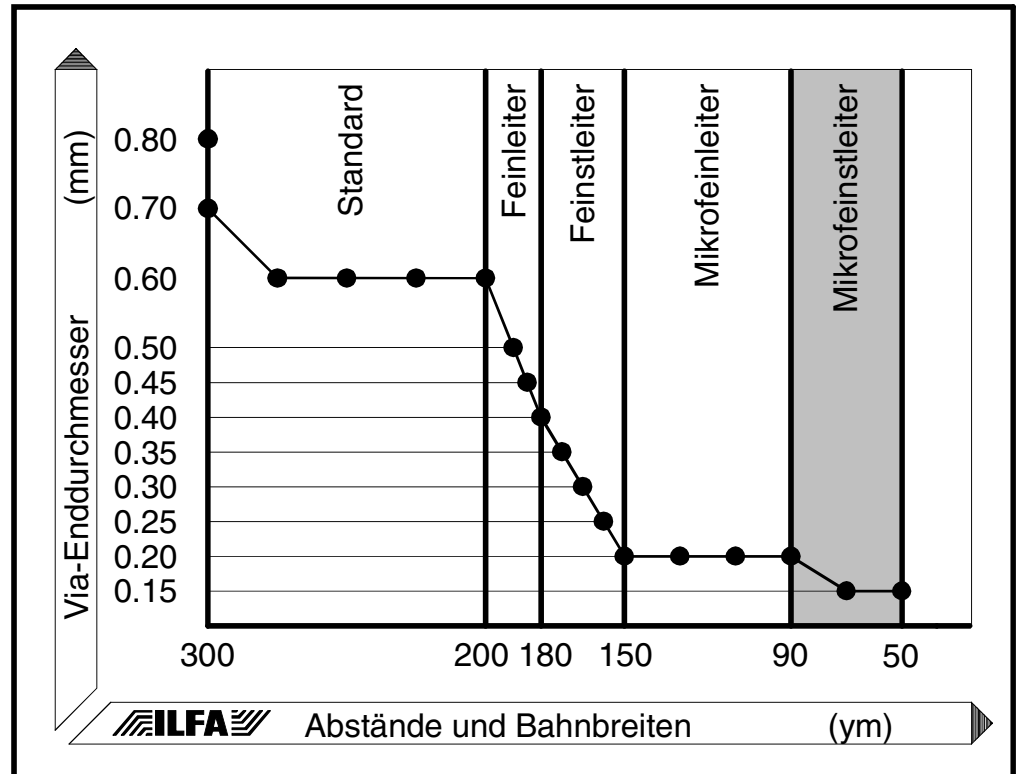
Die „Mikrofeinstleiter-Technik“ erfordert Bahnbreiten und Bahnabstände für Layouts und Leiterplatten von 90µm oder weniger.

Der ursprüngliche Antrieb für diese Evolution in der Platinenherstellung kommt durch die Miniaturisierung der elektronischen Bauteile (höhere Anschlußdichte pro Chip, geringer werdende Pitchabstände), die erweiterten Möglichkeiten der Bauteilmontage auf der Oberfläche der Leiterplatten (Bonden) und die niedrigeren Betriebsspannungen (3 Volt-Technologie).

Die Klassifizierung der Layouts zeigt Bild 2. Die Klassen sind nicht genormt.

## UTM's

**Bild 2:**  
Klassifizierung  
von Leiterplatten



### Technische Eigenschaften

Die Einsparung von Gewicht und Bauhöhe durch UTM's spielt überall dort eine Rolle, wo das Gehäuse oder die Anwendung eine Reduzierung mechanischer Parameter verlangt. MDE-Geräte (Mobile Datenerfassung), Funktelefone, MCM-Module, Autoradios, Speicherkarten und Adapter sind dafür ein Beispiel.

In Verbindung mit der MFT ergeben sich neue Produktideen. Spulen für die Sensortechnik lassen sich mit der Leiterplattentechnologie enger toleriert und preiswerter herstellen, als mit der Wickeltechnik.

Die wesentlich bessere Breitbandentkopplung, bedingt durch den geringen Lagenabstand, führt zu einer stabileren Schaltung (mit einem um bis zu 80% reduzierten Störpegel) und damit zu einem sichereren Betrieb der Baugruppe oder des Gerätes.

Bei Impedanzkontrollierten Multilayern läßt sich bei entsprechender Layerzuordnung eine höhere Kapazität zwischen VCC/GND einstellen.

Insbesondere bei High-Speed-Schaltungen sind die Nennimpedanzen bei Verwendung von 50µm-Innenlagenlaminaten präziser einstellbar und erlauben mehr Varianz bei der Kalkulation der Leiterbahnbreiten und Leiterbahnabstände.

## UTM's

Da UTM's auch als 8- oder 10-Lagen-Multilayer gefertigt werden können, sind nicht nur Konzepte mit Striplines und Microstriplines sondern auch mit Dual-Striplines realisierbar.

Bild 3 und Bild 4 erläutern den Einfluß der Stärke des Dielektrikums auf die Nennimpedanz am Beispiel einer Microstrip-Leitung (Quelle: FED-21-06, High-Speed-Leiterplatten, Prof. R. Thüringer, FED Juli 1997).

UTM's sind als Leiterplatte zwar weiterhin der mechanische Träger von Schaltungskomponenten. Darüber hinaus sind sie jedoch auch funktioneller Bestandteil der elektronischen Baugruppe.

### **Bild 3: Berechnung der Nennimpedanz einer Microstrip- Leitung**

Dieses Bild war bis zum Redaktionsschluß leider nicht verfügbar.

### **Bild 4: Nennimpedanz in Abhängigkeit vom der Dicke des Dielektrikums**

Dieses Bild war bis zum Redaktionsschluß leider nicht verfügbar.

### **Leiterplatten- technologie**

Ein großer Vorteil von UTM's ist, daß diese Multilayer mit technologischen Verfahren produziert werden können, die beim Hersteller in der Regel vorhanden sind und die in der Leiterplattenfertigung seit Jahren Anwendung finden.

Es sind keine Materialien mit gesonderter Spezifikation notwendig und keine zusätzlichen technischen Verfahren. Die Produktion von UTM's ist frei von Lizenzgebühren oder patentrechtlichen Einschränkungen.

Für die Leiterplattenproduktion ist das größte Problem der Transport der 50µm-Innenlagen-Lamine durch die Bearbeitungsmaschinen.

Die naturgemäße Instabilität dieser ultradünnen Lamine hält Zug- und Scherkräften nicht lange stand. Die Handhabung muß deshalb mit Sorgfalt erfolgen.



## UTM´s

Höhere Ansprüche an die Platinenproduktion ergeben sich, wenn UTM´s mit Leiterbildstrukturen im Mikrofeinstleiterbereich kombiniert werden und wenn die Kontrolle der Impedanz wenig Spielraum läßt. Dann muß die Maschinentechologie des Herstellers oft extremen Anforderungen genügen.

ILFA hat deshalb in den letzten Jahren kontinuierlich in hochwertige Anlagen für die Fertigung von UTM´s investiert. Unsere CNC-Maschinen sind für das Bohren von selektiven Kontaktierungen (buried vias, blind vias) bis zu einem minimalen Bohrdurchmesser von 0.1mm ausgelegt. Das Ätzen der Leiterbildstrukturen findet mit kontrollierter Toleranz statt und prozeßgesteuerte Galvanoautomaten stellen sicher, daß in den Bohrhülsen und auf den Lötflächen eine gleichmäßige Metallisierung erfolgt.

Zur Kontrolle der Lagenpaßung von Multilayern und für das Einrichten der verpreßten Multilayerinnenlagen stehen uns Röntgenbohrmaschinen zur Verfügung. Für die elektronische Prüfung der fertigen Multilayer setzen wir Maschinen ein, die SMD-Platinen mit Festadaptern gleichzeitig doppelseitig testen und für Fine-Pitch-Strukturen auf COB- oder MCM-Modulen arbeiten wir mit Flying-Probe-Systemen.

Für die Belichtung der Leiterbildstrukturen kann ILFA als einziges Unternehmen in Europa Laser-Direktbelichter (LDI) der Fa. Jenaoptik einsetzen.

Das Prinzip der technischen Strukturierung der fotosensitiven Laminate besteht in der direkten Übertragung der elektronischen Layoutinformationen durch einen energiereichen Laser. Qualitative Einbußen, die sich beim Einsatz von Filmen nicht umgehen lassen, wenn Leiterbilder < 120ym realisiert werden sollen, werden dadurch eliminiert.

Die Laserbelichter sind über ein lokales Netzwerk mit unserer CAM verbunden und werden von dort direkt nach Bearbeitung der CAD-Daten angesteuert.

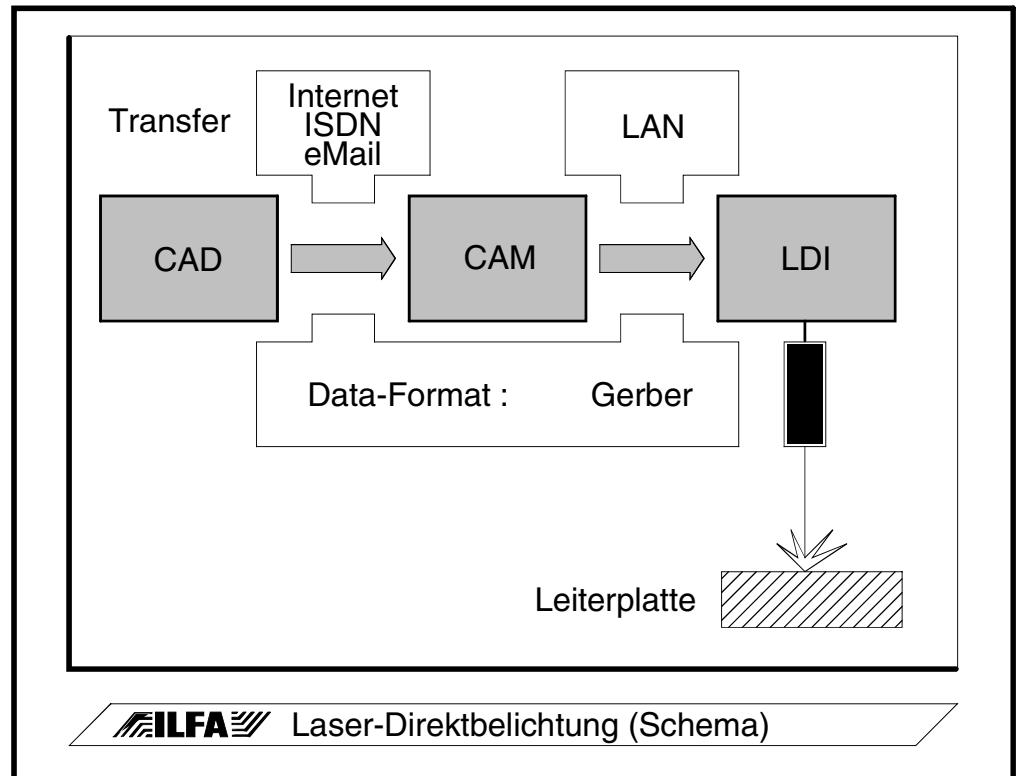
Bild 5 zeigt schematisch den Ablauf. Praktisch ist damit jedes CAD-System über ein globales Netz (ISDN, Internet) an den Laserbelichter koppelbar.

Die Maschinen lösen Bildstrukturen bis in einen Grenzbereich von 40ym auf.

## UTM's

Dabei bleibt auch hier der Vorteil erhalten, daß Standardmaterialien eingesetzt werden. Die zeitaufwendige und teure Erstellung eines Glasmasters ist nicht notwendig.

**Bild 5:**  
**Laser-Direct-Imaging (LDI)**



### Produktionskosten

Der Grundsatz unseres Unternehmens ist, unseren Kunden unsere Produkte auch im High-End-Bereich, und dies trifft insbesondere im Termindienst für Prototypen zu, schnell und mit vertretbaren und angemessenen Kosten zur Verfügung stellen zu können.

Da Preise für Leiterplatten sehr stark an die Layout-Spezifikation, den Termin, die gewünschte Stückzahl und die individuellen Materialvorgaben gebunden sind, haben wir die Kosten für UTM's aus unserem Haus in Relation zu den Kosten für Standard-Multilayer dargestellt (Bild 6).

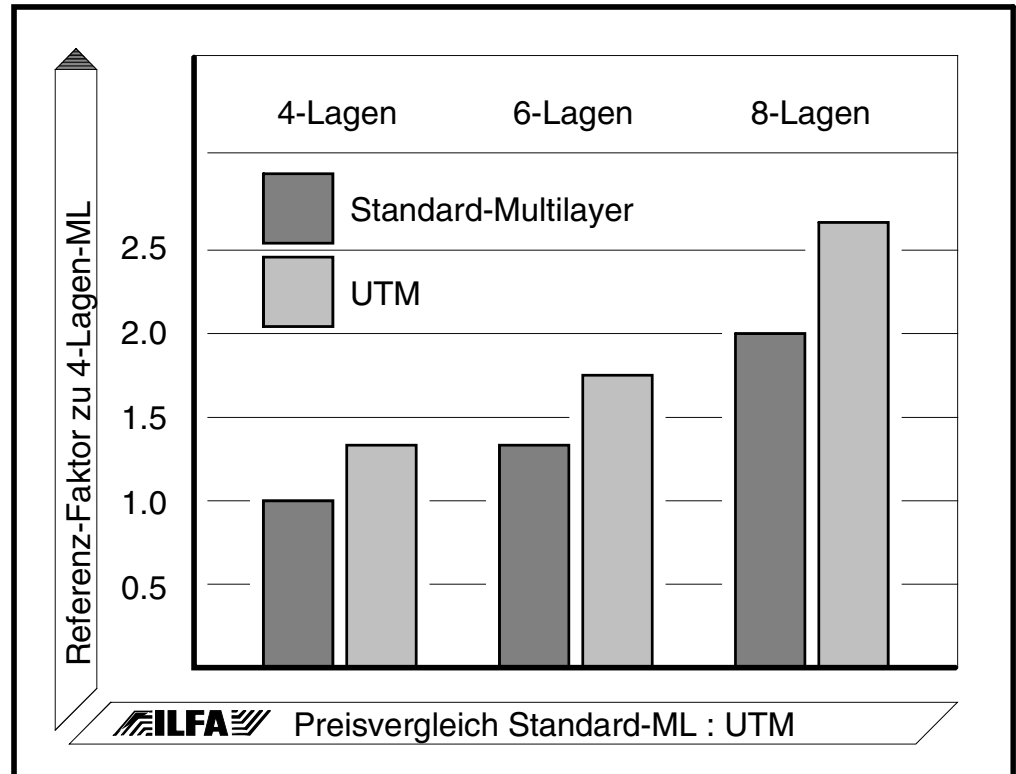
Als Referenz ist der Preis für einen 4-Lagen-Multilayer definiert (Faktor 1.0).

Im Mittel liegen UTM's um 30% über der Referenz des jeweiligen Standard-Multilayers.

Für eine exakte Kalkulation bitten wir um Anfrage an unseren Vertrieb.

## UTM's

**Bild 6: Preisvergleich UTM's zu Standard-multilayern**



### Material

UTM's sind aus allen Materialien herstellbar, die in sich genügend Festigkeit besitzen und die als 50µm-Laminat von den Basismaterialproduzenten zur Verfügung gestellt werden können.

Geeignete Materialien sind:

- a.) FR4 (Epoxyd-Glasharzgewebe)
- b.) FR5 (Epoxyd-Glasharzgewebe)
- c.) BT (Bismaleinimid-Triazin-Quarzglas / G200)
- d.) PD (Polyimidharz mit Aramidverstärkung)

Nicht geeignet sind Verbundstoffe mit heterogenem Aufbau (CEM1, CEM3) oder Materialien mit zu geringer eigener Festigkeit, wie FR3 (Hartpapier) oder FR2 (Phenolharzpapier). Andere Materialien auf Anfrage.


Eine Übersicht zu möglichen Materialstärken für Multilayer zeigt Bild 7.

# UTM's

**Bild 7: Multilayer-Materialien**

Laminat	Prepregs	Cu-Auflage
0.050	0.050	0.005
0.060	0.060	0.009
0.075	0.100	0.017
0.100	0.200	0.035
0.200		0.070
0.250		0.105
0.360		
0.460		
0.710		
0.930		
1.000		
1.130		
1.430		
1.860		
1.930		
2.330		

Laminat werden ohne Cu-Auflage angegeben

 Multilayer-Materialien

## UTM-Bautypen

Die klassischen UTM's fertigt ILFA in 4, 6 und 8 Lagen (Bild 8, Bild 9, Bild 10).

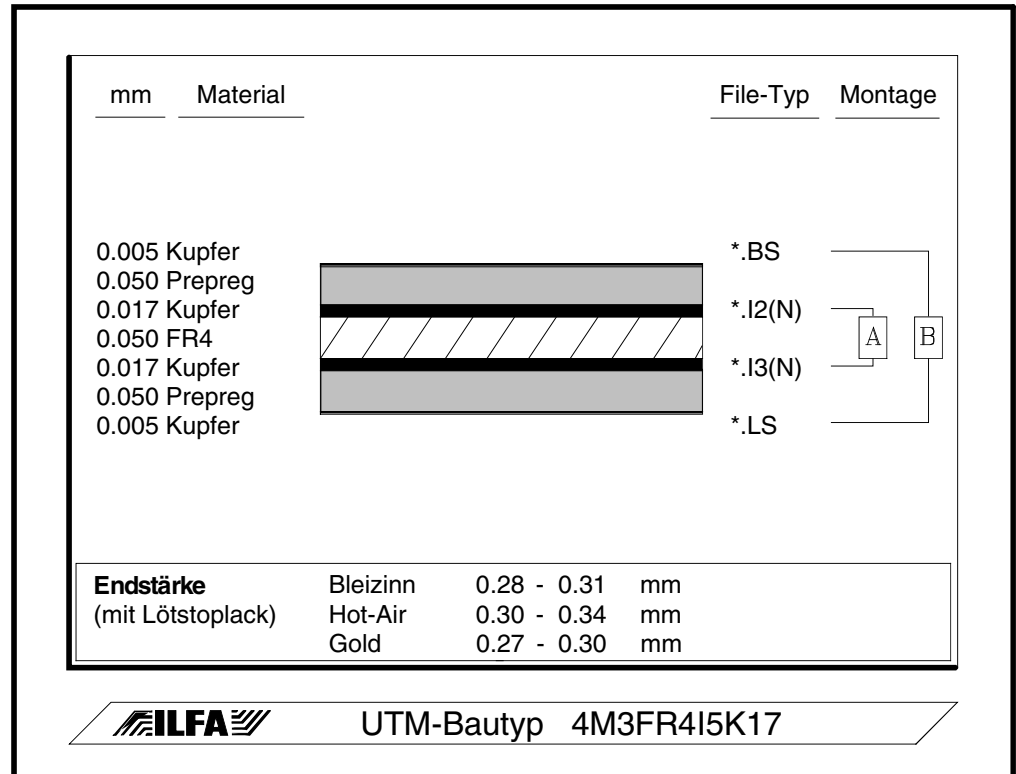
Diese Multilayer zeichnen sich durch eine minimale Gesamtstärke aus, weil 50µm-Material sowohl für die Innenlagen-Laminat als auch für die Prepregs eingesetzt wird und sie eignen sich besonders für COB und MCM's.

Die Kupferstärken können variieren. Für Layouts in MFT empfehlen wir Auflagen von 5µm Kupfer.

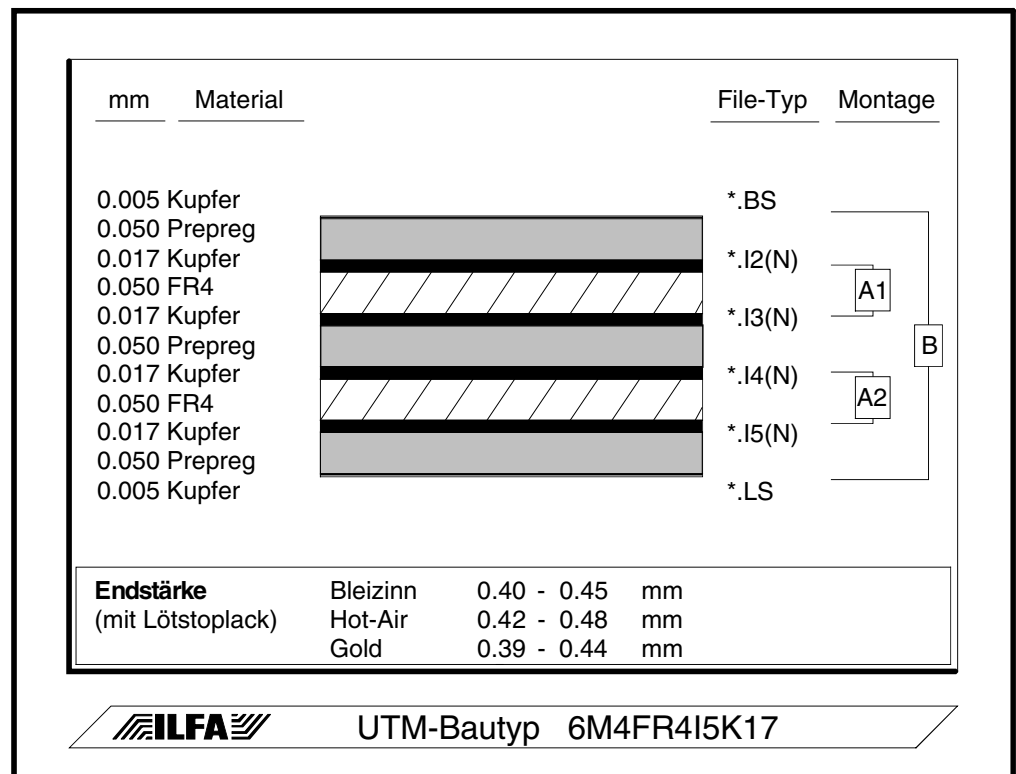
Die Fertigungstechnologie der UTM's hat auch Impulse für die Konstruktion von „normalen“ Multilayern gegeben. Insbesondere dort, wo auf die mechanische Stabilität des Bauteilträgers Leiterplatte nicht verzichtet werden kann, wo aber eine bessere Breitbandentkopplung oder eine Varianz der Multilayerimpedanz gefordert ist, hilft der Einbau von 50µm-Laminaten weiter. Als Beispiele sind hier stellvertretend die Bautypen für einen 4-Lagen und ein 6-Lagen-Multilayer dargestellt (Bild 11, Bild 12).

# UTM's

**Bild 8:**  
**Bautyp 4-Lagen**  
**UTM**



**Bild 9:**  
**Bautyp 6-Lagen**  
**UTM**



# UTM's

**Bild 10:**  
**Bautyp 8-Lagen**  
**UTM**

mm	Material	File-Typ	Montage
0.005	Kupfer	*.BS	
0.050	Prepreg	*.I2(N)	
0.017	Kupfer		
0.050	FR4	*.I3(N)	
0.017	Kupfer		
0.050	Prepreg	*.I4(N)	
0.017	Kupfer		
0.050	FR4	*.I5(N)	
0.017	Kupfer		
0.050	Prepreg	*.I6(N)	
0.017	Kupfer		
0.050	FR4	*.I7(N)	
0.017	Kupfer		
0.050	Prepreg	*.LS	
0.005	Kupfer		

Endstärke	Bleizinn	Hot-Air	Gold
(mit Lötstoplack)	0.52 - 0.59 mm	0.54 - 0.62 mm	0.51 - 0.58 mm

**ILFA** UTM-Bautyp 8M5FR4I5K17

**Bild 11:**  
**Bautyp 4-Lagen**  
**UTM / 50ym**

mm	Material	File-Typ	Montage
0.017	Kupfer	*.BS	
0.100	Prepreg	*.I2(N)	
0.200	Prepreg		
0.200	Prepreg	*.I3(N)	
0.200	Prepreg		
0.200	Prepreg	*.LS	
0.035	Kupfer		
0.050	FR4		
0.035	Kupfer		
0.200	Prepreg		
0.200	Prepreg		
0.200	Prepreg		
0.100	Prepreg		
0.017	Kupfer		

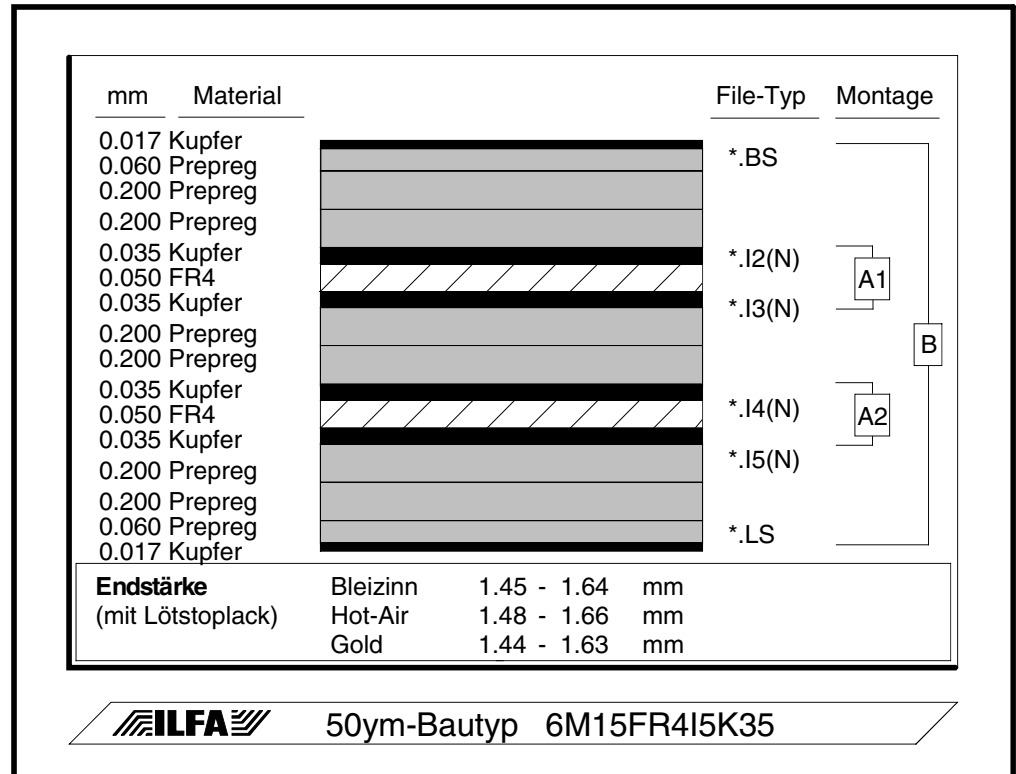
  

Endstärke	Bleizinn	Hot-Air	Gold
(mit Lötstoplack)	1.41 - 1.59 mm	1.44 - 1.62 mm	1.40 - 1.58 mm

**ILFA** 50ym-Bautyp 4M15FR4I5K35

# UTM's

**Bild 12:**  
**Bautyp 6-Lagen**  
**UTM / 50ym**



## Layouterstellung

Die minimalen mechanischen Parameter von UTM's erfordern vom CAD-Layouter die konsequente Berücksichtigung einiger Layout-Regeln.

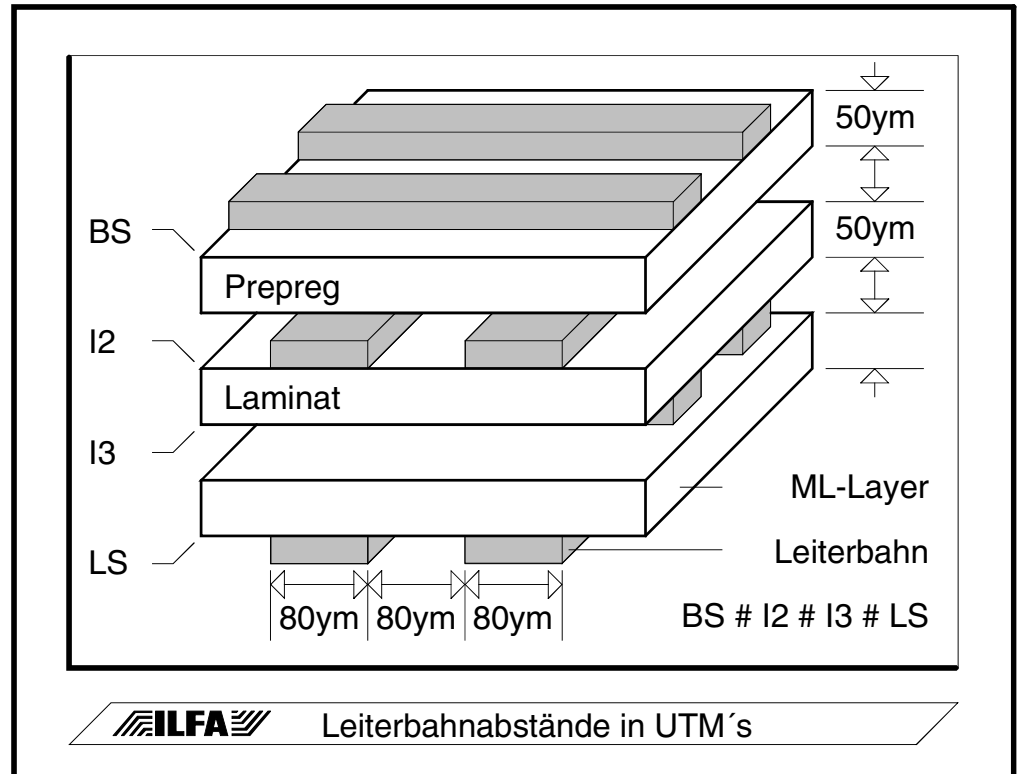
Um Übersprechen und Einschränkungen in der Signalintegrität zu vermeiden, sollten die Vorzugsrichtungen für die Leiterbahnführung in aufeinanderfolgenden Ebenen eines Multilayers orthogonal zueinander liegen.

Bei sensiblen Signalen muß die räumliche Struktur der einzelnen Lagen in einem UTM bedacht werden. In diesen Multilayern sind die Abstände der Leiterbahnen senkrecht zur Platine (von Ebene zu Ebene = 50ym) geringer, als waagrecht auf einer Ebene (= 80ym) (Bild 13).

Für Schaltungen mit Leistungsaufnahme ist aus dem gleichen Grund die reduzierte Durchschlagsfestigkeit zu beachten.

## UTM's

**Bild 13:**  
**Mechanische**  
**Dimensionen in**  
**UTM's**



High-Speed-Schaltungen erfordern eine Signalführung mit möglichst wenig Lagenwechseln.

Der Einsatz von 'Blind Vias' kann bei 50µm-Abständen kritisch werden.

Es dürfen nie Multilayer mit einer ungeraden Lagenanzahl konzipiert werden.

Um Verwindungen und Verwölbungen der Leiterplatte in der Produktion und während der Bestückung zu vermeiden, müssen UTM's symmetrisch aufgebaut sein. Die Lagenzuordnung von Powerplanes und Signalen muß deshalb im Vorfeld der Layout-Erstellung bereits definitiv festgelegt werden.

Das Kombinieren von Powerplanes und Signalen in einer Ebene ist unbedingt zu vermeiden.

Für die spätere Montage der Baugruppe im Gehäuse ist zu prüfen, ob für die Stabilität der bestückten Platine mechanische Aufnahme- oder Druckpunkte vorgesehen sind (z.B. bei Tastaturen).

### Bestückung

Bei der Bestückung von UTM's ist zu beachten, daß die mechanische Festigkeit der Multilayer deutlich geringer als die von Standard-Multilayern ist.



## UTM's

Sollen Nutzen bestückt werden, dann ist eine stabile Unterlage notwendig, damit ein Durchdrücken des Nutzens während der Bauteilplatzierung nicht zu Platzierungsfehlern führt.

Das Bonden von Chips muß ebenfalls gegen eine feste Unterlage erfolgen.

Sowohl beim Wellen- als auch beim Reflowlöten muß ein Durchbiegen der Leiterplatten vermieden werden.

Bei der Erstellung des Temperaturprofils für die Reflowlötung muß die schnellere Durchwärmung der Leiterplatte berücksichtigt werden.

## MFT

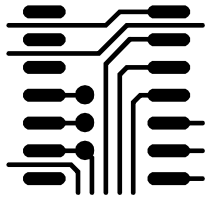
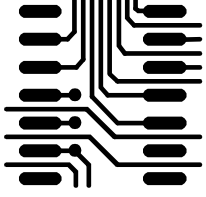
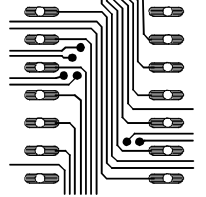
Die Anwendungsbereiche der UTM's werden durch die parallel verlaufende Entwicklung der MFT (Mikro-Feinstleiter-Technologie) gefördert.


Der Vergleich von Layout-Strukturen in 'Feinstleiter' mit Layout-Strukturen in 'Mikrofeinstleiter' läßt das Potential dieser Technik erahnen (Bild 14).

Es ist offensichtlich, daß Pitchabstände von 200µm auf hochpoligen SMD-Chips machbar sind.

ILFA bietet auch in diesem Bereich neue, zukunftsorientierte Technologien an.

**Bild 14: Vergleich verschiedener CAD-Strukturen**

Standard	Feinstleiter	Mikrofeinstleiter
		
Pad 0.6*2.0mm	Pad 0.6*2.0mm	Pad 0.5*2.0mm
Pad ungebohrt	Pad ungebohrt	Pad gebohrt
Track 200µm	Track 180µm	Track 90µm
Via 500µm	Via 300µm	Via 150µm
Abstand 200µm	Abstand 180µm	Abstand 90µm

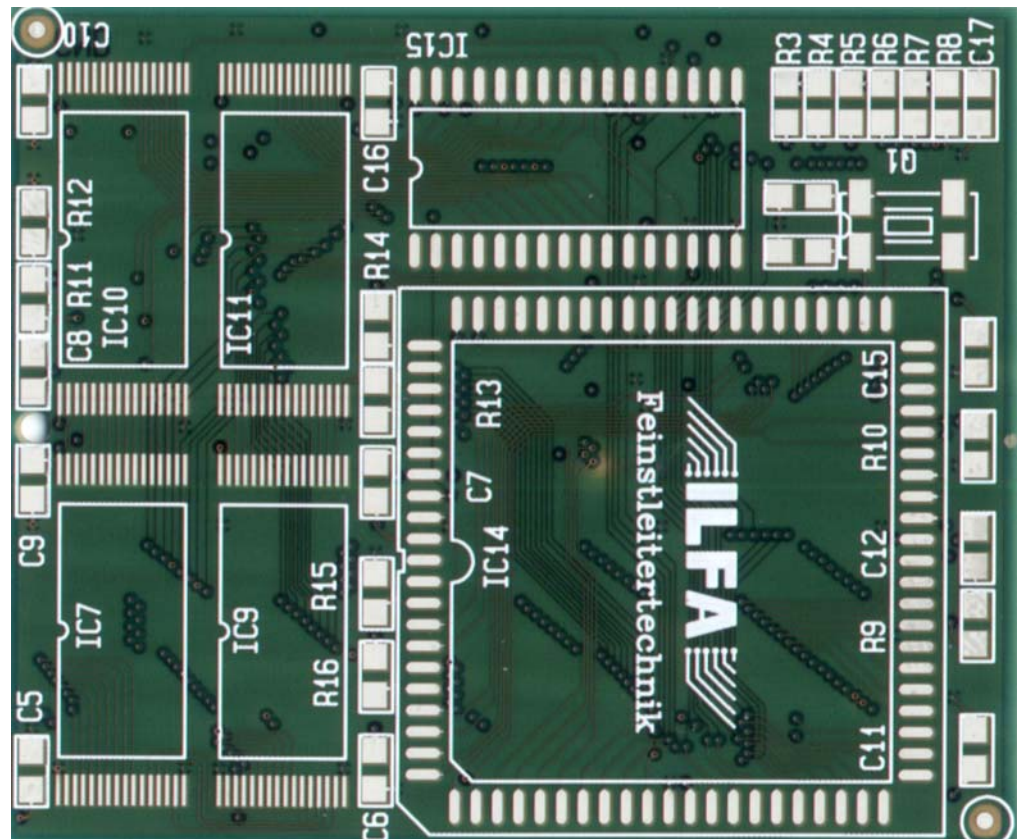
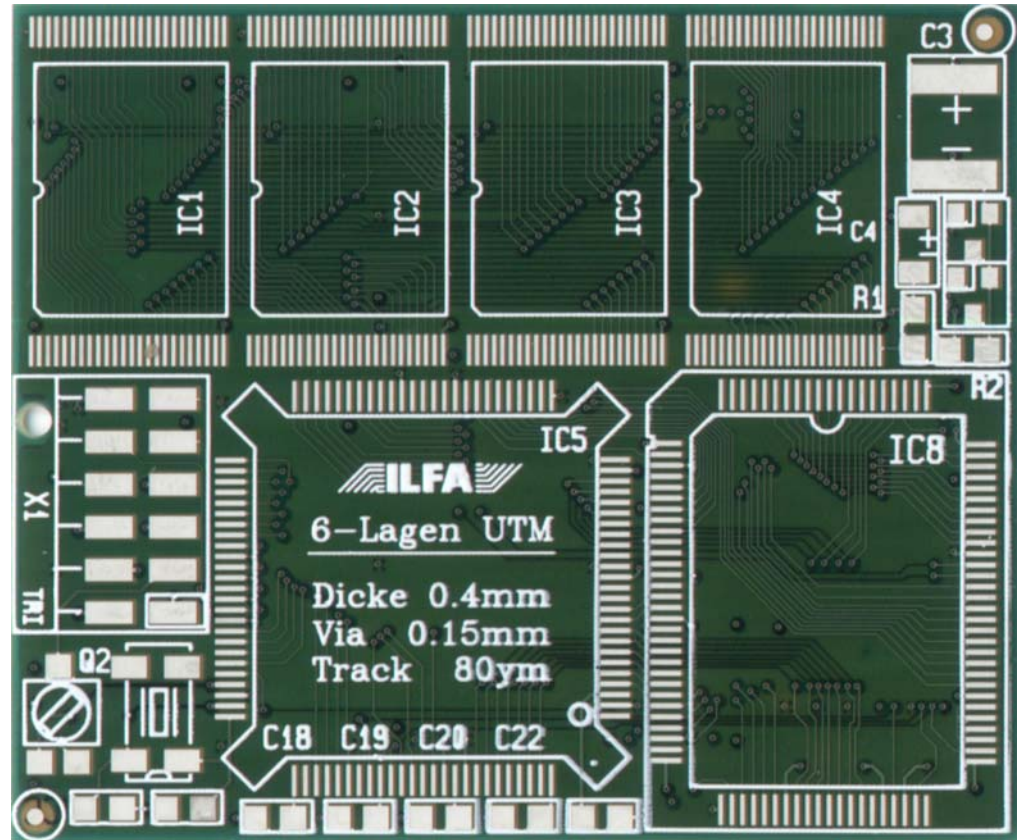
 CAD-Strukturen (Gehäuse SO14)

## UTM's

### Ausblick

Unser nächstes Ziel ist, ab 1999 auch Laminates mit 25µm Materialstärke zu verarbeiten.

**Bild 15:**  
UTM mit 6-Lagen  
0,4mm Feinst-  
leiter



## UTM's

### Querverweise

Weitere Informationen zu den Themenschwerpunkten „EMV“ und „Impedanz“:

#### 1.) High-Speed-Leiterplatten,

**Prof. R. Thüringer, Dipl.-Ing. T.J. Buck**

*Fachverband Elektronik Design (FED) unter „FED-21-06“  
im Juli 1997*

##### **Inhalte:**

Fertigungsparameter impedanzkontrollierter Leiterplatten, praktische Berechnung von Impedanzen für Microstrip, Stripline und Dual-Stripline, Planung von Multilayeraufbauten, Dielektrizitätskonstanten abhängig vom Harzgehalt und von der Frequenz, Fehlerrechnungen für die Bestimmung der Nennimpedanz, Mikroverdrahtete Leiterplatten, Multiwire-Technologie, HF-Ströme, Übersprechen, Mikrowire.

##### **Preis:**

Mitglieder 80,- DM / Nichtmitglieder 140,- DM

##### **Bezug:**

FED, Hindenburgdamm 85, 12203 Berlin, Tel.: 030/8349059

#### 2.) High-Speed-Design,

**P. Viklund, Dansk Data Elektronik A/S (DDE)**

##### **Inhalte:**

Definitionen für High-Speed-Design, Signalübersprechen, Kopplungen, symmetrische und asymmetrische Striplines, Signalverzögerungen, Netztopologien, Impedanz, Signal-Termination, Powerlayer

##### **Preis:**

kostenfrei. Englischer Text.

##### **Bezug:**

DDE, Herlev Hovedgade 199, DK-2730 Herlev, Denmark

##### **Kontakt**

Herrn Henrik Rasmussen,

Tel.: 0045 4457 2363, Fax: 0045 4457 2001

## UTM´s

### 3.) EMV-Kochbuch, FED

**Inhalte:**

Physikalische Grundlagen, EMV-Grundlagen, Normen / Richtlinien / Gesetze, Simulation, Begriffe und Definitionen, Schaltungsfunktion und Schaltungstechnik, Leiterplattenkonstruktion, Bauteile, EMV-Schaltungsmaßnahmen, EMV-Layoutmaßnahmen, Tabellen, Literaturübersicht, Patente

**Preis:**

Mitglieder 220,- DM / Nichtmitglieder 440,- DM  
(Lose-Blatt-Sammlung)

**Bezug:**

FED, Hindenburgdamm 85, 12203 Berlin, Tel.: 030/8349059

- 4.) ILFA veröffentlicht ab Januar 1998 Design-Richtlinien, Multilayer-Bautypen und Hinweise zu Fertigungstechnologie und Produkten in kontinuierlicher Folge im Internet (<http://www.ilfa.de/>).

# Wohin geht die Leiterplatte?

Arnold Wiemers

## Einleitung

Als erste Information vorab:

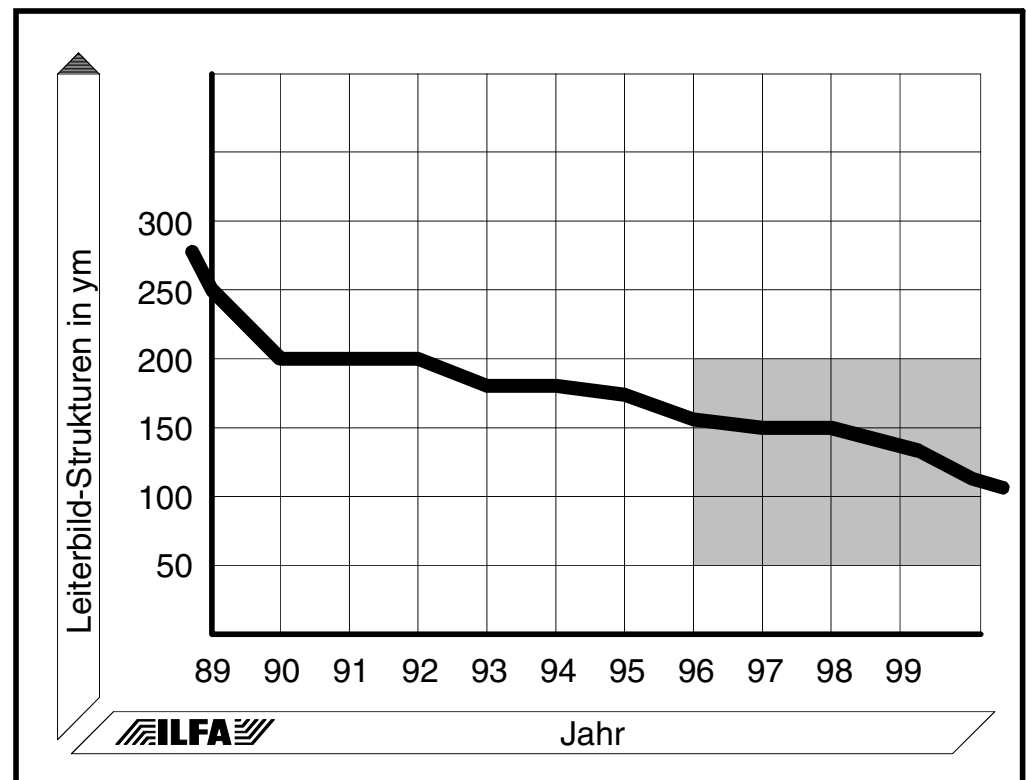
Die CAD-Layer und die Baugruppenentwickler können heute praktisch jede Leiterplatten-Qualität bekommen, die sie sich wünschen.

Ebenfalls können die Leiterplattenhersteller beruhigt sein. Auch in Zukunft muß es Leiterplatten geben.

Die Tendenz ist eindeutig: Die Leiterplatte wird anspruchsvoller und universeller (Bild 1, Bild 2). Doch schon an dieser Stelle hält der Euphorie der erste Wehmutsstropfen die Waage: Die Leiterplatte wird auch sensibler und teurer.

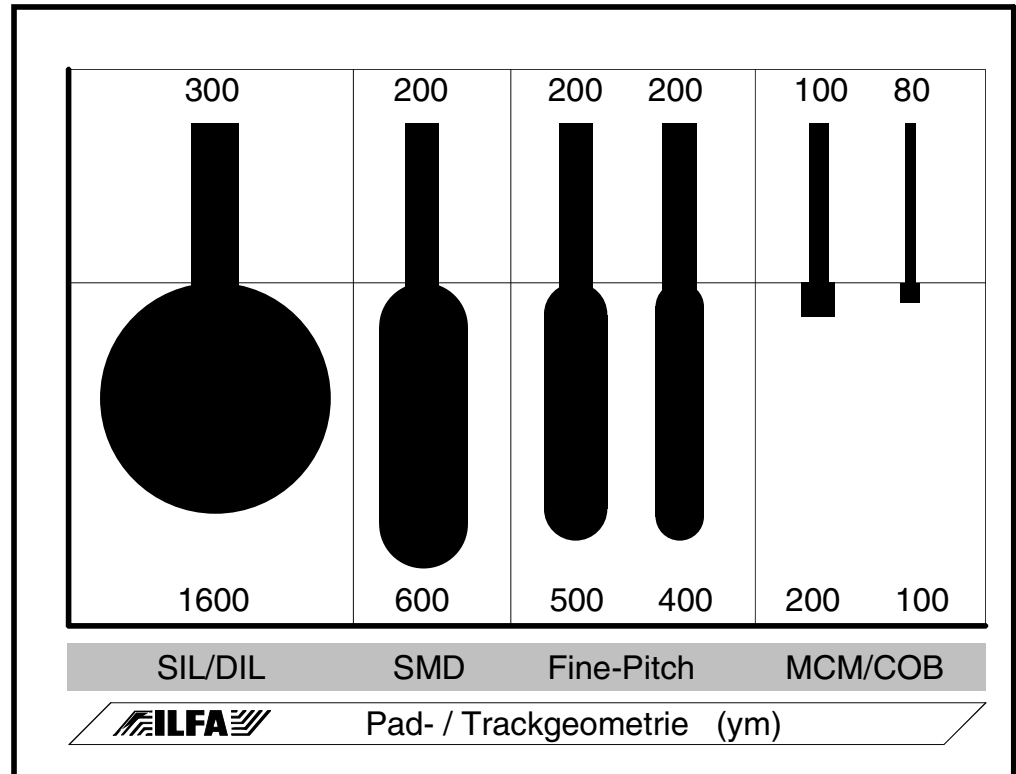
Um die technologischen Entwicklungen verständlich zu machen, möchte ich Ihnen einen Einblick in die wichtigsten Faktoren vermitteln, von denen die Herstellung eines Multilayers beeinflusst wird. Diese Übersicht wird zeigen, welche Variationsbreite an Materialien, galvanischen Oberflächen, mechanischen Bearbeitungen und Bildstrukturen zur Verfügung steht. Sie gibt einen Einblick in unbedingt notwendige organisatorische Prinzipien, die präzise berücksichtigt werden müssen, wenn die Konstruktion und Spezifikation einer Leiterplatte durch den CAD-Layer erfolgreich sein soll.

**Bild 1:**  
Entwicklung der  
Leiterbild-  
strukturen



## Wohin geht die Leiterplatte?

**Bild 2:**  
Entwicklung der  
Pad- und  
Trackgeometrien



Es geht hier nicht um die ganz großen Sensationen sondern um die Standardprodukte, die den Alltag des Layouters, des Leiterplattenherstellers und des Bestückers in 1 oder 2 Jahren bestimmen werden.

Das sind Multilayer mit 4, 6 oder 8 Lagen, als Carrier für COB oder MCM's oder einfach nur als normale, reale Leiterplatten.

Es geht um eine Bestandsaufnahme der aktuellen Möglichkeiten auf dem Weg von 200µm- zu 150µm-, 100µm- und schließlich 50µm-Strukturen (Bild 3, Bild 4).

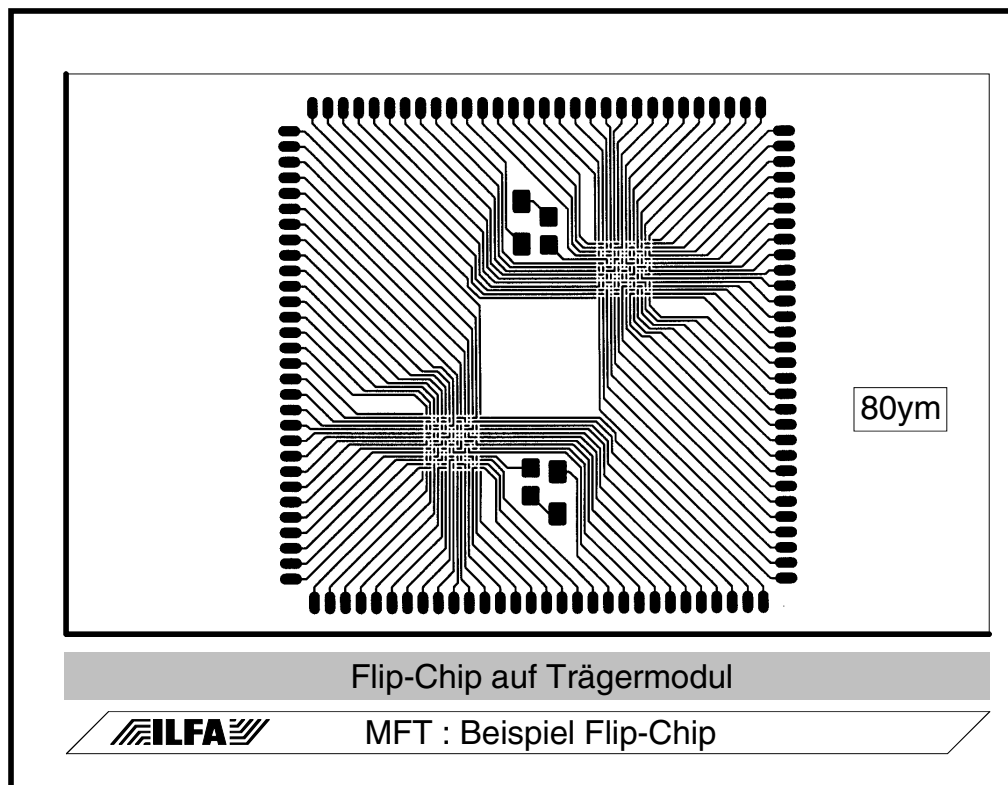
Als Referenz dient mir eine angenommene Leiterplatte, ein Multilayer, mit einer Leiterbildstruktur von 150µm Bahnbreite und Bahnabständen.

Bei den aktuellen Diskussionen um Hochtechnologien im Bereich der Leiterplattenfertigung sollte doch heute eine 150µm-Leiterplatte sicherlich ein problemloses Standardprodukt für alle Hersteller sein. Ebenfalls dürfte den CAD-Entwicklern die technische Spezifikation einer Baugruppe mit solchen Parametern keine großen Schwierigkeiten bereiten.

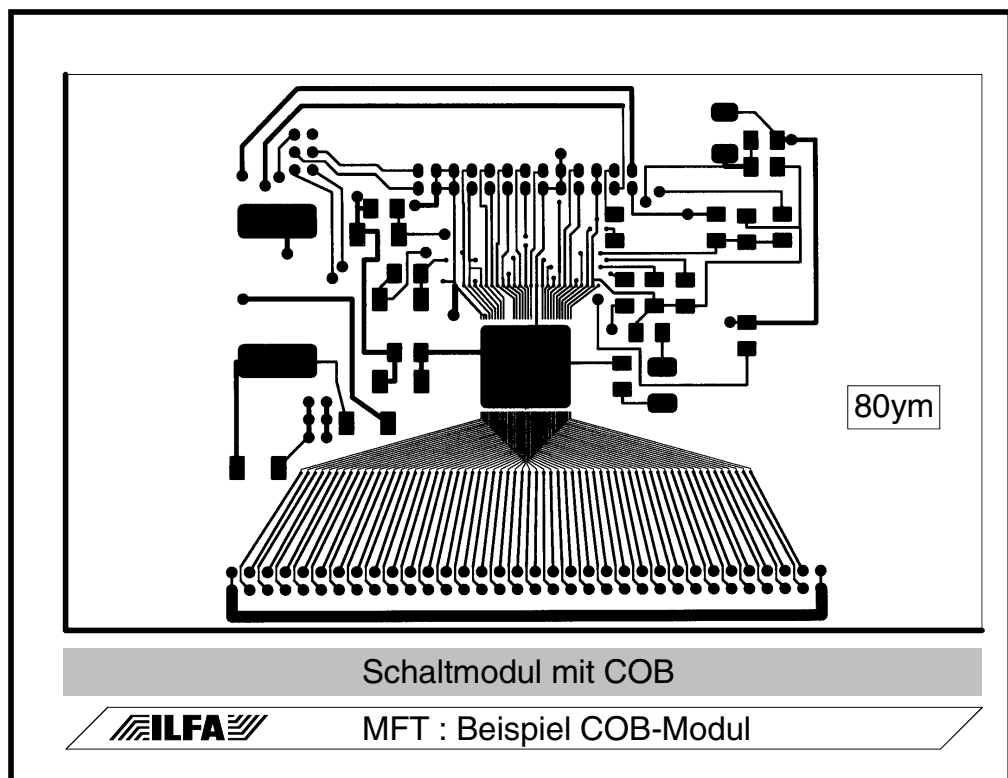
Doch wir werden sehen: So manche Frage bleibt offen.

## Wohin geht die Leiterplatte?

**Bild 3:**  
Trägermodul für  
COB / Flip-Chip



**Bild 4:**  
Schaltmodul mit  
COB



## Wohin geht die Leiterplatte?

### Basismaterialien

Die Auswahl des geeigneten Materials für eine elektronische Schaltung muß eigentlich getroffen werden, BEVOR das Layout begonnen wird.

Die Diskussion um EMV, High-Speed-Schaltungen und Impedanzkontrolle ist längst verknüpft mit den technischen Eigenschaften des Materials.

Das setzt voraus, daß dem Layouter Materialparameter wie Tg-Wert (Glasumwandlungstemperatur), Epsilon-R-Wert (dielektrische Eigenschaft) und Materialzusammensetzung (Glasgewebe, Harzgehalt, chemische Stoffklasse) vertraut sind. Nicht zuletzt muß er zudem die Preise kennen (Bild 5).

**Bild 5:**  
Basismaterialien  
für Leiterplatten

Gruppe	Zusammensetzung	Tg	$\epsilon_r$	Relative Kosten
<b>BT</b>	Bismaleinimid-Triazinharz mit Quarzglas	180-220	3.9-4.9	5.3
<b>CE</b>	Cyanatester mit Quarzglas	230	3.6	4.5
<b>CEM1</b>	Hartpapierkern mit FR4-Außenlagen	130	4.7	0.95
<b>CEM3</b>	Glasvlieskern mit FR4-Außenlagen	130	5.2	0.95
<b>FR2</b>	Phenolharzpapier	105	4.7	0.73
<b>FR3</b>	Hartpapier	110	4.9	0.85
<b>FR4</b>	Epoxid-Glashartgewebe	135-170	4.7	1 Referenz
<b>FR5</b>	Epoxid-Glashartgewebe mit vernetztem Harzsystem	160	4.6	1.4
<b>PD</b>	Polyimidharz mit Aramid-Verstärkung	260	3.5	6.5
<b>PTFE</b>	Polytetrafluoräthylen mit Glas oder Keramik	240-280	2.2-10.2	32-78
<b>CHn</b>	Hochvernetzte Kohlenwasserstoffe mit Keramik	300	4.5-9.8	90

Der Leiterplattenhersteller muß sicherstellen, daß seine Logistik für eine rechtzeitige Bevorratung sorgt. Dies ist keine einfache Aufgabe, da die Vielfalt an Materialarten, Materialstärken und Cu-Außenlagen zu einem explodierenden Lagerbestand führt.



## Wohin geht die Leiterplatte?

Die Liste der möglichen Innenlagen-Kombinationen vermittelt in dieser Hinsicht einen guten Eindruck (Bild 6).

Ob diese Lagerbestände durch Aufträge in der Zukunft abgebaut werden können, wird stetig fraglicher.

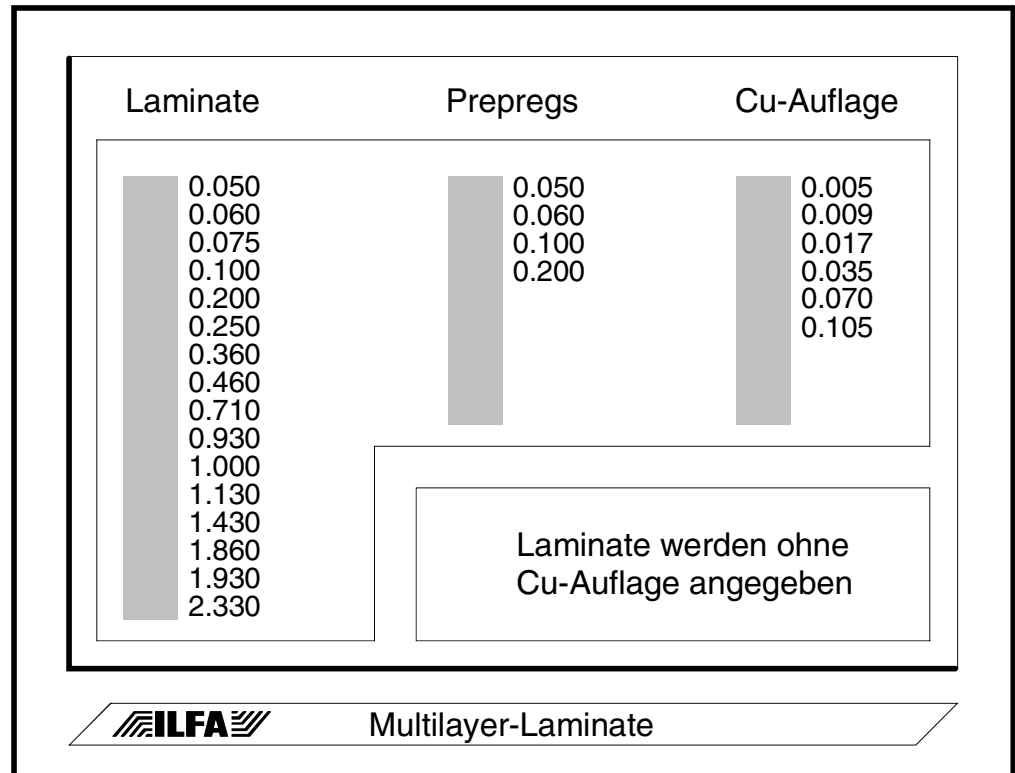
Während Basis-Laminat jahrelang haltbar sind, gibt es im Bereich der Bevorratung mit Prepregs eine Lagerzeitbegrenzung von einigen Monaten.

Werden die Prepregs innerhalb dieser Zeit nicht verarbeitet, müssen sie verworfen werden. Überlagerte Prepregs würden zu einer Delamination des Multilayers führen und damit zur Unbrauchbarkeit des Produktes.

Weitaus anspruchsvoller ist für den Hersteller die Kompatibilität seiner Fertigungsprozesse zu den unterschiedlichen Eigenschaften der Basismaterialien, die auf die veränderte Kombination chemischer Grundstoffe zurückgehen.

Es ist nicht selbstverständlich, daß die Ankontaktierung komplexer Multilayer-Ebenen auf FR4 (Glas) die gleiche Qualität hat, wie auf PTFE (Glas/Keramik) oder PD (Polyimid + Aramid). Insbesondere, wenn die oft sehr unterschiedlichen und entscheidenden Harzanteile und Harzqualitäten der Materialien dazugenommen werden.

**Bild 6:**  
**Laminat für**  
**Multilayer-**  
**Innenlagen**



## Wohin geht die Leiterplatte?

Es ist ebenfalls nicht selbstverständlich, daß diese so unterschiedlichen Materialien gebohrt werden können, ohne daß in der Qualität der Bohrwandung Einbußen hingenommen werden müssen, und daß die Lötstoplacke mit gleicher Zuverlässigkeit auf der Oberfläche haften.

Das Basismaterialien für die Leiterplatte heute in so individueller Form gefertigt werden können, spricht für die Hersteller.

Die eigentliche Leistung haben die Partner der LP-Hersteller erbracht, die Chemie- und Materialfabrikanten. Sie haben den größten Anteil an diesem Erfolg.

### Leiterbild- strukturierung

Die Miniaturisierung der Bauteile fordert miniaturisierte Leiterbildauflösungen.

Die Strukturbelichtung stellt damit automatisch eine große Herausforderung dar.

Allgemein wird behauptet, wenn die Aufgabe gelöst ist, Bahnbreiten und Bahnstände von 80µm oder gar 50µm zu belichten, dann sind alle weiteren Fertigungsschritte nur noch zweitrangig.

Leider ist dies NICHT der Fall.

Zum Fertigungsprozeß für die Herausarbeitung des Leiterbildes gehören das Laminieren mit Fotolaminat (vorher) und das Ätzen der Strukturen (nachher).

Als Werkzeuge für die Belichtung stehen Filme (Standard), Glasmaster (seltener) und Lasermaschinen (noch selten) zur Verfügung. Wurden früher Diazofilme (Kopien vom Originalplott) eingesetzt, so ist es heute üblich, mit Schwarzfilmen (Originalplots) zu arbeiten. Die außerordentliche Qualität der Filme läßt Strukturen bis 60µm zu. Wenn dieser Grenzbereich nicht erreicht werden kann, liegt das eher an der weiterverarbeitenden Hardware (Belichtungsgeräte) oder an den räumlichen Gegebenheiten vor Ort (Reinraumbedingungen).

Für Lasermaschinen liegt das Limit noch etwas weiter in Richtung 40µm.

Ausschlaggebend für die besseren Ergebnisse der Laserbelichtung sind im Vergleich zum Film die Paßgenauigkeit zum Bohrbild (optische Registrierung), die Reproduzierbarkeit (keine Verzüge), die allgemein geringeren mechanischen Toleranzen (Aufnahmesysteme, keine Vakuumfixierung) und das Einsparen verschiedener Fertigungsschritte (Bild 7).

## Wohin geht die Leiterplatte?

Das Fotolaminat muß bei der Belichtung die abgebildete Struktur aufnehmen und sozusagen fest speichern. Durch die Belichtung verändert sich die molekulare Struktur des Laminates, es härtet aus. Für ein feines, konturenscharfes und flankenstabiles Leiterbild ist erforderlich, daß das Aushärten gleichmäßig über die Gesamtdicke des Fotolaminates erfolgt.

Eine Steigerung der Lichtenergie reicht dazu nicht aus (Streuung). Hilfreicher sind dünnere Fotolaminare mit einer Stärke von 20 bis 25µm (Standard sind 38µm).

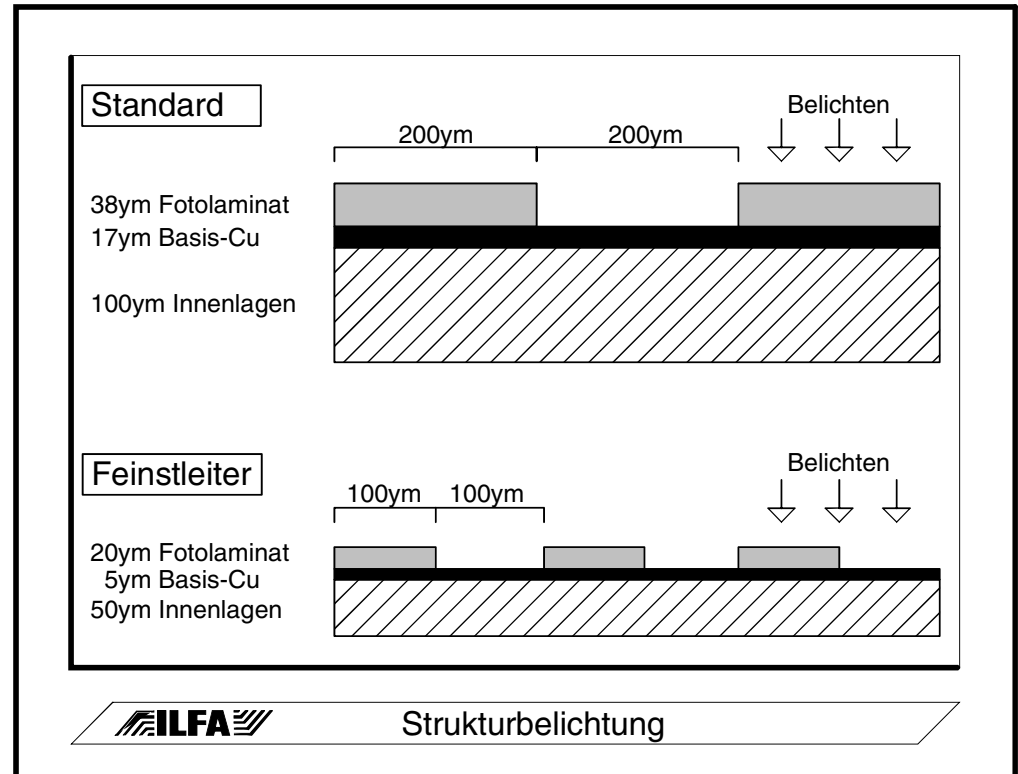
Bedauerlicherweise sind diese dünnen Fotolaminare zur Zeit nur bedingt am Markt verfügbar (Bild 8).

**Bild 7: Vergleich  
Diazofilm,  
Schwarzfilm und  
Laserbelichtung**

Zeit	24h	10h	3h
Toleranz	0.1mm	0.1mm	0.03mm
Leiterbild belichten	●	●	●
Film registrieren	●	●	○
Platinen laminieren	●	●	●
Platinen kontaktieren	●	●	●
Platinen bohren	●	●	●
Diazofilm retuschieren	●	○	○
Diazofilm erstellen	●	○	○
Film vermessen	●	●	○
Film prüfen	●	●	○
Film entwickeln	●	○	○
Fotoplotts erstellen	●	●	○
Dokumentation	●	●	●
CAM-Bearbeitung	●	●	●
● erforderlich ○ nicht erforderlich	Diazofilm	Schwarz- film	Laser

## Wohin geht die Leiterplatte?

**Bild 8:**  
Vergleich von  
38ym- und  
20ym-Fotolaminat



Das Ätzen entscheidet letztendlich, ob die Leiterbildstrukturierung gelingen wird.

Für jeden Leiterplattenhersteller ist dieser Prozeßschritt der unbeliebteste, wenn das Layout Bahnen und Abstände unter 150ym verlangt. Das definierte Heranbringen (Sprühen) des flüssigen Ätzmittels an die Leiterplatte und das anschließende Entfernen (Waschen) kann selbst mit computergesteuerter Anlagentechnik nicht so genau erfolgen, wie es wünschenswert wäre.

Die Verluste an den herauszubildenden Strukturen sind mit 10 bis 30ym für Layouts in 'Feinstleitertechnik' oder in 'MFT' einfach zu unerfreulich.

**Bohrungen + Vias** Das Bohren von Leiterplatten ist wohl im Moment DAS aktuelle Thema, genauer gesagt, das Kontaktieren selektiver Ebenen eines Multilayers (Bild 9).

Die Diskussionen zeigen die Notwendigkeit auf, den kursierenden Begriffen wenigstens ein grobes Ordnungssystem zu geben.

### Funktionelle Klassen

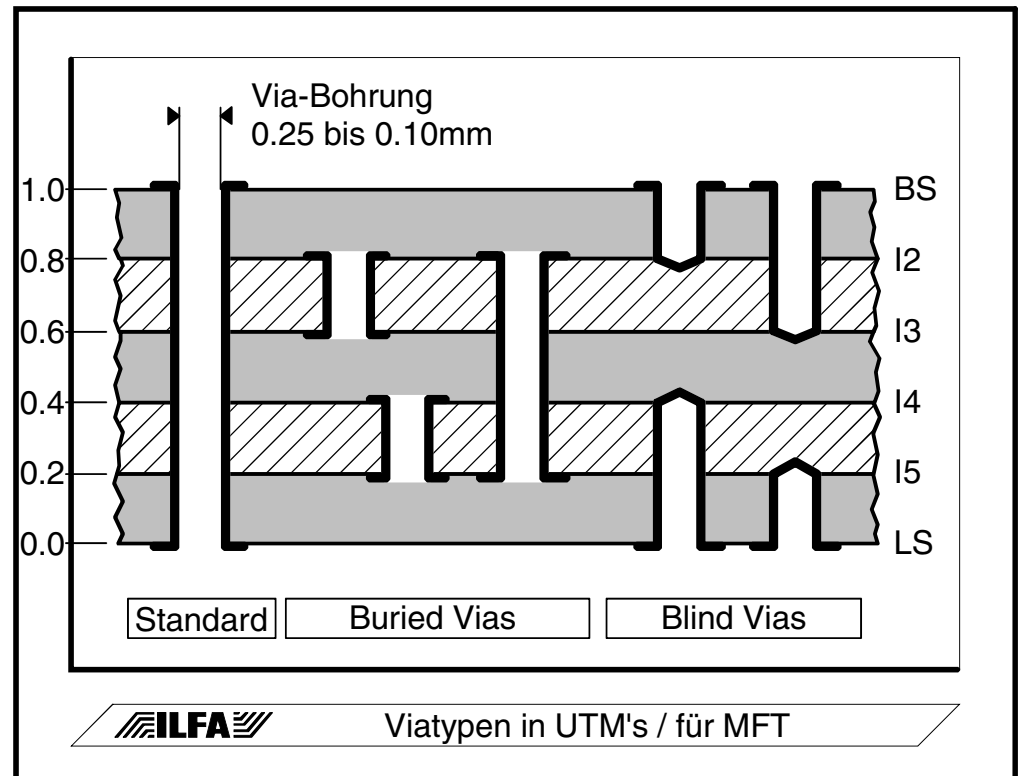
„Bohrungen“ dienen der Aufnahme von Bauteilen oder der Befestigung der späteren Baugruppe (sei es im Endgerät oder im Bestückungsautomaten).

Eine Bohrung geht durch alle Ebenen einer Leiterplatte.

Eine Bohrung kann die Funktion eines Vias übernehmen.

## Wohin geht die Leiterplatte?

**Bild 9:**  
**Verschiedene**  
**Viatypen für**  
**Leiterplatten**



Vias ermöglichen den Fluß eines Signales über mehrere Ebenen einer Leiterplatte.

Ein Via verbindet mindestens 2, mehr als 2 aber höchstens alle Ebenen einer Leiterplatte.

Ein Via sollte nie die Funktion einer Bohrung übernehmen.

Verbindet ein Via ALLE Ebenen einer Leiterplatte, dann ist es ein „Durchgehendes Via“, oder, im üblichen Sprachgebrauch, eine „Durchkontaktierung“.

Verbindet ein Via 2 oder mehr als 2 Ebenen - aber nicht alle - eines Multilayers, dann ist es ein „Partielles Via“.

Partielle Vias gibt es in zwei Varianten: Als „Blind vias“ und als „Buried Vias“.

„Blind Vias“ verbinden 1 oder mehrere - aber nicht alle - innere Ebenen eines Multilayers IMMER mit einer Außenlage.

„Buried Vias“ verbinden 2 oder mehrere Ebenen im Inneren eines Multilayers, schaffen aber NIE Kontakt zu einer Außenlage.

# Wohin geht die Leiterplatte?

## Mechanische Klassen

„Mikrovia“ soll vom Begriff her vermitteln, daß die entstehende Kontaktierung vom mechanischen Durchmesser her deutlich kleiner als 100µm ist. Der Grenzbereich liegt bei 50µm.

„Via“ heißen dann Kontaktierungen ab 100µm und darüber.

## Fertigungstechnische Klassen

„Laservia“ sind partielle Vias, die technisch durch den Einsatz eines Lasers erzeugt werden. 2 benachbarte Ebenen können dabei kontaktiert werden. Anwendbar ist diese Technologie bei herkömmlichen Basismaterialien.

Durchkontaktierungen sind nicht möglich.

„Photovia“ sind partielle Vias, die durch die fototechnische Strukturierung und den folgenden galvanotechnischen Aufbau des Laminates zwischen benachbarten Ebenen entstehen. Die Trennung der einzelnen elektrisch aktiven Lagen erfolgt durch das Laminat. Die Anwendungsbereiche und die Stabilität dieser Technologie werden intensiv erforscht.

„Plasmaätzen“ in einer Plasmaatmosphäre führt zu partiellen Vias, wenn geeignete Materialien eingesetzt werden. Auf Standard-Basismaterialien ist dieses Verfahren nicht anwendbar.

Durchkontaktierungen sind nicht möglich.

„Mikrobohrungen“ werden althergebracht mechanisch erzeugt. Verfügbare Bohrwerkzeuge haben einen Durchmesser bis zu minimal 0.1mm. Damit sind sowohl partielle als auch durchgehende Vias auf konventionellem Wege möglich.

In Summe ergeben diese Technologien einen Reichtum an Alternativen, die der Leiterplattenhersteller zur Verfügung stellen und aus denen der CAD-Konstrukteur auswählen kann.

So scheint es wenigstens auf den ersten Blick.

In der Praxis ist die Kontaktierungstechnologie nur soviel wert, wie das Umfeld, in das sie eingebunden ist.

Für „Blind vias“ gilt die Regel, daß die Via-Tiefe den Via-Durchmesser nicht überschreiten sollte. Die galvanotechnische Anbindung der einzelnen Schaltungsebenen ist sonst problematisch und unzuverlässig.

Aus dem gleichen Grund müssen Via-Tiefe und -Durchmesser bei „Durchkontaktierungen“ abgestimmt sein (Verhältnis zirka 6:1).

## Wohin geht die Leiterplatte?

Bei „Laservias“, „Photovias“ und beim „Plasmaätzen“ können nur zwei benachbarte Ebenen kontaktiert werden. Notwendige Vias über mehr als 2 Ebenen oder erforderliche Durchkontaktierungen müssen weiterhin mechanisch gebohrt werden, sodass eine Technologiekombination stattfinden muß.

Ohne Frage tragen alle Kontaktierungsverfahren zu einer deutlichen Erhöhung der Dichte von Bildstrukturen auf der Leiterplatte bei.

### Oberflächen

Zusätzliche Verbindungstechnologien zum klassischen Löten sind heute das Bonden, und - relativ neu - das Kleben von Bauteilkomponenten auf die Leiterplatte.

Für jede einzelne dieser Technologien gibt es sehr gute Lösungen.

Die Anforderungen steigen, wenn unterschiedliche Verbindungsarten auf einer Leiterplatte kombiniert werden sollen, weil die Bauteile nicht anders verfügbar sind oder weil der reduzierte Platz es nicht anders zuläßt.

Unterschiedlichste Oberflächen mit unterschiedlichsten Eigenschaften stehen zur Verfügung (Bild 10). Durch SMD-Bauteile mit Fine-Pitch-Abständen ergibt sich die Anforderung nach einer planen Oberfläche. Bei der Auswahl einer Oberfläche sind die Kosten nicht unbedeutend.

Die gute, alte „Bleizinn“-Oberfläche empfiehlt sich nicht mehr, denn die Oberfläche ist zu stark gewölbt. Die Oberfläche ist preiswert, sollte aber nur noch bei Schaltungen mit bedrahteten Bauteilen eingesetzt werden oder in Kombination mit SMD-Bauteilen in einem Rasterabstand bis minimal 1.27mm.

„Hot-Air-Leveling“ ist für Standard-SMD's (Pitch-Abstand 1.27mm) ebenfalls noch eine kostengünstige Alternative, mit einer prozeßbedingten Oberflächenrauigkeit von 10 bis 20µm aber zu undefiniert.

„Nickel“ bietet sich bei mechanisch belasteter Oberfläche an, wenn Schalterfunktionen direkt über die Oberfläche gehen. Das Lötverhalten ist allerdings immer eigenwillig.

„Kupfer“ ist im Prinzip indiskutabel.

Die passivierte Variante „Entek+“ hat als wichtigsten Vorteil die geringen Kosten.

„Chemisch Zinn“ bietet eine plane Oberfläche und ist kostengünstig. Der Prozeß kann innerhalb der Produktion leicht gehandhabt werden, ist aber in seinen Ergebnissen nicht gänzlich frei von Überraschungen.

## Wohin geht die Leiterplatte?

„Chemisches Gold“ und „Galvanisches Gold“ sind deutlich besser in der Qualität der Oberfläche.

Der Goldauftrag liegt für „Chemisch Gold“ bei 0.05-0.2µm und für „Galvanisch Gold“ bei 1-2µm. Das Gold wird auf Nickel aufgebaut. Beide Varianten lassen sich sehr gut löten. Das „Chemisch Gold“ ist zum Bonden von Aluminiumdraht geeignet, der AUF der Nickeloberfläche adaptiert wird. Das Gold funktioniert dann als Korrosionsschutz.

Die Oberflächen sind gut für die Klebtechnik geeignet, wenn dem Gold Glanzkupfer unterlegt wird, weil sich die Oberflächenrauigkeit dadurch von > 4µm auf < 1µm verbessert.

„Chemisches Bondgold (reduktiv)“ und „Galvanisches Bondgold“ sind speziell auf das Bonden ausgerichtet. Die Stärke der Goldschichten ist bei „Chemischem Bondgold“ 0.3 - 0.6µm und bei „Galvanisches Bondgold“ 1-2µm.

Gebondet wird mit Golddraht IN der Goldoberfläche. Auch dieses Gold wird auf Nickel aufgebaut.

**Bild 10:**  
**Galvanische**  
**Oberflächen für**  
**Leiterplatten**

Galvanische Oberflächen	Verbindungstechnik	Löten Bonden Kleben			Relative Kosten
		Löten	Bonden	Kleben	
Bleizinn 	+	-	-	1.00	
Bondgold (chemisch) 	+	Au <sup>+</sup>	+	1.50	
Bondgold (galvanisch) 	+	Au <sup>+</sup>	+	3.00	
Entek+ 	+	-	-	1.00	
Gold (chemisch) 	+	Al <sup>+</sup>	+	1.15	
Gold (galvanisch) 	+	Al <sup>+</sup>	+	1.70	
Hot-Air-Leveling 	+	-	-	1.00	
Kupfer 	+	-	-	0.90	
Nickel 	+	-	-	1.00	
Zinn (chemisch) 	+	-	+	0.90	

Ergänzend zu der pauschalen Definition von galvanischen Oberflächen gibt es zusätzliche Aufmetallisierungen, die vorwiegend die Funktion von Lotdepos übernehmen und den Lotpastendruck vor der Bestückung vollständig ersetzen können.



## Wohin geht die Leiterplatte?

Seltener geworden sind Oberflächenkombinationen, zum Beispiel „Bleizinn“ mit „partieller Vergoldung“. Die gesunkenen Kosten rechtfertigen nicht mehr den Aufwand, zumindest nicht bei kleineren Serien.

Unter dem Strich ist das Angebot an galvanischen Oberflächen hinreichend.

Aus der Sicht der Leiterplattenhersteller gibt es eher Unstimmigkeiten in der Weiterverarbeitung beim Bestücker. Die Varianz der Oberflächen fordert eine Varianz in der Bestückungsvorbereitung und der einzusetzenden Löttechnologien. Hier gibt es noch Raum für eine Harmonisierung.

### Lacke + Pasten

Zu Unrecht stehen die in der Leiterplattenindustrie verarbeiteten Lacke im Schatten der omnipräsent diskutierten Hochtechnologien.

Der „Lötstopdruck“ wird überwiegend als eine Art Lötresist gesehen.

Seine technischen Eigenschaften sind dabei viel beeindruckender. Die Lacke sind hochdicht, kratzfest und haben eine Überschlagnspannung bis in den Bereich über 100KV/mm.

Übersehen wird oft die dielektrische Eigenschaft dieser Lacke, die auf der Basis von Epoxydharz einen Epsilon-R-Wert von zirka 4.5 haben und damit unter EMV-Gesichtspunkten durchaus eine konstruktive Qualität gewinnen.

Die fototechnische Verarbeitung erlaubt eine strukturelle Auflösung mit Stegbreiten um 100ym (Bild 11), sodaß die empfindlichen Räume eines 400ym-Pitches bei SMD-IC's abgedeckt werden können und bei der Lötung einen Kurzschluß verhindern helfen.

Das Limit für den „Bestückungsdruck“ liegt im Moment bei Schrifthöhen von 1.0mm und Schriftbreiten bis 180ym. Ein Kennzeichnungsdruck wäre sonst bei vielen SMD-Layouts undenkbar.

Auf die Leiterplatte druckbar sind ferner der „Abziehlack“ zum Schutz von Bereichen, die beim Löten kein Zinn annehmen dürfen, der „Viadruck“ zur Stabilisierung des Unterdrucks beim In-Circuit-Test und der „Carbondruck“ für die partielle Leitfähigkeit der Leiterplatten-Oberfläche. Üblicherweise im Einsatz ist bei SMD-Platinen der „Lotpastendruck“ zur Aufbringung des Lotes vor dem Reflow-Löten.

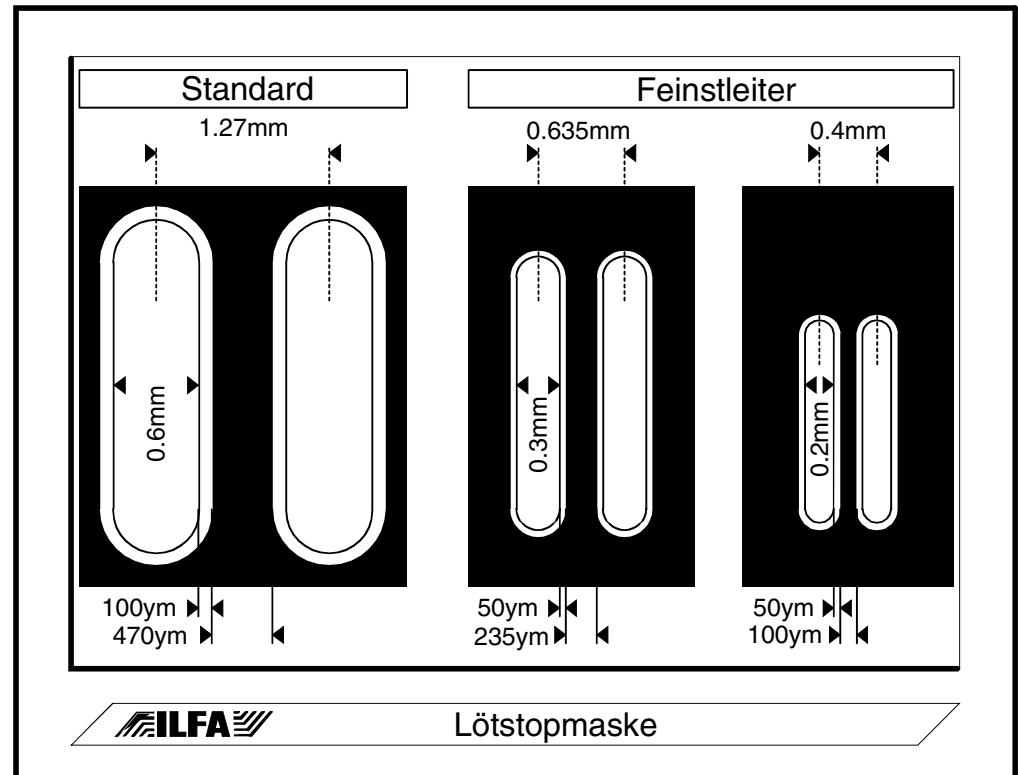
Weniger bekannt ist der Druck von „Widerständen“ und „Kapazitäten“ in diskreten Werten direkt auf die Innenlagen von Multilayern.

## Wohin geht die Leiterplatte?

Innerhalb vertretbarer Toleranzen werden dadurch Bauteil- und Bestückungskosten eingespart, zusätzlich wird auf den Außenlagen Platz gewonnen.

Die Verfahren sind erprobt, rechnen sich aber erst in großen Serien.

**Bild 11:**  
Grenzbereiche  
beim Aufbringen  
von Lötstoplack



### Prüfbarkeit

Der elektronische Funktionstest der unbestückten Leiterplatte ist ein Schwachpunkt im Produktionsprozeß geworden, seitdem die Bildstrukturen auf 150µm und weniger abfallen.

Die Ursache geht nicht auf den kontinuierlich wiederkehrenden Disput zurück, ob und wie gegen Gerberdaten getestet werden kann.

Das wäre sowieso erst der zweite Schritt. Das Dilemma offenbart sich im ersten Schritt, der mechanischen Adaptierung der Leiterplatte, um den Kontakt zwischen den Leiterbildpads und der Prüfmaschine zu gewährleisten.

Eine gute Lösung ist lange Zeit der „Nadeladapter“ gewesen. Jedes Pad wird mit der Spitze einer Nadel kontaktiert, deren Basis im Prüffeld der Maschine steckt.

Das Prüffeld nimmt Nadeln im Raster von 1.27mm auf. Ist der Abstand von Pad zu Pad auf der Leiterplatte kleiner als 1.27mm, dann müssen die Nadeln auf den nächstgelegenen Rasterpunkt im

## Wohin geht die Leiterplatte?

Prüffeld ausgelenkt werden. Bei einem Padabstand kleiner 0.8mm oder bei sehr dicht platzierten hochpoligen IC's ist die Auslenkung der Nadeln so groß, daß der Kontakt zwischen Leiterplatte und Prüffeld unterbrochen wird. Oder, die Nadeln stehen so dicht, daß sie sich berühren und nicht berechnete Fehlermeldungen provozieren.

Ein Nadeladapter für eine hochdichte Leiterplatte ist ein kleines Kunstwerk.

Die Prüfzeit von 1-2 Sekunden ist unerreichbar.

Die Erstellungskosten von 1000,- bis 3000,- DM sind jedoch für Prototypen und kleinere Serien zu hoch und die Aufbauzeit von einem bis mehreren Tagen zu lang.

Eine Alternative für eine vollständige und gleichzeitige Prüfung aller Anschlußpunkte ist der „Translator“. Die Adaptierung erfolgt über eine Folie, die zwischen Prüfling und Maschine vermittelt. Die Folie ist elektrisch neutral, wird aber durch Druck in der Z-Achse leitfähig.

Weil die Pads auf der Leiterplatte 20-30µm über dem Leiterplatten-niveau liegen, entsteht partiell die erforderliche leitende Verdichtung. Über einen Zwischenadapter wird der Kontakt mechanisch zur Prüfmaschine hergestellt.

Das Verfahren ist erprobt, gut und schnell. Für Prototypen und Kleinserien ist es zu aufwendig und nicht kostendeckend.

Eine elegante Lösung ist der „Flying-Probe“ oder auch „Fingertester“.

Ein- oder mehrere Motorenpaare steuern jeweils einen Kontaktabnahmestift und plazieren ihn auf dem Leiterbildpad. Die zu prüfenden Pads werden nacheinander angesprochen und gegeneinander oder gegen eine feste Referenz gemessen.

Der Adapter besteht bei diesem System nur virtuell als Software-Programm, ein mechanischer Aufbau entfällt. Die Vorbereitungszeit liegt bei 1-3 Stunden und Fine-Pitch-Bauteile werden zuverlässig geprüft.

Diesen Vorteilen steht die relativ lange Prüfzeit gegenüber, die für komplexe Karten bei 30 Minuten und mehr liegen kann.

Doch auch dieses System muß passen, wenn die zu prüfende Landefläche unter 100µm liegt, weil die Toleranz in der Positioniergenauigkeit der Maschine dann zu irreführenden Fehlermeldungen führen kann.

## Wohin geht die Leiterplatte?

Damit Produktionsfehler im Vorfeld erkannt werden können, werden zunehmend „AOI-Tester“ eingesetzt. Diese Automaten vergleichen mittels optischer Aufnahmesysteme das Bild einer Leiterplatte oder einer Multilayer-Innenlage mit einer abgespeicherten Referenz oder einem gespeicherten Datensatz.

Das Endprodukt, der komplette Multilayer, ist damit nicht prüfbar.

Der Leiterplattenhersteller muß mit dem Manko leben, das die Prüftechnologie Lücken hat. Um dennoch eine zufriedenstellende Produktprüfung bieten zu können, wird die Strategie der Kombinationsprüfung angewandt. Das kann bedeuten, daß hochdichte Bereiche mit dem Fingertester getestet werden und die weniger dichten mit einem Nadeladapter. Ja, es kann sogar sinnvoll sein, dichte Bereiche mit einem Automaten zu testen und hochdichte manuell-optisch mit einem Kamerasystem.

Weniger erfreulich ist, wenn nichttestbare Bereiche unberücksichtigt bleiben.

### Spezielle Leiterplatten

Stellvertretend für etliche unspektakuläre Innovationen sollen die Bemühungen auf den Gebieten der Sensor- und Kühltechnik erwähnt werden.

Es gibt verschiedene Lösungen, die Wärmeentwicklung auf einer aktiven Baugruppe zu kontrollieren. Der Wärmetransfer über einen Flüssigkeitskreislauf INNERHALB der Leiterplatte bietet sich prinzipiell an.

In Kombination mit einer Mikropumpe wird die Flüssigkeit von wärmeerzeugenden Bereichen abgenommen, zu Abkühlbereichen geführt und über Thermovias kontrolliert an die Außenwelt abgegeben.

Zur Messung oder Erzeugung definierter elektromagnetischer Felder eignen sich Sensorspulen auf Dünnlaminaten. Die Herstellung dieser Spulen und Sensoren ist mit den Technologien der Leiterplatte deutlich enger toleriert umsetzbar, als mit der konventionellen Wickeltechnik.

Am Rande bemerkenswert ist, daß die Leiterplatte in diesem Fall eine eindeutig andere Qualität bekommt. Sie ist nicht mehr Bauteilträger sondern das Bauteil selbst.

### Toleranzen

Offiziell ist (nach DIN) in der Leiterplattenfertigung eine Toleranz von 100µm zulässig. Diesen Versatz dürfen das Leiterbild und die Lötstopmaske zur Bohrbild-Referenz haben.

## Wohin geht die Leiterplatte?

Viele elementare Design-Regeln bauen auf dieser Toleranzvorgabe auf.

„100ym“ wirkt nicht beeindruckend. In Verbindung mit anderen Regeln für die qualitative Beurteilung einer Leiterplatte können daraus allerdings sehr schnell einige bemerkenswerte Einschränkungen entstehen.

Beispiel:

‘Restringe von Vias’. Grundsätzlich ist vorgeschrieben, daß der Restring um ein Via geschlossen und an seiner schmalsten Stelle noch 100ym breit ist.

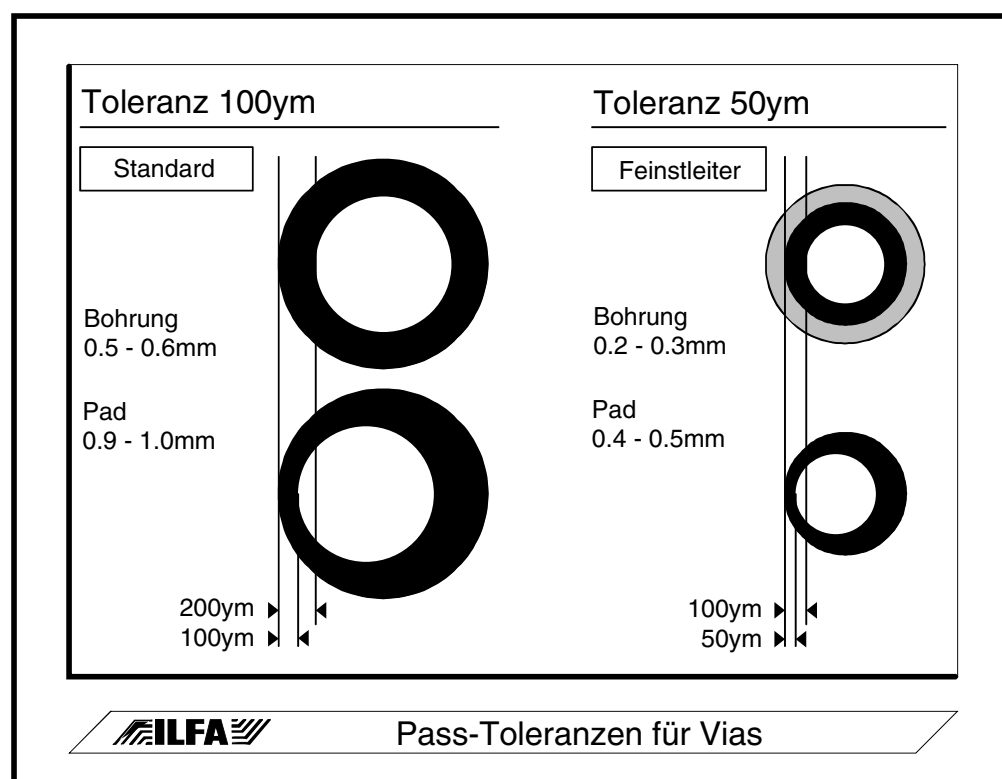
Um sicher zu sein, daß bei einem Versatz von 100ym der Restring noch mindestens 100ym breit ist, muß der Restring mit 200ym vorgegeben werden.

Da der Ring umlaufend ist, ergibt sich für das Pad zu einem Via, daß es 400ym größer als der zu bohrende Viadurchmesser sein muß (Bild 12).

Durch diese Vorgaben geht für die Leiterbahnführung bei Viabohrungen < 0.4mm unangemessen viel Platz verloren.

Mindestens die Halbierung dieser Toleranz ist erforderlich. Dazu muß die Norm von 100ym auf 50ym geändert und die Paßgenauigkeit in der Fertigung von Leiterplatten von 100ym auf 50ym verbessert werden.

**Bild 12:**  
Toleranzen für die  
Restringe von  
Vias



## Wohin geht die Leiterplatte?

Zweites Beispiel:

‘Verpressen von Multilayern’. Die Toleranz liegt bei  $\pm 10\%$  der Gesamtdicke und läßt offen, wie sich diese 10% auf die Lamine und Prepregs verteilen dürfen.

Nach dieser Vorgabe ist ein Multilayer mit einer erstrebten Stärke von 1.5mm in Ordnung, wenn die Endstärke im Bereich von 1.35 bis 1.65mm liegt.

Kann das aus mechanischer Sicht vielleicht noch akzeptiert werden, so treten erhebliche Beeinträchtigungen auf, wenn Impedanzen berechnet sind, weil ab einer Stärkentoleranz von 7% der optimale Funktionsbereich verlassen wird.

Die Preßtoleranz darf deshalb nicht über  $\pm 7\%$  liegen.

### Ordnungssysteme

Die im Vordergrund stehenden technischen Diskussionen verdecken in der Regel die Erfordernis nach strikten, zuverlässigen und reproduzierbaren Ordnungssystemen im Hintergrund.

Die Leiterplatte kann ihren Weg NICHT gehen, wenn die Datenarchivierung, die Dokumentation, die Designregeln, die Arbeitsanweisungen, die File-Logistik oder die Multilayer-Bauanweisungen fehlerhaft sind.

Ohne die Klammer der Systematik kann die erforderliche Abstimmung weder zwischen Kunde und Hersteller noch innerhalb des Produktionsablaufes erfolgreich sein.

Viele Hersteller haben einen Archivbestand von 20000 Aufträgen mit zirka 400000 Einzeldatensätzen. Da muß jeder Datenzugriff unmißverständlich sein.

Es gibt unterschiedliche Lösungsansätze, eine Filesystematik aufzubauen, die diese Bedingungen erfüllt (Bild 13).

## Wohin geht die Leiterplatte?

**Bild 13:**  
**Filesyntax für**  
**CAM- / EDV-**  
**Archive**

### ILF5D044.MB

Filename

Extension

ILF5D044.MB

ILF5D044.I2

Beide Files gehören zum gleichen  
 Layout (Lötstopmaske und Innenlage).

WIE6B124.LS

ABC4H069.LS

Die Files gehören zu verschiedenen  
 Layouts, beschreiben aber jeweils das  
 Leiterbild für die Lötseite

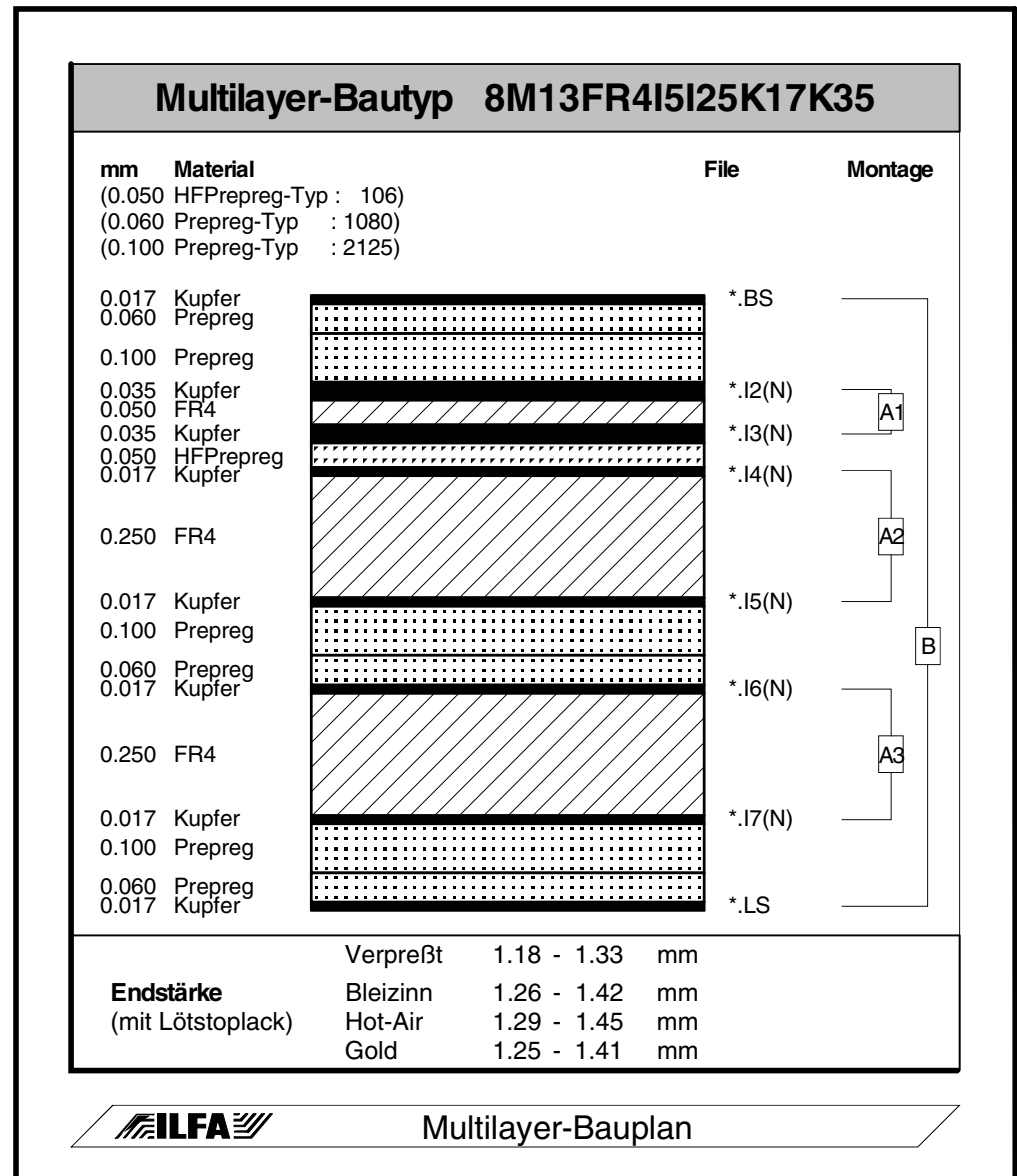
Extension	Inhalte	Format
AB	Abziehlack	BS-Seite
VB	Viadruck	BS-Seite
DB	Bestückungsdruck	BS-Seite
MB, MBN	Lötstopmaske	BS-Seite
BS, BSN	Leiterbild	BS-Seite
I2, I2N	Leiterbild	Innenlage
I3, I3N	Leiterbild	Innenlage
I4, I4N	Leiterbild	Innenlage
I5, I5N	Leiterbild	Innenlage
I6, I6N	Leiterbild	Innenlage
I7, I7N	Leiterbild	Innenlage
I8, I8N	Leiterbild	Innenlage
I9, I9N	Leiterbild	Innenlage
LS, LSN	Leiterbild	Lötseite
ML, MLN	Lötstopmaske	Lötseite
DL	Bestückungsdruck	Lötseite
VL	Viadruck	Lötseite
AL	Abziehlack	Lötseite
Z1/Z2	Bohrprogramm	Gerber 3.3mm
UM	Umschnittplan	Gerber 3.3mm
ZZM	Bemaßter Umschnittplan	Gerber 3.3mm
DRI/NDK	Bohrprogramm	Gerber 3.3mm

Bei Multilayern hat die Kombinationsfreiheit in der Konzeptionierung von Aufbauten zu einer Fülle von Bautypen geführt (Bild 14). Es gibt keine einheitliche Registrierung dieser Bautypen, keine offiziellen Regeln und kaum veröffentlichte Kataloge.

Die Leiterplattenhersteller sind vor allem von dem Tempo dieser Entwicklung überrascht. Dabei liegt es überwiegend bei ihnen, ihre Kunden über Möglichkeiten und Unmöglichkeiten von Fall zu Fall in Kenntnis zu setzen.

# Wohin geht die Leiterplatte?

**Bild 14:**  
Beispiel für einen  
Multilayer-Aufbau



## Fazit Nummer 1

Wenn man der Leiterplatte über Jahre verbunden ist und ihre technologischen Entwicklungen miterlebt hat, dann entsteht in der Rückbesinnung eine Faszination.

Einst als simpel gescholten, unbeliebt als zusätzlicher Kostenverursacher im Kalkulationsgefüge einer Baugruppe, hat die Leiterplatte ihren Weg gefunden.

Als reiner Träger von Bauteilen existiert sie praktisch nicht mehr. Sie ist längst funktioneller Bestandteil anspruchsvoller Elektronik und in ihren technischen Eigenschaften nicht mehr beliebig austauschbar.

Sie reklamiert für sich Aufmerksamkeit, Anteilnahme, Verständnis und, nicht zuletzt, Respekt.



## Wohin geht die Leiterplatte?

Wer heute eine elektronische Schaltung konzipiert ohne der Leiterplatte diesen Respekt entgegen zu bringen, handelt fahrlässig, auf jeden Fall unklug.

Er verschließt sich der Möglichkeiten, die sich durch die Variantenvielfalt der Materialien, Oberflächen, Bildstrukturierung und Kontaktierungsalternativen ergeben.

Die Miniaturisierung mit Leiterbahnen und Kontaktierungen um 100, 80 oder gar 50µm löst regelmäßig engagierte Spekulationen aus. Was wird danach kommen: 20µm? 10 oder gar 5µm?

Vielleicht.

Ich glaube es nicht.

Die Leiterplatte ist nicht das „Missing Link“ zur Hybridschaltung oder zum Mikrochip der 70er Jahre.

Sie wird immer nur das tun, was von Beginn an ihren Charakter geprägt hat: autonome Einzelteile als Ganzes zusammenhalten und Verbindungen schaffen.

Das wird auch noch so sein, wenn sie in 2-3 Jahren die Wegmarke erreicht hat, an der man ihr den Status eines mechanisch-elektronischen Präzisionsbauteiles nicht mehr strittig machen kann.

Dies wird voraussichtlich in ihrer Evolution das letzte Wegstück sein.

Danach wird etwas anderes kommen, mit einem anderen Namen.

Die Frage „Wohin geht die Leiterplatte?“ hat damit sicherlich einige Antworten gefunden.

Es drängen sich offensichtlich noch zwei weitere Fragen auf.

## Wohin geht die Leiterplatte?

Die erste Zusatzfrage ist:

### „Wohin geht der Leiterplattenhersteller?“

Die Leiterplattenhersteller sehen die momentane technologische Entwicklung mit verhaltener Freude. Die mageren Jahre scheinen vorbei doch selbst die besten Unternehmen haben Federn gelassen. Die Forderung des Marktes nach Vielfalt, Qualität und kurzen Lieferterminen erzeugt einen enormen Druck.

Einige Hersteller ahnen es, manche wissen es schon: Um alle Varianten der neuen Leiterplatte dem Kunden bieten zu können, müßten Investitionen getätigt werden, die bei (fast) leeren Kassen und mäßiger Rendite utopisch sind. Es geht nicht nur darum, vorhandene, ältere Maschinen gegen neue auszutauschen, die das Gleiche tun. Natürlich besser, schneller und billiger (Bild 15).

Diesen Zyklus kennt man, darauf ist man eingestellt.

Es geht darum, daß in Anlagentechnik investiert werden muß, die man bisher nicht betrieben hat und die ZUSÄTZLICH notwendig ist.

## Wohin geht die Leiterplatte?

**Bild 15:**  
**Maschinen und**  
**Investitionen**

Fertigungstechnologie	Einsetzbar für		
	Standard	Feinst-leiter	Mikro-feinstleiter
CNC ohne Z-Achsensteuerung	ja	bedingt	nein
CNC mit Z-Achsensteuerung	ja	ja	ja
Röntgenbohrmaschine	ja	ja	ja
Filmbelichtung	ja	bedingt	nein
Glasbelichtung	ja	ja	bedingt
Laserbelichtung	ja	ja	ja
Reinraumtechnik	ja	ja	ja
AOI-Tester	ja	ja	ja
Standard-Multilayerpresse	ja	bedingt	nein
Prozeßgesteuerte ML-Presse	ja	ja	ja
Standardgalvanik	ja	bedingt	nein
Prozessgesteuerte Galvanik	ja	ja	ja
Ätzen (basisch)	ja	bedingt	bedingt
Ätzen (sauer)	ja	ja	ja
Lötstoplack (Siebdruck)	ja	bedingt	nein
Lötstoplack (Film/Folie)	ja	ja	ja
Nadeladapter 1/10" Auflösung	ja	nein	nein
Nadeladapter 1/20" Auflösung	ja	bedingt	nein
E.-Test (Translator/Probe)	ja	ja	ja

### Maschinen und Technologie für Mikrofeinstleiter

Ein einfaches Beispiel ist die Konturbearbeitung. Es hat sich eingebürgert, Konturen zu fräsen. Inzwischen ist das Ritzten als Variante dazugekommen. Die Ritzmaschine ersetzt aber die Fräsmaschine nicht, so, wie das vor einigen Jahren der Fall war, als die Fräsmaschine die Schlagschere ersetzt hat.

Es wird jetzt eine Ritzmaschine UND eine Fräsmaschine benötigt. Erst dann kann der Wunsch des Kunden nach einem kombinierten Fräs-Ritz-Lieferrnutzen erfüllt werden.

Zweites Beispiel. Für die elektronische Prüfung ist ein Nadeltester erforderlich. Aber, für Mikrofeinleiterplatinen muß ZUSÄTZLICH in einen Flying-Prob-Tester investiert werden.

## Wohin geht die Leiterplatte?

Diese Beispiele sind abhängig von der Investitionsfähigkeit des Unternehmens.

Die Erfordernisse der galvanotechnischen Oberflächen-Varianten sind ganz anderer Natur. Galvanische Bäder sind sehr empfindlich gegenüber Ruhezeiten. Sie lassen sich nicht über einen langen Zeitraum beliebig an- und abschalten, um mal eben eine Vergoldung oder Verzinnung durchzuführen. Bei zu geringer Nutzung kippen die Bäder um, sie werden unbrauchbar und der wirtschaftliche Einsatz ist verloren.

Wenn der Leiterplattenhersteller den Weg seines Produktes mitgehen will, hat er nur eine Alternative: er muß kooperieren.

Das ist ein harter Schlag für eine Branche, die Jahrzehnte autonom produziert und zwar Grundmaterialien bezogen hat aber so gut wie keine Dienstleistungen in nennenswertem Umfang.

Nicht nur das, etliche Dienstleistungen sind garnicht neutral zu bekommen sondern nur über einen Mitbewerber in der Branche, mit dem man vor garnicht so langer Zeit noch um Kunden gerangelt hat.

Diese Dienstleister müssen jetzt logistisch in die interne Organisation eingebunden werden.

So manche bisherige Firmenpolitik wird dadurch auf den Kopf gestellt.

Andere Firmen ziehen eine andere Konsequenz aus den Veränderungen und spezialisieren sich. Sie produzieren entweder nur noch einseitige oder nur noch doppelseitige Platinen oder nur noch Multilayer oder nur noch Multilayer mit 6 oder 8 Lagen oder nur noch Starrflex-Schaltungen oder nur noch Stückzahlen bis 100 oder ab 100.

Das rechnet sich, weil die Anlagentechnik optimal ausgenutzt werden kann.

Es liegt auf der Hand, daß ein Spezialist für einseitige Platinen immer weitaus preiswerter anbieten kann, als ein Unternehmen, daß im Leistungsspektrum Multilayer führt, zu deren Produktion eine perfekte Kontaktierung, Meßplätze und Laserbelichter gehören, die ausgelastet, unterhalten und gewartet werden wollen.

Parallel zur Investition und Spezialisierung in Maschinen ist das dringlichste Problem die Schulung und Weiterbildung der Mitarbeiter. Die technischen Abläufe ändern sich, es wäre fatal, wenn die Mitarbeiter zurückstehen würden. Die Anforderungen an die Datenaufbereitung durch CAM sind hoch. Sie sind unerfüllbar, wenn es keine Arbeitsanweisungen gibt, die auf seriösen Design-Regeln aufbauen.

## Wohin geht die Leiterplatte?

### Fazit Nummer 2

Mit sanfter Gewalt nimmt die Leiterplatte auf ihrem Weg ihre eigenen Hersteller und ihre eigenen Konstrukteure mit.

Ihre Sensibilität, Differenzierung und Vielfalt überträgt sich in den Strukturen auf die Menschen, die mit ihr umgehen und auf die Firmen, die mit ihr verbunden sind.

Die Notwendigkeit zur Kooperation eröffnet jedoch die Chance auf eine neue Firmenkultur.

Die Leiterplattenherstellung wandelt sich vom Produkt zum Projekt, das am erfolgreichsten durchgeführt werden kann, wenn es partnerschaftlich behandelt wird.

Nein, einfacher wird es bestimmt nicht. Nicht für den Leiterplattenhersteller und nicht für seine Kunden. Die bisherigen Kalkulationen DM \* QDM sind hinfällig. Diese Art der Spezifikation ist zu oberflächlich.

Auch der Wunsch, alle Leiterplattentypen, ob ein- oder mehrseitig, in allen erforderlichen Stückzahlen, ob Prototyp oder Serie, aus einer Hand zu bekommen, ist langfristig nicht mehr erfüllbar. Die erforderliche Spezialisierung läßt diesen Freiraum nicht mehr zu.

In vielen Bereichen erfordert die Spezialisierung ihrerseits neue Kooperationen.

Der Serienhersteller muß mit dem Prototypenhersteller eine Abstimmung finden, weil es sinnvoll ist, auf dessen Datenbeständen aufzubauen, wenn diese sich in der Vorproduktion bewährt haben. Dazu ist ein Datenaustausch erforderlich. Das bedeutet wiederum eine eindeutige Abstimmung bei der formellen Übergabe und eine Einigung auf gemeinsame Designregeln und ein gemeinsames Datenformat.

(Zu dem Thema „Gemeinsames Datenformat“ enthalte ich mich eines Kommentares. Es ist eh´ bekannt, daß ich das „Standard-Gerber“-Format favorisiere.)

Selbstverständlich wird die Leiterplatte teurer. Die Investitionen in teure Anlagentechnik, die nicht mehr voll ausgelastet werden kann, weil es zu viele Produktvarianten gibt, läßt kaum eine andere Wahl zu.

Eine Reduzierung der Lieferzeiten steht auch nicht in Aussicht. Die durch Technik und Rationalisierung gewonnene Zeit geht auf dem Weg zum und vom externen Dienstleister wieder verloren.

Soweit die Leiterplatte und ihre Hersteller. Eine Instanz fehlt noch.

## Wohin geht die Leiterplatte?

Die zweite Zusatzfrage:

### „Wohin geht der CAD-Layer / die CAD-Layerin?“

Der Konflikt ist da. Auf ihrem Weg hat die Leiterplatte den Layer mehr mitgezogen, als daß er/sie bewußt gefolgt wäre.

Mit jedem neuen Layer sind Grundsatzentscheidungen zu treffen, für die es ganz oder teilweise noch keine aktuellen Erfahrungswerte gibt.

Die Kombination zwischen Mechanik, Elektronik, EMV, Funktion und Kosten wird so individuell werden, daß die ursprüngliche Aufgabe, das Layer, schon fast sekundär scheint.

Die wichtigste Unterstützung kommt überraschenderweise aus dem Lager der Bauteilhersteller. Die haben die letzten Jahre für eine kontinuierliche Reduzierung der Pin-Abstände gesorgt. Doch die Flucht in MCM's und COB zeigt, daß die mechanische Adaptierung von SMD-Bauteilen ausgereizt ist. Das Bonden von Chips auf Carrier zeigt die Grenzen auf. Das Mögliche findet seine Gegenkraft im Sinnvollen.

Für das Layer wird sich die Problemstellung auf die Auswahl des richtigen Materials passend zur Oberfläche, passend zur Leiterbahnbreite, passend zur Kontaktierung und passend zur Multilayer-Bauanweisung konzentrieren.

Die Bewegungsfreiheit des Layers wird unverändert auf der einen Seite durch die Funktion und auf der anderen Seite durch die Kosten der Baugruppe festgelegt sein.

Die anstehenden Entscheidungen wird er nicht unabhängig treffen können.

Auch er wird mehr denn je auf die konstruktive Kooperation zu seinem Layerplattenhersteller, seinem Bestücker und seiner hausinternen Organisation angewiesen sein.

In seinen Verantwortungsbereich wird die Klassifizierung von Layers fallen und die präzise technische Spezifikation der Leiterplatte.

Er wird von seinem Verständnis her die Sensibilität des funktionellen Bauteiles „Layerplatte“ annehmen müssen.

## Wohin geht die Leiterplatte?

### Fazit Nummer 3

Paradoxerweise wird der Layouter durch die erweiterten Wahlmöglichkeiten eingeschränkt.

Endlich gibt es das Material mit dem richtigen Epsilon-R aber er kann es nicht nehmen, weil es zu teuer ist.

Endlich gewinnt er Platz, weil seine Signalverbindungen nun mit 150µm verlegt werden können. Auf der gleichen Lage ist aber auch seine Stromversorgung, die immer bis 70µm Kupfer aufgebaut war, jetzt allerdings nicht mehr über 17µm hinaus kommen kann.

Endlich hat er den optimalen Multilayeraufbau mit 50µm-Laminaten, der eine ausgezeichnete Breitbandentkopplung bietet, aber ausgerechnet sein Lieferant kann diese Lamine (noch) nicht verarbeiten.

Und weiter?

Multilayer in preiswertem CEM-Material?

Geht nicht, weil es ein Schichtverbundstoff ist.

Bondpads, die der Hersteller mit Nadeladapter prüft?

Geht nicht, weil die Oberfläche der Pads durch die Adaption beschädigt wird.

100µm breite Leiterbahnen in 35µm Cu?

Geht nicht, weil es sich nicht ätzen läßt.

Ein 10-Lagen-Multilayer, 1.8mm stark mit Durchkontaktierungen 0.1mm?

Geht nicht, läßt sich nicht zuverlässig kontaktieren.

Dann wenigstens Hilfe, eine Schulung, eine Weiterbildung?

Geht auch nicht, es gibt keine.

Aber das ist ein ganz anderes Thema.

## Wohin geht die Leiterplatte?

### Schlußwort

Der Weg, den die Leiterplatte, ihre Hersteller und ihre Designer noch zurücklegen werden, wird gepflastert sein mit technischen Raffinessen.

Viele davon sind objektiv notwendig, fortschrittlich und zu recht erfolgreich.

Trotzdem ist die Frage legitim, wieviel Vielfalt tatsächlich sein muß.

Es muß diskutiert werden dürfen, ob der Glaube, daß eine zunehmende technische Komplikation immer die beste Lösung ist, sich nicht auch schonmal unbemerkt in einen Aberglauben wandelt.

So wird die Miniaturisierung der Bauteile als Triebfeder für die Miniaturisierung der Vias und Leiterbilder genannt.

Das stimmt nicht ganz.

Ausschlaggebend ist, auf welche Weise die Verbindungen zwischen den einzelnen Komponenten zustande kommen.

Diese Aufgabe wird oft ganz den Autoroutern des CAD-Systems überlassen.

Diese Maschinen sind sicherlich schneller als wir, daß sie intelligenter sind, glaube ich nicht.

Es ist unbestritten wichtig, über Technik zu sprechen.

Doch lassen Sie uns dabei die Strategien, die Ideen und die Kreativität, die uns als Menschen - auch - auszeichnet, nicht ganz vergessen.



# Workshop: Impedanzen und Multilayer

*Arnold Wiemers*

## Vorwort

Entwickler und Designer von Hochfrequenzschaltungen wissen, daß sie die Impedanz von Leiterbahnen errechnen und bei der Erstellung des CAD-Layoutes beachten müssen. Weniger geläufig ist, daß auch für viele "normale" Digitalschaltungen die Impedanz der Signalleiterbahnen und der Stromversorgung zunehmend eine funktionsentscheidende Rolle spielt. Die Ursache ist in den kürzer werdenden Schaltzeiten (Signal-Anstiegsflanken) moderner Bauelemente zu suchen.

Obwohl für die praktische Anwendung nicht immer unbedingt erforderlich, rücken die **Taktraten** auf den Signalleitungen in den 100MHz-Bereich vor und die der Chips in den Gigahertz-Bereich. Die **Schaltzeiten** der assoziierten Chips fallen auf 1 bis 2 Nanosekunden oder sogar darunter.

Im Endeffekt entstehen **High-Speed-Schaltungen**, für die physikalische Bedingungen berücksichtigt werden müssen, die bisher außer Acht gelassen werden konnten.

Für die zuverlässige Funktion der zukünftigen Baugruppen müssen elementare Designregeln beachtet werden. Ganzflächige Powerplanes, die eine Breitbandentkopplung durch kapazitive Eigenschaften bieten, gehören dazu. Ebenfalls strikte Routingstrategien, die Schlitzantennen vermeiden (die hochfrequente Störabstrahlung von den Planes auslösen könnten) und die für eine optimale Signalführung sorgen. Das Schaltungskonzept und die Auswahl der Bauteile müssen die Signalführung in einem **homogenen elektrischen Feld** mittels impedanzkontrollierter Leitungen gewährleisten.

Eine Voraussetzung für die Lösung dieser Aufgabe ist die Umsetzung dieser technischen Anforderungen auf der Leiterplatte, die damit als Träger der Baugruppe eine funktionsentscheidende Qualität bekommt.

Es besteht keinerlei Grund zur Sorge, daß die Leiterplatte die geforderten Ansprüche nicht erfüllen könnte. Aber: CAD-Designer und Leiterplattenhersteller müssen sich über die Vorgaben und Einflüsse der Herstellungstechnologie bewußt sein.

Dieses Referat informiert über die wichtigsten Parameter, die beiden Partnern bekannt sein müssen.

## Impedanzen: Begriffe und Geometrien

Die Impedanz einer Signalleitung hängt von zwei Parametern ab:

- 1) der Impedanzklasse und dem Impedanztyp
- 2) dem geometrischen Leiterplattenaufbau

## Workshop: Impedanzen und Multilayer

Es gibt vier Impedanzklassen:

**Single Ended Impedanz:** Die Impedanz ergibt sich durch die Referenz einer einzelnen Leiterbahn zu einer oder zwei Powerplanes.

**Differentielle Impedanz:** Die Impedanz ergibt sich durch zusammengehörige inverse Signale in zwei parallel verlaufenden Leiterbahnen, die in Referenz zu einer oder zwei Powerplanes stehen können.

**Coplanare Impedanz:** Die Impedanz ergibt sich durch eine Signalleiterbahn, die in Potentialleiterbahnen oder in Potentialflächen eingebettet ist. Signal und Potential können in Referenz zu einer oder zu zwei Powerplanes stehen.

**Differentiell-Coplanare Impedanz:** Die Impedanz ergibt sich durch zusammengehörige inverse Signale in zwei parallel verlaufenden Leiterbahnen, die in Potentialflächen eingebettet sind, mit Referenz zu einer oder zwei Powerplanes.

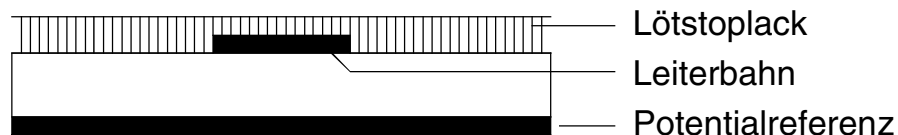
Allgemein werden alle Impedanzvarianten begrifflich nochmal danach unterschieden, ob die Signalleiterbahn zwischen zwei Powerplanes liegt (= **Stripline**) oder über einer Powerplane ohne weitere planare Abdeckung nach außen (= **Microstrip**).

Für jede dieser Impedanzklasse gibt es mehrere geometrische Lösungen auf der Leiterplatte, die üblicherweise als Multilayer aufgebaut ist. Entsprechend der geometrischen Aufbauvariante werden die Impedanztypen weiter unterteilt, wie die Beispiele für die "Single ended Impedanzen" in Bild 1, 2, 3, 4, 5, und 6 zeigen.

**Bild 1: Coated Microstrip**

### Coated Microstrip

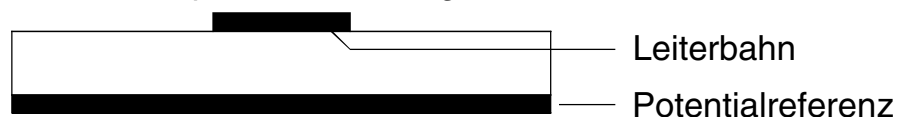
Die Leiterbahnebene liegt über dem Potential auf einer Außenlage und ist mit Lötstopplack abgedeckt.



**Bild 2: Surface Microstrip**

### Surface Microstrip

Die Leiterbahnebene liegt über dem Potential auf einer Außenlage ohne Lötstopplack-Abdeckung.

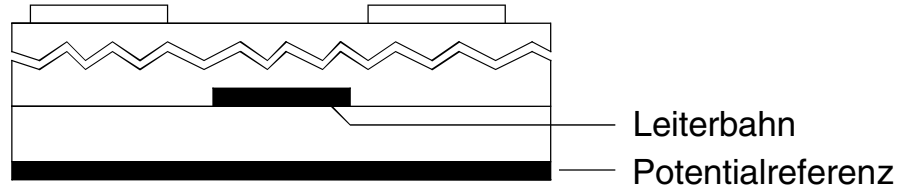


# Workshop: Impedanzen und Multilayer

**Bild 3: Embedded Microstrip**

## Embedded Microstrip

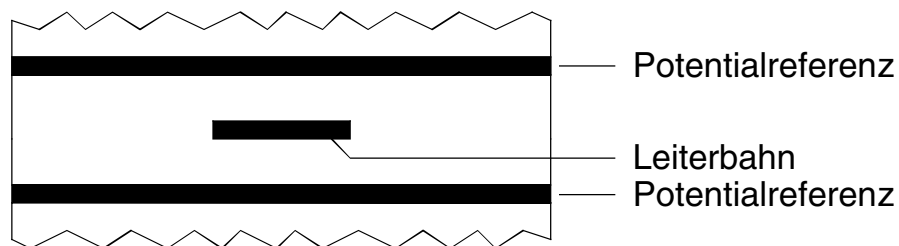
Die Leiterbahnebene liegt innerhalb des Multilayers mit Referenz zu einem Potential.



**Bild 4: Single stripline symmetrisch**

## Single Stripline symmetrisch

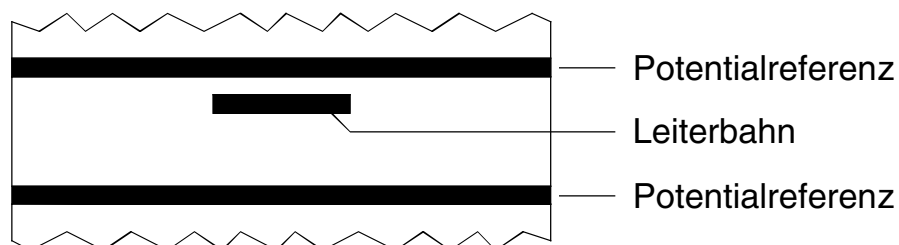
Eine Leiterbahnebene liegt mittig zwischen zwei Potentialen.



**Bild 5: Single stripline asymmetrisch**

## Single Stripline asymmetrisch

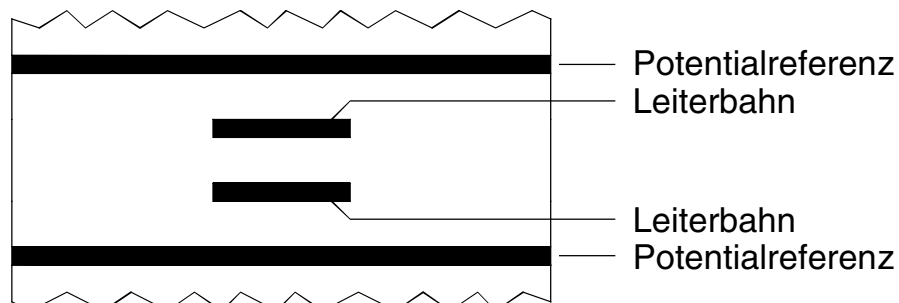
Eine Leiterbahnebene liegt nicht mittig zwischen zwei Potentialen.



**Bild 6: Dual stripline**

## Dual Stripline

Zwei Leiterbahnebenen liegen zwischen zwei Potentialen.



Nicht zu verwechseln mit differentieller Impedanz mit paralleler Leiterbahnführung. Hier müssen die Leiterbahnen der benachbarten Signalebenen orthogonal zueinander verlaufen (X-Y-Entflechtung).

## Workshop: Impedanzen und Multilayer

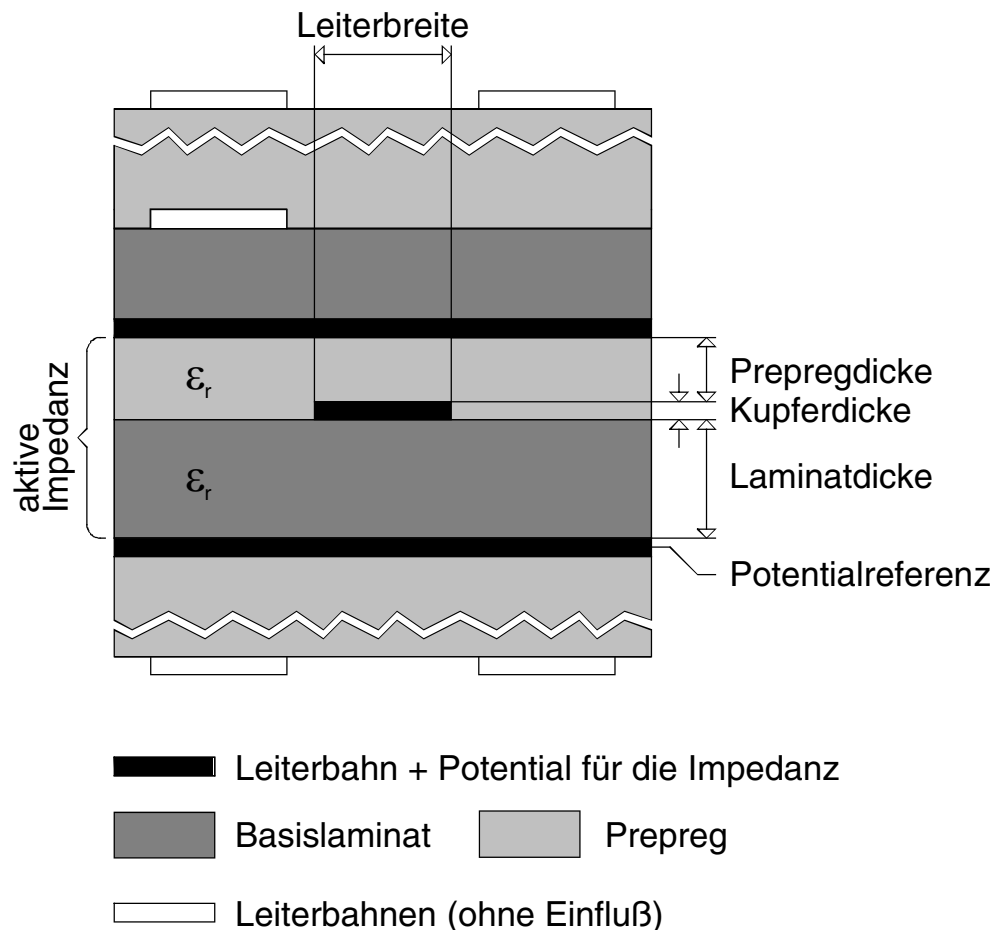
### Impedanz: Single Stripline asymmetrisch

Die Impedanz dieses Aufbaues ergibt sich durch das elektromagnetische Feld, daß sich zwischen der Leiterbahn und den beiden sie abdeckenden Powerplanes ergibt. Aus Sicht der Leiterplatten-technik ist zu bemerken, daß die Impedanz ausschließlich von mechanischen Bedingungen abhängig ist, sprich: von der Breite der Leiterbahnen und von den Lagenabständen, das ist in der Praxis die Dicke der Lamine und Prepregs. Als weiterer Parameter ist die dielektrische Eigenschaft (der  $\epsilon_r$ -Wert) des eingesetzten Materials vorgegeben (Bild 7).

Sind die Abstände der Ebenen im Multilayer und der  $\epsilon_r$ -Wert (sprich "Epsilon-R") des Materials bekannt, dann ist es problemlos möglich, die resultierende Impedanz für eine vorgegebene Leiterbahnbreite und für eine vorgegebene Leiterbahndicke (= Kupferdicke des Materials) mit einem geeigneten Softwareprogramm zu berechnen.

Leider führt diese Richtung in der Kalkulation einer Impedanz in der Praxis nicht zum gewünschten Ergebnis. Es soll ja nicht ermittelt werden, welche Impedanz ein Multilayeraufbau ergibt, sondern es ist umgekehrt der erforderliche Impedanzwert vorgegeben und es soll errechnet werden, welcher Multilayeraufbau diese gewünschte Impedanz haben wird.

**Bild 7: Multilayer mit einem Impedanzmodul vom Typ "Single stripline asymmetrisch"**



## Workshop: Impedanzen und Multilayer

Üblicherweise liegen erstrebenswerte Impedanzen für homogene Leiterbahnsysteme bei 50, 75 oder 100Ω. Um ein solches Ergebnis zu erhalten, können die Lagenabstände, die Leiterbahnbreite, die Leiterbahndicke und natürlich auch das  $\epsilon_r$  verändert werden. Mit üblichen Software-Programmen wird durch die Vielzahl der änderbaren Parameter die Berechnung deshalb zu einem langwierigen Spiel von Versuch und Irrtum.

Ist endlich der erwünschte Wert errechnet, stellt sich das nächste Problem. Es muß dann gewährleistet sein, daß die Materialdicken auch wirklich als Innenlagenlaminat zur Verfügung stehen oder aus Prepreg aufgebaut werden können. Da grundsätzlich die Kosten für die Baugruppe zu berücksichtigen sind, muß zudem beachtet werden, ob die Materialien zu vertretbaren Preisen verfügbar sind und ob die Herstellung der Leiterplatten mit herkömmlichen Verfahren möglich ist.

Diese Dokumentation geht hier deshalb den umgekehrten Weg, indem zu den vorhandenen üblichen Produktionsprozessen und zu den möglichen und üblichen Materialkombinationen in einem Multilayer die Impedanzen bereits berechnet und tabellarisch dargestellt worden sind (Bild 8, 9).

**Bild 8:**  
Impedanzmodul  
mit einem 200µm  
Innenlagenlami-  
nat und mit  
2 x 60µm-dicken  
Prepregs

### 200µm-Laminat

Material	: FR4
$\epsilon_r$	: 4.5
Prepregs	: 2 x 1080



Leiter- breite	Impedanz Ω		
	Kupferdicke		
	5µm	17µm	35µm
300µm	29.4	27.0	23.6
200µm	38.1	34.8	30.3
150µm	44.8	40.8	35.5
120µm	50.2	45.5	39.5
100µm	54.7	49.3	
80µm	60.2		

Die Tabellen unterscheiden verschiedene Leiterbahnbreiten, so, wie sie heute meistens eingesetzt werden, und die üblichen Kupferdicken, die ja identisch mit der Leiterbahnhöhe sind. Es sind bereits die aktuellen Grenzbereiche zu **HDI** (= High Density Interconnection) berücksichtigt, die pauschal bei Bahnbreiten von 150µm beginnen, sowie die **MFT** (= Micro-Fineline-Technology), die Bahnbreiten unter 100µm und schmaler definieren. Aus verfahrenstech-

## Workshop: Impedanzen und Multilayer

nischen Gründen sind die anspruchsvolleren Bereiche der HDI (und MFT sowieso) in der bisher gängigen Kupferdicke von 35µm nicht mehr herstellbar. Diese Leiterbilder werden mit 17µm, 9µm oder mit 5µm Kupferdicke strukturiert, sodaß für diese Dicke ebenfalls gerechnet wurde.

Für alle **Impedanzberechnungen** wurde erstmal von idealen Bedingungen ausgegangen, das heißt, Dickentoleranzen der Materialien und Dickenänderungen während des Preßvorganges in der Produktion sowie Veränderungen der Querschnittsgeometrie der Leiterbahnen durch die Rückätzung wurden NICHT mit ins Kalkül gezogen.

Aus der Analyse der Tabelle in Bild 8 ergeben sich dann folgende Ergebnisse. Erstmal ist dieser Aufbau als Teil eines Multilayers machbar, weil das eingesetzte 200µm Laminat zu normalen Kosten verfügbar ist. Gleiches gilt für die beiden Prepregs vom Typ 1080 (= 60µm dick). Beide Komponenten sind aus Standard-FR4 und mit handelsüblichen Kupferdicken beschichtet.

Weiter läßt sich aus der Tabelle ablesen, welche **Tendenz** der Impedanzwert hat, wenn die Leiterbahnbreite verringert wird (= die Impedanz nimmt zu) oder wenn die Kupferdicke vergrößert wird (= die Impedanz nimmt ab). Zudem ist zu erkennen, in welchem Maß die Veränderungen stattfinden, also, ob die Impedanz drastisch zunimmt oder eher moderat.

Als nächstes ist aus der Tabelle heraus sofort zu erkennen, ob mit dieser Materialkombination bei entsprechender Wahl von Leiterbahnbreite und Kupferdicke der gewünschte **Ohmwert** für die Impedanz überhaupt realisierbar ist. Es ist schnell ersichtlich, daß 100Ω oder 75Ω nicht erreicht werden. Mit 50.2Ω findet sich ein recht gut passender Wert für eine Kupferdicke von 5µm, aber erst bei einer Leiterbahnbreite von 120µm. Die 5µm Kupferdicke wären für kurze Signalleitungen im Prinzip eine denkbare Lösung (bei längeren Signalleitungen wäre schon wieder der steigende ohmsche Widerstand zu berücksichtigen). In der Kalkulation der Kosten für die Fertigung der Leiterplatte wird diese Bahnbreite von 120µm jedoch von Seiten der Leiterplattenhersteller bezuschlagt. Die Entscheidung für die Verwirklichung einer Impedanz mit 120µm breiten Signalbahnen würde deshalb die Leiterplatte deutlich verteuern. Ein höchst unerfreulicher Effekt, wenn ansonsten der Rest des Layoutes diese minimale Bahnbreite für die Entflechtung nicht erforderlich macht.

Praxisgerechtere Resultate ergeben sich da schon aus der Tabelle in Bild 9, aus der herausgelesen werden kann, daß sich mit 48.1Ω

## Workshop: Impedanzen und Multilayer

schon eine gute Näherung ergibt bei einer Standardkonfiguration mit 17 $\mu\text{m}$  Kupfer und mit einer 200 $\mu\text{m}$  breiten Leiterbahn.

Die **Abschätzung** zu einer Bahnbreite von 150 $\mu\text{m}$  mit 54.7 $\Omega$  ergibt, daß mit einer Anpassung der Leiterbahnbreite auf 180 $\mu\text{m}$  eine Impedanz von zirka 50 bis 51 $\Omega$  erreicht werde müßte.

**Bild 9:**  
Impedanzmodul  
mit einem 200 $\mu\text{m}$   
Innenlagenlami-  
nat und  
3 x 100 $\mu\text{m}$ -dicken  
Prepregs

### 200 $\mu\text{m}$ -Laminat

Material	: FR4
$\epsilon_r$	: 4.5
Prepregs	: 3 x 2125



Leiter- breite	Impedanz $\Omega$		
	Kupferdicke		
	5 $\mu\text{m}$	17 $\mu\text{m}$	35 $\mu\text{m}$
300 $\mu\text{m}$	40.1	38.9	36.9
200 $\mu\text{m}$	50.5	48.1	45.2
150 $\mu\text{m}$	57.7	54.7	51.1
120 $\mu\text{m}$	63.4	59.7	55.6
100 $\mu\text{m}$	68.1	63.8	
80 $\mu\text{m}$	73.7		

Diese Betrachtung ist nicht ganz korrekt, weil hinter den Impedanzberechnungen mathematische Modelle mit logarithmischen Funktionen stehen. Die Abschätzung ist aber in der Praxis tauglich, weil für den Impedanz-Zielwert in der Regel eine Abweichung von  $\pm 10$  Prozent zulässig ist, ohne daß die spätere Funktion der Baugruppe dadurch normalerweise beeinträchtigt wird.

Soll dennoch der Wert für die Leiterbahnbreite präzise ermittelt werden, dann wäre mit den Parametern für Bahnbreite und Kupferdicke eine Startvorgabe für ein Softwareprogramm gegeben und aus der Tabelle würde sich ergeben, daß der Parameter für die Leiterbahnbreite von "200 $\mu\text{m}$ " in Richtung "180 $\mu\text{m}$ " verändert werden müsste, bis das geforderte Ergebnis ganz genau vorliegt.

Es sei bei dieser Gelegenheit erwähnt, daß die Kupferdicke natürlich nicht verändert werden darf. Die Abschätzung über die Tabelle zeigt, daß eine Kupferdicke von zirka 7 $\mu\text{m}$  auch eine Lösung sein könnte, nur gibt es in der Praxis kein Innenlagenlaminat mit dieser Kupferdicke.

Dem Layouter bleibt also nur die Korrektur der Impedanz durch die Einstellung der richtigen **Leiterbahnbreite**, aber auch dabei ist zu beachten, daß ein virtueller Idealwert von 181.5 $\mu\text{m}$  (zum Beispiel) in der realen Welt der Leiterplattenproduktion illusorisch ist.

Ist für die Impedanz die Variante "Single Stripline asymmetrisch" ermittelt, dann bleibt die Aufgabe, das so erhaltene "**Impedanzmodul**" in den Aufbau eines Multilayers zu integrieren.

## Workshop: Impedanzen und Multilayer

Wie die geometrische Verteilung der Layout-Lagen in einem Multilayersystem mit 6 Lagen aussehen könnte, ist in Bild 10 gezeigt. Bei der Layoutarbeit müsste beachtet werden, daß die mit der erforderlichen Impedanz behafteten Signale in Lage "I4" gelegt werden. Die Lagen "I3" und "I5" müssen dann ein Potential führen, entweder 2 x GND oder 2 x VCC oder GND und VCC. In diesem Beispiel ist für die Lagen "I3" und "I5" GND vergeben.

**Bild 10: 6-Lagen-Multilayer mit einem Impedanzmodul vom Typ "Single stripline asymmetrisch"**

Multilayer-Bautyp 6M15FR4I7I36K35			
mm	Material	File-Typ	CAD-Layer
0.100	Prepreg-Typ : 2125		
0.180	Prepreg-Typ : 7628		
0.017	Kupfer		
0.100	Prepreg		
0.180	Prepreg		
0.035	Kupfer	*.I2(N)	GND
0.075	FR4		
0.035	Kupfer	*.I3(N)	Signal Impedanz
0.100	Prepreg		
0.100	Prepreg		
0.100	Prepreg		
0.035	Kupfer	*.I4(N)	
0.360	FR4		
0.035	Kupfer	*.I5(N)	GND
0.180	Prepreg		
0.100	Prepreg		
0.017	Kupfer	*.LS	

Leiterbahn	Impedanz
300ym	43.7 $\Omega$
200ym	52.5 $\Omega$
150ym	58.6 $\Omega$
120ym	63.1 $\Omega$

<b>Endstärke</b> (mit Lötstoplack)	Verpreßt	1.34 - 1.52	mm
	Bleizinn	1.43 - 1.62	mm
	Hot-Air	1.46 - 1.64	mm
	Gold	1.42 - 1.60	mm

Für die Impedanz sind die verbleibenden 3 Lagen ("BS", "I2" und "LS") ohne Einfluß. Sie könnten je nach Erfordernis vergeben werden. Liegen beispielweise für die Schaltung zusätzlich EMV-Anforderungen vor, dann könnte Lage 2 mit VCC belegt werden, was



## Workshop: Impedanzen und Multilayer

eine unterstützende Breitbandentkopplung für die Schaltungsfunktion ergeben würde. Die Außenlagen BS und LS wären dann noch frei für Signalleiterbahnen und natürlich für die Anschlußpads von SMD-Bauteilen.

Dem versierten Layouter ist jetzt sicher aufgefallen, daß dann im Endergebnis eine GND-Lage zusätzlich eingefügt ist, die nicht unbedingt erforderlich ist und die den hart umkämpften Raum für die Entflechtung der Schaltung im Layout reduziert. Dieser Effekt ist bei impedanzkontrollierte Schaltungen typisch. Es müssen oft zusätzliche Lagen eingebaut werden, insbesondere, wenn mehrere Ebenen eines Multilayers impedanzkontrolliert sind, um die Aufgabenstellungen zu lösen. Dies ist mit ein Grund für die Prognose, daß die **Lagenanzahl von Multilayern** auch für Standardanwendungen zukünftig zunehmen wird und daß üblicherweise Multilayer mit 8 und 10 Lagen zu erwarten sein werden.

Obwohl sich also impedanzkontrollierte Multilayer relativ einfach aufbauen lassen, müssen sie nach Fertigstellung geprüft werden. Die Prüfung auf der Leiterplatte ist meistens aufwendig und mit einfachen Mitteln nicht durchführbar. Erst die Fehlfunktion der bestückten Baugruppe würde die Vermutung nahelegen, daß die vorgesehene Impedanz möglicherweise in der Fabrikation der Leiterplatte nicht erreicht wurde. Diese Erkenntnis ist zu diesem Zeitpunkt fatal, weil die Baugruppe damit unbrauchbar und der wirtschaftliche Schaden groß ist.

Es ist daher erforderlich, die Leiterplatten bereits im Haus des Herstellers auf ihre ordnungsgemäße Funktion zu prüfen.

### Impedanzen: Testcoupon

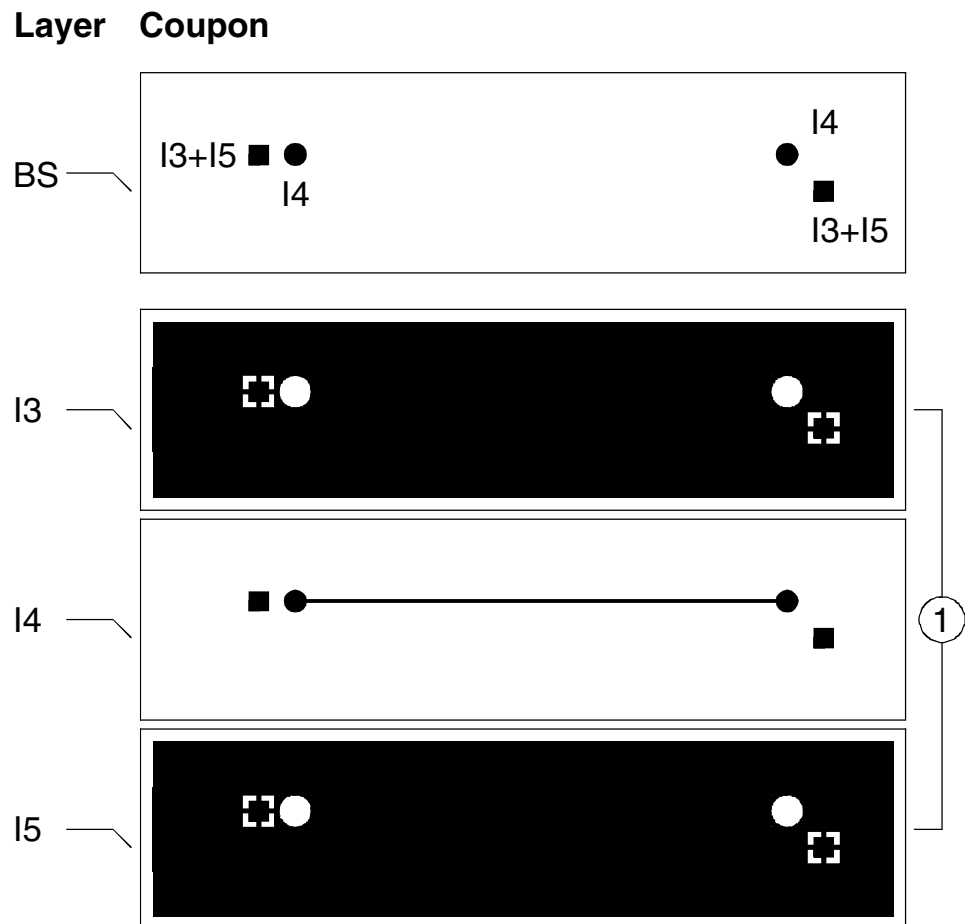
Zur Durchführung der **Impedanzprüfung** muß ein **Testcoupon** außerhalb der eigentlichen Leiterplatte im Produktionsnutzen eingebracht werden. Die Konstruktion eines solchen Coupons ist in Bild 11 zu sehen.

Die originalen mechanischen Abmaße sind zirka 20mm mal 170mm. Für die zu prüfende Leiterbahn wird eine Länge von 150mm empfohlen (das ist abhängig von der beim Hersteller eingesetzten Prüftechnologie).

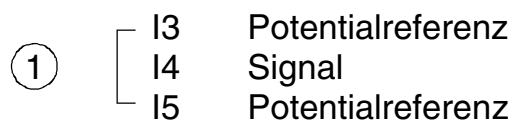
Oft sind mehrere Ebenen eines Multilayers mit einer Impedanz belegt. Der Testcoupon muß dann entsprechend erweitert werden. Zu beachten ist, daß das Layout für den Coupon die Powerplanes und die impedanzbelegten Leiterbahnen identisch simuliert.

## Workshop: Impedanzen und Multilayer

**Bild 11: Entwurf für einen Coupon zum Testen der Impedanz auf einem Multilayer, wie in Bild 10 gezeigt**



Zusammengehörige Lagengruppen sind:



In diesem Fall liegt die Signalbahn, auf die es ankommt, auf Lage "I4". Entsprechend findet sich im Coupon auf Lage "I4" eine Leiterbahn mit der gleichen Breite (= gleicher D-Code im Gerber-Datensatz), wie die zu messenden Leiterbahnen in der eigentlichen Schaltung. In den Lagen "I3" und "I5" werden die Powerplanes nachvollzogen durch eine ganzflächige Auslegung des Couponbereiches.

Beim Vergleich der an die Powerplanes angeschlossenen Pingruppen fällt auf, daß die Lagen "I3" und "I5" kurzgeschlossen sind. In diesem Beispiel mag das verständlich sein, weil beide Planes GND führen. Es müsste dieser **Kurzschluß** aber auch dann genau so ausgeführt werden, wenn die Planes GND und VCC führen würden. Die Spannungsversorgung wäre dann also auf den Coupons bewußt kurzgeschlossen.

## Workshop: Impedanzen und Multilayer

Daß dies in der Tat erforderlich ist, leitet sich aus der elektrophysikalischen Theorie ab, daß hochfrequente Signale auf der in Betrieb befindlichen Baugruppe auch einen Kurzschluß zwischen VCC und GND "sehen".

Durch den Kurzschluß der simulierten Powerplanes auf dem Coupon ergibt sich selbstverständlich, daß der Coupon unbedingt auf dem Produktionsnutzen gegen die eigentliche Leiterplatte durch eine umlaufende Freistellung isoliert sein muß. Ansonsten ist die im Produktionsablauf vor dem Impedanztest stattfindende elektronische Prüfung der Leiterplatte nicht möglich, weil der elementare Test auf einen Schluß der Powerplanes nicht möglich wäre.

Die Strukturen auf der Außenlage "BS" dienen in dem Coupon zur Herausführung der Testsignale. Die aufgebrachten Texte erläutern bei mehreren unterschiedlichen Impedanztests (auf der gleichen Leiterplatte) die Zuordnung.

Die unterschiedliche geometrische Ausführung der **Anschlußpads** erleichtert die Zuordnung der Signalstruktur, wenn zum Beispiel vereinbart ist, daß quadratische Pads an GND/VCC angeschlossen sind und daß runde Pads das Impedanzsignal führen.

Die Pads werden mit 1.0mm gebohrt, der Abstand der Pins beträgt 2.54mm in X-Richtung (links) beziehungsweise 2.54mm nach rechts und 2.54mm nach unten (rechts). Diese Maßvorgabe orientiert sich am Abstand der Meßnadeln des Tastkopfes der Meßeinrichtung, die beim Leiterplattenhersteller im Einsatz ist.

### Impedanzen: Fehlerrechnung

Es ist nicht zu erwarten, daß die Impedanz einer Leiterplatte auf den Punkt genau ist. Die zur Zeit zulässige Toleranz liegt bei  $\pm 10\%$  zum Sollwert. Selbstverständlich können in der Praxis höhere Abweichungen auftreten, die zur Unbrauchbarkeit der Leiterplatte führen. Bei richtiger Berechnung der Impedanz bedeutet dies immer eine Abweichung von den voreingestellten Parametern während des Produktionsprozesses.

Grundsätzlich müssen die **Toleranzen** für die Produktion bekannt sein, wenn der Hersteller die Fehlersuche eingrenzen will. Aber auch für den CAD-Designer sind die zu erwartenden Toleranzen aus der Leiterplattenfertigung von Interesse, weil er dann im Falle des nicht korrekten Funktionierens der Baugruppe analysieren kann, ob die vermutete Abweichung in der Toleranz überhaupt von der Leiterplatte kommen kann oder ob nicht doch eher das Schaltungskonzept oder die Baugruppenbestückung überprüft werden müssen.

## Workshop: Impedanzen und Multilayer

Die erforderliche **Fehlerabschätzung** muß deshalb die mechanischen Toleranzen und die Materialeigenschaften betrachten. Dazu ist ein Beispielmodul ausgewählt worden (Bild 12). Die ideale Impedanz in diesem Beispiel wäre  $54.65\Omega$ . Dieser Wert findet sich in der Tabelle in Bild 9 für ein  $\epsilon_r$  von 4.5, was nicht überrascht, denn mit diesem Vorgabewert ist berechnet worden.

**Bild 12: Vorgabe für die Fehlerrechnung bedingt durch Material- und Prozeßtoleranzen während der Herstellung**

Lagenaufbau	Parameter
	Leiterbahnbreite : $150\mu\text{m}$
	Kupferdicke : $17\mu\text{m}$
	Ideale Impedanz : $54.65\Omega$
	$\epsilon_r$ (für FR4) : 4.5
	(siehe Tabelle 2.3) :

Nun ist "4.5" für FR4 aber keine unbedingt konstante Größe. Der  $\epsilon_r$  schwankt in Abhängigkeit vom Basismaterialhersteller (weil leicht unterschiedliche Harzsysteme eingesetzt werden). Er ist abhängig von der **Schaltfrequenz** (der  $\epsilon_r$ -Wert für FR4 liegt bei 100MHz bei zirka "4.6" und bei 1 GHz bei zirka "4.4"). Der  $\epsilon_r$ -Wert ist für **Laminat** mit "4.6" höher als der Wert "4.3" für **Prepregs** (denn die Harze der Laminat sind weitgehend ausgehärtet, nicht jedoch die Harze der Prepregs, weil diese die einzelnen Lagen des Multilayers beim Verpressen noch miteinander verkleben müssen und weil die Anteile "Harz" zu "Glasfaser" unterschiedlich sind). Und es muß auch der Impedanztyp berücksichtigt werden. Während Striplines vollständig ins Basismaterial eingebettet sind, sind die auf den Außenlagen liegenden Microstrips nur mit Lötstoplack abgedeckt ( $\epsilon_r = 3.5$ ), oder grenzen mit der Oberseite direkt an Luft ( $\epsilon_r = 2.8$ ), wenn die Lötstoplackabdeckung fehlt.

Mit einem  $\epsilon_r$  von "4.5" ist in den vorliegenden Tabellen für die Berechnung der Impedanz von Striplines ein Zirkamittelwert genommen worden und es muß jetzt überprüft werden, welche Abweichungen zu erwarten sind, wenn entweder der Materiallieferant gewechselt wird oder wenn die Signalübertragungsfrequenz stark ansteigt.

Zu erwarten ist eine **Abweichung des  $\epsilon_r$ -Wertes** im Bereich von  $\pm 0.2$  und aus der Tabelle in Bild 13 läßt sich ablesen, daß dies zu einer Veränderung der Impedanz von  $53.5\Omega$  (für  $\epsilon_r = 4.7$ ) nach  $55.5\Omega$  (für  $\epsilon_r = 4.3$ ) führt, also zu einer Toleranz von zirka  $\pm 1\Omega$  relativ zum vorberechneten Wert von  $54.65\Omega$ .

Daraus läßt sich pauschal ableiten, daß die normale  $\epsilon_r$ -Toleranz unterschiedlicher FR4-Materialien oder Übertragungsfrequenzen kei-

## Workshop: Impedanzen und Multilayer

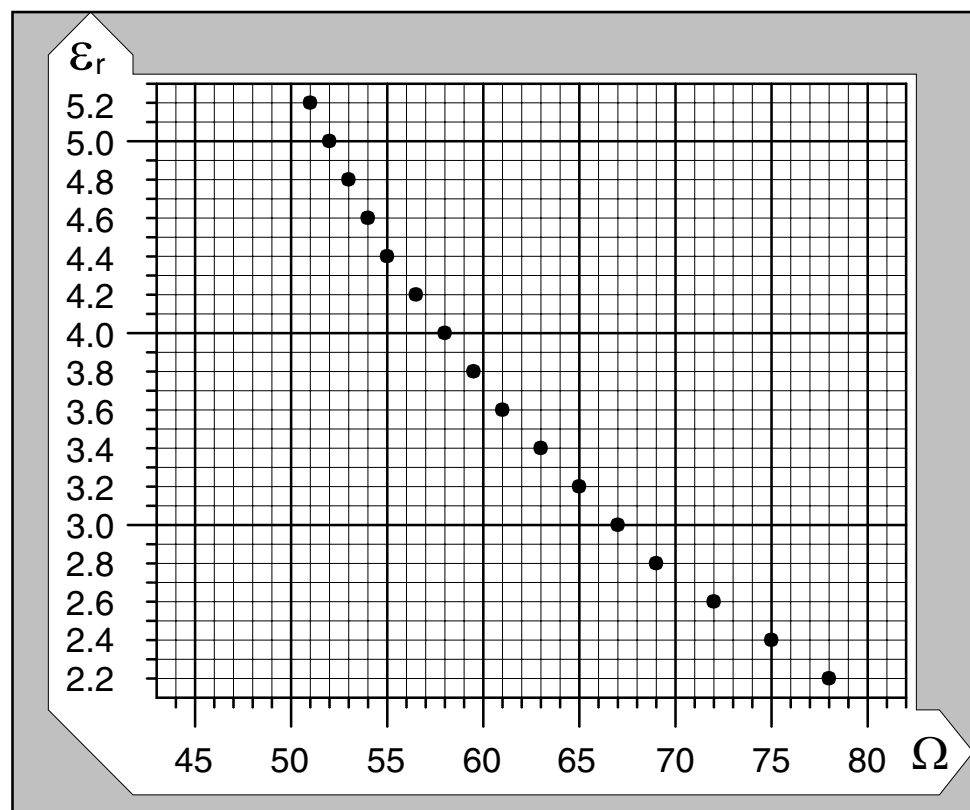
nen elementar verändernden Einfluß auf die Funktion der Baugruppe haben kann.

Der erste fertigungstechnische Einfluß ist beim Verpressen der einzelnen Materialkomponenten eines Multilayers zu erwarten. Für die Leiterplattenherstellung ist besonders zu beachten, daß Preßdruck und Temperatur reproduzierbar sind.

Beim **Verpressen** wird das Harz der Prepregs verflüssigt und an den Rändern aus dem Preßpaket gedrückt. Durch die (in der Regel geringen) Verluste an Harz ändert sich das Gewichtsverhältnis zum FR4-Glasgewebe und damit geringfügig auch der  $\epsilon_r$ -Wert. Eine meßbare Veränderung der Impedanz ist jedoch eher durch die reduzierten Abstände zu benachbarten Lagen zu erwarten.

Dabei ist auch der Einfluß der **Layoutstruktur** zu beachten. Während die planen Powerplanes nicht oder nur vernachlässigbar in die Laminat- und Prepreg-Oberflächen eingedrückt werden, ist bei den Signallagen schon eher mit diesem Ergebnis zu rechnen. Da das elektrische Feld vom effektiven Abstand der Lagen nach dem Verpressen abhängt, muß die zu erwartende Reduzierung des Abstandes als Fehlerquelle nachgerechnet werden.

**Bild 13:**  
Impedanzänderung in Abhängigkeit vom  $\epsilon_r$ -Wert

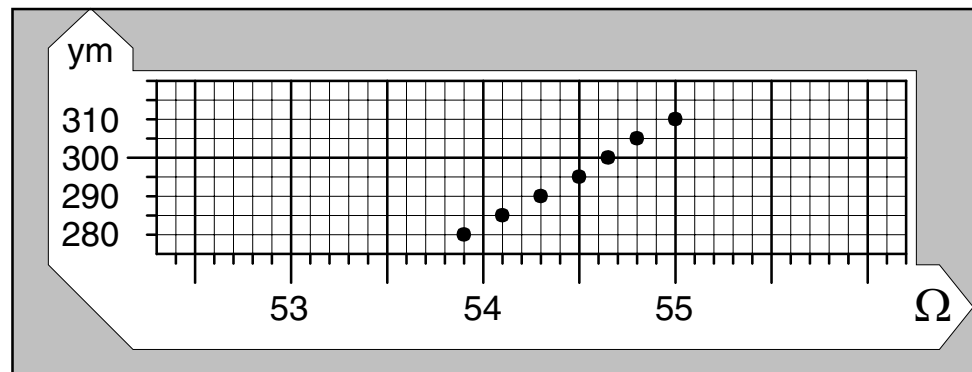


Die Ergebnisse sind in der Tabelle in Bild 14 nachzuvollziehen. Die ideale Impedanz von  $54.65\Omega$  wäre gegeben bei einem Abstand von  $300\mu\text{m}$  zwischen den Lagen "I3" und "I4". Bei einer **Abweichung**

## Workshop: Impedanzen und Multilayer

in der Preßdicke von  $+10\mu\text{m}$  liegt der Impedanzwert bei  $55.0\Omega$ , und bei  $53.9\Omega$ , wenn die Abweichung  $-20\mu\text{m}$  ist.

**Bild 14:**  
Impedanzänderung in Abhängigkeit von der Prepreg-Dicke und der Preßtoleranz



Erfahrungsgemäß wird die Leiterbahn beim Verpressen des Multilayers in einer Größenordnung von  $-10\mu\text{m}$  bis  $-15\mu\text{m}$  in das Harz der Prepreg-Oberfläche eingedrückt, wenn die Kupferdicke bei  $17\mu\text{m}$  bis  $35\mu\text{m}$  liegt. Wenn hier die Abweichung bis  $-20\mu\text{m}$  berechnet ist, dann hat das seinen Grund in der Toleranz der eingesetzten Prepregdicken, die herstellerbedingt schwanken. Ein Prepreg vom Typ "2125" wird zwar nominell mit einer Dicke von  $100\mu\text{m}$  angegeben, ist aber real  $95\mu\text{m}$  bis  $105\mu\text{m}$  dick. Ein möglicher weiterer Grund ist die jeweilige Layoutstruktur der beteiligten Lagen. Flächige Powerplanes werden weniger an Höhenabstand verlieren als Signallagen.

Durch den ebenfalls möglichen dickeren Nominalwert der Prepregs erklärt sich auch die Berücksichtigung der oberen Toleranz von  $+10\mu\text{m}$ , denn natürlich können Prepregs nicht durch den Preßvorgang dicker werden.

Wie dem auch sei, es zeigt sich also, daß die **Dickentoleranz** eine Abweichung des Impedanzwertes von zirka  $\pm 0.5\Omega$  zur Folge hat und daß damit auch an das Verpressen der Multilayer keine ausschlaggebenden Anforderungen gestellt werden müssen, wenn der Fertigungsablauf als solcher kontrolliert und reproduzierbar beim Leiterplattenhersteller durchgeführt wird.

Eine weitere potentielle Fehlerquelle könnte die Kupferbeschichtung der Laminate sein. Üblicherweise rechnet man die Kupferdicken mit  $35\mu\text{m}$  oder mit  $17\mu\text{m}$  (bei HDI wie erwähnt auch mit  $5\mu\text{m}$ ). Zur Zeit ist noch am gebräuchlichsten die Vorgabe von  $17\mu\text{m}$ .

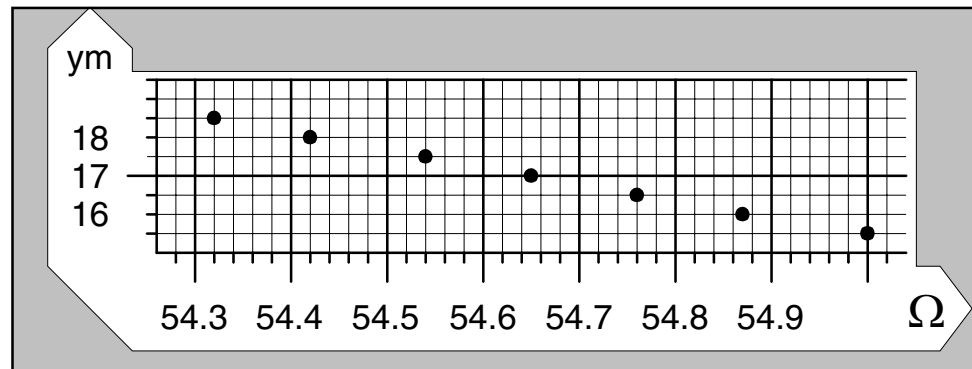
Dieser Wert von  $17\mu\text{m}$  ist a priori falsch, weil die Kupferdicke tatsächlich  $17.5\mu\text{m}$  ( $= 1/2 \text{ oz.}$ ) dick ist. Anscheinend haben sich aber alle über die Jahre im Sprachgebrauch an diesen Begriff gewöhnt. Außerdem ist zu erwarten, daß die **Kupferdicke** werksseitig beim Laminathersteller um  $\pm 1.0\mu\text{m}$  schwanken kann. Dazu kommt die Reinigung der Innenlagen während der Leiterplattenproduktion, die

## Workshop: Impedanzen und Multilayer

chemisch (Ätzen) und/oder mechanisch (Bürsten) erfolgen kann und die mit einer Abweichung in der Kupferdicke von  $-0.5\mu\text{m}$  verbucht werden kann. Die Tabelle in Bild 15 zeigt, welche Auswirkungen diese Toleranzen haben können. Der Idealwert von  $54.65\Omega$  (bei  $17\mu\text{m}$  Kupfer) verändert sich auf minimal  $54.42\Omega$  (bei  $18\mu\text{m}$  Kupfer) oder auf  $54.88\Omega$  (bei  $16\mu\text{m}$  Kupfer).

Diese kupferdickenabhängige Varianz von zirka  $\pm 0.2\Omega$  ist für den Impedanztyp "Single ended Stripline asymmetrisch" fraglos vernachlässigbar. Es sei jedoch bereits darauf hingewiesen, daß sich das ändert, wenn die betroffenen Lagen während der LP-Produktion kontaktiert werden müssen, was bei Buried Vias der Fall ist. Und durch den Aufbau von Kupfer auf den außenliegenden Signalleiterbahnen beim Kontaktieren ist ebenfalls bei den als Microstrip ausgelegten Impedanztypen mit größeren Abweichungen zu rechnen.

**Bild 15:**  
Impedanzänderungen in Abhängigkeit von der Kupferdicke








Als letzte **Fehlerquelle** während des Produktionsprozesses der Leiterplatte ist das **Ätzen**, speziell der Effekt der Rückätzung, zu beachten.

Daß die Impedanz überhaupt auf eine Querschnittsveränderung reagiert, hängt von der damit verbundenen Feldlinienverteilung des sich ausbildenden elektromagnetischen Feldes ab. Verschiedene geometrische Querschnitte, die als Ätzergebnis denkbar sind, werden in Bild 16 betrachtet.

Die Leiterplattentechnologie muß beim Ätzen zwei Aspekte berücksichtigen. Der erste, die **Rückätzung**, ist quasi prozeßbedingt und läßt sich nicht verhindern. Die Ausbildung zurückgeätzter Flanken ist jedoch stark abhängig vom Verhältnis zwischen Leiterbahnbreite und Leiterbahnhöhe. Man kann als groben Richtwert zirka "4,5 : 1" angeben, das heißt, bei einer Kupferdicke von  $35\mu\text{m}$  kann die Leiterbahn minimal  $4,5 \cdot 35 = 160\mu\text{m}$  (zirka) schmal sein, bei  $17\mu\text{m}$  sind es  $4,5 \cdot 17 = 80\mu\text{m}$  (zirka).

## Workshop: Impedanzen und Multilayer

**Bild 16:**  
Impedanzabweichungen in Abhängigkeit von der Leiterbahngeometrie (im Querschnitt) und der Rückätzung

Querschnitt	Breite ( $\mu\text{m}$ )	Impedanz ( $\Omega$ )
	150 150 150	54.65
	145 150 155	54.54
	140 145 150	55.31
	135 140 145	56.11
	140 150 160	54.27

Der zweite Aspekt besteht in der Qualität der Ätzung an sich. Die Rückätzung bildet nicht nur einen trapezartigen **Querschnitt der Leiterbahn** aus, sie reduziert auch die ursprünglich im Fotolaminat durch die Film- oder Laserbelichtung strukturierte Leiterbahnbreite. Die Verluste für die ursprünglich durch das CAD-Layout vorgegebene Leiterbahnbreite liegen bei  $30\mu\text{m}$ , wenn die Kupferdicke  $35\mu\text{m}$  ist, und bei  $20\mu\text{m}$ , wenn die Kupferdicke  $17\mu\text{m}$  ist (dies variiert je nach Hersteller und Ätzverfahren).

Eine mit  $200\mu\text{m}$  Breite definierte Leiterbahn ist also nach dem Ätzen nur noch bis zu  $170\mu\text{m}$  breit (bei  $35\mu\text{m}$  Kupfer), wenn der Leiterplattenhersteller nichts unternimmt, um diesen Fehler zu kompensieren.

Bereits in den Tabellen in Bild 8 und 9 war ablesbar, daß eine deutliche Verringerung der Bahnbreite sofort zu einer deutlich Zunahme der Impedanz führt. In der Leiterplattenpraxis muß deshalb der Prozeßablauf dafür Sorge tragen, daß die zu erwartende Rückätzung vorher durch eine **Zugabe** auf die Original-Leiterbahnbreiten des CAD-Layoutes kompensiert wird.

Eine vorgegebene Leiterbahn mit  $200\mu\text{m}$  Breite und  $17\mu\text{m}$  Kupferdicke wird dann mit beispielweise  $220\mu\text{m}$  belichtet. Beim Ätzen gehen in der Breite zirka  $20\mu\text{m}$  verloren, so daß die fertige Leiterbahn tatsächlich in ihrer Breite an den geforderten Wert herankommt.



## Workshop: Impedanzen und Multilayer

Diese faktische Verbreiterung ist auch der Grund, warum in Tabelle in Bild 16 auch zu breit geratene Bahnen nachgerechnet worden sind. Die Graphik zeigt als erstes wieder den Idealfall einer Impedanz von  $54.65\Omega$  bei einem exakt rechteckigen **Querschnitt** und einer Leiterbahnbreite von  $150\mu\text{m}$ .

Die folgende Graphik zeigt einen Querschnitt mit  $155\mu\text{m}$  an der Basis und  $145\mu\text{m}$  an der Oberseite, mit einem Resultat von  $54.54\Omega$ , also praktisch keiner Abweichung vom geforderten Impedanzwert. Dieses geometrische Ergebnis mit einer etwas geringeren Breite der Leiterbahn an der Oberseite und einer etwas größeren Breite an der Basis spiegelt die Leiterplattenpraxis wieder und ist ein Zeichen für eine gute und angemessene Kompensation während der Leiterbildstrukturierung.

Abweichend von der zweiten Graphik zeigen die Graphiken 3 und 5, daß sich die Impedanzveränderung mit  $55.31\Omega$  respektive  $54.27\Omega$  noch recht moderat verhält, auch wenn die Leiterbahnbreiten um  $\pm 5\mu\text{m}$  vom angestrebten Produktionsergebnis abweichen. Erst bei einer Abweichung von  $-10\mu\text{m}$  (Graphik 4) wird mit einem Impedanzwert von  $56.11\Omega$  ersichtlich, daß ein ungenügend kontrollierter Ätzprozeß zu einer ernstzunehmenden Fehlerquelle werden kann.

### Multilayer-Bauklassen

Die Varianten beim Aufbau eines Multilayers sind mitbestimmend für das Layoutkonzept, für die Vielfalt bei der Konzeptionierung einer impedanzkontrollierten Schaltung, die technologischen Vorgaben in der Leiterplattenproduktion und nicht zuletzt für die Wirtschaftlichkeit der Baugruppe.

Es gibt heute beeindruckende Technologien zur Produktion von Multilayern. Folien, starre und starrflexible Materialien stehen zur Auswahl. Als Verdrahtungstechnologien für die Ebenen eines Multilayers kommen im Vorfeld des Kontaktierens das konventionelle mechanische Bohren, das Laserbohren, die Photovia-Technik und das Plasmaätzen in Frage.

Außerhalb der Großserien sind die klassischen Basismaterialien und Herstellungsverfahren auch in den nächsten Jahren unschlagbar, da sie unzählige Kombinationen von Materialien und Lagenabständen erlauben. Und "klassisch" bedeutet dabei durchaus auch "modern", "innovativ" und "fortschrittlich".

Der Begriff "HDI" hat sich etabliert. Das Stichwort der Jahre 2002 und 2003 aber wird "**50 $\mu\text{m}$ -Technologie**" sein. Der Begriff steht

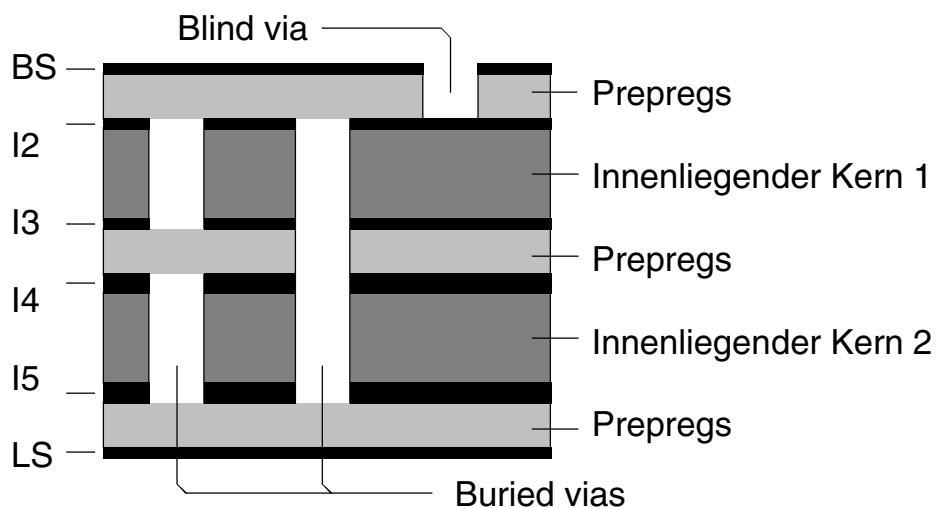
## Workshop: Impedanzen und Multilayer

stellvertretend für 50µm Leiterbahnbreiten und Leiterbahnabstände, 50µm Innenlagenlaminat-Dicken und 50µm Bohrdurchmesser für mechanische Werkzeuge, und selbstverständlich inklusive der Kontaktierungsstrategien "Buried Vias" und "Blind Vias".

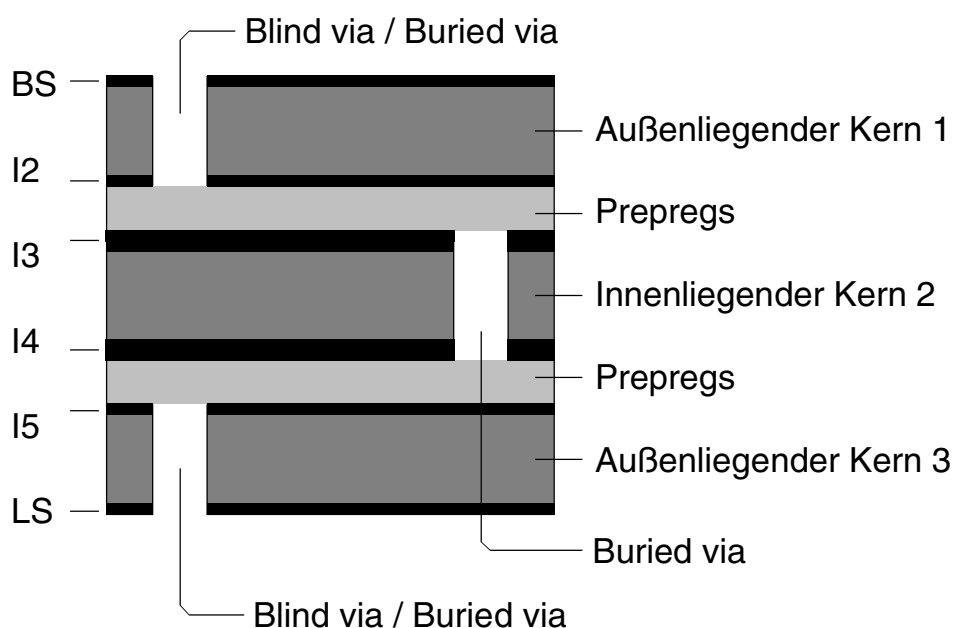
Die Kombination der Standardmaterialien (Laminat, Prepregs, Kupferfolien) für Standardmultilayer und die Reihenfolge der Montage dieser Materialien in der Leiterplattenfertigung führt zu **3 grundsätzlichen Bauklassen:**

- Multilayer mit innenliegenden Kernen (Kern=Laminat) (Bild 17)
- Multilayer mit außenliegenden Kernen (Kern=Laminat) (Bild 18)
- Multilayer mit sequentielltem Aufbau (Bild 19)

**Bild 17: Standard-aufbau für einen 6-Lagen-Multilayer mit zwei innenliegenden Kernen**

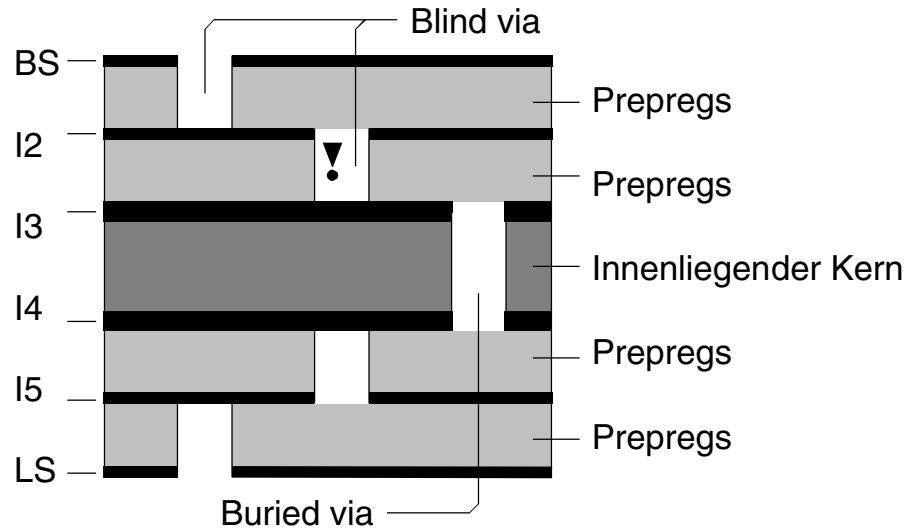


**Bild 18: Standard-aufbau für einen 6-Lagen-Multilayer mit außenliegenden Kernen**



## Workshop: Impedanzen und Multilayer

**Bild 19: Standard-  
aufbau für einen  
6-Lagen-  
Multilayer mit  
EINEM inneren  
Kern und  
sequentiellm  
(symmetrischem)  
Aufbau**



Die Multilayer-Bauklasse muß VOR dem Beginn des CAD-Designs festgelegt werden, weil durch die Wahl der Bauklasse (und dann im nächsten Schritt durch den Bautyp) die Möglichkeiten und Grenzen des Layoutes vorgegeben werden.

Auf die Bauklasse müssen abgestimmt sein:

- 1.) die Zuordnung von "Blind Vias" und "Buried Vias"
- 2.) die Materialauswahl
- 3.) die funktionelle Lagenzuordnung (Power, GND, Signal)

Ist diese Entscheidung getroffen worden, dann müssen die sich ergebenden Bedingungen beachtet werden:

- 4.) die Verteilung der Kupferdicken, bedingt durch die galvanische Kontaktierung
- 5.) die technischen Vorgaben für das Bohren von "Blind Vias" und/oder "Buried Vias"
- 6.) der Multilayer-Bautyp muß vom Leiterplattenhersteller freigegeben sein

### **Multilayer- Bauklassen: Kerne Innen**

Auf den ersten Blick scheint es keine unmittelbare Verknüpfung zwischen der Impedanz einer Schaltung und dem mechanischen Multilayeraufbau zu geben. Ist ein Multilayer erst einmal berechnet, dann sind mit dieser Entscheidung eben alle weiteren Parameter festgelegt.

Nur: die Impedanzberechnung muß VOR der Definition des Lagenaufbaus stattfinden. Und dabei spielen die Regeln für die Konzeptionierung von Multilayern eine Rolle.

## Workshop: Impedanzen und Multilayer

Allgemein gilt für die **Laminatkomponenten** eines Multilayers die Regel, daß beide Seiten eines Laminates die gleiche Kupferdicke haben müssen, weil die Lamine sonst nicht geätzt werden können.

In Bild 20 ist gezeigt, was sich daraus ergibt. Der innenliegende Kern Nr. 1 trägt die beiden Layout-Innenlagen "I2" und "I3". Wenn "I2" 17µm Kupfer haben soll, dann muß auch "I3" 17µm Kupferdicke haben.

Gleiches gilt für den innenliegenden Kern Nr. 2, der die Layoutinnenlagen "I4" und "I5" trägt. Muß "I4" mit 35µm Kupfer beschichtet sein, dann gilt diese Kupferdicke auch automatisch für "I5".

Fertigungstechnisch werden bei dieser Aufbauvariante während des Prozeßablaufes zuerst die Leiterbilder auf den jeweils zwei Innenlagen eines jeden Kernes strukturiert. Dann werden die Lamine mit eingelegten Prepregs versehen, nach außen zusätzlich mit Kupferfolien belegt und schließlich als Ganzes in der Multilayerpresse verpreßt.

Nach dem Verpressen ist der Multilayer bis auf die Leiterbilder für die Außenlagen bereits fertig und kann theoretisch als 2-seitige Leiterplatte verstanden werden, für die jedoch wiederum die gleiche Bedingung gilt, daß die Kupferschichtdicken auf beiden Seiten gleich sein müssen, weil sonst wiederum die **Ätzprozesse** nicht möglich sind (Bild 23).

Soll eine der Innenlagen impedanzkontrollierte Leiterbahnen führen, dann ergeben sich aus den Parameterangaben für die Impedanzberechnung bereits eine Reihe weiterer Festlegungen.

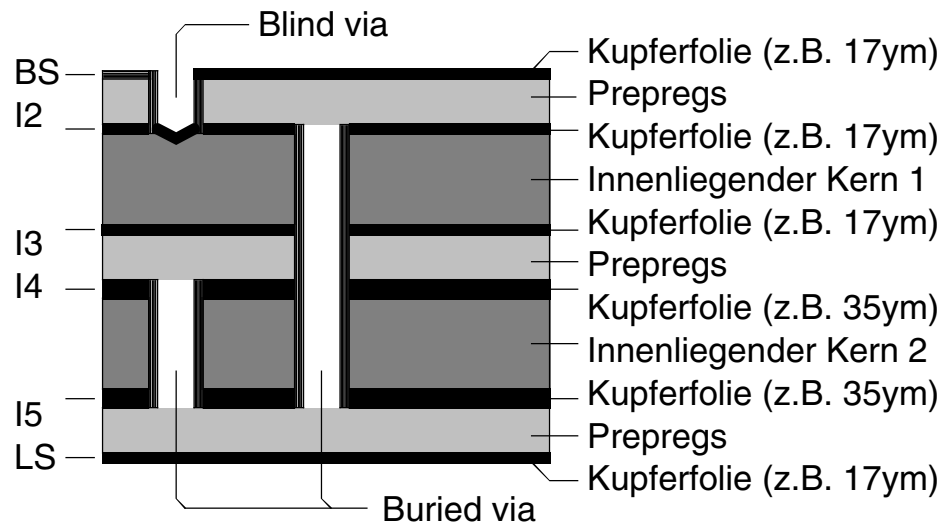
Ausgangspunkt ist üblicherweise die Breite der impedanzbehafteten Leiterbahnen und der ausgewählte Impedanztyp.

Zum Beispiel ist mit der Auswahl des Typs "Single ended, Single Stripline asymmetrisch" vorgegeben, daß eine Signalebene zwischen zwei Powerplanes liegt. Für die **Realisierung der Impedanz** sind damit drei Ebenen des Multilayers erforderlich. Es ist praktikabel, diese drei Ebenen innerhalb des Multilayers aus den insgesamt vier zur Verfügung stehenden innenliegenden Ebenen ("I2", "I3", "I4", "I5") auszuwählen (siehe Bild 20).

Nehmen wir als zweite Bedingung an, die impedanzbehaftete Leiterbahn hat eine Breite von 150µm. Dann kommt aus produktionstechnischen Gründen (Rückätzung bei Feinleiter) nur eine maximale Kupferdicke auf den Innenlagen von 17µm in Frage. In der Graphik von Bild 20 kommt dann nur die Lage "I3" in Frage.

## Workshop: Impedanzen und Multilayer

**Bild 20:**  
Zuordnung und  
Verteilung der  
Kupferdicken auf  
den Laminaten  
eines 6-Lagen-  
Multilayers



**Bild 21: Mögliche  
Varianten zur  
Kontaktierung  
eines 6-Lagen-  
Multilayers mit  
innenliegenden  
Kernen**

Buried Vias	I2 → I3
	I4 → I5
	I2 → I3 → I4 → I5 wenn Cu(I2)=Cu(I5)
Blind Vias	BS → I2
	BS → I2 → I3
	BS → I2 → I3 → I4
	BS → I2 → I3 → I4 → I5
	LS → I5
	LS → I5 → I4
	LS → I5 → I4 → I3
	LS → I5 → I4 → I3 → I2

**Bild 22: NICHT  
mögliche Variante  
zur Kontaktie-  
rung eines 6-  
Lagen-Multilayers  
mit innenliegen-  
den Kernen**

	I3 → I4
--	---------

**Bild 23:**  
Identische  
Kupferdicken bei  
einem 6-Lagen-  
Multilayer mit  
innenliegenden  
Kernen

Kupferdicke	I2 = I3
	I4 = I5
	BS = LS

## Workshop: Impedanzen und Multilayer

Denn: "I2" geht nicht, weil dann die BS-Seite als Powerplane ausgelegt werden müsste, was wegen der erforderlichen Freistellungen in der Powerplane für die Bauteilanschlüsse (SMD und Bedrahtet) und vor allem wegen der zu verlegenden zahlreichen Signalleiterbahnen in der Praxis üblicherweise nicht effektiv ist (andererseits hätte eine ausschließlich smd-bestückte und als Powerplane ausgelegte BS-Seite den Vorteil, daß in den benachbarten Lagen verlegte Impedanzleitungen keine Powerplanes durchqueren müßten).

Und "I4" geht nicht, weil die Kupferdicke mit 35µm eine Strukturierung der Leiterbahnen in 150µm nicht zuläßt.

Ist "I3" also der Träger für die Signalleiterbahnen, dann müssen "I2" und "I4" die Ebenen für die Powerplanes sein. Soll die Bauteilseite "BS" gegen äußere Störeinflüsse abgeschirmt werden, dann empfiehlt sich GND auf Lage "I2" und "I4" muß dann VCC sein.

Ist beim Betrieb der Baugruppe mit Wärmeentwicklung zu rechnen, dann kann diese Wärme zumindest auf "I2" nicht durch eine eventuell dickere Kupferschicht von 35µm aufgenommen werden, weil dann auch die Gegenseite des Laminates 35µm haben müsste und dann wiederum würde aber die erforderliche Impedanz nicht mehr stimmen.

Noch eingeschränkter wird die Beweglichkeit in der Zuordnung von Signallagen und **Powerplanes** bei **HDI**-Leiterplatten und erst recht bei **MFT**-Leiterplatten. Zwar sind dann höhere Impedanzwerte erreichbar aber durch die Kupferdicken von 9µm oder (besser) 5µm ist dann natürlich auch wieder die gegenüberliegende Laminatseite, die mit einer Powerplane belegt werden muß, nur mit 5µm dickem Kupfer beschichtet. Wird die Schaltung im Betrieb der Baugruppe mit Last belegt, dann kann es ein Problem mit der Wärmeableitung geben.

Der vorgestellte Multilayer-Aufbau kann ganz unbrauchbar werden, wenn außerdem "**Buried Vias**" von "I2" nach "I5" als Kontaktierungsstrategie ausgewählt werden (Bild 21,22).

Um diese Kontaktierung technisch zu fertigen, muß der Verbund I2+I3+I4+I5 für sich verpreßt, gebohrt, kontaktiert und dann noch auf den Lagen "I2" und "I5" mit dem Leiterbild belichtet werden, das anschließend geätzt werden muß. Auch für diesen Verbund gilt wieder, daß nur geätzt werden kann, wenn die Außenlagen (zu diesem Zeitpunkt "I2" und "I5") die identische Kupferdicke haben.

Ist also beispielsweise die Impedanz für eine HDI-Schaltung auf 5µm Kupferdicke für Lage "I3" berechnet, dann muß auch "I2" die Kupferdicke 5µm haben (beide Seiten des gleichen Laminates).

## Workshop: Impedanzen und Multilayer

Und weil Buried Vias die Lagen I2+I3+I4+I5 verbinden sollen, muß "I5" die gleiche Kupferdicke wie "I2" haben (diese beiden Seiten liegen nach dem Verpressen außen). Und wenn "I5" eine Kupferdicke von 5µm hat, dann muß auch "I4" eine Kupferdicke von 5µm haben (weil "I4" und "I5" die beiden Seiten des gleichen Laminates sind).

Die Forderung nach einer impedanzbelegten Leiterbahn kann somit sowohl auf den Lagenaufbau als auch auf die **CAD-Strategie** für die Entflechtung des Layoutes einen sehr weitreichenden Einfluß haben.

### Basismaterial (starr)

Es hängt von der zu lösenden Aufgabenstellung für die Baugruppe ab, welches Material zum Einsatz kommen kann oder eventuell sogar muß. Die Tabelle zu "Basismaterial (starr)" in Bild 24 gibt eine Übersicht zu den heute verfügbaren Material-Gruppen. Die in der Tabelle angegebenen  $\epsilon_r$ -Werte gelten für eine Frequenz von 1MHz.

**Bild 24:**  
Verfügbare  
Materialgruppen  
als Basismaterialien für (starre)  
Leiterplatten  
( $\epsilon_r$ -Werte bei einer  
Frequenz von  
1MHz)

Gruppe	Zusammensetzung	Tg	$\epsilon_r$	Relative Kosten
<b>BT</b>	Bismaleinimid-Triazinharz mit Quarzglas	180-220	3.9-4.9	5.3
<b>CE</b>	Cyanatester mit Quarzglas	230	3.6	4.5
<b>CEM1</b>	Hartpapierkern mit FR4-Außenlagen	130	4.7	0.95
<b>CEM3</b>	Glasvlieskern mit FR4-Außenlagen	130	5.2	0.95
<b>FR2</b>	Phenolharzpapier	105	4.7	0.73
<b>FR3</b>	Hartpapier	110	4.9	0.85
<b>FR4</b>	Epoxid-Glashartgewebe	135-170	4.7	1 Referenz
<b>FR5</b>	Epoxid-Glashartgewebe mit vernetztem Harzsystem	160	4.6	1.4
<b>PD</b>	Polyimidharz	260	4.2-4.6	6.5
<b>PTFE</b>	Polytetrafluoräthylen mit Glas oder Keramik	240-280	2.2-10.2	32-78
<b>CHn</b>	Hochvernetztes Kohlenwasserstoffe mit Keramik	300	4.5-9.8	90

## Workshop: Impedanzen und Multilayer

Eine wichtige Kennziffer der Materialien ist dabei inzwischen auch der  $\epsilon_r$ -Wert (sprich: "**Epsilon-R**"), damit Impedanzen berechnet werden können. Die Tabelle zeigt, daß in den unterschiedlichsten **Materialgruppen** ein breites Spektrum von  $\epsilon_r$ -Werten verfügbar ist.

Es sollte aber stets bedacht werden, daß neben den hier aufgeführten Eigenschaften ( $T_g$ ,  $\epsilon_r$  und Kosten) zahlreiche weitere technische **Funktionen der Materialien** in der Anwendung von Bedeutung sind: die Feuchtigkeitsaufnahme, die Ausdehnung in X, Y, Z-Richtung, die Flammbarkeit, die mechanische Stabilität und viele andere.

Größeren Einfluß als die Präzision des  $\epsilon_r$ -Wertes hat bei Hochfrequenzschaltungen zudem der Verlustfaktor (**tan  $\delta$** ) auf die Impedanz.

Fazit ist, daß bei den zu erwartenden, "normalen" Impedanzproblemen das verbreitete FR4 erstmal noch für einige Zeit akzeptable Lösungen bieten kann.

### Innenlagen: Laminate

Innenlagenlaminare aus FR4 gehören zu den Standardmaterialien in der Leiterplattenfertigung. Bei der bisherigen Praxis für unkritische Multilayer war es üblich und ausreichend, beim Leiterplattenhersteller einen "4-Lagen-Multilayer" zu bestellen. Der Hersteller hat dann die üblichen und kostengünstigsten Laminate genommen und verarbeitet.

Mit der zusätzlichen Anforderung einer definierten Impedanz ist dieser Weg nicht mehr gangbar. Erstens muß die Berechnung der Impedanz vor Beginn der CAD-Layout-Arbeit stattfinden und zweitens schlägt sich die Auswahl definierter Kupferdicken als Folge der Impedanzberechnung auf das Aufbaukonzept des Multilayers nieder.

Auf der Seite der Designer/innen muß deshalb bekannt sein, welche Laminate industriell verfügbar sind und mit welcher Nomenklatur diese Laminate gehandhabt werden.

Grundsätzlich sei erwähnt, daß Innenlagenlaminare sich technisch von **Basislaminaten** für doppelseitige Leiterplatten nicht unterscheiden. Allerdings variiert das Verständnis in der Bezeichnung für diese beiden Typen. Laminate für doppelseitige Leiterplatten in üblichen Dicken von 0.8, 1.0, 1.2, 1.5, 2.0, 2.4 oder 3.2mm verstehen sich von der Dickenangabe immer inklusive der Kupferschicht. Die Isolationsschicht auf einem Laminat mit der Bezeichnung "FR4, 1.5mm, 35 $\mu$ m" ist also in der Praxis nicht 1.5 mm dick sondern  $1.5 - (2 * 35\mu\text{m}) = 1.43\text{mm}$ .



## Workshop: Impedanzen und Multilayer

Dagegen verstehen sich **Innenlagenlaminat**e für den Zusammenbau von Multilayern immer exklusive der Kupferdicke. Die Angabe "Innenlage 200µm" sagt also noch nichts über die Kupferdicke aus, sondern spezifiziert nur die Dicke der Isolationsschicht. Die jeweils erforderliche Kupferdicke ist zusätzlich anzugeben.

Beispiel: "Innenlage 200µm mit 35µm Kupfer". Die Gesamtdicke dieser Innenlage ist damit  $200\mu\text{m} + (2 * 35\mu\text{m}) = 270\mu\text{m}$ .

Dies ist bei der Berechnung von Impedanzen und bei der Ermittlung der resultierenden Gesamtdicke eines Multilayers zu beachten.

**Bild 25: Mögliche Lagerbestände für FR4-Material beim Leiterplattenhersteller**

Laminat	Kupfer				
	5µm	17µm	35µm	70µm	105µm
0.050mm	●	●	●	○	○
0.075mm	□	●	●	○	○
0.100mm	●	●	●	○	○
0.200mm	□	●	●	○	○
0.360mm	□	●	●	○	○
0.460mm	●	●	●	○	○
0.710mm	□	●	●	○	○
0.930mm	□	●	●	●	○
1.000mm	●	●	●	●	○
1.130mm	□	●	●	○	○
1.430mm	●	●	●	●	○
1.860mm	□	□	□	●	○
1.930mm	□	□	●	○	○
2.330mm	□	□	●	●	○

● vorhanden

○ herstellbar




































□ auf Anfrage

Welche Innenlagenlaminat standardseitig verfügbar sind, zeigt Bild 25. An dieser Stelle noch der Hinweis, daß eine solche Variantenvielfalt an Materialien, möglichst noch mit unterschiedlichem Tg-Wert, nicht kontinuierlich beim Leiterplattenhersteller auf Lager liegt. Es empfiehlt sich daher, nach Berechnung der Impedanz und Festlegung des Multilayer-Lagenaufbaues mit dem Hersteller Kontakt aufzunehmen, den Lagenaufbau abzustimmen und ihm gegebenenfalls Gelegenheit zu geben, während der laufenden Layoutarbeit schon mal das Material zu disponieren.

## Workshop: Impedanzen und Multilayer

**Innenlagen: Ätzen** Die Ätzbarkeit der Leiterbildstruktur wurde mehrfach angesprochen. In Bild 26 ist aufgelistet, welche Kupferdicken in Abhängigkeit von der Leiterbahnbreite mit der aktuellen Leiterplattentechnologie realisierbar sind. In den Grenzbereichen kann es je nach Leiterplattenhersteller zu Abweichungen kommen, wenn in der Produktion neben der üblichen **Kupfertechnik** (Ätzen des Leiterbildes mit Fotoresist) auch gegebenenfalls mit (der eigentlich teureren) **Metalltechnik** (Ätzen des Leiterbildes mit Metallresist) gearbeitet wird.

**Bild 26: Ätzbarkeit von Layout-Strukturen auf Multilayer-Innenlagen in Abhängigkeit von der Kupferdicke**

Layoutklasse	Kupfer				
	5µm	17µm	35µm	70µm	105µm
Frei Leiterbahn 300µm Querschnitt (µm <sup>2</sup> )	 1500	 5100	 10500	 21000	 31500
Standard Leiterbahn 200µm Querschnitt (µm <sup>2</sup> )	 1000	 3400	 7000	 14000	 21000
Feinleiter Leiterbahn 180µm Querschnitt (µm <sup>2</sup> )	 900	 3060	 6300	 12600	 18900
Feinstleiter Leiterbahn 150µm Querschnitt (µm <sup>2</sup> )	 750	 2550	 5250	 10500	 15700
Mikrofeinleiter Leiterbahn 120µm Querschnitt (µm <sup>2</sup> )	 600	 2040	 4200	 8400	 12600
Mikrofeinleiter Leiterbahn 100µm Querschnitt (µm <sup>2</sup> )	 500	 1700	 3500	 7000	 10500
Mikrofeinstleiter Leiterbahn 80µm Querschnitt (µm <sup>2</sup> )	 400	 1360	 2800	 5600	 8400
		Nur nach Rückfrage			

Für die Ätzbarkeit einer Leiterbildstruktur läßt sich der erste Grenzbereich prinzipiell auf die **150µm-Marke** legen. Das ist der Wechsel von "Feinleiter"-Leiterplatten zu HDI-Leiterplatten (oder auch "Feinstleiter"-Leiterplatten), wobei unter 150µm eine Kupferdicke von 35µm für Signalleiterbahnen (eigentlich) nicht mehr möglich ist. Der zweite Grenzbereich liegt auf der **100µm-Marke**, also dem

## Workshop: Impedanzen und Multilayer

Wechsel von HDI zur MFT (= xHDI oder micro-HDI), wobei unter 100µm eine Kupferdicke von 17µm für Signalleiterbahnen (eigentlich) nicht mehr möglich ist.

### Ätzen

Das Dokument zum "Ätzen" verdeutlicht nochmal die Effekte, die zu den bereits besprochenen möglichen Auswirkungen auf die Impedanz einer Leiterbahn führen.

In Bild 27 ist dargestellt, wie sich die einzelnen Schritte beim **Ätzvorgang** aneinanderreihen.

In der Ausgangssituation "1) Beginn des Ätzprozesses" ist die Kupferoberfläche mit Fotolaminat bedeckt, das bereits strukturiert wurde und die Informationen über das zukünftige Leiterbild enthält. Das Ätzmedium wird aufgesprüht, um die nicht mit Resist abgedeckten Bereiche im Kupfer zu entfernen. Die Schritte 2) bis 3) schildern den weiteren Verlauf dieses Vorganges.

In Schritt 4) ist das Ätzmedium bereits soweit in das Kupfer vorgedrungen, daß auch unterhalb des Resistes Kupfer von den Flanken der Leiterbahnen abgetragen wird.

Dies ist verstärkt in Schritt 5) der Fall. Das Kupfer ist bereits bis zum FR4-Träger entfernt, um aber mit Sicherheit zu gewährleisten, daß benachbarte Leiterbahnen getrennt werden (Übersprechen der Signale, Überschlagsspannung) und daß keine Kupferrückstände den Abstand zwischen den Leiterbahnen lokal verringern, wird der Prozeß noch weitergeführt.

In dieser Phase wird jedoch vornehmlich das Kupfer unterhalb des Resistes weiter abgebaut und die eigentlichen Effekte der Rückätzung bilden sich heraus, das typisch leicht nach innen gebogene, trapezförmige **Querschnittsbild** der Leiterbahn.

In der folgenden Betrachtung des **Ätzverlustes** sind die resultierenden Folgen der Rückätzung und die sich daraus ergebenden Konsequenzen für die Möglichkeiten der Leiterplattentechnologie aufgezeigt. Die Graphik in Bild 28 zeigt, daß die Rückätzung prozeßbedingt konstant, also völlig unabhängig von der Leiterbahnbreite ist und ausschließlich von der Kupferdicke abhängt.

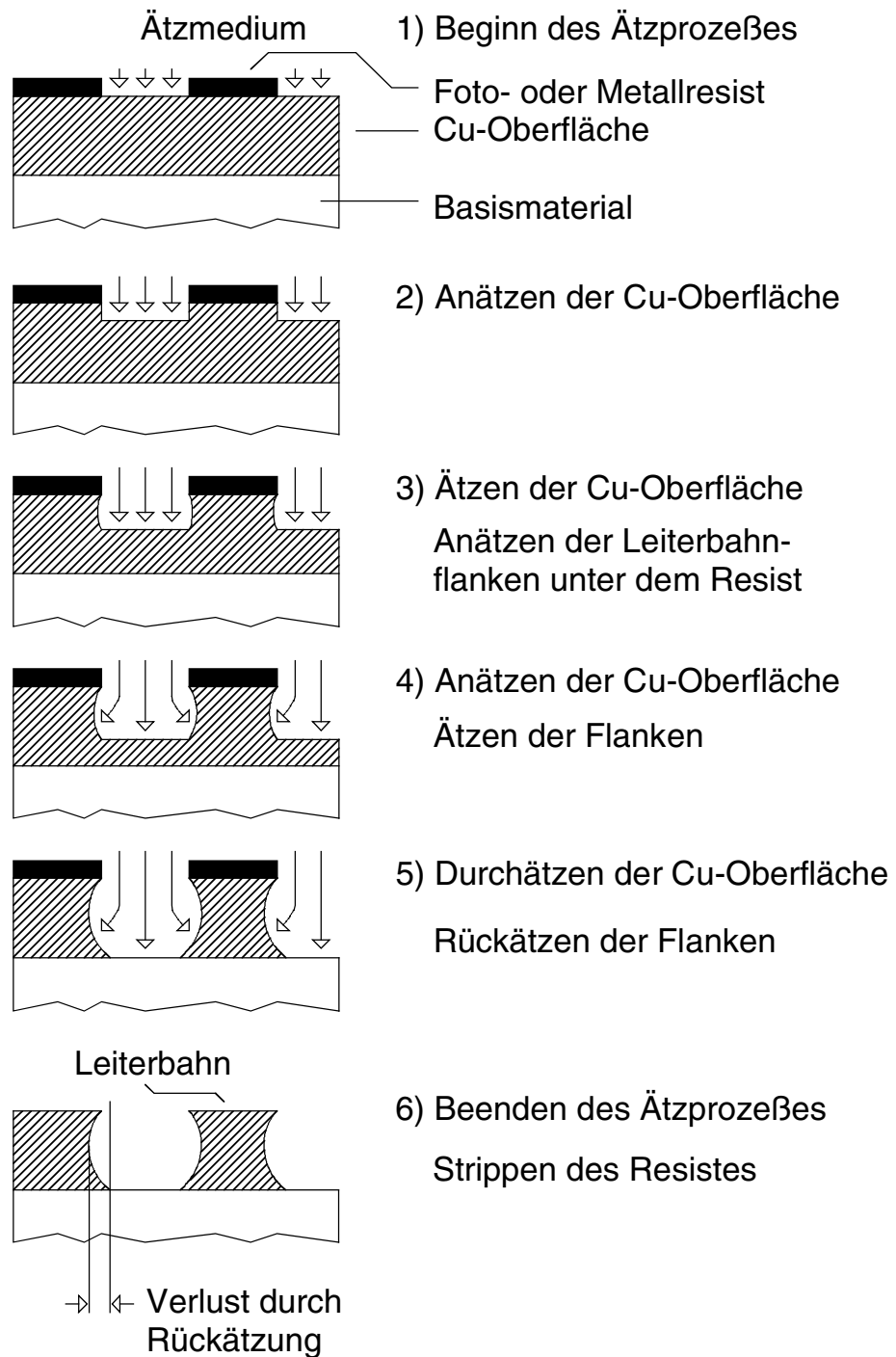
Der Verlust an Leiterbahnbreite (bei 35µm Kupferdicke) ist mit 30µm im Mittel anzusetzen, kann aber je nach Hersteller und Ätzverfahren (sauer oder alkalisch) noch etwas schwanken.

Nun kann dieser Verlust durch eine Zugabe beim Belichten der Leiterbildstruktur kompensiert werden. Allerdings nur innerhalb bestimmter Grenzen, weil bei zu ungünstigem Verhältnis zwischen

## Workshop: Impedanzen und Multilayer

Leiterbahnbreite und Leiterbahnhöhe die rein mechanische Stabilität der Leiterbahn nicht mehr sichergestellt ist. Wird die Leiterbahn zu schmal bei zu großer Höhe, dann führt die durch die Rückätzung bedingte **Einbuchtung** an den Leiterbahnflanken zu einem regelrechten Abbrechen des oberen Leiterbahnteils. Für Leiterbahnen mit einer geforderten und definierten Impedanz ist dieser Effekt fatal, weil dadurch absolut unkontrollierbare Ergebnisse entstehen.

**Bild 27: Die einzelnen Prozessschritte für das Ätzen von Leiterplatten / die Ursachen für die Rückätzung von Leiterbahnen**



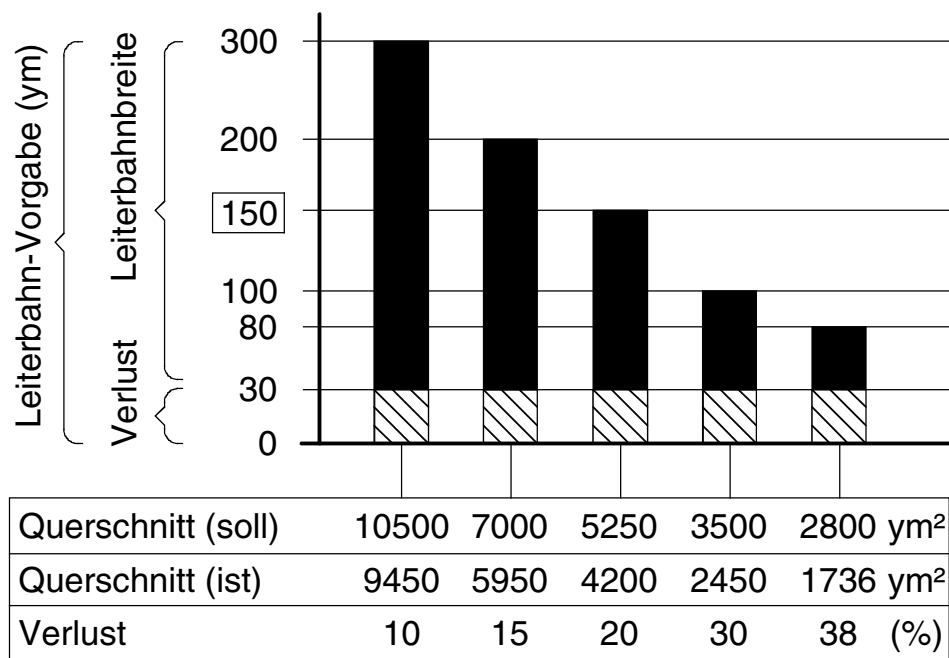
Das **Limit** für 35µm dicke Kupferschichten ist in der Tabelle bei 150µm breiten Leiterbahnen angelegt (Bild 28). Für die Leiterbild-

## Workshop: Impedanzen und Multilayer

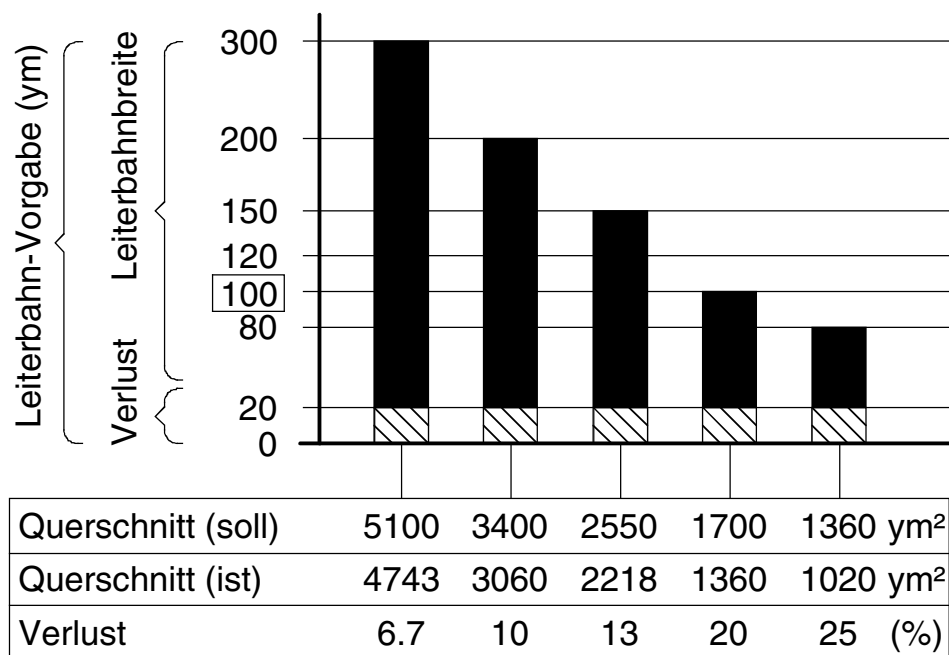
strukturierung der CAD-Layoutvorlage ist bereits in diesem Bereich mit einer Reduzierung der Bahnbreite von 20% zu rechnen, wenn keine Kompensation vorgenommen wird. Unterhalb des Limits von 150µm sind die Prozeßabläufe während der Produktion von Leiterplatten technisch nicht mehr unbedingt so zuverlässig reproduzierbar, daß eine geforderte Impedanz problemlos eingehalten werden könnte.

Die gleichen Betrachtungen gelten für Kupferdicken von 17µm (Bild 29), nur daß die Grenze sich erwartungsgemäß nach unten in den Bereich von 100µm verschiebt.

**Bild 28: Die Rückätzung beträgt bei 35µm Kupferdicke zirka 30µm (prozeßbedingt)**



**Bild 29: Die Rückätzung beträgt bei 17µm Kupferdicke zirka 20µm (prozeßbedingt)**



150 100 = Grenzbereich

## Workshop: Impedanzen und Multilayer

### Bohrungen

Die klassische Aufgabe von Leiterplatten ist, als Träger der Bauteile zu dienen und Verbindungen zwischen diesen Bauteilen herzustellen.

Die neuen Aufgaben der Leiterplatte bestehen darin, auch funktionelle Lösungen bereitzustellen. Die Breitbandentkopplung durch ultradünne Innenlagenlaminare, die Kontrolle der Impedanz von Signalleitungen und die modernen Kontaktierungsstrategien sind eindeutige Hinweise dafür.

Vom CAD-Designer wird zukünftig ein komplexes **Systemdenken** gefordert werden müssen, weil sich aus der Verknüpfung von Schaltungsanforderungen, elektrotechnischer Theorie und anspruchsvoller Leiterplattentechnologie ein enormes Anforderungsspektrum ergibt, das nur mit erheblich weiter gefaßter Kompetenz zu bewältigen sein wird, als dies im Augenblick der Fall ist. Grundwissen, das Zusammenhänge erkennen läßt, wird unerlässlich sein.

Eine der aktuellen Neuerungen besteht in der Integration von "Buried Vias" und "Blind Vias" in die Layoutentwurfstechnik, um hochkomplexe Leiterplatten überhaupt noch auflösen zu können.

Das "Buried Vias" beim Aufbau von Multilayern Einschränkungen mit sich bringen können, wurde bereits erläutert. Es fehlt noch der Nachtrag, daß die selektiven Kontaktierungsvarianten (Blind- und Buried Vias) noch weitere fertigungstechnische Vorgaben mit sich bringen, die zu Einschränkungen bei der frei wählbar erscheinenden Impedanzberechnung führen.

Wie auch bei durchgehenden Kontaktierungen (= DK's) besteht die Aufgabe der selektiven Kontaktierungen darin, definierte Lagen eines Multilayers elektrisch so miteinander zu verbinden, daß die vorgesehene Funktion der Schaltung ermöglicht wird. Um diese Kontaktierungen herzustellen, setzt man in der Leiterplattenfertigung **galvanotechnische Kontaktierungsverfahren** ein. Diese Verfahren unterliegen elementaren physikalischen Gegebenheiten, von denen vor allem die Oberflächenspannung von Flüssigkeiten zu nennen sind und der Kapillareffekt in dünnen Röhren (= Bohrungen).

Das Prinzip der Galvanotechnik besteht darin, reaktive Flüssigkeiten, in denen die erforderlichen Wirksubstanzen gelöst sind, für genau definierte Zeiträume an die Bohrwandung heranzuführen, sie dort für einen wiederum genau definierten Zeitraum einwirken zu lassen und sie dann sofort und rückstandsfrei wieder zu entfernen. Dazu ist die präzise **Durchflutung** der Bohrungen mit wäßrigen Lösungen unerlässlich. Diese Durchflutung wird behindert, wenn ein

## Workshop: Impedanzen und Multilayer

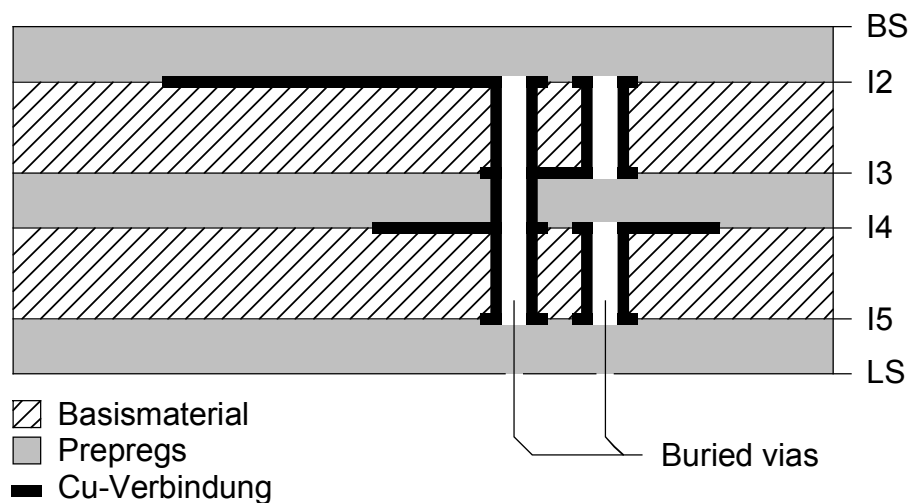
bestimmtes, diskretes Verhältnis zwischen dem Durchmesser der Bohrung und der Länge der Bohrhülse überschritten wird.

Wird der Durchmesser einer Bohrung immer weiter reduziert, dann tritt ab einem Grenzwert der Fall ein, daß die zuerst erfolgte Durchflutung der Hülse dort zu Flüssigkeitsansammlungen führt, die auf Grund der **Oberflächenspannung** in den folgenden Arbeitsgängen nicht mehr restlos ausgespült werden können. Die erforderliche Kontaktierung wird dann unzuverlässig und führt bei Überschreitung der Grenzwerte grundsätzlich zum Ausschuß der Leiterplatte.

Durch die Tendenz zum Einsatz von Microvias ist inzwischen dieser Grenzwert erreicht. Die Dokumentation zu "Bohrungen" zeigt in Bild 30 auf, ab welcher Laminatdicke die Kontaktierung für einen diskreten Bohrdurchmesser nicht mehr mit zur Zeit zur Verfügung stehenden Technologien möglich ist.

Die Tabelle weist im untersten Bereich für einen Bohrdurchmesser von 0.10mm (= Vorgabe von Seiten des CAD-Layoutes) eine maximale Laminatdicke von 1.10mm aus. Eine solche Konstruktion ist für einen 6-Lagen-Multilayer durchaus denkbar.

**Bild 30: Buried Vias (Kontaktierungen zwischen mehreren Innenlagen ohne Kontakt zu einer Außenlage) / Verhältnis zwischen Bohrdurchmesser und Bohrtiefe (aspect ratio)**



Die kleinste Bohrung legt die Bohrtiefe (l... → l...) fest.

Bohrung (mm)	0.10	0.15	0.20	0.25	0.30	0.35	0.40
Maximale Tiefe	1.10	1.40	1.65	1.90	2.20	2.50	2.75

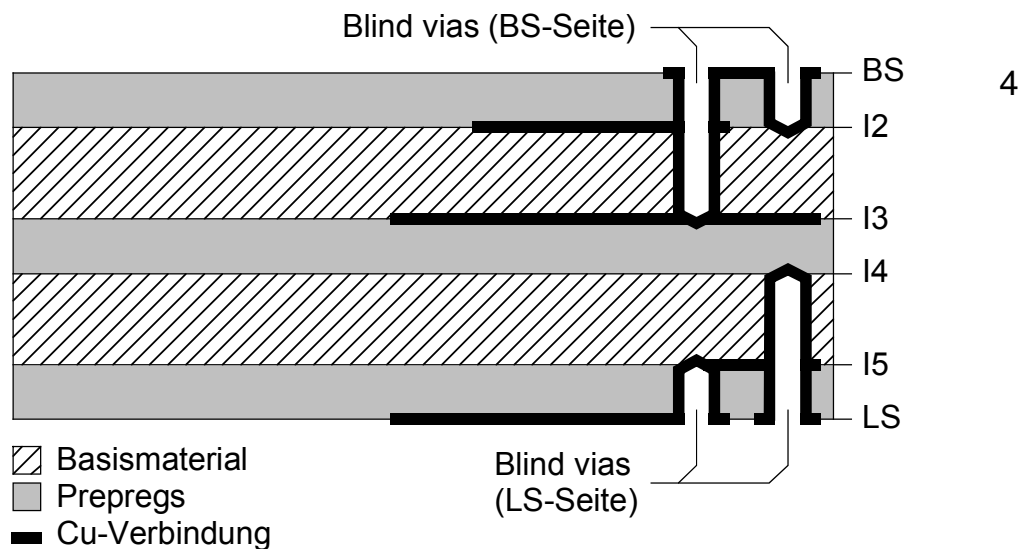
Entscheidend für die Impedanz einer Schaltung ist an dieser Stelle aber, daß ein höherer Lagenabstand nicht zuverlässig möglich ist. Würde also die Berechnung der Impedanz einen größeren Lagenabstand als 1.10mm erfordern, dann wäre die Leiterplatte nicht fertigbar, weil das assoziierte Via von 0.10mm das galvanotechnische Kontaktieren nicht zulassen würde und das geforderte CAD-Konzept wäre so nicht lösbar.

## Workshop: Impedanzen und Multilayer

Nun sind "Buried Vias" noch nicht so "en vogue" und ein Abstand von 1.10mm zwischen den benachbarten Lagen eines Multilayers bei den üblicherweise immer noch 1.5mm dicken Leiterplatten ist sicherlich selten (ausgenommen bei Backplanes).

Das Prinzip der galvanotechnischen Kontaktierung wird aber auch bei "**Blind Vias**" ohne Modifikationen eingesetzt und Bild 31 zeigt, daß sich hier das Verhältnis Bohrtiefe zu Bohrdurchmesser (= **aspect ratio**) drastisch verändert. Bereits bei einer Via-Vorgabe von 0.30mm (durch das CAD-Layout) ist bei dieser Kontaktierungsvariante nur noch eine maximale Bohrtiefe von zirka 0.40mm seitens des Leiterplattenherstellers machbar.

**Bild 31: Blind Vias (Kontaktierungen zwischen einer Außenlage und einer oder mehreren Innenlagen / Verhältnis zwischen Bohrdurchmesser und Bohrtiefe (aspect ratio))**



Die kleinste Bohrung legt die Bohrtiefe (BS → I...) oder (LS → I...) fest.

Bohrung (mm)	0.05	0.10	0.15	0.20	0.25	0.30	0.35
Maximale Tiefe	0.15	0.20	0.25	0.30	0.35	0.40	0.45

Hintergrund für diese erhebliche Einschränkung in der **Bohrtiefe** ist die Mechanik beim Flüssigkeitsaustausch während des Kontaktierungsverfahrens. Anders, als das bei Buried Vias der Fall ist, können Blind Vias nicht mehr durchflutet werden, sodaß auch mit Ultraschall belegte Galvanobäder nicht mehr weiterhelfen.

Die reaktiven Flüssigkeiten müssen vielmehr bei Blind Vias vorwärts in die Bohrhülse eingebracht und rückwärts wieder ausgespült werden. Bedingt durch die Oberflächenspannung ist dies nur bis zu einer deutlich reduzierten Bohrtiefe möglich.

Bei "normalen" Layouts kann der Aufbau des Multilayers diesen Bedingungen ganz einfach angepaßt werden, indem eben die Lagenabstände durch die Auswahl der Innenlagenlaminare und der Pre-



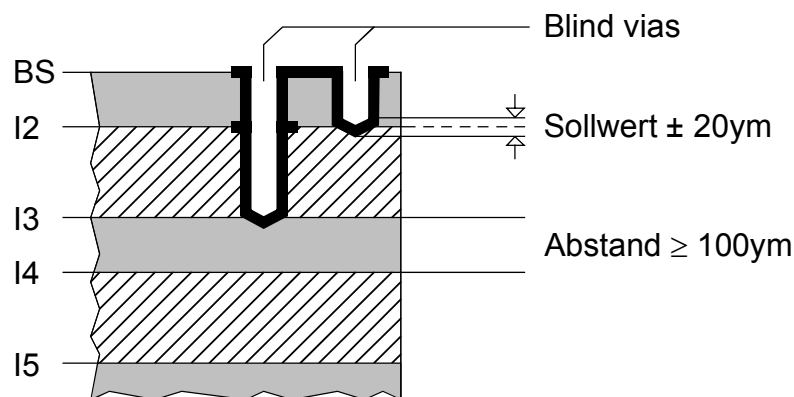
## Workshop: Impedanzen und Multilayer

pregs so ausgewählt werden, daß die mögliche Dicke nicht überschritten wird. Sollen allerdings mit den Blind Vias Signallagen ankontaktiert werden, auf denen impedanzkontrollierte Leiterbahnen liegen, ergibt sich sofort ein Problem. Weil die strikte Einhaltung der vorgegebenen Laminatabstände ein elementarer Parameter für die richtige Impedanz ist, kann die fehlende Anpassung des Bohrdurchmessers für Blind Vias an die maximal zulässige Bohrtiefe durch die nicht zuverlässige Kontaktierung das gesamte Layoutkonzept unkorrigierbar aus den Angeln heben.

Eine weitere kleine Einschränkung besteht, wenn das Layoutkonzept neben impedanzbelegten Layern auch noch andere Aufgabenstellungen lösen soll, was in der Praxis wohl üblich ist. Es soll also zum Beispiel im Rahmen diverser EMV-Maßnahmen die Störanfälligkeit der Schaltung kontrolliert werden oder eine bessere Breitbandentkopplung erreicht werden. Eine Möglichkeit, diese Ziele zu erreichen, wäre der Einbau eng aneinander liegender Powerplanes mit möglichst 50µm minimalem Abstand.

Doch durch die Toleranz und die Technologie des mechanischen Bohrens (Z-Achsen-Bohren) ergibt sich die Erfordernis, daß von der **Zielebene** des Blind Vias bis zur folgenden, benachbarten Lage aus Sicherheitsgründen ein Abstand von 100µm eingehalten werden muß (hier hat das Laserbohren deutliche Vorteile), siehe dazu die Graphik in Bild 32.

**Bild 32:**  
Toleranzen für  
das mechanische  
Z-Achsen-Bohren  
und Vorgaben für  
den Abstand  
benachbarter  
Lagen



Würde in diesem Beispiel GND der Lage "I3" und VCC der Lage "I4" zugeordnet werden, dann könnte also eben nur ein minimaler Abstand der beiden Lagen von 100µm realisiert werden, statt 50µm. Die leistungsfähigere Variante von möglichst dicht beieinander liegenden Powerplanes wäre nicht möglich und damit wäre die maximal erreichbare Kapazität für die Entkopplung der Schaltung vorzeitig begrenzt.

## Workshop: Impedanzen und Multilayer

### Kontaktieren

Durch das Kontaktieren (= "Kontaktieren" + Nachverstärken) werden auf der Oberfläche eines Laminates oder einer Bohrwandung zwischen 25µm bis 42µm Kupfer abgeschieden. Diese Toleranzen ergeben sich durch die Anlagentechnologie, das Verfahren (Gestell- oder Korbtechnik, horizontaler oder vertikaler Durchlauf), die Konzentration der Wirksubstanzen in den Galvanobädern und durch die elektrische Ansteuerung (Kontaktqualität, Gleichrichter).

Die Begrifflichkeiten hinsichtlich der Kupferabscheidung auf Leiterplatten sind in der Alltagspraxis allerdings vor Ort beim Hersteller als auch in den Köpfen der CAD-Designer/innen von historischem Verständnis geprägt. Wird eine Leiterplatte mit "35µm" Endkupfer gefordert, dann startet der Hersteller seine Produktion mit einem Laminat, das 17µm Basiskupfer hat. Wie in Bild 33 aufgelistet ist, kommt als Ergebnis dieser Vorgehensweise eine **Endkupferdicke** von 42µm (= 17µm Basiskupfer + 25µm unteres Limit) bis 59µm (= 17µm Basiskupfer + 42µm oberes Limit) heraus.

Bei der Berechnung von Impedanzen führt dies grundsätzlich zu Irritationen, weil der Berechnungsparameter für die Kupferdicke natürlich bei den umgangssprachlichen "35µm" angesetzt wird. Leider hilft es nicht, statt dessen eben mit 42µm oder einem Mittelwert von 50µm zu rechnen, weil die abgeschiedene Kupferdicke nicht nur von Hersteller zu Hersteller schwankt, sondern auch innerhalb eines Unternehmens je nach Zustand der Galvanobäder und der eingesetzten Prozeßtechnologie variiert.

**Bild 33: Kontaktierungsbilanz, ausgehend von Standardkupferdicken (Prozeßbedingt sind je nach Hersteller Abweichungen möglich)**

Basis-Cu	Kontaktierung	Cu (gesamt [µm])	
		Hülse	Oberfläche
5	25-42	25-42	30-47
9	25-42	25-42	34-51
17	25-42	25-42	42-59
35	25-42	25-42	60-77
70	25-42	25-42	95-112
105	25-42	25-42	130-147

Der Grund für diese Dicke der Kupferabscheidung ist ursprünglich die Forderung (in Deutschland), daß ein Kupferauftrag von 25µm Dicke an der **Bohrwandung** sein muß. Das ist das untere Limit und um dies sicherzustellen, sind die Prozesse der Hersteller so eingestellt, daß dieses untere Limit nie unterschritten wird, daß also die Endkupferdicke durch das Kontaktieren immer sicher über diesem Limit liegt.

## Workshop: Impedanzen und Multilayer

Ausgehend von einem mit  $17\mu\text{m}$  Kupfer beschichteten Innenlagenlaminat ergibt sich daraus pauschal in der Praxis immer eine prozeßbedingte Abweichung in der Größenordnung von  $+8\mu\text{m}$  bis  $+15\mu\text{m}$  relativ zur erwarteten Kupferdicke von  $35\mu\text{m}$ .

Muß ein Innenlagenlaminat kontaktiert werden, weil das Layout "Buried Vias" vorgesehen hat, dann kann der zu erwartende Fehler abgeschätzt werden. Wird in der Produktion ein Innenlagenlaminat mit  $17\mu\text{m}$  Kupferdicke gestartet, dann würde man (ausgehend von der Tabelle in Bild 9) für eine Leiterbahnbreite von  $200\mu\text{m}$  und  $35\mu\text{m}$  Kupferdicke für die Impedanz des Typs "Single ended Stripline asymmetrisch" den Wert von  $45.2\Omega$  erwarten. Tatsächlich wird nach dem Kontaktieren die Kupferdicke zwischen  $42\mu\text{m}$  ( $= 44.2\Omega$ ) und  $50\mu\text{m}$  ( $= 43.2\Omega$ ) liegen.

Die Toleranzen des Kontaktierungsprozesses führen demnach bei der Kalkulation der Impedanz von vornherein zu einer Abweichung des tatsächlichen Impedanzwertes auf der fertigen Leiterplatte. Als realistische **Fehlergröße** kann auf kontaktierten Lagen einer Leiterplatte ein Wert von  $-2\Omega$  abweichend zur Impedanzvorgabe angenommen werden.

Das führt nicht zwangsläufig zu einer unbrauchbaren Leiterplatte. Es sei denn, andere Toleranzen haben den Impedanzwert bereits an das untere Limit gedrückt.

Auf jeden Fall darf bei der Kombination **Impedanz plus Buried Vias** das Kontaktieren nicht VOLLSTÄNDIG aus dem Kalkül gelassen werden. Die Kontaktierungsvariante "Buried Vias" erfordert immer ein Kontaktieren der betroffenen Innenlagen. Aus Sicht der Produktion sind diese Innenlagen aber für die Dauer des Kontaktierens quasi "Außenlagen", auf denen natürlich die "Buried Vias" kontaktiert werden. Gleichzeitig wird aber auch auf den Lagen (die später beim fertigen Multilayer "Innenlagen" sein werden) flächig die Kupferschicht aufgebaut. Wurde nun für die Impedanzberechnung nur das Basiskupfer angenommen, beispielweise  $17\mu\text{m}$  ( $= 48.1\Omega$ ) und hat sich nach dem Kontaktieren die tatsächliche Dicke des Kupfers auf  $45\mu\text{m}$  oder  $50\mu\text{m}$  ( $= 43.2\Omega$ ) erhöht, dann resultiert aus dieser krassen Differenz eine Abweichung von zirka  $-5\Omega$ . Das reicht aus, um die fertige Leiterplatte außerhalb des zulässigen Funktionsbereiches zu bringen, denn diese Abweichung allein bringt  $50\Omega$ -Impedanz-Systeme bereits ins Abseits.

Für das Layoutkonzept ist dies nicht gerade eine Erleichterung, wenn die komplexen Konstruktionsvorgaben betrachtet werden, die für einen impedanzkontrollierten Multilayer zu bedenken sind. Am einfachsten ist es, wenn impedanzbelegte Signale grundsätzlich nicht auf Lagen gelegt werden, die kontaktiert werden müssen.

## Workshop: Impedanzen und Multilayer

Das betrifft bei Buried Vias die entsprechenden Innenlagen, mit Blick auf den gesamten Multilayer aber natürlich stets die Außenlagen "BS" und "LS", weil diese Lagen immer durch den erforderlichen Kontaktierungsprozeß mit zusätzlichem Kupfer aufgebaut werden müssen.

Impedanzvarianten wie "**Surface Microstrip**" sollten deshalb bei erforderlichen knapp tolerierten Impedanzwerten schon von vornherein nicht eingesetzt werden.

Abschließend ist noch zu erwähnen, daß die hier angegebenen Kupferdicken, die durch das Kontaktieren aufgetragen werden, in Deutschland üblich sind, nicht aber zwangsläufig bei **internationalen Herstellern**. In Ländern, die sich am Regelwerk des amerikanischen **IPC** orientieren, wird oft nach den dort definierten Klassen 1, 2 und 3 gefertigt.

Für die Klasse 1 mit geringstem Anspruch (was Impedanzen nicht unbedingt ausschließt) wird eine Kontaktierung in der Hülse mit 15µm als ausreichend angesehen, also 10µm weniger als in Europa.

Um unerfreuliche Mißverständnisse zu vermeiden sollte deshalb bei Impedanzen, die eben doch auf kontaktierten Lagen liegen müssen, unbedingt mit den auftragsbegleitenden Unterlagen die durch das Kontaktierungsverfahren aufzubringende Kupferdicke in den **technischen Anforderungen** spezifiziert werden.

### Berechnungen

Die Berechnungen wurden mit dem Softwareprogramm "CITS25 Ver. 2.0.3.0" der Fa. Polar durchgeführt.

### Danke

Herr Reischer (Fa. Reischer Industrieelektronik/Polar) und Herr Rasmussen (DDE) haben mir im Rahmen unserer gemeinsamen FED-Vortragsreihe zu "Impedanzen" zahlreiche gute Hinweise gegeben.

Herr Prof. Thüringer (FH Gießen) hat vor dem Hintergrund unserer "Impedanz-Arbeit" für den IPC Korrektur gelesen.

Ihnen allen herzlichen Dank für Ihre Unterstützung.

# Leiterplatten Handbuch

---

## Multilayer-Bautypen

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

# Inhaltsverzeichnis

<b>3-Lagen.....</b>	<b>629</b>	4M16FR4I20K35 .....	680
3M10FR4I46K35 .....	631	4M16FR4I20K35V1 .....	681
3M15FR4I93K35 .....	632	4M16FR4I36K35 .....	682
3M15FR4I93K35V1 .....	633	4M16FR4I36K105 .....	683
3M15FR4I93K35V2 .....	634	4M16FR4I36K105V1 .....	684
3M17FR4I46K35 .....	635	4M16FR4I46K35 .....	685
3M19FR4I71K35 .....	636	4M16FR4I46K35V1 .....	686
3M20FR4I10K35 .....	637	4M16FR4I71K35 .....	687
3S5FR4I10F2.5K17 .....	638	4M16FR4I71K70V1 .....	688
<b>4-Lagen.....</b>	<b>639</b>	4M16FR4I93K35 .....	689
4M3FR4I5K17 .....	641	4M16FR4I93K70 .....	690
4M5FR4I10K17 .....	642	4M16FR4I93K70V1 .....	691
4M5FR4I10K17V1 .....	643	4M16FR4I100K70 .....	692
4M5FR4I10K35 .....	644	4M16FR4I100K70V1 .....	693
4M5FR4I20K17V1 .....	645	4M16FR4I100K70V2 .....	694
4M5FR4I20K35 .....	646	4M16FR4I113K35 .....	695
4M6FR4I10K35 .....	647	4M16FR4I113K35V1 .....	696
4M8FR4I20K35 .....	648	4M16POLI93K35 .....	697
4M8FR4I36K17 .....	649	4M17FR4I36K105V1 .....	698
4M8FR4I46K35 .....	650	4M17FR4I46K35 .....	699
4M8G200I36K17 .....	651	4M17FR4I46K70V1 .....	700
4M10FR4I5K35 .....	652	4M17FR4I93K35 .....	701
4M10FR4I10K35 .....	653	4M17FR4I113K35 .....	702
4M10FR4I20K35 .....	654	4M18FR4I20K35 .....	703
4M10FR4I36K35 .....	655	4M18FR4I93K35 .....	704
4M10FR4I46K35 .....	656	4M19FR4I93K35ALU .....	705
4M10FR4I71K35 .....	657	4M19FR4I93K35K300V1 .....	706
4M12FR4I10K35 .....	658	4M20FR4I10K35 .....	707
4M12FR4I36K35 .....	659	4M20FR4I20K35V1 .....	708
4M13FR4I71K70V1 .....	660	4M20FR4I143K35 .....	709
4M13FR4I93K35 .....	661	4M20FR4I143K35V1 .....	710
4M14FR4I93K35 .....	662	4M20FR4I143K35V2 .....	711
4M15FR4I5K35 .....	663	4M21FR4I143K70V1 .....	712
4M15FR4I7K35 .....	664	4M22FR4I71K35V1 .....	713
4M15FR4I10K35 .....	665	4M22FR4I143K35V1 .....	714
4M15FR4I20K35 .....	666	4M24FR4I5K70 .....	715
4M15FR4I36K35 .....	667	4M24FR4I143K35 .....	716
4M15FR4I36K35V1 .....	668	4M25FR4I36K35V1 .....	717
4M15FR4I36K35V2 .....	669	4M25FR4I93K35 .....	718
4M15FR4I46K17 .....	670	4M25FR4I143K35 .....	719
4M15FR4I46K35 .....	671	4M26FR4I193K35 .....	720
4M15FR4I93K35 .....	672	4M30FR4I193K35 .....	721
4M15FR4I93K35V1 .....	673	4M32FR4I46K35 .....	722
4M15FR4I93K35V2 .....	674	4M32FR4I233K35 .....	723
4M15FR4I93K35V3 .....	675	4M34FR4I233K70V1 .....	724
4M15FR4I93K70 .....	676	4M38FR4I233K35 .....	725
4M15FR4I93K70V1 .....	677	4M40FR4I36I320K35S .....	726
4M16FR4I10K35 .....	678	4S5FR4I20F5K17 .....	727
4M16FR4I10K35V1 .....	679	4S6FR4I5F5K17 .....	728
		4S6FR4I20F5K17 .....	729

4S9FR4I5F5K17.....	730	8M15FR4I20K35.....	782
4S10FR4F5K35.....	731	8M15G200I20K17.....	783
<b>6-Lagen.....</b>	<b>732</b>	8M16FR4I5I20K35V1.....	784
6M4FR4I5K17.....	734	8M16FR4I5I20K35V3.....	785
6M5FR4I7K35.....	735	8M16FR4I15K35.....	786
6M8FR4I10K35.....	736	8M16FR4I20K35.....	787
6M10FR4I5K35.....	737	8M17FR4I10K35.....	788
6M10FR4I20K35.....	738	8M17FR4I10K35V1.....	789
6M11FR4I5K35.....	739	8M17FR4I20K35.....	790
6M12FR4I20K35.....	740	8M17ROI5I46K17K35.....	791
6M13FR4I20K35.....	741	8M18FR4I5I36K35.....	792
6M15FR4I5K35.....	742	8M18FR4I10I36K35K70.....	793
6M15FR4I7I36K35.....	743	8M18FR4I20K35.....	794
6M15FR4I10K17V1.....	744	8M18FR4I20K35K70.....	795
6M15FR4I10K35.....	745	8M19FR4I20K70V1.....	796
6M15FR4I20K35.....	746	8M20FR4I5I46K35.....	797
6M15FR4I36K35.....	747	8M20FR4I20K35.....	798
6M15FR4I46K17.....	748	8M22FR4I36K35.....	799
6M16FR4I10I20K35.....	749	8M23FR4I20K35.....	800
6M16FR4I10I20K35V1.....	750	8M24FR4I5I36K35.....	801
6M16FR4I20K35.....	751	8M32FR4I36K35K70.....	802
6M16FR4I20K35V1.....	752	<b>10-Lagen.....</b>	<b>803</b>
6M16FR4I20K70V1.....	753	10M14FR4I5I10K35.....	805
6M16FR4I20K70K105V1.....	754	10M15FR4I10K35.....	806
6M16FR4I20K105V1.....	755	10M17FR4I5I20K35.....	807
6M16FR4I36K17.....	756	10M19FR4I20K35.....	808
6M16FR4I36K35.....	757	10M22FR4I20K35.....	809
6M16FR4I36K35V2.....	758	10M38FR4I30I56K35.....	810
6M16FR4I36K35V5.....	759	<b>12-Lagen.....</b>	<b>811</b>
6M16FR4I36K35V6.....	760	12M17FR4I10K35.....	813
6M16FR4I46K35V1.....	761	<b>13-Lagen.....</b>	<b>814</b>
6M17FR4I36K35V1.....	762	13M19FR4I10K35.....	816
6M17FR4I36K70V1.....	763	<b>14-Lagen.....</b>	<b>817</b>
6M18FR4I36K35.....	764	14M16FR4I5K35.....	819
6M20FR4I36K35.....	765	14M20FR4I10K35.....	820
6M20FR4I71K35.....	766		
6M22FR4I36K35.....	767		
6M24FR4I5K70.....	768		
6M25FR4I93K35.....	769		
6M26FR4I71K35V1.....	770		
6M30FR4I93K35.....	771		
6S15FR4I36F5K17.....	772		
6S15FR4I113F5K17.....	773		
<b>8-Lagen.....</b>	<b>774</b>		
8M5FR4I5K17.....	776		
8M10FR4I5K35.....	777		
8M13FR4I5I25K17.....	778		
8M13FR4I15K35.....	779		
8M15FR4I5I20K17K35S.....	780		
8M15FR4I10K35.....	781		

# Multilayer: Syntax für Bautypen

## 1.0 Anwendung

Für Verzeichnisse über Leiterplatten-Bautypen, für die Dokumentation zu CAD-Layouts und die Zuordnung von Prozeßabläufen in der Produktion ist die eindeutige Benennung dieser Bautypen erforderlich.

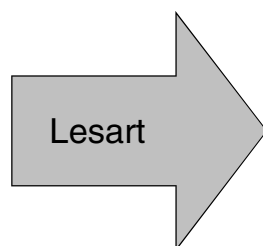
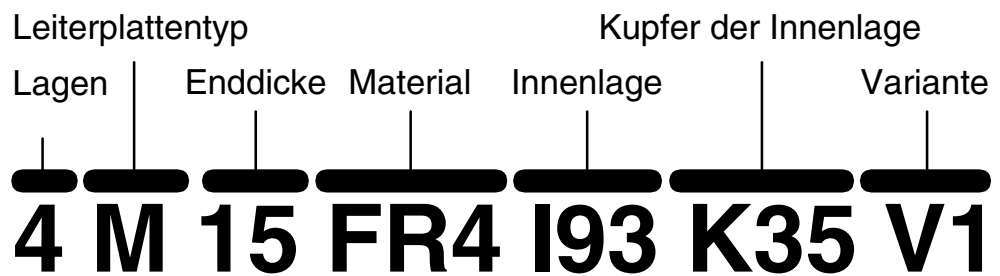
## 2.0 Regeln

Die Syntax zur Bezeichnung von Multilayer-Bautypen muß Auskunft geben über:

- a.) die Lagenanzahl
- b.) den Leiterplattentyp
- c.) die Enddicke des Multilayers
- d.) die (hauptsächlich) eingesetzte Materialgruppe
- e.) die Innenlage(n)
- f.) die Kupferschicht(en) der Innenlagen
- g.) eine eventuelle Variante oder Sonderbauform

Für die Parameter a,...,g werden Kennziffern gesetzt. Die Aneinanderreihung der Kennziffern ergibt den Namen des Bautyps.

## 2.1 Beispiel



4-Lagen-Leiterplatte  
Multilayer (starr)  
1.50mm Enddicke  
Materialgruppe FR4  
Dicke der Innenlagen 0.930mm  
Kupferschicht der Innenlagen 35µm  
Aufbauvariante Nummer 1

## 3.0 Kennziffern

Die Kennziffern stehen stellvertretend für die eingesetzten Materialien, LP-Typen oder Schichtdicken.

## 3.1 Lagenanzahl


Die Lagenanzahl wird von "1" ausgehend numeriert:  
1,2,3,4,5,6,7,8,9,10,11,12,13,14,15,16,17,18,19,20,.....  
Eine ungerade Lagenanzahl ist möglich.




## Multilayer: Syntax für Bautypen

### 3.2 LP-Typ

Der Leiterplattentyp wird durch einen einstelligen Kennbuchstaben festgelegt.

Kennung	Leiterplattentyp
	E einseitige Leiterplatte
	D doppelseitige Leiterplatte
	M Multilayer (starr)
	F Flexible Leiterplatte
	S Starrflexible Leiterplatte

Sind mehrere Kennungen denkbar, dann erhält die Kennung für den anspruchsvolleren (= ) Leiterplattentyp den Vorzug.

Beispiel: eine ein- oder doppelseitige flexible Leiterplatte bekommt die Kennung "F" (und NICHT "E" oder "D").

ein starrflexibler Multilayer bekommt die Kennung "S" (und NICHT "M").

### 3.3 Enddicke

Die Enddicke wird in 0.1mm-Einheiten angegeben.

Beispiel: Enddicke 1.5 mm → Kennung "15"  
 Enddicke 0.8 mm → Kennung "8"  
 Enddicke 0.25 mm → Kennung "2.5"

### 3.4 Material

Die Materialgruppen werden im Kurzbegriff benannt.

Kennung	Materialgruppe
Ptfe	PTFE
FR4	FR4
Bt	BT
Pd	Polyimid
Ro	Ro
Tmm	TMM

Werden unterschiedliche Materialien eingesetzt, dann erhält das von FR4 abweichende Material den Vorzug.

Beispiel: ein Multilayer mit PD- und FR4-Laminaten bekommt die Kennung "Pd" (und NICHT die Kennung "FR4").

## Multilayer: Syntax für Bautypen

### 3.5 Innenlagen

Die Innenlagendicke wird in 0.01mm-Einheiten angegeben und ist immer OHNE Kupferauflage gerechnet.  
Der Kennung wird ein "I" vorangestellt.

Kennung	Innenlagendicke
I2.5	0.025mm
I5	0.050mm
I6	0.060mm
I7.5	0.075mm
I10	0.100mm
I12.5	0.125mm
I15	0.150mm
I20	0.200mm
I23	0.230mm
I25	0.250mm
I30	0.300mm
I36	0.360mm
I41	0.410mm
I46	0.460mm
I51	0.510mm
I56	0.560mm
I71	0.710mm
I80	0.800mm
I93	0.930mm
I100	1.000mm
I113	1.130mm
I143	1.430mm
I152	1.520mm
I186	1.860mm
I193	1.930mm
I233	2.330mm

Sind mehrere unterschiedliche Innenlagentypen im Multilayer, dann werden die zwei dünnsten Innenlagen angegeben (Beispiel: "I5I20" oder "I20I93").

## Multilayer: Syntax für Bautypen

### 3.6 Kupferdicken

Die Kupferdicken auf den Innenlagen werden in 0.001mm-Einheiten angegeben. Der Kennung wird ein "K" vorangestellt.

Kennung	Kupferdicke
K5	5ym
K9	9ym
K11	11ym
K12	12ym
K17	17ym
K18	18ym
K35	35ym
K70	70ym
K105	105ym

Sind mehrere unterschiedliche Kupferdicken in einem Multilayer, dann werden die zwei dünnsten angegeben (Beispiel: "K17K35" oder "K5K17").

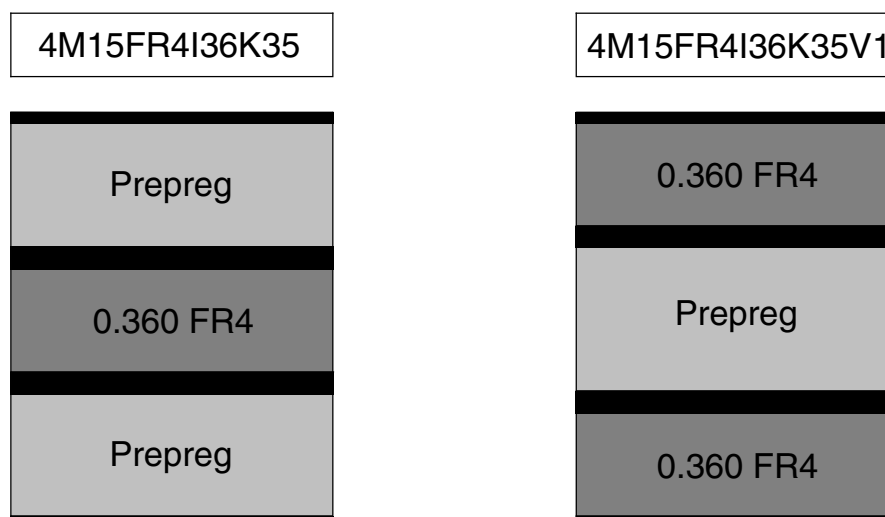
### 3.7 Variante

Varianten-Kennzeichnungen werden vergeben, wenn ein Bautyp mit gleicher Syntax bereits vorhanden ist, aber einen abweichenden Aufbau hat, zum Beispiel eine andere Verteilung der Prepregs oder eine andere Kupferschicht auf den Außenlagen.

Die Varianten werden von V1,...,Vn hochgezählt.

#### 3.7.1 Beispiel 1

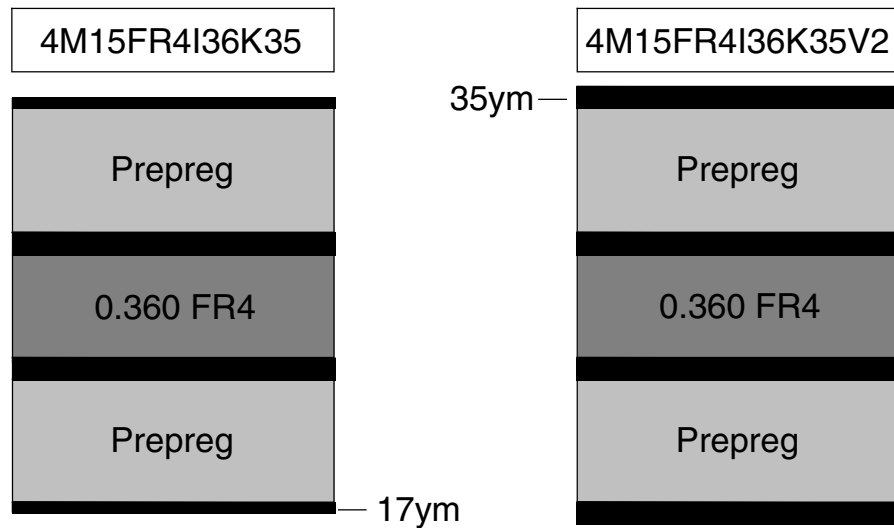
Die Multilayer haben gleiches Material und gleiche Enddicke, unterscheiden sich aber in der Anordnung der Kerne (innenliegend/außenliegend). Es muß eine Varianten-Kennzeichnung vergeben werden.



## Multilayer: Syntax für Bautypen

### 3.7.2 Beispiel 2

Die Multilayer sind aus dem gleichen Material und auf die gleiche Art aufgebaut, unterscheiden sich aber in der Kupferdicke auf den Außenlagen.

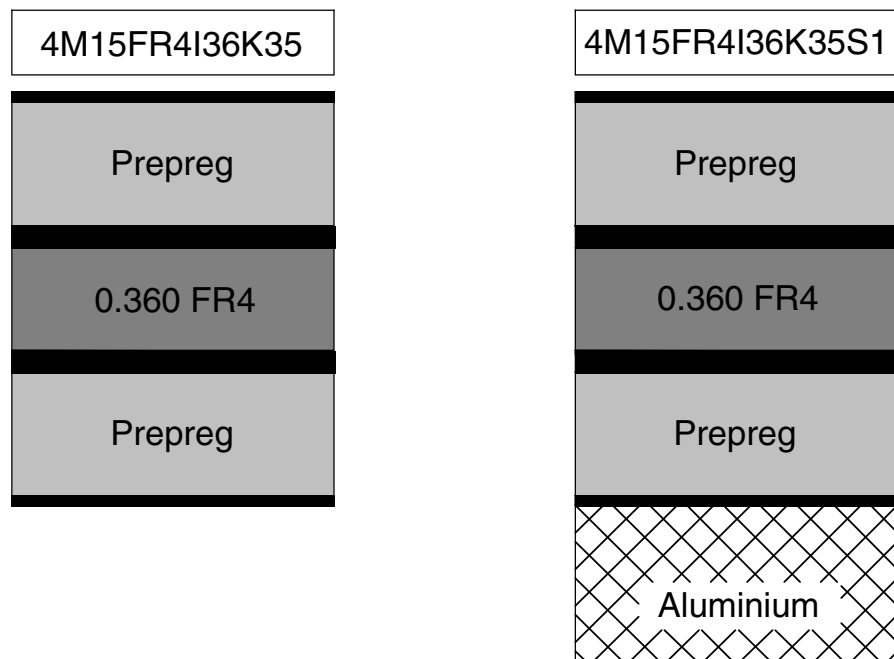


### 3.8 Sonderbau

Werden Sonderbauformen erstellt, die nur für einen einzigen Layout-Typ sinnvoll sind und die besondere Produktionsbedingungen erfordern, dann wird eine Sonderbau-Kennzeichnung vergeben, die von S1,...,Sn hochgezählt wird. Sonderbauformen sind beispielsweise Metallanpressungen an die Außenlagen oder individuell hergestellte Materialien.

#### 3.8.1 Beispiel

Die Multilayer sind aus den gleichen Materialien und auf gleiche Art aufgebaut, unterscheiden sich aber in der Anpressung eines Aluminiumkernes an die Außenlage.



# Leiterplatten Handbuch

---

## Multilayer-Bautypen 3-Lagen

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

## Inhaltsverzeichnis (3-Lagen)

3M10FR4I46K35 .....	631
3M15FR4I93K35 .....	632
3M15FR4I93K35V1 .....	633
3M15FR4I93K35V2 .....	634
3M17FR4I46K35 .....	635
3M19FR4I71K35 .....	636
3M20FR4I10K35 .....	637
3S5FR4I10F2.5K17 .....	638

# Multilayer-Bautyp 3M10FR4I46K35

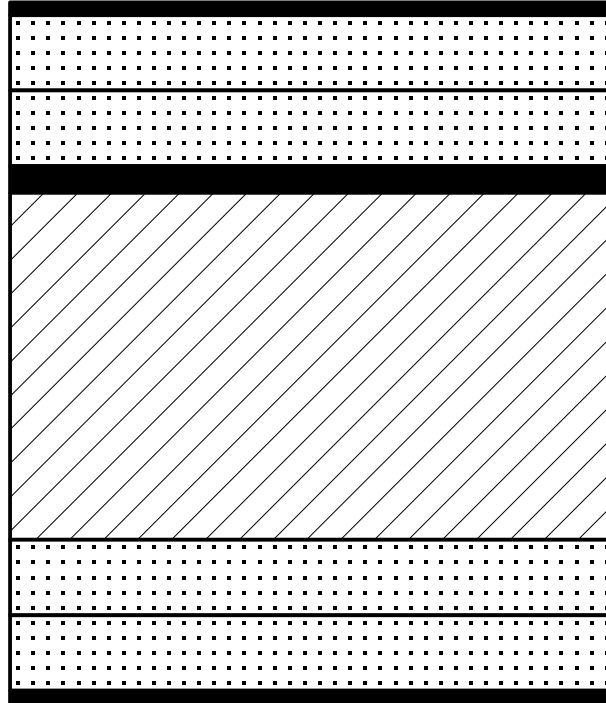
mm Material  
(0.100 Prepreg-Typ : 2125)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer



\*.BS

\*.I2(N)

\*.LS

0.460 FR4

0.100 Prepreg

0.100 Prepreg

0.017 Kupfer

A

B

Endstärke (mit Lötstoplack)	Verpreßt	0.86 - 0.98	mm
	Bleizinn	0.95 - 1.07	mm
	Hot-Air	0.98 - 1.10	mm
	Gold	0.94 - 1.06	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU193.MLT  
Erstellt : 18.05.1998 / Wi

# Multilayer-Bautyp 3M15FR4I93K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100 Prepreg-Typ : 2125)				
0.017	Kupfer		*.BS	
0.100	Prepreg			
0.100	Prepreg		*.I2(N)	
0.035	Kupfer			
0.930	FR4			
0.100	Prepreg			
0.100	Prepreg			
0.017	Kupfer		*.LS	

Endstärke	Verpreßt	1.35 - 1.53	mm
(mit Lötstoplack)	Bleizinn	1.44 - 1.63	mm
	Hot-Air	1.47 - 1.65	mm
	Gold	1.43 - 1.62	mm



# CAM

Dokument: DOKU023.MLT  
Erstellt : 22.02.1996 / Wi



# Multilayer-Bautyp 3M15FR4I93K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.100 Prepreg-Typ : 2125)				
0.035	Kupfer		*.BS	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I2(N)	
0.930	FR4			
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.LS	

Verpresst	1.39 - 1.56	mm
Endstärke	Bleizinn	1.48 - 1.66 mm
(mit Lötstoplack)	Hot-Air	1.50 - 1.69 mm
	Gold	1.47 - 1.65 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



Dokument: DOKU047.MLT  
Erstellt : 18.04.1996 / Wi

# Multilayer-Bautyp 3M15FR4I93K35V2

mm	Material	Schichtbild	File-Typ	Montage
(0.100 Prepreg-Typ : 2125)				
0.017	Kupfer		*.BS	
0.100	Prepreg			
0.100	Prepreg			
0.930	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.100	Prepreg			
0.017	Kupfer			
			*.I3(N)	
			*.LS	

Endstärke	Verpresst	1.35 - 1.53	mm
(mit Lötstoplack)	Bleizinn	1.44 - 1.63	mm
	Hot-Air	1.47 - 1.65	mm
	Gold	1.43 - 1.62	mm



# Multilayer-Bautyp 3M17FR4I46K35

mm	Material	Schichtbild	File-Typ	Montage
(0.180 Prepreg-Typ : 7628)				
0.017	Kupfer		*.BS	
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.460	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.017	Kupfer			
			*.I3(N)	
			*.LS	

	Verpresst	1.51 - 1.71	mm
Endstärke	Bleizinn	1.60 - 1.81	mm
(mit Lötstoplack)	Hot-Air	1.63 - 1.83	mm
	Gold	1.59 - 1.80	mm



# CAM

Dokument: DOKU161.MLT  
 Erstellt : 30.12.1997 / jvi  
 Revision : 14.11.2000 / HCH

# Multilayer-Bautyp 3M19FR4I71K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.710	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		
		*.I3(N)		

Verpresst	1.69 - 1.91	mm
Endstärke	Bleizinn	1.78 - 2.01 mm
(mit Lötstoplack)	Hot-Air	1.80 - 2.04 mm
	Gold	1.77 - 2.00 mm



# CAM

Dokument: DOKU195.MLT  
 Erstellt : 25.05.1998 / Wi  
 revision : 14.11.2000 / HCH



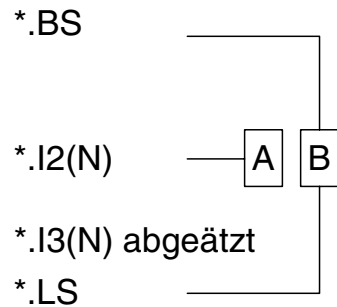
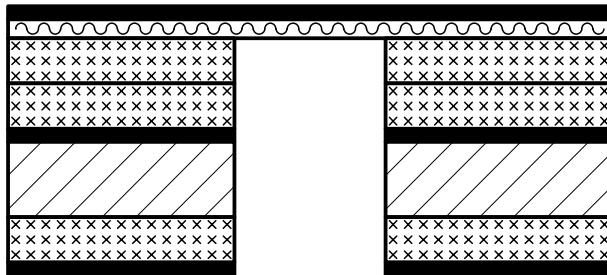
# Multilayer-Bautyp 3S5FR4I10F2.5K17

mm Material  
(0.060 NF-Prepreg-Typ : 1080)

Schichtbild

File-Typ Montage

0.017 Kupfer  
0.025 Polyimid  
0.060 NFPrepreg  
0.060 NFPrepreg  
0.017 Kupfer  
0.100 FR4  
0.060 NFPrepreg  
0.017 Kupfer



	Verpreßt	0.34 - 0.38	mm
Endstärke	Bleizinn	0.43 - 0.48	mm
(mit Lötstoplack)	Hot-Air	0.45 - 0.51	mm
	Gold	0.42 - 0.47	mm

# Leiterplatten Handbuch

---

## Multilayer-Bautypen 4-Lagen

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

## Inhaltsverzeichnis (4-Lagen)

4M3FR4I5K17	641	4M16FR4I93K70V1	691
4M5FR4I10K17	642	4M16FR4I100K70	692
4M5FR4I10K17V1	643	4M16FR4I100K70V1	693
4M5FR4I10K35	644	4M16FR4I100K70V2	694
4M5FR4I20K17V1	645	4M16FR4I113K35	695
4M5FR4I20K35	646	4M16FR4I113K35V1	696
4M6FR4I10K35	647	4M16POLI93K35	697
4M8FR4I20K35	648	4M17FR4I36K105V1	698
4M8FR4I36K17	649	4M17FR4I46K35	699
4M8FR4I46K35	650	4M17FR4I46K70V1	700
4M8G200I36K17	651	4M17FR4I93K35	701
4M10FR4I5K35	652	4M17FR4I113K35	702
4M10FR4I10K35	653	4M18FR4I20K35	703
4M10FR4I20K35	654	4M18FR4I93K35	704
4M10FR4I36K35	655	4M19FR4I93K35ALU	705
4M10FR4I46K35	656	4M19FR4I93K35K300V1	706
4M10FR4I71K35	657	4M20FR4I10K35	707
4M12FR4I10K35	658	4M20FR4I20K35V1	708
4M12FR4I36K35	659	4M20FR4I143K35	709
4M13FR4I71K70V1	660	4M20FR4I143K35V1	710
4M13FR4I93K35	661	4M20FR4I143K35V2	711
4M14FR4I93K35	662	4M21FR4I143K70V1	712
4M15FR4I5K35	663	4M22FR4I71K35V1	713
4M15FR4I7K35	664	4M22FR4I143K35V1	714
4M15FR4I10K35	665	4M24FR4I5K70	715
4M15FR4I20K35	666	4M24FR4I143K35	716
4M15FR4I36K35	667	4M25FR4I36K35V1	717
4M15FR4I36K35V1	668	4M25FR4I93K35	718
4M15FR4I36K35V2	669	4M25FR4I143K35	719
4M15FR4I46K17	670	4M26FR4I193K35	720
4M15FR4I46K35	671	4M30FR4I193K35	721
4M15FR4I93K35	672	4M32FR4I46K35	722
4M15FR4I93K35V1	673	4M32FR4I233K35	723
4M15FR4I93K35V2	674	4M34FR4I233K70V1	724
4M15FR4I93K35V3	675	4M38FR4I233K35	725
4M15FR4I93K70	676	4M40FR4I36I320K35S	726
4M15FR4I93K70V1	677	4S5FR4I20F5K17	727
4M16FR4I10K35	678	4S6FR4I5F5K17	728
4M16FR4I10K35V1	679	4S6FR4I20F5K17	729
4M16FR4I20K35	680	4S9FR4I5F5K17	730
4M16FR4I20K35V1	681	4S10FR4F5K35	731
4M16FR4I36K35	682		
4M16FR4I36K105	683		
4M16FR4I36K105V1	684		
4M16FR4I46K35	685		
4M16FR4I46K35V1	686		
4M16FR4I71K35	687		
4M16FR4I71K70V1	688		
4M16FR4I93K35	689		
4M16FR4I93K70	690		



# Multilayer-Bautyp 4M3FR4I5K17

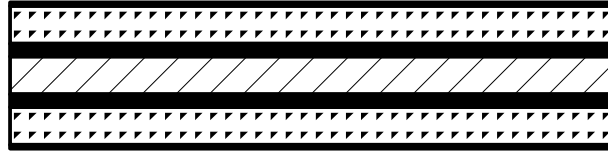
mm Material  
(0.050 HF-Prepreg-Typ : 106)

Schichtbild

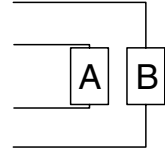
File-Typ

Montage

0.005 Kupfer  
0.050 HFPrepreg  
0.017 Kupfer  
0.050 FR4  
0.017 Kupfer  
0.050 HFPrepreg  
0.005 Kupfer



\*.BS  
\*.I2(N)  
\*.I3(N)  
\*.LS



	Verpreßt	0.20 - 0.22	mm
Endstärke	Bleizinn	0.28 - 0.31	mm
(mit Lötstoplack)	Hot-Air	0.30 - 0.34	mm
	Gold	0.27 - 0.30	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU124.MLT  
Erstellt : 12.08.1997 / Wi

# Multilayer-Bautyp 4M5FR4I10K17

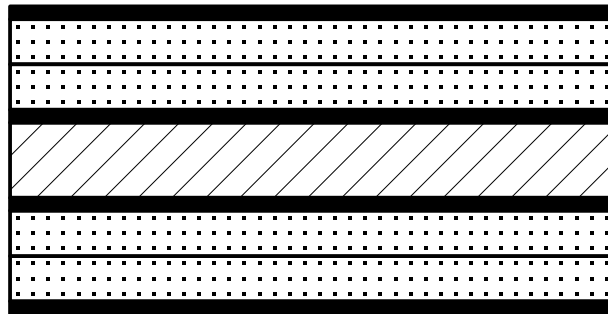
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer  
0.100 FR4  
0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer

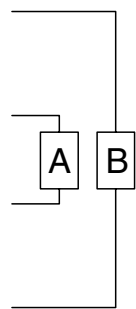


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

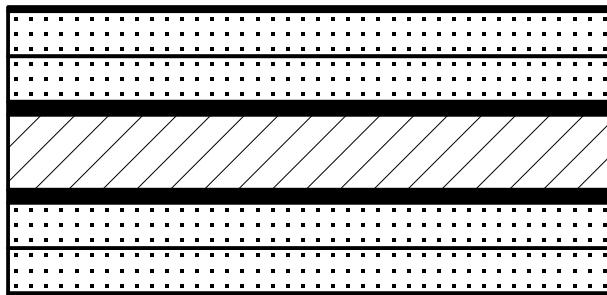


	Verpreßt	0.38 - 0.43	mm
Endstärke	Bleizinn	0.47 - 0.53	mm
(mit Lötstoplack)	Hot-Air	0.50 - 0.56	mm
	Gold	0.46 - 0.52	mm

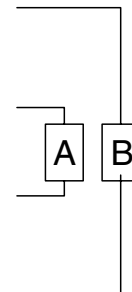
# Multilayer-Bautyp 4M5FR4I10K17V1

mm Material Schichtbild File-Typ Montage  
 (0.060 Prepreg-Typ : 1080)

0.005 Kupfer  
 0.060 Prepreg  
 0.060 Prepreg  
 0.017 Kupfer  
 0.100 FR4  
 0.017 Kupfer  
 0.060 Prepreg  
 0.060 Prepreg  
 0.005 Kupfer



\*.BS  
 \*.I2(N)  
 \*.I3(N)  
 \*.LS



	Verpresst	0.38 - 0.43	mm
Endstärke	Bleizinn	0.47 - 0.53	mm
(mit Lötstoplack)	Hot-Air	0.50 - 0.56	mm
	Gold	0.46 - 0.52	mm

# Multilayer-Bautyp 4M5FR4I10K35

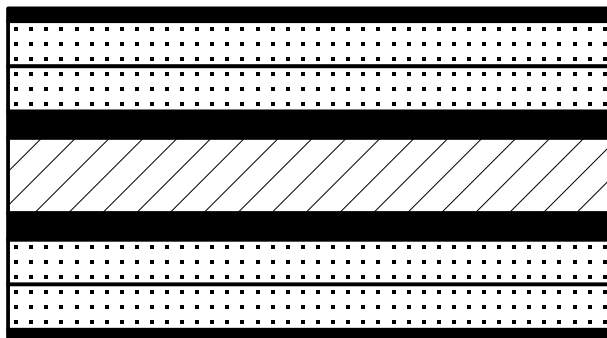
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.100 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer

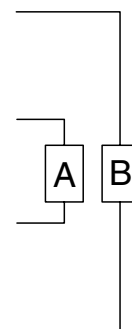


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



	Verpresst	0.41 - 0.47	mm
Endstärke	Bleizinn	0.50 - 0.57	mm
(mit Lötstoplack)	Hot-Air	0.53 - 0.59	mm
	Gold	0.49 - 0.56	mm

# Multilayer-Bautyp 4M5FR4I20K17V1

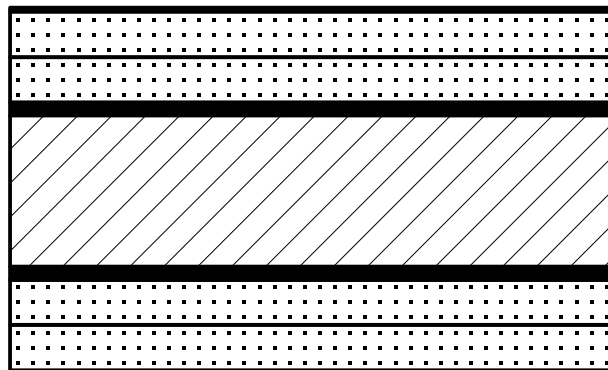
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.005 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer  
  
0.200 FR4  
  
0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.005 Kupfer

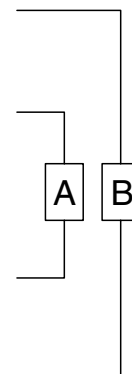


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



	Verpreßt	0.38 - 0.43	mm
Endstärke	Bleizinn	0.47 - 0.53	mm
(mit Lötstoplack)	Hot-Air	0.50 - 0.56	mm
	Gold	0.46 - 0.52	mm

# Multilayer-Bautyp 4M5FR4I20K35

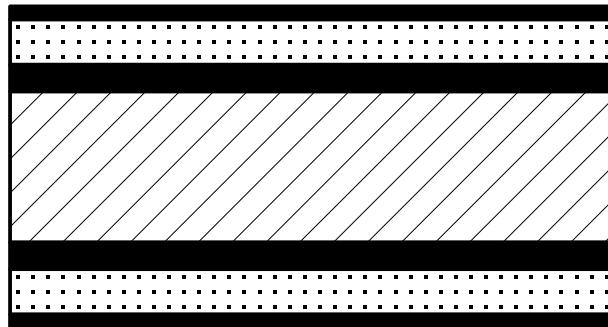
mm Material  
(0.060 Prepreg-Typ : 106)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.035 Kupfer



0.200 FR4

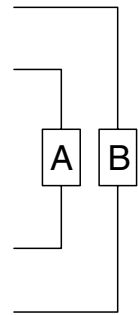
0.035 Kupfer  
0.060 Prepreg  
0.017 Kupfer

\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



	Verpreßt	0.39 - 0.45	mm
Endstärke	Bleizinn	0.48 - 0.54	mm
(mit Lötstoplack)	Hot-Air	0.51 - 0.57	mm
	Gold	0.47 - 0.53	mm

# Multilayer-Bautyp 4M6FR4I10K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100 0.060)	Prepreg-Typ : 2125) Prepreg-Typ : 1080)			
0.017 0.060	Kupfer Prepreg		*.BS	
0.100	Prepreg			
0.035	Kupfer		*.I2(N)	
0.100	FR4			
0.035	Kupfer		*.I3(N)	
0.100	Prepreg			
0.060	Prepreg			
0.017	Kupfer		*.LS	

Endstärke (mit Lötstoplack)	Verpreßt	0.48 - 0.56	mm
	Bleizinn	0.57 - 0.65	mm
	Hot-Air	0.60 - 0.68	mm
	Gold	0.56 - 0.64	mm

# Multilayer-Bautyp 4M8FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060 Prepreg-Typ : 1080) (0.100 Prepreg-Typ : 2125)				
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.060	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I2(N)	
0.200	FR4			
0.035	Kupfer		*.I3(N)	
0.100	Prepreg			
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer		*.LS	

	Verpreßt	0.71 - 0.80	mm
Endstärke	Bleizinn	0.79 - 0.89	mm
(mit Lötstoplack)	Hot-Air	0.82 - 0.92	mm
	Gold	0.78 - 0.88	mm



# Multilayer-Bautyp 4M8FR4I36K17

mm	Material	Schichtbild	File-Typ	Montage
(0.060 0.100)	Prepreg-Typ : 1080) Prepreg-Typ : 2125)			
0.005 0.060	Kupfer Prepreg		*.BS	
0.100 0.017	Prepreg Kupfer		*.I2(N)	
0.360	FR4			
0.017 0.100	Kupfer Prepreg		*.I3(N)	
0.060 0.005	Prepreg Kupfer		*.LS	

	Verpreßt	0.68 - 0.76	mm
Endstärke	Bleizinn	0.77 - 0.86	mm
(mit Lötstoplack)	Hot-Air	0.79 - 0.89	mm
	Gold	0.76 - 0.85	mm



# CAM

Dokument: DOKU160.MLT  
 Erstellt : 22.12.1997 / Wi  
 Revision : 08.02.2001 / HCH

# Multilayer-Bautyp 4M8FR4I46K35

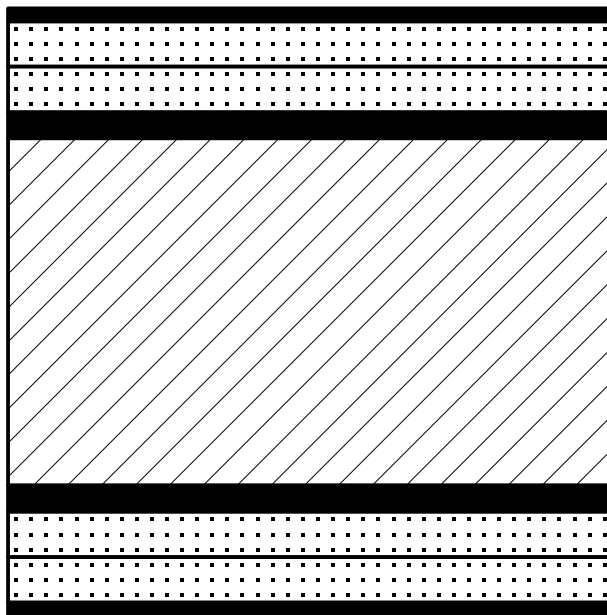
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer

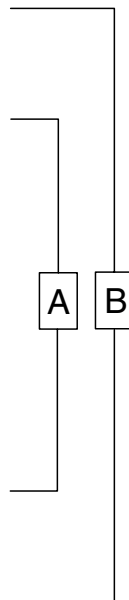


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



0.460 FR4

0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer

	Verpresst	0.73 - 0.83	mm
Endstärke	Bleizinn	0.82 - 0.93	mm
(mit Lötstoplack)	Hot-Air	0.85 - 0.95	mm
	Gold	0.81 - 0.92	mm

# Multilayer-Bautyp 4M8G200I36K17

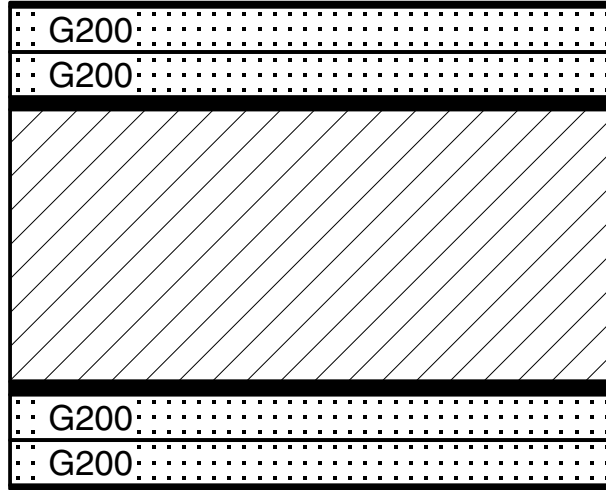
mm Material  
(0.060 G200-Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.005 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer

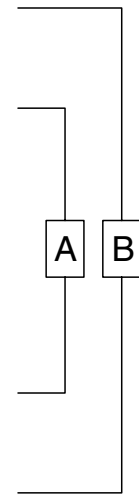


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



0.360 FR4

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.005 Kupfer

	Verpresst	0.61 - 0.69	mm
Endstärke	Bleizinn	0.70 - 0.79	mm
(mit Lötstoplack)	Hot-Air	0.72 - 0.82	mm
	Gold	0.69 - 0.78	mm

# Multilayer-Bautyp 4M10FR4I5K35

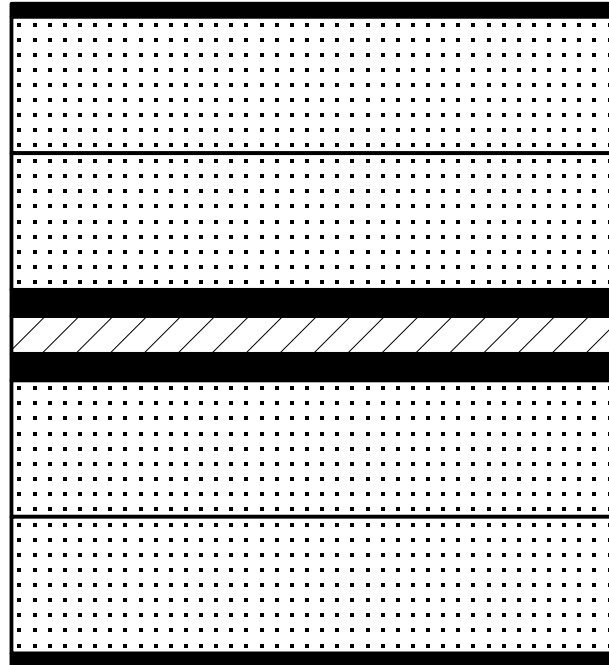
mm Material  
(0.180 Prepreg-Typ : 7628)

Schichtbild

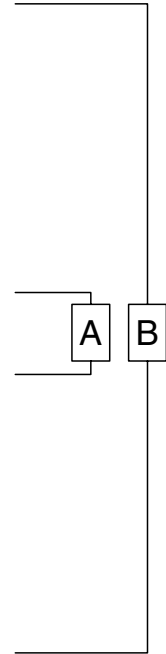
File-Typ

Montage

0.017 Kupfer  
0.180 Prepreg  
0.180 Prepreg  
0.035 Kupfer  
0.050 FR4  
0.035 Kupfer  
0.180 Prepreg  
0.180 Prepreg  
0.017 Kupfer



\*.BS  
\*.I2(N)  
\*.I3(N)  
\*.LS



	Verpreßt	0.83 - 0.93	mm
Endstärke	Bleizinn	0.92 - 1.03	mm
(mit Lötstoplack)	Hot-Air	0.94 - 1.06	mm
	Gold	0.91 - 1.02	mm



# CAM

Dokument: DOKU214.MLT  
Erstellt : 23.07.1998 / Wi  
Revision : 14.02.2001 / HCH

# Multilayer-Bautyp 4M10FR4I10K35

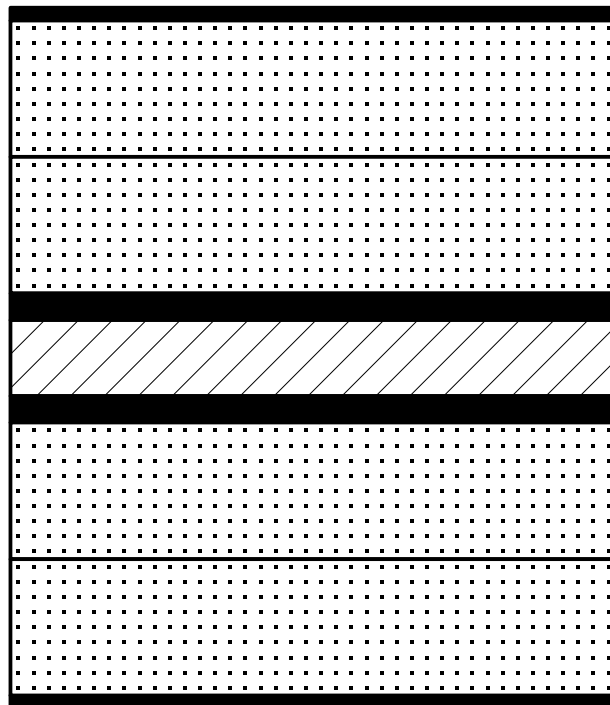
mm Material  
(0.180 Prepreg-Typ : 7628)

Schichtbild

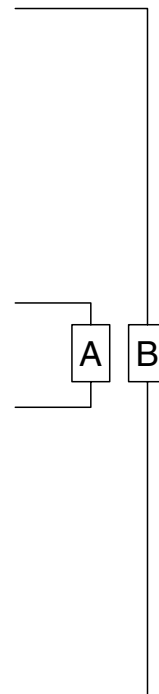
File-Typ

Montage

0.017 Kupfer  
0.180 Prepreg  
0.180 Prepreg  
0.035 Kupfer  
0.100 FR4  
0.035 Kupfer  
0.180 Prepreg  
0.180 Prepreg  
0.017 Kupfer



\*.BS  
\*.I2(N)  
\*.I3(N)  
\*.LS



	Verpreßt	0.86 - 0.98	mm
Endstärke	Bleizinn	0.95 - 1.07	mm
(mit Lötstoplack)	Hot-Air	0.98 - 1.10	mm
	Gold	0.94 - 1.06	mm

# Multilayer-Bautyp 4M10FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060 0.180)	Prepreg-Typ : 1080) Prepreg-Typ : 7628)			
0.017 0.060	Kupfer Prepreg		*.BS	
0.180	Prepreg			
0.060 0.035	Prepreg Kupfer		*.I2(N)	
0.200	FR4			
0.035 0.060	Kupfer Prepreg		*.I3(N)	
0.180	Prepreg			
0.060 0.017	Prepreg Kupfer		*.LS	

	Verpreßt	0.85 - 0.95	mm
Endstärke	Bleizinn	0.93 - 1.05	mm
(mit Lötstoplack)	Hot-Air	0.96 - 1.08	mm
	Gold	0.92 - 1.04	mm



CAM

Dokument: DOKU206.MLT  
 Erstellt : 26.06.1998 / jvi  
 Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 4M10FR4I36K35

mm	Material	Schichtbild	File-Type	Montage
0.017 0.060	Kupfer Prepreg-Typ : 1080) Prepreg-Typ : 7628)		*.BS	
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.360	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.060 0.017	Prepreg Kupfer		*.LS	

Endstärke (mit Lötstoplack)	Verpreßt	0.90 - 1.02	mm
	Bleizinn	0.99 - 1.12	mm
	Hot-Air	1.02 - 1.12	mm
	Gold	0.98 - 1.11	mm

# Multilayer-Bautyp 4M10FR4I46K35

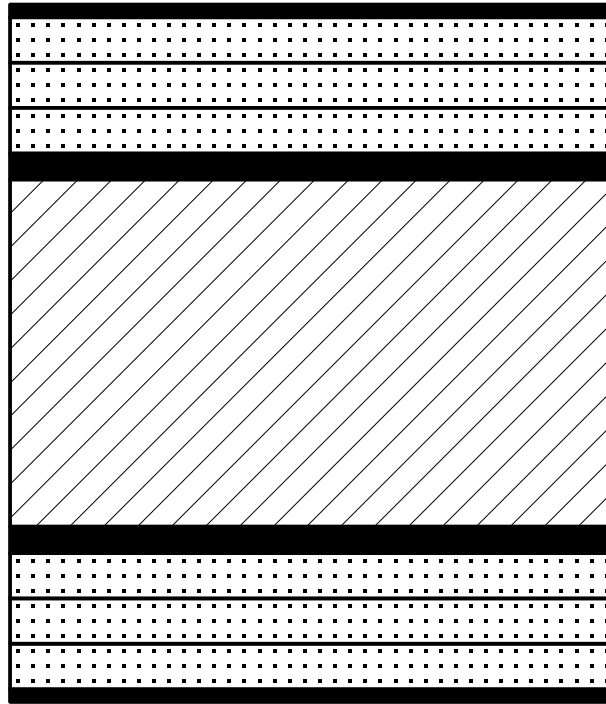
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer

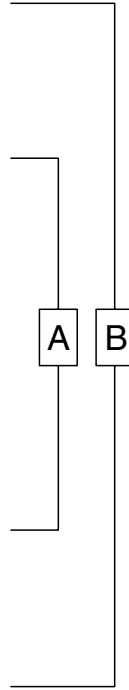


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



0.460 FR4

0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer

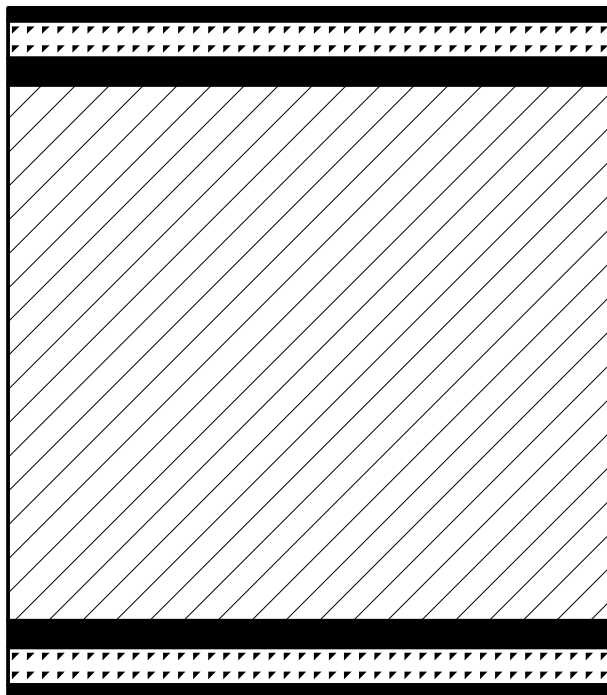
	Verpresst	0.86 - 0.98	mm
Endstärke	Bleizinn	0.95 - 1.07	mm
(mit Lötstoplack)	Hot-Air	0.98 - 1.10	mm
	Gold	0.94 - 1.06	mm



# Multilayer-Bautyp 4M10FR4I71K35

mm Material Schichtbild File-Typ Montage  
 (0.050 HFPrepreg : 106)

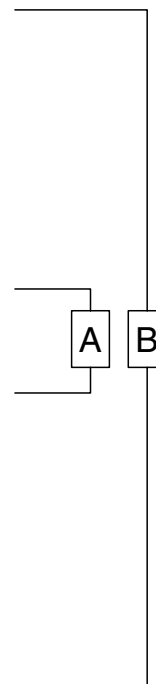
0.017 Kupfer  
 0.050 HFPrepreg  
 0.035 Kupfer



0.710 FR4

0.035 Kupfer  
 0.050 HFPrepreg  
 0.017 Kupfer

\*.BS  
 \*.I2(N)



\*.I3(N)  
 \*.LS

	Verpresst	0.86 - 0.96	mm
Endstärke	Bleizinn	0.94 - 1.06	mm
(mit Lötstoplack)	Hot-Air	0.97 - 1.09	mm
	Gold	0.93 - 1.05	mm

# Multilayer-Bautyp 4M12FR4I10K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			

0.017 Kupfer  
0.060 Prepreg

0.180 Prepreg

0.180 Prepreg

0.035 Kupfer

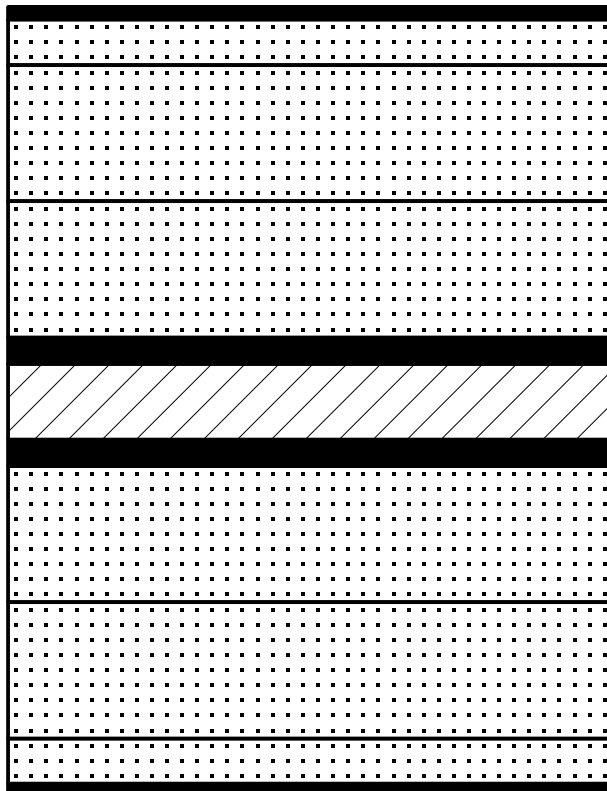
0.100 FR4

0.035 Kupfer

0.180 Prepreg

0.180 Prepreg

0.060 Prepreg  
0.017 Kupfer

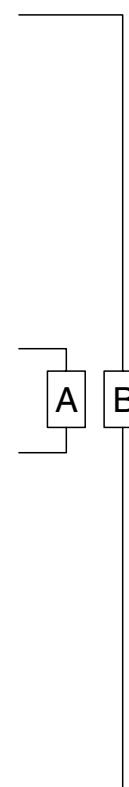


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



	Verpreßt	0.96 - 1.08	mm
Endstärke	Bleizinn	1.05 - 1.18	mm
(mit Lötstoplack)	Hot-Air	1.07 - 1.21	mm
	Gold	1.04 - 1.17	mm



# CAM

Dokument: DOKU101.MLT  
Erstellt : 05.03.1997 / Wi  
Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 4M12FR4I36K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)		*.BS	
0.100	Prepreg-Typ : 2125)			
0.180	Prepreg-Typ : 7628)			
0.035	Kupfer			
0.360	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.017	Kupfer			
			*.I2(N)	
			*.I3(N)	
			*.LS	

Endstärke	Verpreßt	1.04 - 1.18	mm
(mit Lötstoplack)	Bleizinn	1.13 - 1.28	mm
	Hot-Air	1.16 - 1.30	mm
	Gold	1.12 - 1.27	mm



# CAM

Dokument: DOKU020.MLT  
 Erstellt : 31.01.1996 / Mat  
 Revision : 08.02.2001 / HCH

# Multilayer-Bautyp 4M13FR4I71K70V1

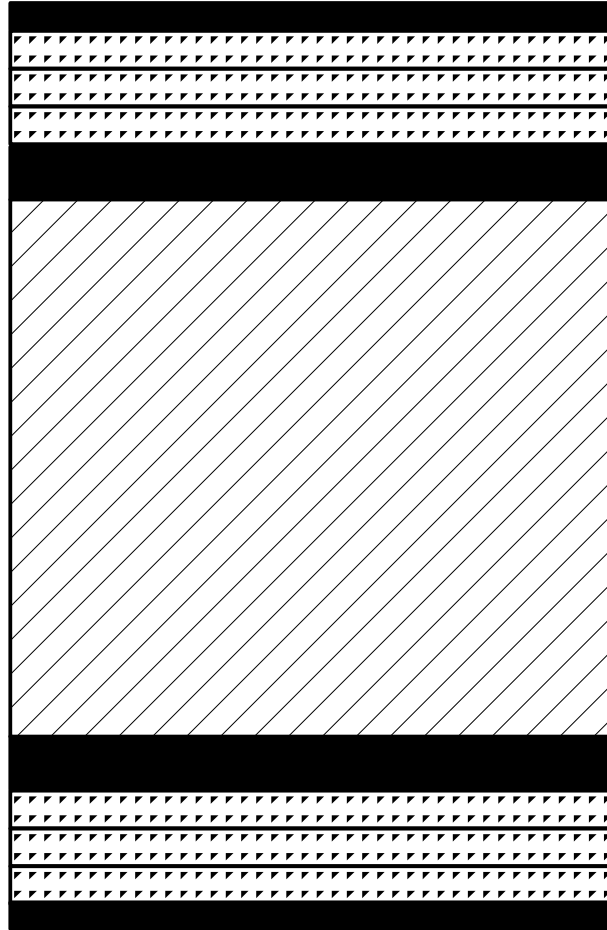
mm Material  
(0.050 HFPreg-Typ : 106)

Schichtbild

File-Typ

Montage

0.035 Kupfer  
0.050 HFPreg  
0.050 HFPreg  
0.050 HFPreg  
0.070 Kupfer



\*.BS

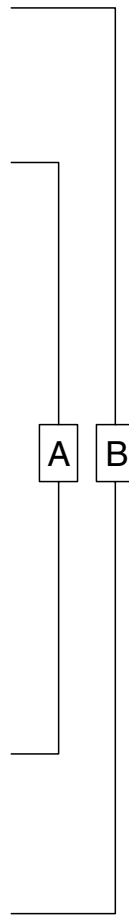
\*.I2(N)

0.710 FR4

\*.I3(N)

\*.LS

0.070 Kupfer  
0.050 HFPreg  
0.050 HFPreg  
0.050 HFPreg  
0.035 Kupfer



	Verpreßt	1.15 - 1.29	mm
Endstärke	Bleizinn	1.24 - 1.39	mm
mit Lötstoplack)	Hot-Air	1.26 - 1.42	mm
	Gold	1.23 - 1.38	mm

# Multilayer-Bautyp 4M13FR4I93K35

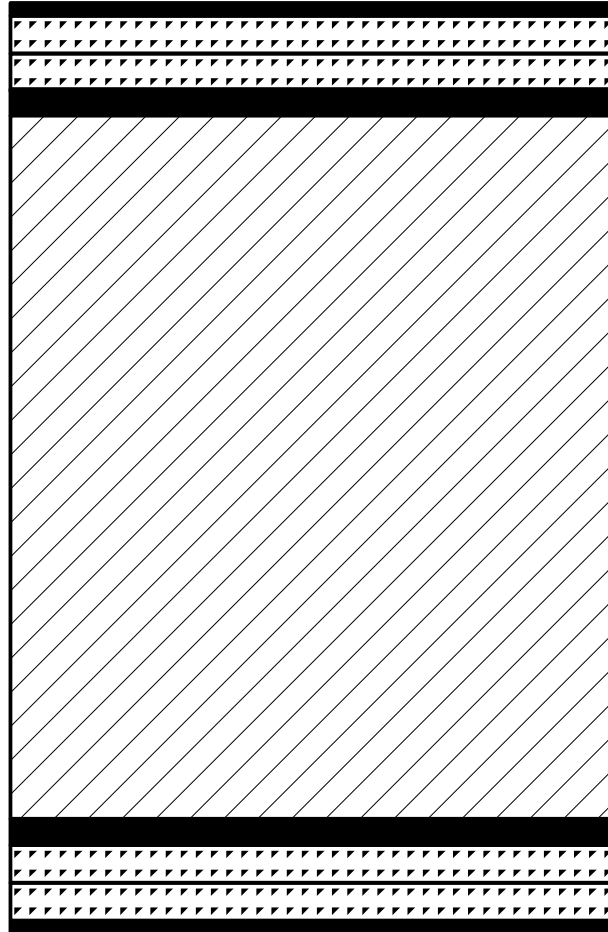
mm Material  
(0.050 HFPregreg-Typ : 106)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.050 HFPregreg  
0.050 HFPregreg  
0.035 Kupfer



0.930 FR4

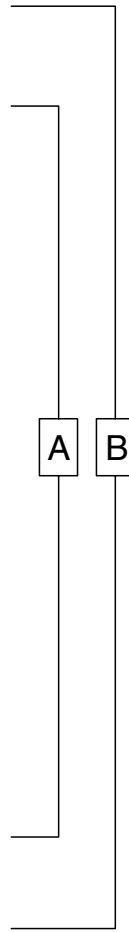
0.035 Kupfer  
0.050 HFPregreg  
0.050 HFPregreg  
0.017 Kupfer

\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



	Verpresst	1.16 - 1.30	mm
Endstärke	Bleizinn	1.24 - 1.40	mm
(mit Lötstoplack)	Hot-Air	1.27 - 1.43	mm
	Gold	1.24 - 1.39	mm



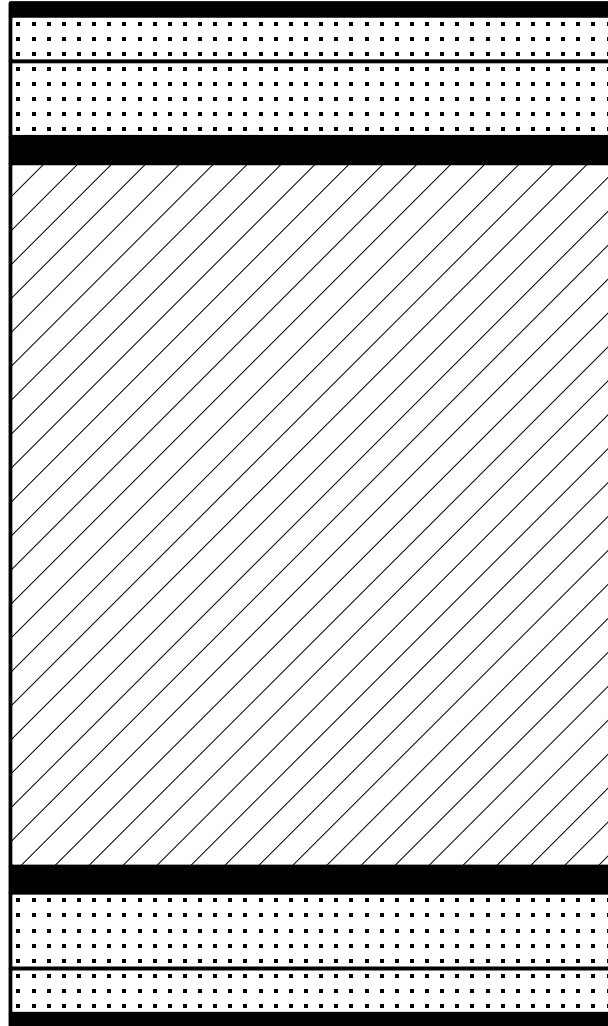
# CAM

Dokument: DOKU156.MLT  
Erstellt : 24.11.1997 / Wi  
Revision : 03.01.2001 / HCH

# Multilayer-Bautyp 4M14FR4I93K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			

0.017 Kupfer  
 0.060 Prepreg  
 0.100 Prepreg  
 0.035 Kupfer

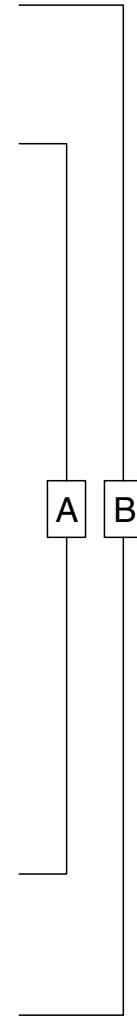


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



0.930 FR4

0.035 Kupfer  
 0.100 Prepreg  
 0.060 Prepreg  
 0.017 Kupfer

	Verpreßt	1.23 - 1.39	mm
Endstärke	Bleizinn	1.32 - 1.49	mm
(mit Lötstoplack)	Hot-Air	1.34 - 1.52	mm
	Gold	1.31 - 1.48	mm

# Multilayer-Bautyp 4M15FR4I5K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.060	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer			
0.050	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		
		*.I2(N)		
		*.I3(N)		

	Verpreßt	1.38 - 1.56	mm
Endstärke	Bleizinn	1.47 - 1.66	mm
(mit Lötstoplack)	Hot-Air	1.49 - 1.69	mm
	Gold	1.46 - 1.65	mm



# CAM

Dokument: DOKU105.MLT  
 Erstellt : 22.04.1997 / jvi  
 Revision : 21.11.2000 / HCH

# Multilayer-Bautyp 4M15FR4I7K35

mm	Material	Schichtbild	File-Typ	Montage	
(0.100	Prepreg-Typ : 2125)				
(0.180	Prepreg-Typ : 7628)				
0.017	Kupfer		*.BS		
0.100	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.035	Kupfer				*.I2(N)
0.075	FR4				
0.035	Kupfer				*.I3(N)
0.180	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.100	Prepreg				
0.017	Kupfer				*.LS

	Verpreßt	1.37 - 1.55	mm
Endstärke	Bleizinn	1.46 - 1.65	mm
(mit Lötstoplack)	Hot-Air	1.49 - 1.67	mm
	Gold	1.45 - 1.64	mm



# CAM

Dokument: DOKU022.MLT  
 Erstellt : 31.01.1996 / Mat  
 Revision : 21.11.2000 / HCH



# Multilayer-Bautyp 4M15FR4I10K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.100	Prepreg			
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.100	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.017	Kupfer		*.LS	

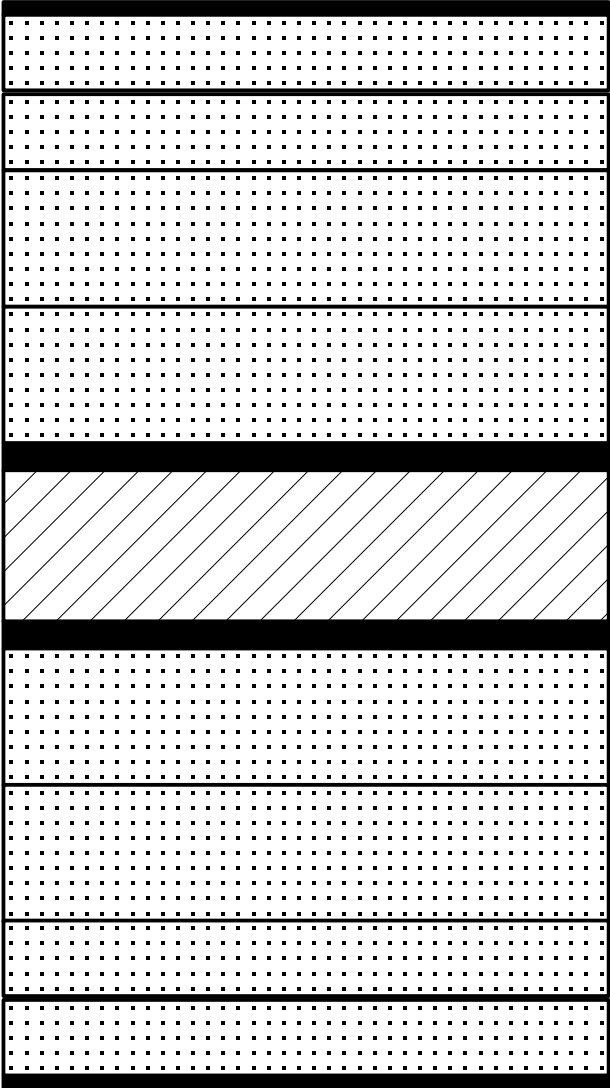
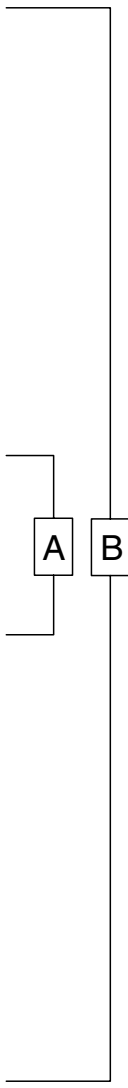
	Verpreßt	1.24 - 1.40	mm
Endstärke	Bleizinn	1.33 - 1.50	mm
(mit Lötstoplack)	Hot-Air	1.35 - 1.53	mm
	Gold	1.32 - 1.49	mm



# CAM

Dokument: DOKU078.MLT  
 Erstellt : 08.02.1999 / jvi-Wi  
 Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 4M15FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100 Prepreg-Typ : 2125) (0.180 Prepreg-Typ : 7628)				
0.017	Kupfer		*.BS	
0.100	Prepreg			
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.200	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.017	Kupfer		*.LS	

	Verpreßt	1.33 - 1.51	mm
Endstärke	Bleizinn	1.42 - 1.60	mm
(mit Lötstoplack)	Hot-Air	1.45 - 1.63	mm
	Gold	1.41 - 1.59	mm



# CAM

Dokument: DOKU135.MLT  
 Erstellt : 27.08.1997 / jvi  
 Revision : 14.11.2000 / HCH

# Multilayer-Bautyp 4M15FR4I36K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.360	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.017	Kupfer	*.LS		

	Verpreßt	1.30 - 1.47	mm
Endstärke	Bleizinn	1.39 - 1.57	mm
(mit Lötstoplack)	Hot-Air	1.41 - 1.60	mm
	Gold	1.38 - 1.56	mm



# CAM

Dokument: DOKU031.MLT  
 Erstellt : 20.02.1996 / Wi  
 Revision : 08.02.2001 / HCH

# Multilayer-Bautyp 4M15FR4I36K35V1

mm	Material (0.180 Prepreg-Typ : 7628)	Schichtbild	File-Typ	Montage
0.035	Kupfer		*.BS	
0.360	FR4			
0.035	Kupfer		*.I2(N)	
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I3(N)	
0.360	FR4			
0.035	Kupfer		*.LS	

	Verpresst	1.32 - 1.48	mm
Endstärke	Bleizinn	1.40 - 1.58	mm
(mit Lötstoplack)	Hot-Air	1.43 - 1.61	mm
	Gold	1.39 - 1.57	mm



# CAM

Dokument: DOKU049.MLT  
 Erstellt : 21.05.1996 / Vuc  
 Revision : 08.02.2001 / HCH

# Multilayer-Bautyp 4M15FR4I36K35V2

mm	Material	Schichtbild	File-Typ	Montage	
0.017	Kupfer		*.BS		
(0.100)	Prepreg-Typ : 2125)				
(0.180)	Prepreg-Typ : 7628)				
0.100	Prepreg		Tg 150°		
0.180	Prepreg		Tg 150°		
0.180	Prepreg		Tg 150°		
0.035	Kupfer				*.I2(N)
0.360	FR4		Tg 150°		
0.035	Kupfer				*.I3(N)
0.180	Prepreg		Tg 150°		
0.180	Prepreg	Tg 150°			
0.100	Prepreg	Tg 150°			
0.017	Kupfer		*.LS		

Verpreßt	1.30 - 1.46	mm
Endstärke	Bleizinn	1.39 - 1.57 mm
(mit Lötstoplack)	Hot-Air	1.41 - 1.60 mm
	Gold	1.38 - 1.56 mm



# CAM

Dokument: DOKU181.MLT  
 Erstellt : 16.04.1998 / Wi  
 Revision : 08.02.2001 / HCH

# Multilayer-Bautyp 4M15FR4I46K17

mm Material  
 (0.060 Prepreg-Typ : 1080)  
 (0.180 Prepreg-Typ : 7628)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
 0.060 Prepreg

0.180 Prepreg

0.180 Prepreg

0.017 Kupfer

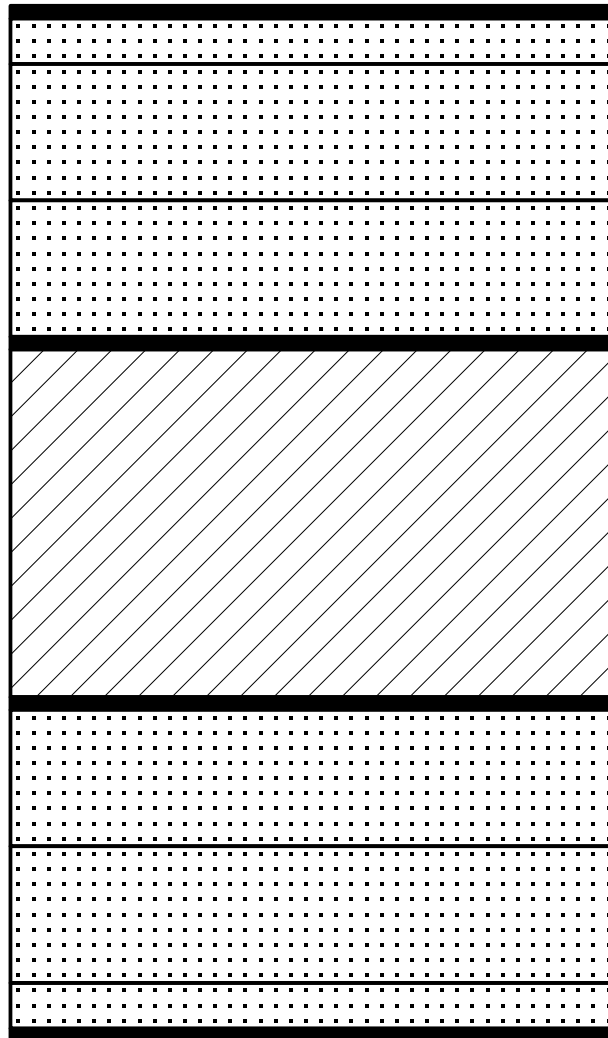
0.460 FR4

0.017 Kupfer

0.180 Prepreg

0.180 Prepreg

0.060 Prepreg  
 0.017 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

A

B

	Verpresst	1.28 - 1.44	mm
Endstärke	Bleizinn	1.37 - 1.54	mm
(mit Lötstoplack)	Hot-Air	1.39 - 1.57	mm
	Gold	1.36 - 1.53	mm



# CAM

Dokument: DOKU165.MLT  
 Erstellt : 23.01.1998 / Wi  
 Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 4M15FR4I46K35

mm	Material	Schichtbild	File-Typ	Montage
0.017 0.060	Kupfer Prepreg		*.BS	
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.460	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.180	Prepreg			
0.060 0.017	Prepreg Kupfer		*.LS	

	Verpreßt	1.32 - 1.48	mm
Endstärke	Bleizinn	1.40 - 1.58	mm
(mit Lötstoplack)	Hot-Air	1.43 - 1.61	mm
	Gold	1.39 - 1.57	mm



# CAM

Dokument: DOKU086.MLT  
 Erstellt : 17.12.1996 / jvi  
 Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 4M15FR4I93K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100 Prepreg-Typ : 2125)				
0.017	Kupfer		*.BS	
0.100	Prepreg		*.I2(N)	
0.100	Prepreg			
0.035	Kupfer			
0.930	FR4			
0.035	Kupfer		*.I3(N)	
0.100	Prepreg			
0.100	Prepreg			
0.017	Kupfer		*.LS	

Verpreßt	1.34 - 1.52	mm
Endstärke	Bleizinn	1.43 - 1.62 mm
(mit Lötstoplack)	Hot-Air	1.46 - 1.64 mm
	Gold	1.42 - 1.60 mm



# CAM

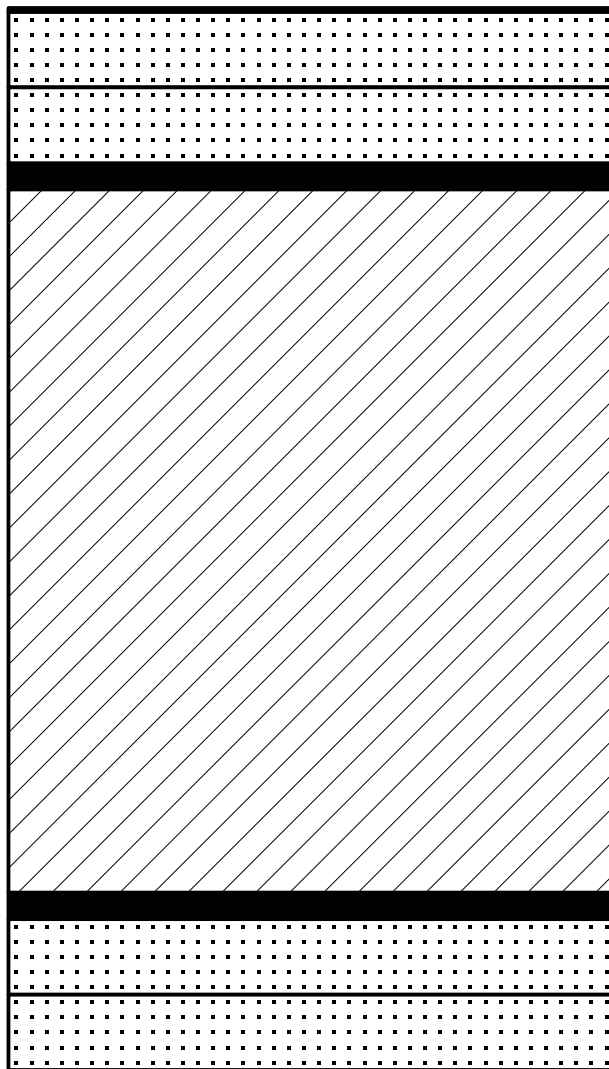
Dokument: DOKU007.MLT  
 Erstellt : 10.10.1995 / Wi  
 Revision : 29.01.2001 / HCH



# Multilayer-Bautyp 4M15FR4I93K35V1

mm Material Schichtbild File-Typ Montage  
 (0.100 Prepreg-Typ : 2125)

0.005 Kupfer  
 0.100 Prepreg  
 0.100 Prepreg  
 0.035 Kupfer

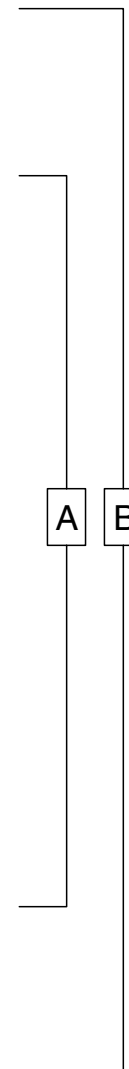


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



0.930 FR4

0.035 Kupfer  
 0.100 Prepreg  
 0.100 Prepreg  
 0.005 Kupfer

	Verpresst	1.33 - 1.49	mm
Endstärke	Bleizinn	1.41 - 1.59	mm
(mit Lötstoplack)	Hot-Air	1.44 - 1.62	mm
	Gold	1.40 - 1.58	mm

# Multilayer-Bautyp 4M15FR4I93K35V2

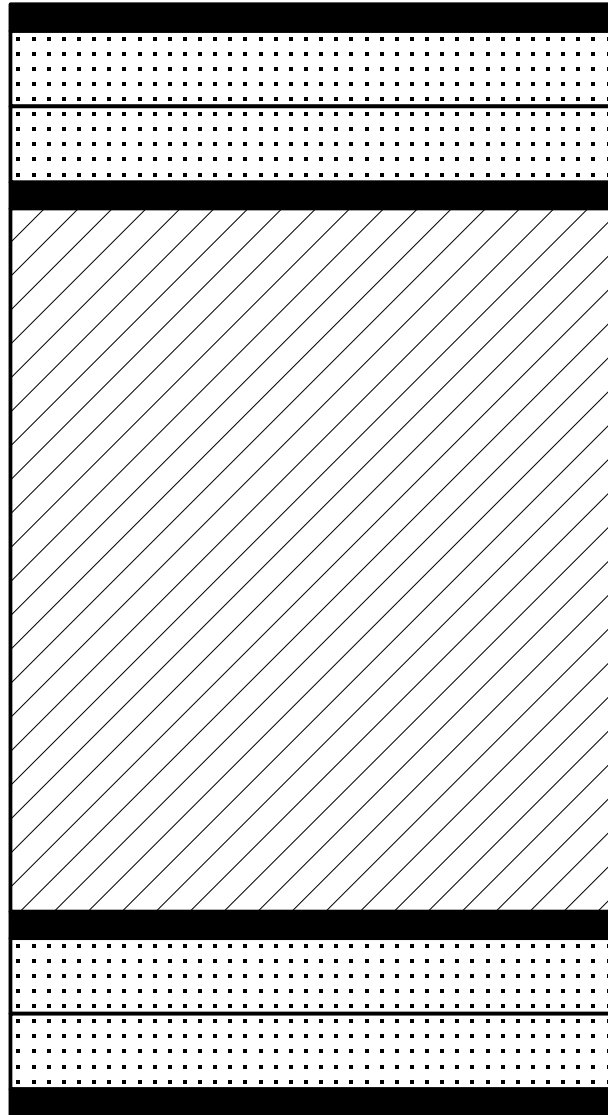
mm Material  
(0.100 Prepreg-Typ : 2125)

Schichtbild

File-Typ

Montage

0.035 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

0.930 FR4

0.035 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer

A B

	Verpresst	1.30 - 1.46	mm
Endstärke	Bleizinn	1.39 - 1.46	mm
(mit Lötstoplack)	Hot-Air	1.41 - 1.59	mm
	Gold	1.38 - 1.55	mm

# Multilayer-Bautyp 4M15FR4I93K35V3

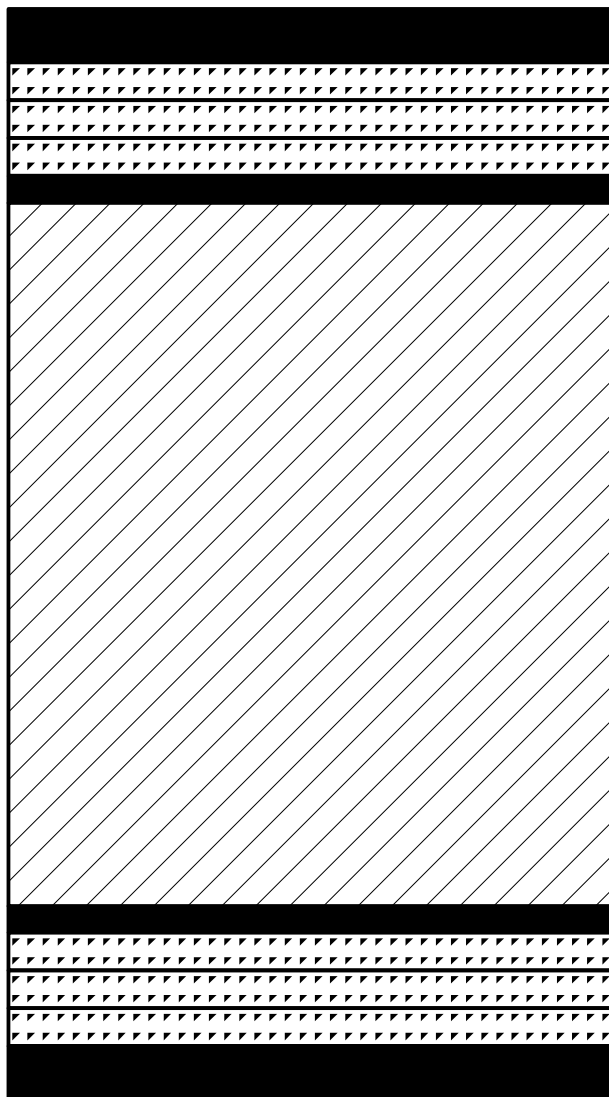
mm Material  
(0.050 HFPreg-Prep-Typ : 106)

Schichtbild

File-Typ

Montage

0.070 Kupfer  
0.050 HFPreg-Prep  
0.050 HFPreg-Prep  
0.050 HFPreg-Prep  
0.035 Kupfer



\*.BS

\*.I2(N)

0.930 FR4

A B

\*.I3(N)

0.035 Kupfer  
0.050 HFPreg-Prep  
0.050 HFPreg-Prep  
0.050 HFPreg-Prep  
0.070 Kupfer

\*.LS

	Verpreßt	1.35 - 1.53	mm
Endstärke	Bleizinn	1.44 - 1.63	mm
(mit Lötstoplack)	Hot-Air	1.47 - 1.65	mm
	Gold	1.43 - 1.62	mm

# Multilayer-Bautyp 4M15FR4I93K70

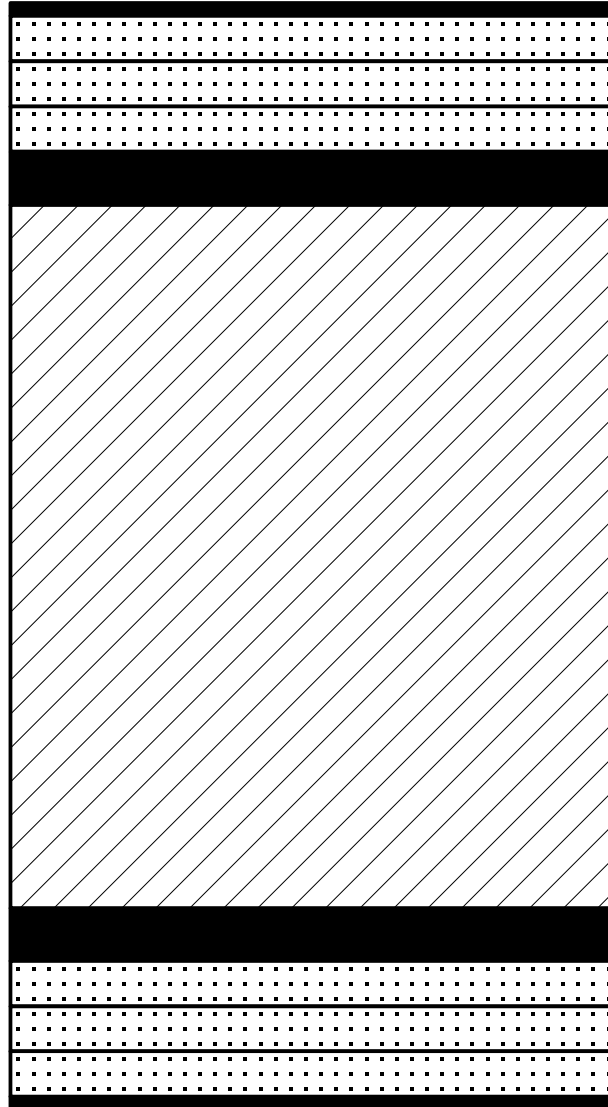
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.070 Kupfer



\*.BS

\*.I2(N)

0.930 FR4

A

B

0.070 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer

\*.I3(N)

\*.LS

	Verpreßt	1.37 - 1.55	mm
Endstärke	Bleizinn	1.46 - 1.65	mm
(mit Lötstoplack)	Hot-Air	1.49 - 1.67	mm
	Gold	1.45 - 1.67	mm



# CAM

Dokument: DOKU077.MLT  
Erstellt : 14.11.1996 / jvi  
Revision : 21.11.2000 / HCH

# Multilayer-Bautyp 4M15FR4I93K70V1

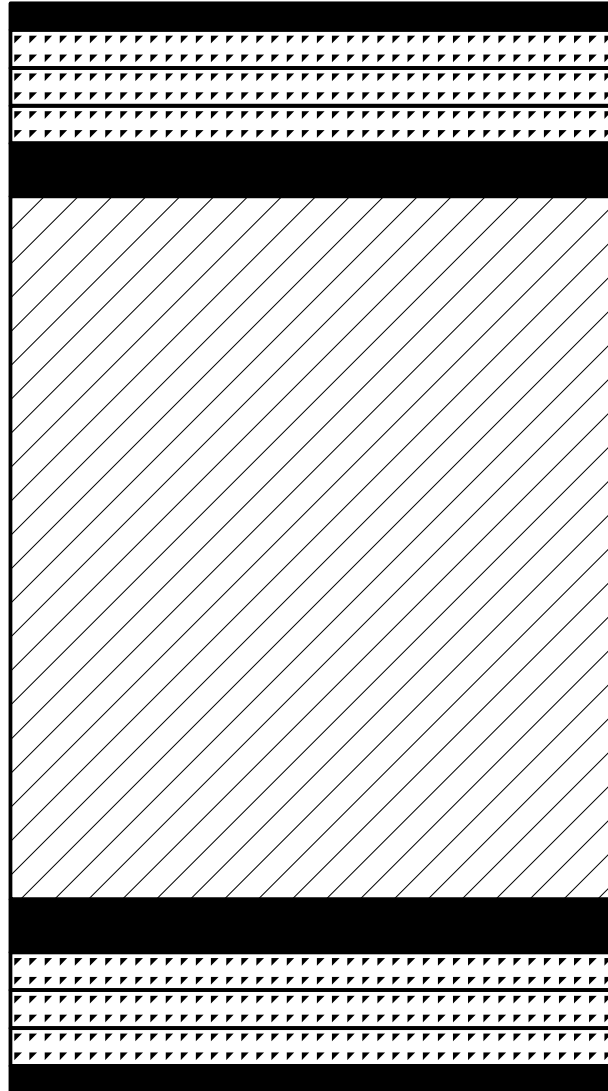
mm Material  
(0.050 HF-Prepreg-Typ : 106)

Schichtbild

File-Typ

Montage

0.035 Kupfer  
0.050 HFPrepreg  
0.050 HFPrepreg  
0.050 HFPrepreg  
0.070 Kupfer



\*.BS

\*.I2(N)

0.930 FR4

A B

0.070 Kupfer  
0.050 HFPrepreg  
0.050 HFPrepreg  
0.050 HFPrepreg  
0.035 Kupfer

\*.I3(N)

\*.LS

	Verpreßt	1.32 - 1.48	mm
Endstärke	Bleizinn	1.40 - 1.58	mm
(mit Lötstoplack)	Hot-Air	1.43 - 1.61	mm
	Gold	1.39 - 1.57	mm



# CAM

Dokument: DOKU112.MLT  
Erstellt : 29.11.1999 / jvi  
Revision : 08.02.2001 / HCH

# Multilayer-Bautyp 4M16FR4I10K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.060	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer			
0.100	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		

Verpreßt	1.43 - 1.61	mm
Endstärke	Bleizinn	1.52 - 1.71 mm
(mit Lötstoplack)	Hot-Air	1.54 - 1.74 mm
	Gold	1.51 - 1.70 mm



Dokument: DOKU061.MLT  
 Erstellt : 16.06.1997 / Wi  
 Revision : 21.11.2000 / HCH

# Multilayer-Bautyp 4M16FR4I10K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.035	Kupfer		*.BS	
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.100	FR4		*.I3(N)	
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.LS	

Verpreßt	1.43 - 1.61	mm
Endstärke	Bleizinn	1.52 - 1.71 mm
(mit Lötstoplack)	Hot-Air	1.54 - 1.74 mm
	Gold	1.51 - 1.70 mm



# CAM

Dokument: DOKU096.MLT  
 Erstellt : 16.06.1997 / jvi  
 Revision : 21.11.2000 / HCH

# Multilayer-Bautyp 4M16FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
0.060	Prepreg-Typ : 1080		*.BS	
0.017	Kupfer			
0.060	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer			
0.200	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.060	Prepreg	*.I2(N)		
0.017	Kupfer			
0.060	Prepreg	*.I3(N)		
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.060	Prepreg	*.LS		
0.017	Kupfer			

Endstärke	Verpreßt	1.41 - 1.59	mm
(mit Lötstoplack)	Bleizinn	1.50 - 1.69	mm
	Hot-Air	1.53 - 1.72	mm
	Gold	1.49 - 1.68	mm



CAM

Dokument: DOKU009.MLT  
 Erstellt : 09.07.1996 / jvi  
 Revision : 21.11.2000 / HCH



# Multilayer-Bautyp 4M16FR4I20K35V1

mm Material  
 (0.060 Prepreg-Typ : 1080)  
 (0.180 Prepreg-Typ : 7628)

Schichtbild

File-Typ Montage

0.035 Kupfer  
 0.060 Prepreg

0.180 Prepreg

0.180 Prepreg

0.180 Prepreg

0.035 Kupfer

0.200 FR4

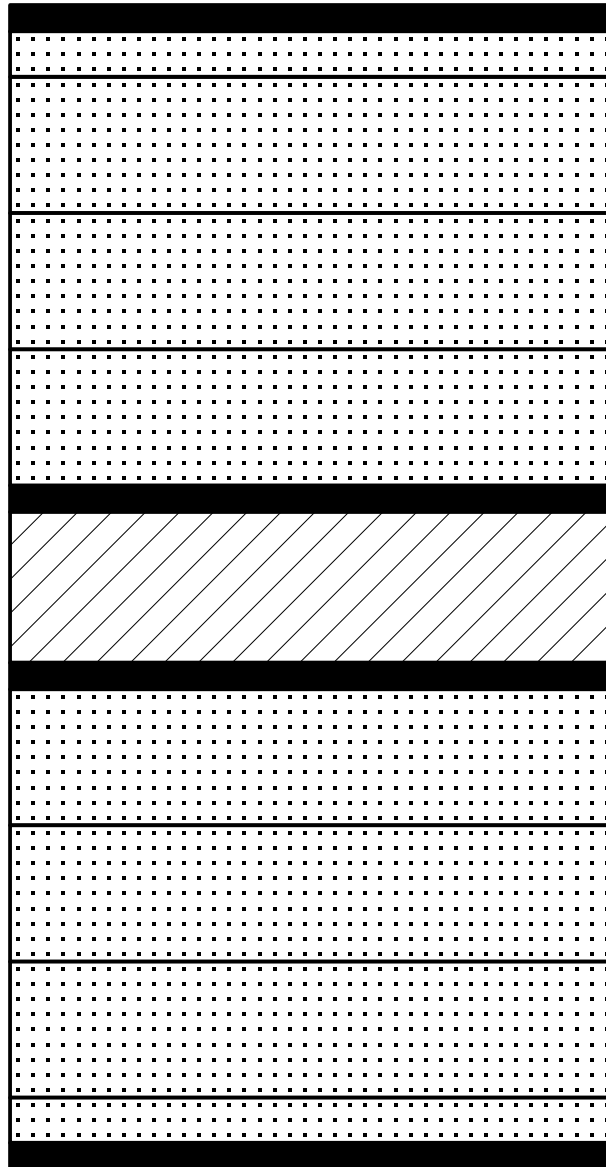
0.035 Kupfer

0.180 Prepreg

0.180 Prepreg

0.180 Prepreg

0.060 Prepreg  
 0.035 Kupfer

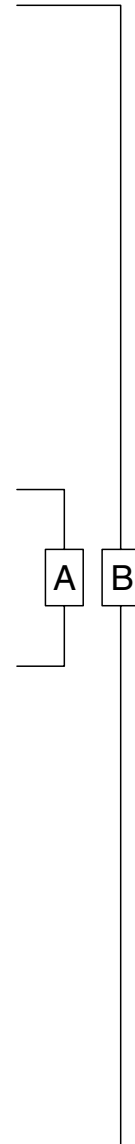


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



	Verpreßt	1.45 - 1.63	mm
Endstärke	Bleizinn	1.54 - 1.73	mm
(mit Lötstoplack)	Hot-Air	1.56 - 1.76	mm
	Gold	1.53 - 1.72	mm

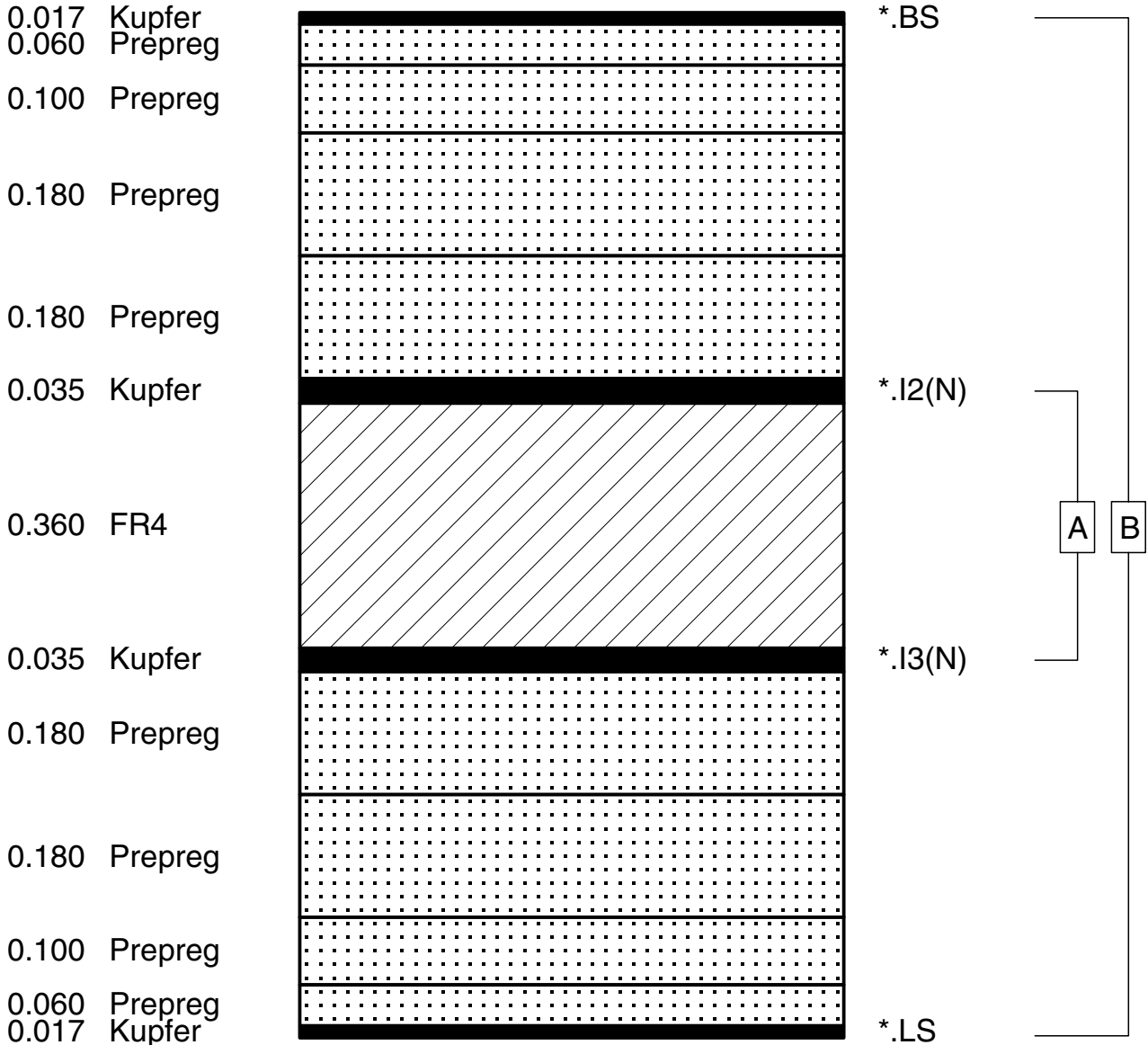


# CAM

Dokument: DOKU114.MLT  
 Erstellt : 14.05.1997 / jvi  
 Revision : 21.11.2000 / HCH

# Multilayer-Bautyp 4M16FR4I36K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			



	Verpreßt	1.41 - 1.59	mm
Endstärke	Bleizinn	1.50 - 1.69	mm
(mit Lötstoplack)	Hot-Air	1.52 - 1.72	mm
	Gold	1.49 - 1.68	mm



# CAM

Dokument: DOKU119.MLT  
 Erstellt : 30.05.1997 / jvi  
 Revision : 17.05.2000 / HCH

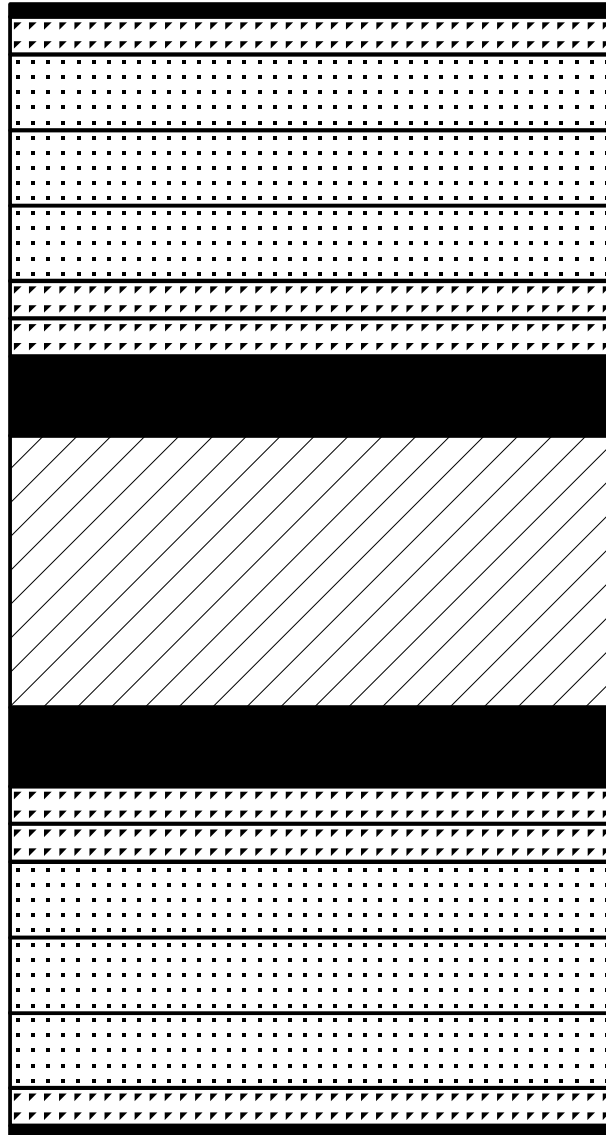
# Multilayer-Bautyp 4M16FR4I36K105

mm Material  
 (0.050 HF-Prepreg : 106)  
 (0.100 Prepreg-Typ : 2125)

Schichtbild

File-Typ Montage

0.017 Kupfer  
 0.050 HFPrepreg  
 0.100 Prepreg  
 0.100 Prepreg  
 0.100 Prepreg  
 0.050 HFPrepreg  
 0.050 HFPrepreg  
 0.105 Kupfer  
  
 0.360 FR4  
  
 0.105 Kupfer  
 0.050 HFPrepreg  
 0.050 HFPrepreg  
 0.100 Prepreg  
 0.100 Prepreg  
 0.100 Prepreg  
 0.050 HFPrepreg  
 0.017 Kupfer

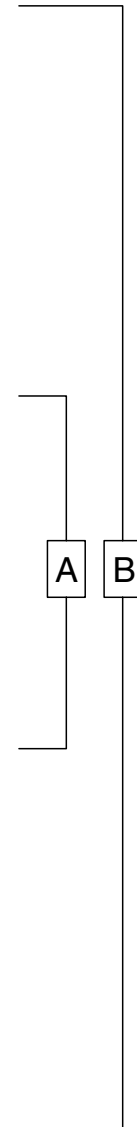


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



	Verpresst	1.42 - 1.61	mm
Endstärke	Bleizinn	1.51 - 1.70	mm
(mit Lötstoplack)	Hot-Air	1.53 - 1.73	mm
	Gold	1.50 - 1.69	mm

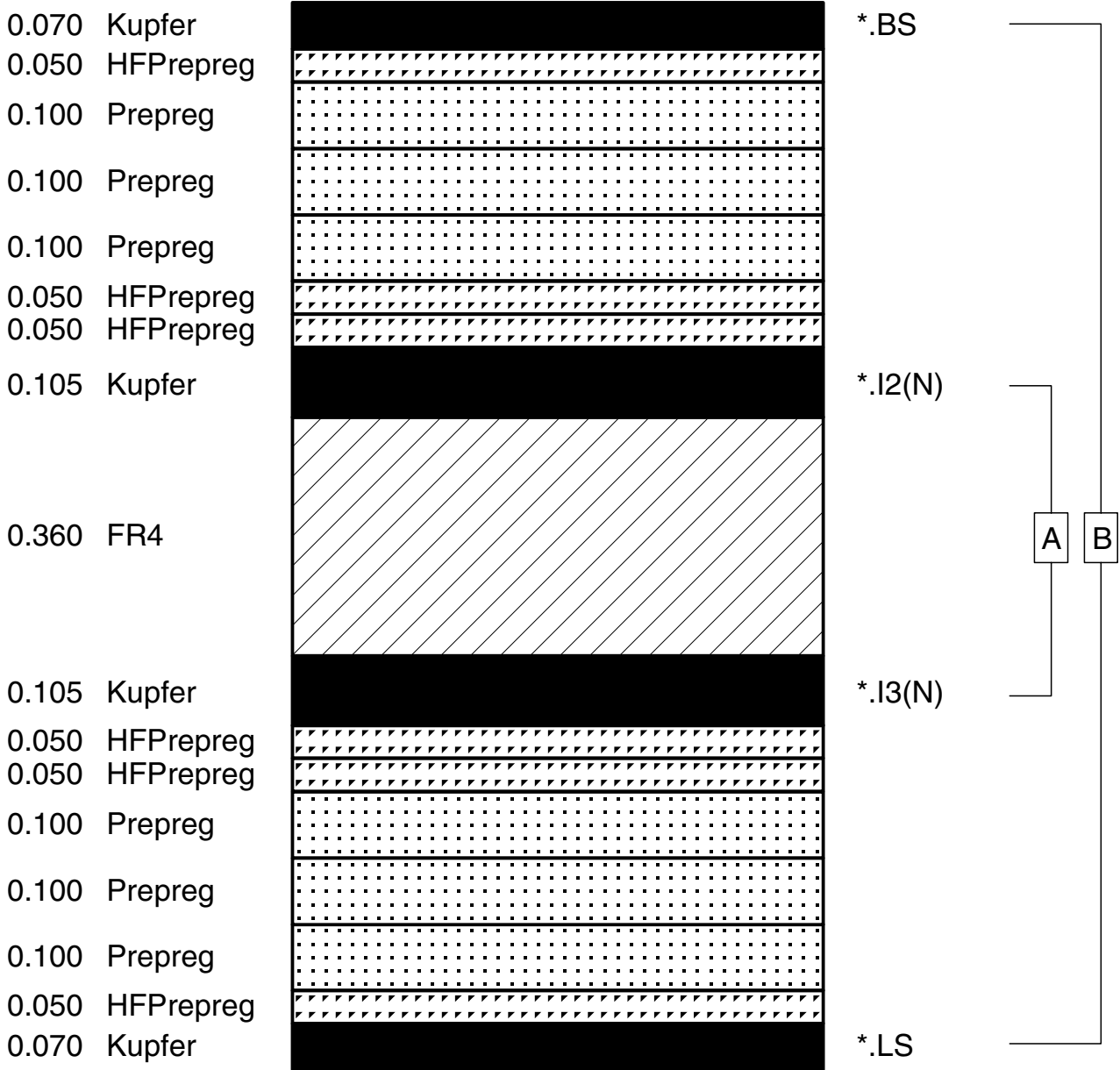


# CAM

Dokument: DOKU144.MLT  
 Erstellt : 04.11.1997 / Wi-jvi  
 Revision : 29.01.2001 / HCH

# Multilayer-Bautyp 4M16FR4I36K105V1

mm Material Schichtbild File-Typ Montage  
 (0.050 HF-Prepreg : 106)  
 (0.100 Prepreg-Typ : 2125)



	Verpresst	1.42 - 1.61	mm
Endstärke	Bleizinn	1.51 - 1.70	mm
(mit Lötstoplack)	Hot-Air	1.53 - 1.73	mm
	Gold	1.50 - 1.69	mm



# CAM

Dokument: DOKU140.MLT  
 Erstellt : 04.11.1997 / Wi  
 Revision : 16.02.2001 / HCH

# Multilayer-Bautyp 4M16FR4I46K35

mm	Material	Schichtbild	File-Typ	Montage
0.100	Prepreg-Typ : 2125)			
0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.460	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.017	Kupfer		*.LS	

Endstärke	Verpreßt	1.40 - 1.57	mm
(mit Lötstoplack)	Bleizinn	1.48 - 1.67	mm
	Hot-Air	1.51 - 1.70	mm
	Gold	1.47 - 1.66	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

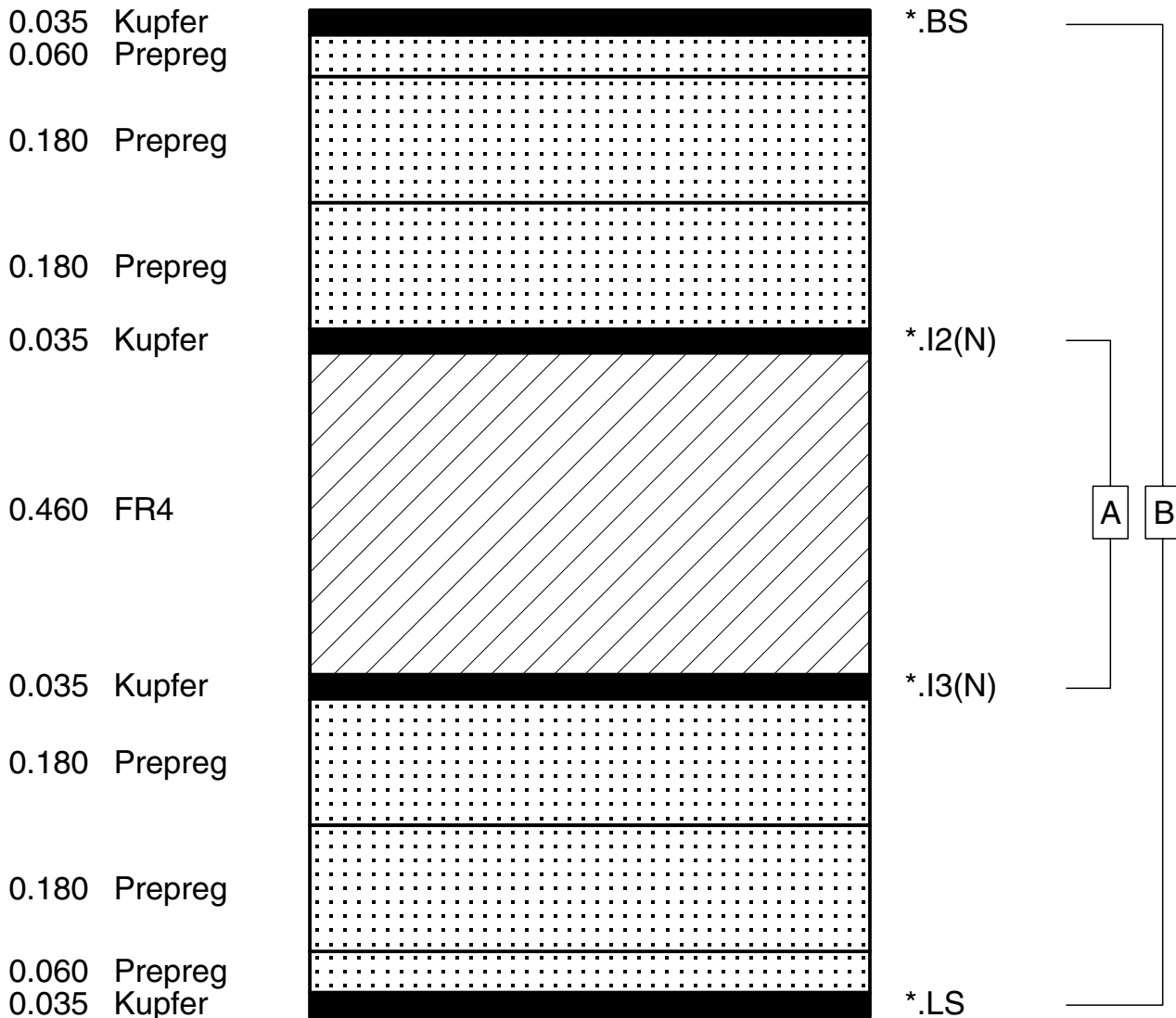


# CAM

Dokument: DOKU107.MLT  
 Erstellt : 21.04.1997 / Wi  
 revision : 29.01.2001 / HCH

# Multilayer-Bautyp 4M16FR4I46K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			



Endstärke	Verpreßt	1.38 - 1.55	mm
(mit Lötstoplack)	Bleizinn	1.47 - 1.65	mm
	Hot-Air	1.49 - 1.68	mm
	Gold	1.46 - 1.64	mm

# Multilayer-Bautyp 4M16FR4I71K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)		*.BS	
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer			
0.060	Prepreg			
0.100	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.710	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.100	Prepreg			
0.060	Prepreg	*.LS		
0.017	Kupfer			

Verpreßt	1.42 - 1.61	mm
Endstärke	Bleizinn	1.51 - 1.71 mm
(mit Lötstoplack)	Hot-Air	1.54 - 1.73 mm
	Gold	1.50 - 1.69 mm



# CAM

Dokument: DOKU070.MLT  
 Erstellt : 31.10.1996 / Wi  
 Revision : 26.01.2001 / HCH

# Multilayer-Bautyp 4M16FR4I71K70V1

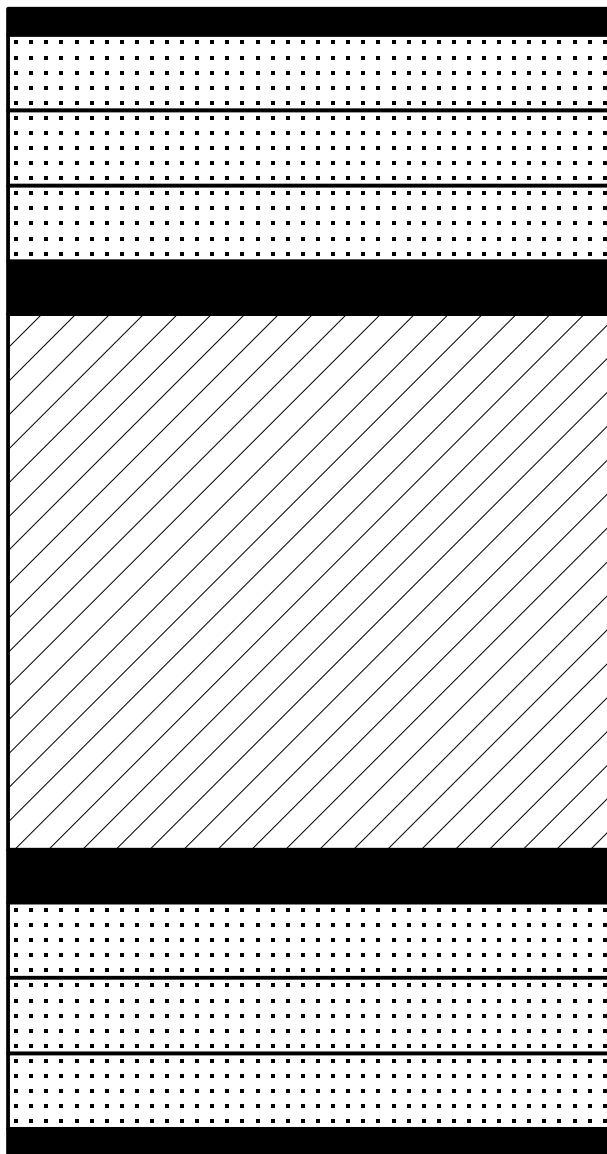
mm Material  
(0.100 Prepreg-Typ : 2125)

Schichtbild

File-Typ

Montage

0.035 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.100 Prepreg  
0.070 Kupfer



\*.BS

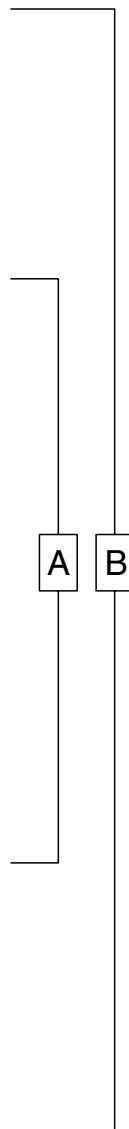
\*.I2(N)

0.710 FR4

\*.I3(N)

0.070 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer

\*.LS



	Verpreßt	1.43 - 1.61	mm
Endstärke	Bleizinn	1.52 - 1.71	mm
(mit Lötstoplack)	Hot-Air	1.54 - 1.74	mm
	Gold	1.51 - 1.70	mm



# Multilayer-Bautyp 4M16FR4I93K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)		*.BS  *.I2(N)     *.I3(N)  *.LS	
0.017	Kupfer			
0.060	Prepreg			
0.180	Prepreg			
0.035	Kupfer			
0.930	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.060	Prepreg			
0.017	Kupfer			

Endstärke	Verpreßt	1.44 - 1.62	mm
(mit Lötstoplack)	Bleizinn	1.53 - 1.72	mm
	Hot-Air	1.55 - 1.75	mm
	Gold	1.52 - 1.71	mm



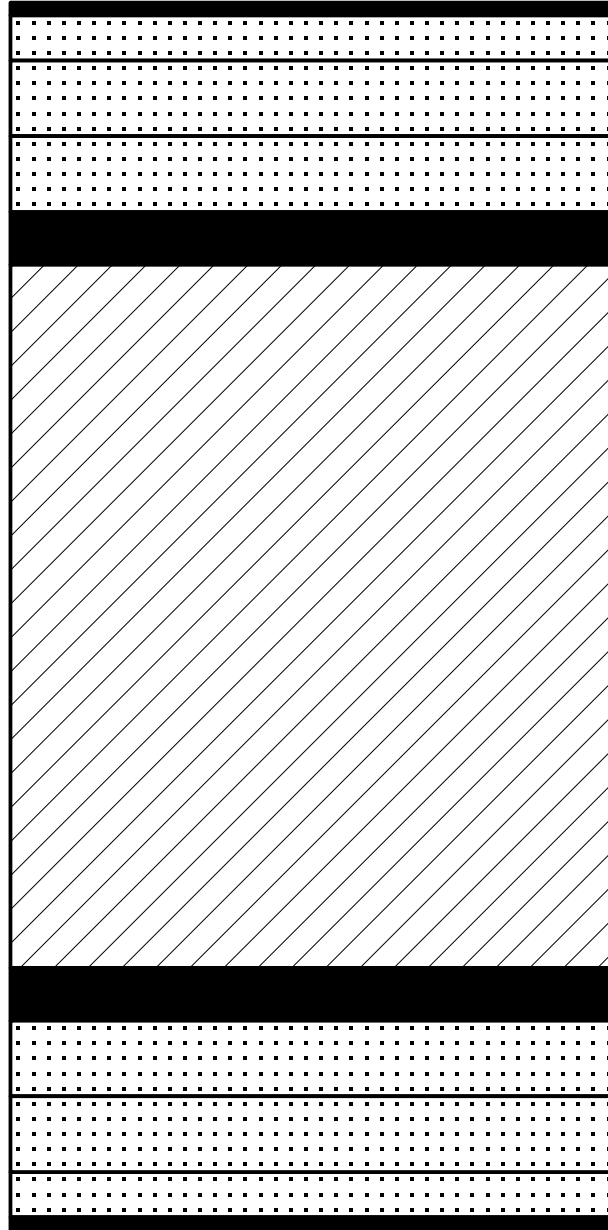
**CAM**

Dokument: DOKU028.MLT  
 Erstellt : 16.02.1996 / Wi  
 Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 4M16FR4I93K70

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			

0.017 Kupfer  
 0.060 Prepreg  
 0.100 Prepreg  
 0.100 Prepreg  
 0.070 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

0.930 FR4

A B

0.070 Kupfer  
 0.100 Prepreg  
 0.100 Prepreg  
 0.060 Prepreg  
 0.017 Kupfer

	Verpreßt	1.50 - 1.68	mm
Endstärke	Bleizinn	1.58 - 1.78	mm
(mit Lötstoplack)	Hot-Air	1.61 - 1.81	mm
	Gold	1.57 - 1.77	mm

# Multilayer-Bautyp 4M16FR4I93K70V1

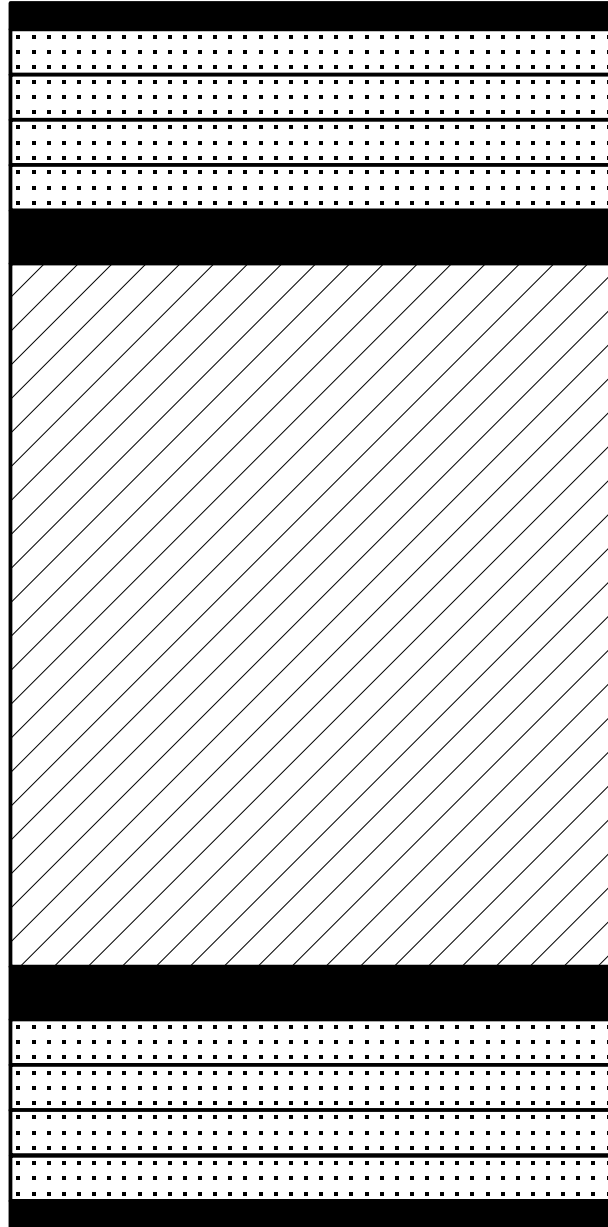
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.070 Kupfer



\*.BS

\*.I2(N)

0.930 FR4

A B

0.070 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer

\*.I3(N)

\*.LS

	Verpreßt	1.50 - 1.70	mm
Endstärke	Bleizinn	1.59 - 1.80	mm
(mit Lötstoplack)	Hot-Air	1.62 - 1.82	mm
	Gold	1.58 - 1.79	mm



# CAM

Dokument: DOKU120.MLT  
Erstellt : 02.06.1997 / jvi  
Revision : 11.06.1999 / Wi

# Multilayer-Bautyp 4M16FR4I100K70

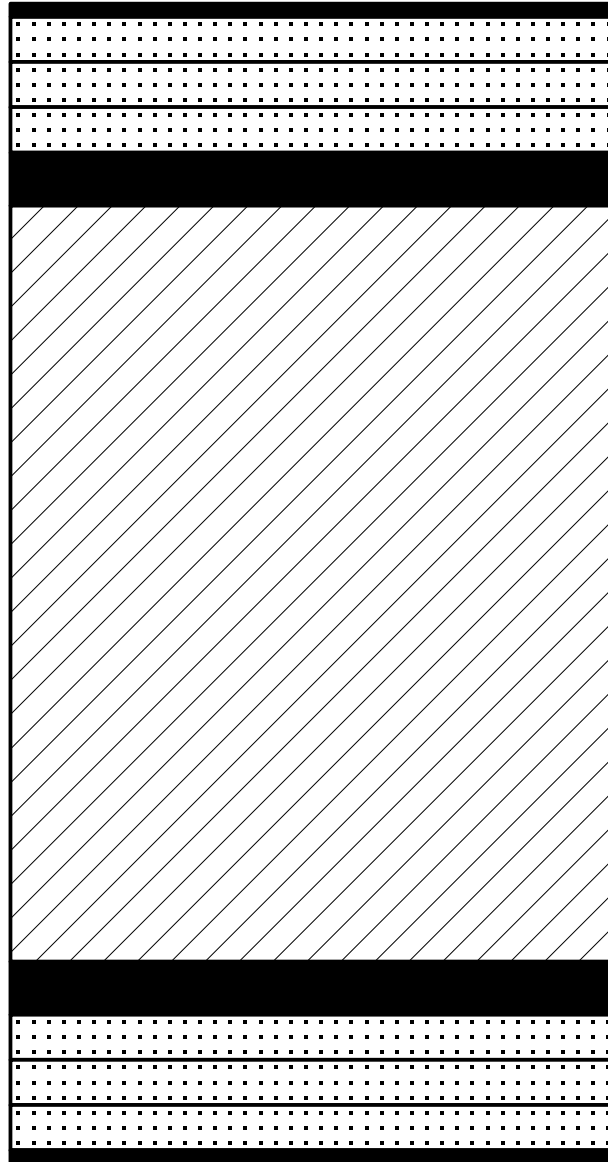
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.070 Kupfer



\*.BS

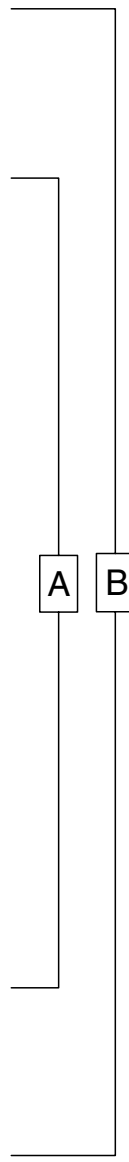
\*.I2(N)

\*.I3(N)

\*.LS

1.000 FR4

0.070 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer



	Verpreßt	1.44 - 1.63	mm
Endstärke	Bleizinn	1.53 - 1.73	mm
(mit Lötstoplack)	Hot-Air	1.55 - 1.75	mm
	Gold	1.52 - 1.72	mm



CAM

Dokument: DOKU008.MLT  
Erstellt : 18.12.1995 / Wi  
Revision : 16.02.2001 / HCH

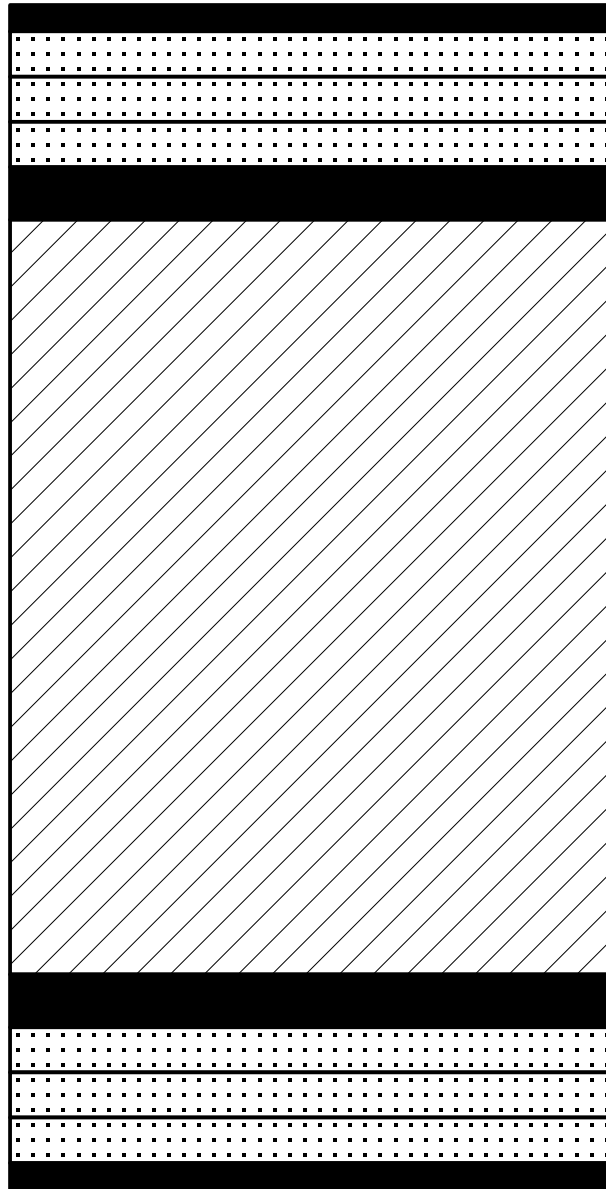
# Multilayer-Bautyp 4M16FR4I100K70V1

mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ Montage

0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.070 Kupfer



1.000 FR4

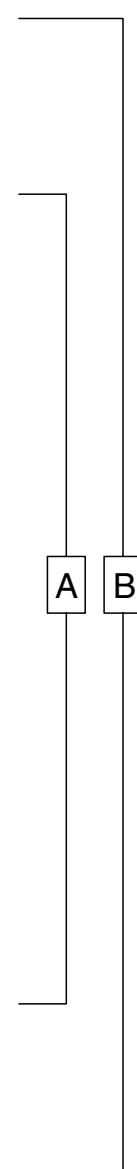
0.070 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer

\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



	Verpreßt	1.43 - 1.61	mm
Endstärke	Bleizinn	1.52 - 1.71	mm
(mit Lötstoplack)	Hot-Air	1.54 - 1.74	mm
	Gold	1.51 - 1.70	mm



# CAM

Dokument: DOKU042.MLT  
Erstellt : 09.07.1996 / jvi  
Revision : 16.02.2001 / HCH

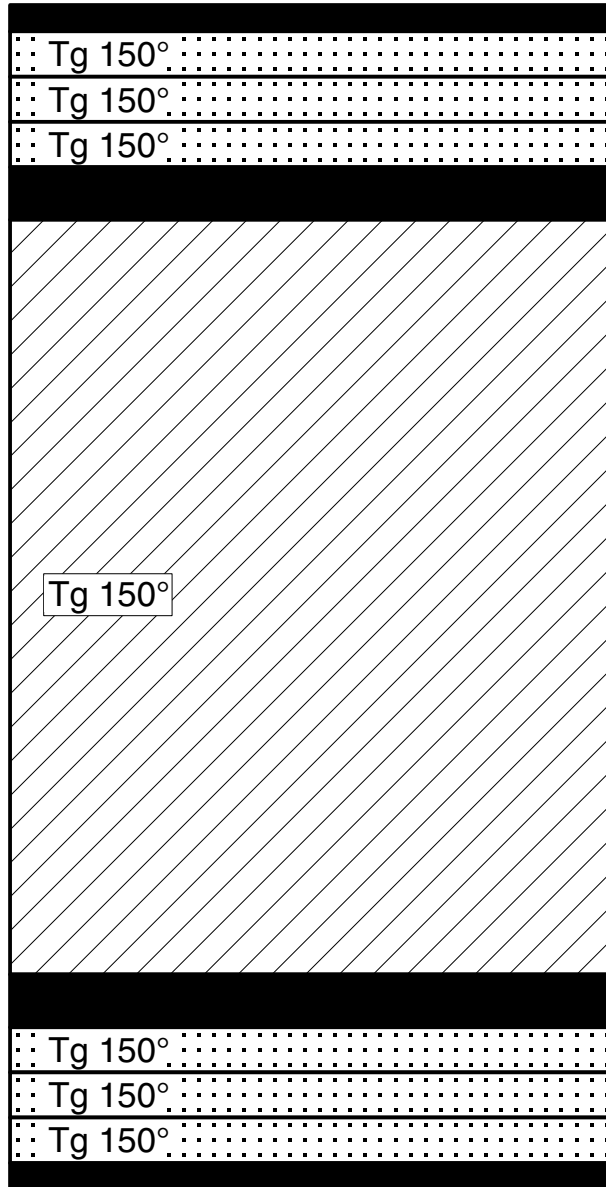
# Multilayer-Bautyp 4M16FR4I100K70V2

mm Material  
(0.060 Prepreg-Typ : 1080 TG 150)

Schichtbild

File-Typ Montage

0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.070 Kupfer



\*.BS

\*.I2(N)

1.000 FR4

Tg 150°

A B

0.070 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer

\*.I3(N)

\*.LS

	Verpreßt	1.43 - 1.61	mm
Endstärke	Bleizinn	1.52 - 1.71	mm
(mit Lötstoplack)	Hot-Air	1.54 - 1.74	mm
	Gold	1.51 - 1.70	mm



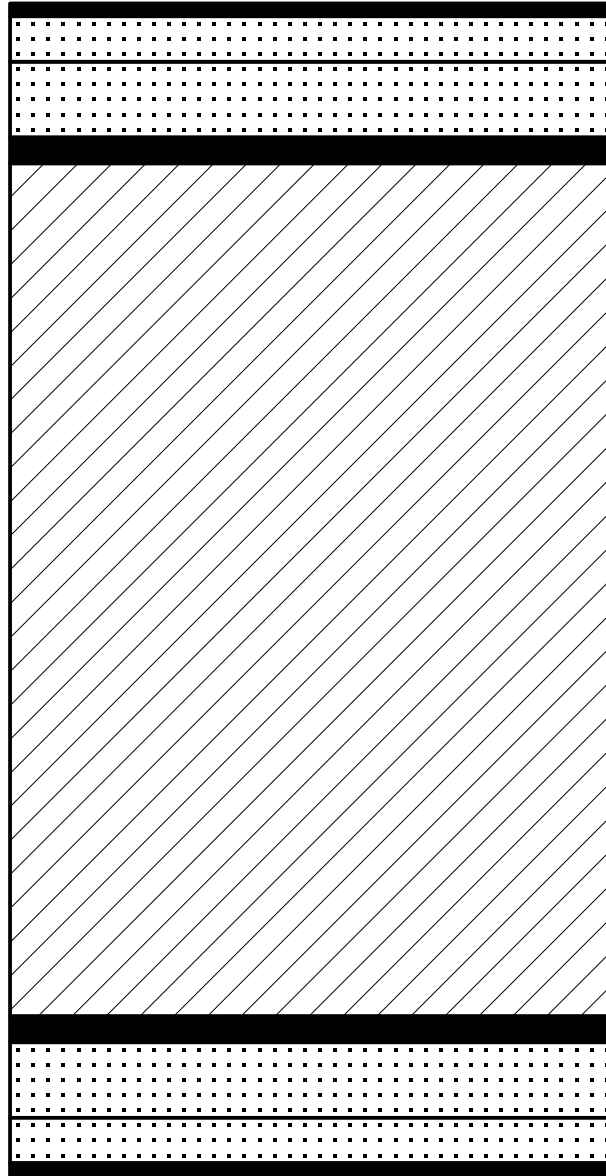
# CAM

Dokument: DOKU308.MLT  
Erstellt : 21.06.1999 / Wi  
Revision : 16.02.2001 / HCH

# Multilayer-Bautyp 4M16FR4I113K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			

0.017 Kupfer  
0.060 Prepreg  
0.100 Prepreg  
0.035 Kupfer



1.130 FR4

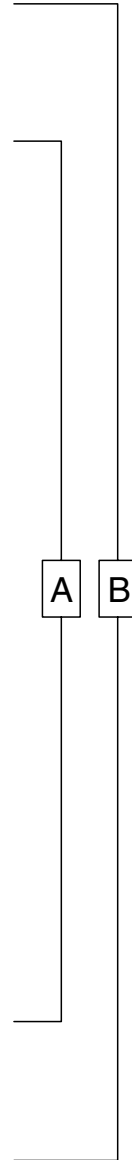
0.035 Kupfer  
0.100 Prepreg  
0.060 Prepreg  
0.017 Kupfer

\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



Verpreßt	1.48 - 1.66	mm
Endstärke	Bleizinn	1.56 - 1.76 mm
(mit Lötstoplack)	Hot-Air	1.59 - 1.79 mm
	Gold	1.55 - 1.75 mm

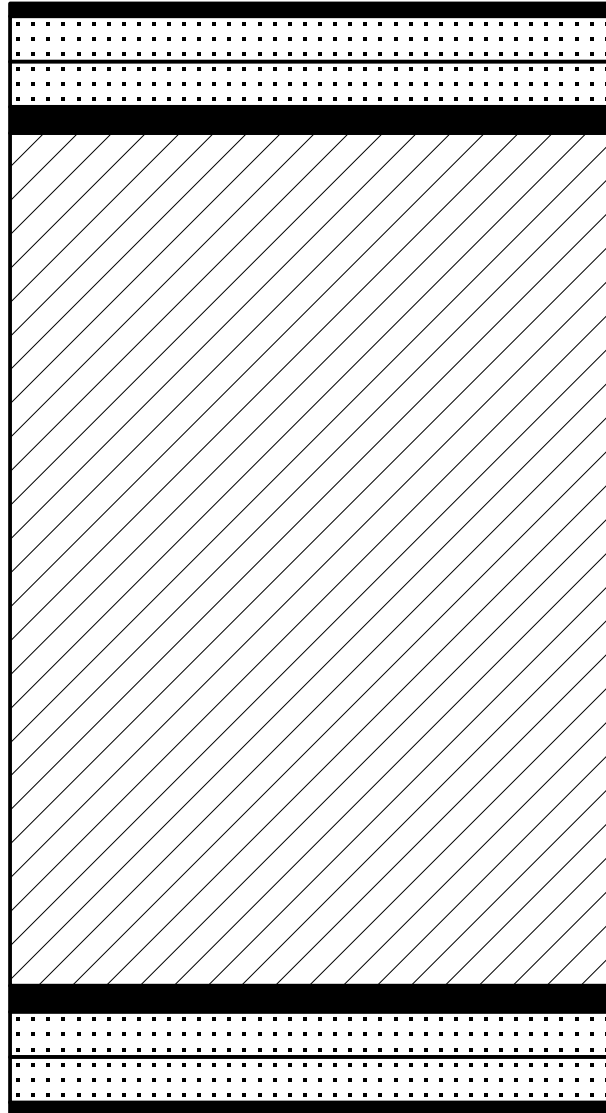
# Multilayer-Bautyp 4M16FR4I113K35V1

mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer



\*.BS

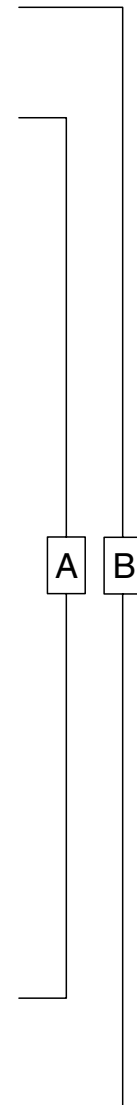
\*.I2(N)

\*.I3(N)

\*.LS

1.130 FR4

0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer



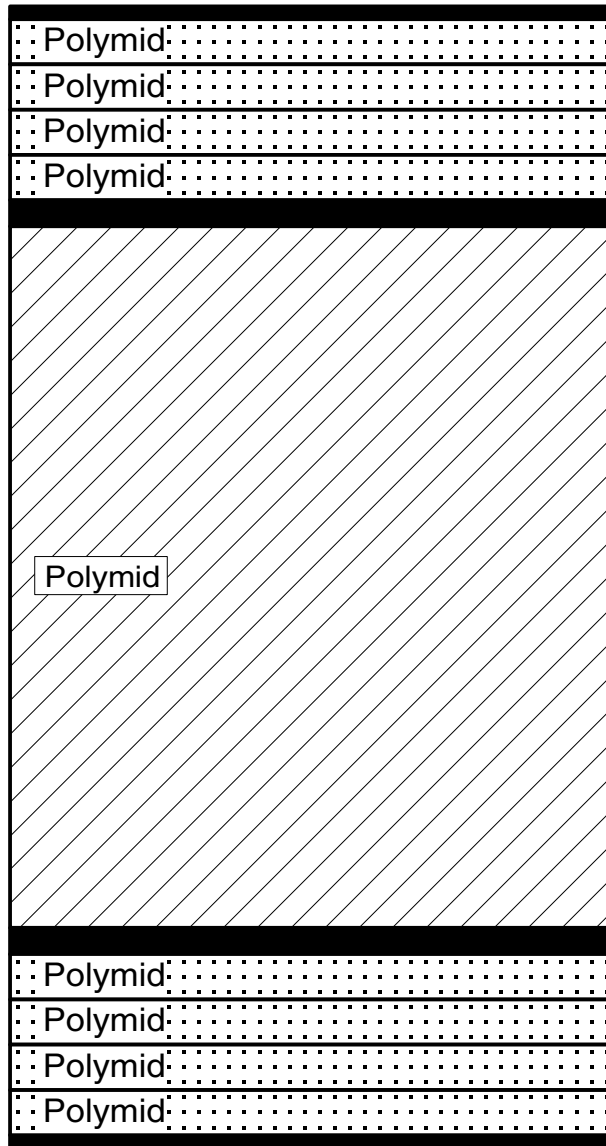
	Verpreßt	1.43 - 1.61	mm
Endstärke	Bleizinn	1.52 - 1.71	mm
(mit Lötstoplack)	Hot-Air	1.54 - 1.74	mm
	Gold	1.51 - 1.70	mm



# Multilayer-Bautyp 4M16POLI93K35

mm Material Schichtbild File-Typ Montage  
 (0.060 Prepreg-Typ : 1080 - Polyimid)

0.017 Kupfer  
 0.060 Prepreg  
 0.060 Prepreg  
 0.060 Prepreg  
 0.060 Prepreg  
 0.035 Kupfer



0.930 Polyimid

0.035 Kupfer  
 0.060 Prepreg  
 0.060 Prepreg  
 0.060 Prepreg  
 0.060 Prepreg  
 0.017 Kupfer

\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

A B

	Verpreßt	1.42 - 1.60	mm
Endstärke	Bleizinn	1.51 - 1.70	mm
(mit Lötstoplack)	Hot-Air	1.53 - 1.73	mm
	Gold	1.50 - 1.69	mm



# CAM

Dokument: DOKU130.MLT  
 Erstellt : 30.06.1997 / jvi-Wi  
 Revision : 29.01.2001 / HCH

# Multilayer-Bautyp 4M17FR4I36K105V1

mm	Material	Schichtbild	File-Typ	Montage
(0.050)	HF-Prepreg : 106)			
(0.060)	Prepreg-Typ : 1080)			
(0.100)	Prepreg-Typ : 2125)			
0.070	Kupfer		*.BS	
0.050	HFPregreg			
0.060	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.105	Kupfer		*.I2(N)	
0.360	FR4			
0.105	Kupfer		*.I3(N)	
0.050	HFPregreg			
0.050	HFPregreg			
0.100	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.050	HFPregreg			
0.070	Kupfer		*.LS	

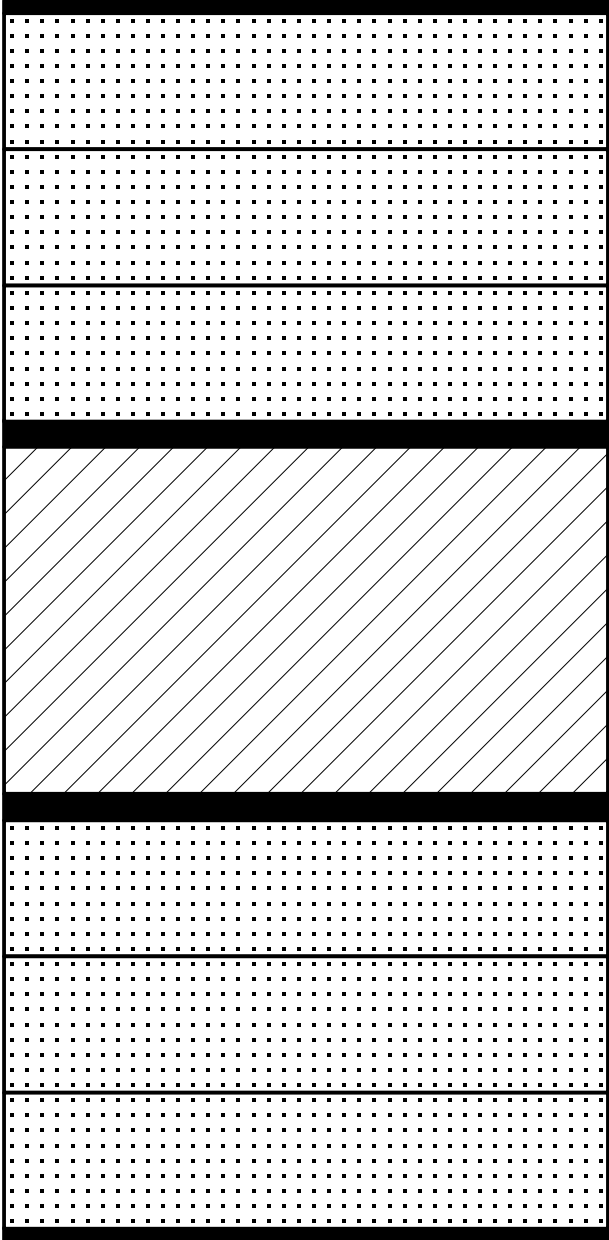
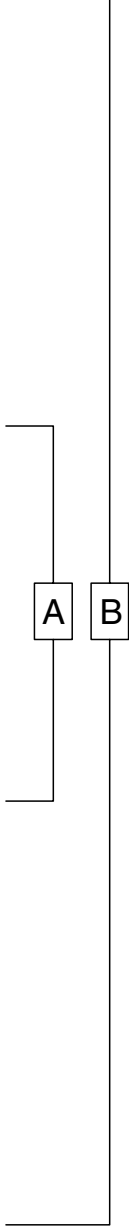
	Verpreßt	1.53 - 1.73	mm
Endstärke	Bleizinn	1.62 - 1.83	mm
(mit Lötstoplack)	Hot-Air	1.65 - 1.86	mm
	Gold	1.61 - 1.82	mm



# CAM

Dokument: DOKU180.MLT  
 Erstellt : 16.04.1998 / jvi  
 Revision : 09.02.2001 / HCH

# Multilayer-Bautyp 4M17FR4I46K35

mm	Material	Schichtbild	File-Typ	Montage
(0.180 Prepreg-Typ : 7628)				
0.017	Kupfer		*.BS	
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.460	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.017	Kupfer	*.LS		

Verpreßt	1.55 - 1.74	mm
Endstärke	Bleizinn	1.63 - 1.84 mm
(mit Lötstoplack)	Hot-Air	1.66 - 1.87 mm
	Gold	1.62 - 1.83 mm



# CAM

Dokument: DOKU084.MLT  
 Erstellt : 17.12.1996 / jvi  
 Revision : 21.11.2000 / HCH

# Multilayer-Bautyp 4M17FR4I46K70V1

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.035	Kupfer		*.BS	
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.070	Kupfer		*.I2(N)	
0.460	FR4			
0.070	Kupfer		*.I3(N)	
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.LS	

	Verpreßt	1.49 - 1.69	mm
Endstärke	Bleizinn	1.58 - 1.79	mm
(mit Lötstoplack)	Hot-Air	1.61 - 1.81	mm
	Gold	1.57 - 1.77	mm



# CAM

Dokument: DOKU203.MLT  
 Erstellt : 15.06.1998 / Wi  
 Revision : 26.01.2001 / HCH

# Multilayer-Bautyp 4M17FR4I93K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)		*.BS  *.I2(N)    *.I3(N)   *.LS	
0.017	Kupfer			
0.100	Prepreg			
0.180	Prepreg			
0.035	Kupfer			
0.930	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.100	Prepreg			
0.017	Kupfer			

Verpreßt	1.47 - 1.65	mm
Endstärke	Bleizinn	1.55 - 1.75 mm
(mit Lötstoplack)	Hot-Air	1.58 - 1.78 mm
	Gold	1.55 - 1.74 mm



Dokument: DOKU021.MLT  
 Erstellt : 31.01.1996 / Mat  
 Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 4M17FR4I113K35

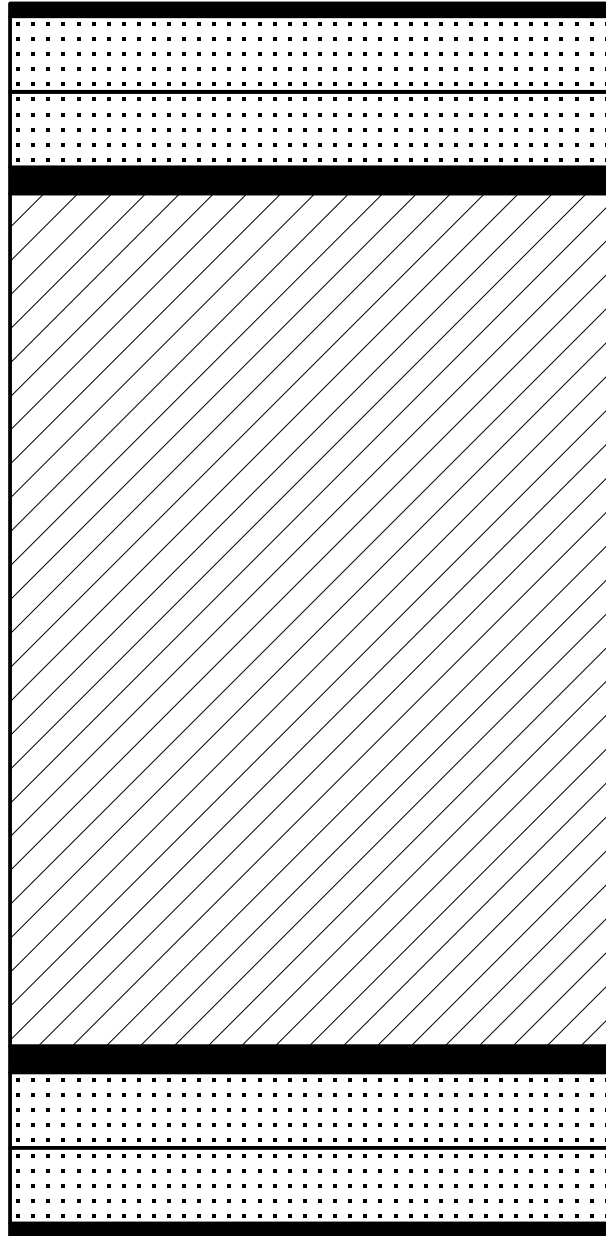
mm Material  
(0.100 Prepreg-Typ : 2125)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer



\*.BS

\*.I2(N)

1.130 FR4

\*.I3(N)

0.035 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.017 Kupfer

\*.LS

A B

Endstärke (mit Lötstoplack)	Verpreßt	1.53 - 1.73	mm
	Bleizinn	1.62 - 1.83	mm
	Hot-Air	1.65 - 1.86	mm
	Gold	1.61 - 1.82	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU041.MLT  
Erstellt : 15.03.1996 / Wi

# Multilayer-Bautyp 4M18FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)		*.BS	
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer			
0.060	Prepreg			
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer			
0.200	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.017	Kupfer			
			*.I2(N)	
			*.I3(N)	
			*.LS	

Verpreßt	1.60 - 1.81	mm
Endstärke	Bleizinn	1.69 - 1.91 mm
(mit Lötstoplack)	Hot-Air	1.71 - 1.93 mm
	Gold	1.68 - 1.90 mm



# CAM

Dokument: DOKU146.MLT  
 Erstellt : 15.10.1997 / jvi  
 Revision : 21.11.2000 / HCH

# Multilayer-Bautyp 4M18FR4I93K35

mm	Material	Schichtbild	File-Typ	Montage	
(0.060	Prepreg-Typ : 1080)		*.BS		
(0.100	Prepreg-Typ : 2125)				
(0.180	Prepreg-Typ : 7628)				
0.017	Kupfer				
0.060	Prepreg				
0.100	Prepreg				
0.180	Prepreg				
0.035	Kupfer				*.I2(N)
0.930	FR4				
0.035	Kupfer				*.I3(N)
0.180	Prepreg	*.LS			
0.100	Prepreg				
0.060	Prepreg				
0.017	Kupfer				

Verpreßt	1.61 - 1.82	mm
Endstärke	Bleizinn	1.70 - 1.92 mm
(mit Lötstoplack)	Hot-Air	1.72 - 1.95 mm
	Gold	1.69 - 1.91 mm



# CAM

Dokument: DOKU044.MLT  
 Erstellt : 20.03.1996 / Wi  
 Revision : 09.02.2001 / HCH



# Multilayer-Bautyp 4M19FR4I93K35ALU

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.100	NoflowPrepreg-Typ : 2125)			

0.017 Lötstoplack  
Kupfer  
0.100 Prepreg

0.100 Prepreg  
0.035 Kupfer

0.930 FR4

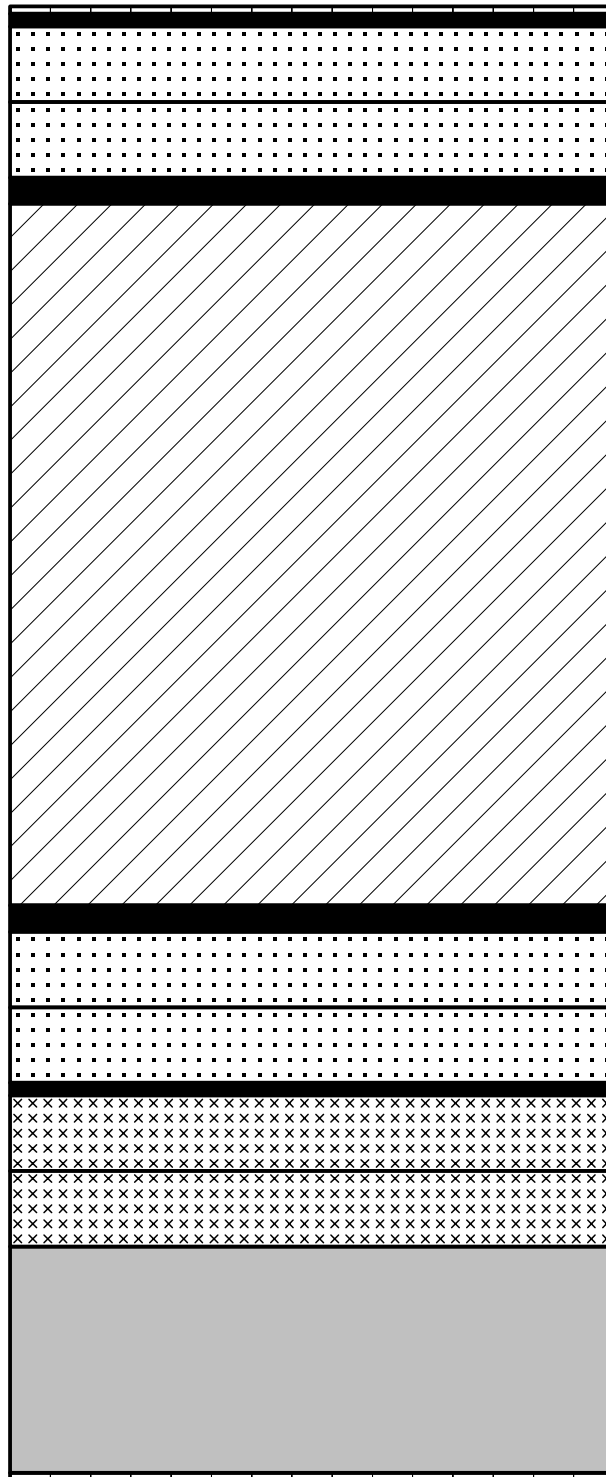
0.035 Kupfer  
0.100 Prepreg

0.100 Prepreg  
0.017 Kupfer  
0.100 NFPreg

0.100 NFPreg

0.300 Aluminium

Lötstoplack

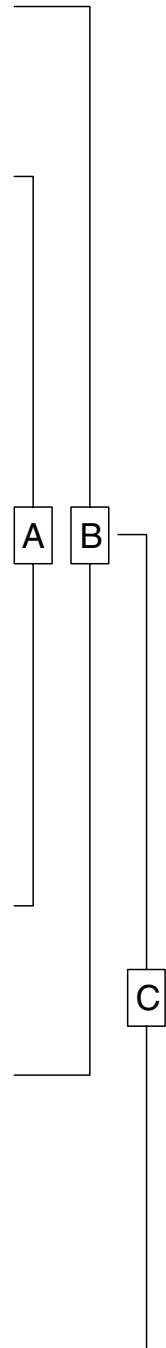


\*.BS

\*.I2(N)

\*.I3(N)

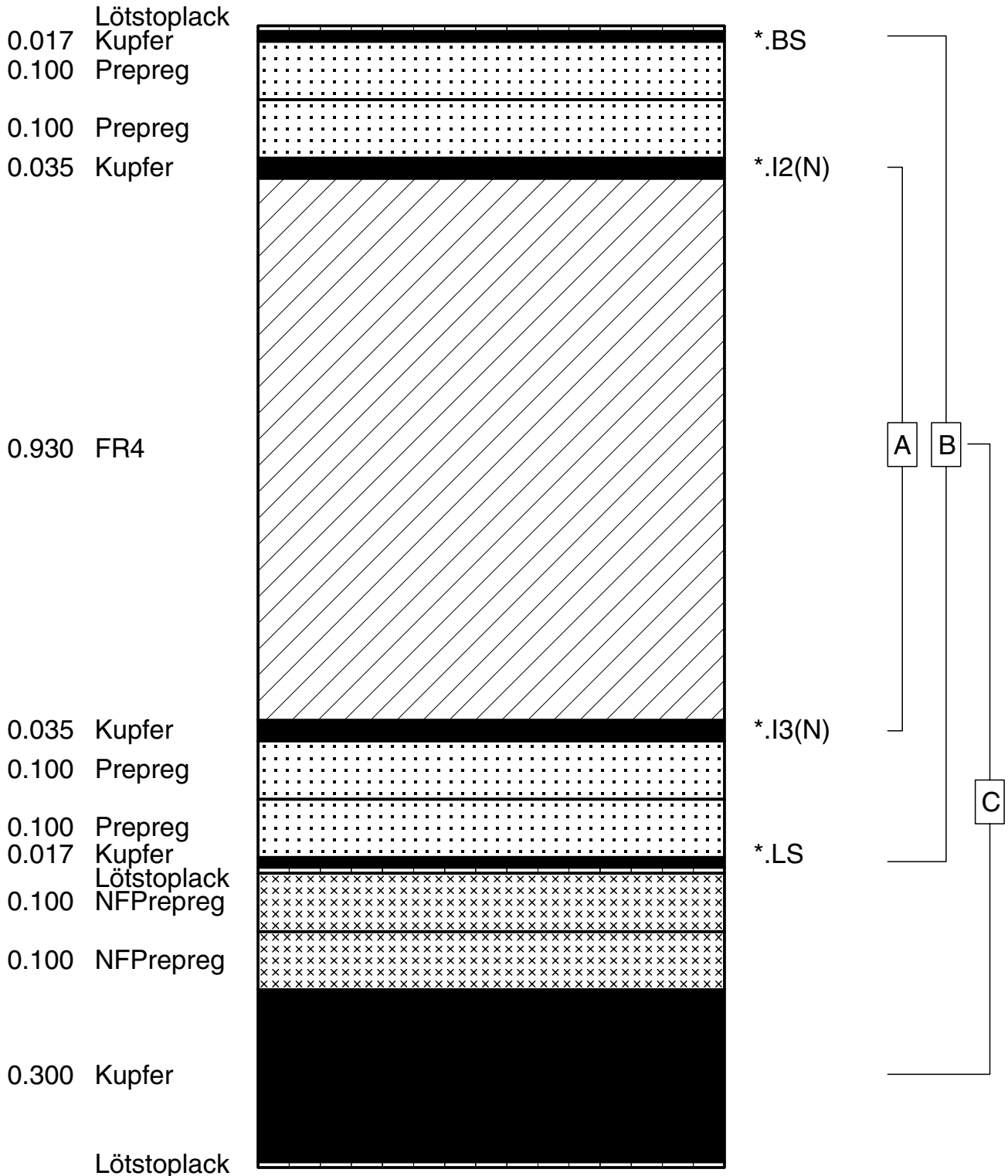
\*.LS



	Verpreßt	1.77 - 1.93	mm
Endstärke	Bleizinn	1.86 - 2.03	mm
(mit Lötstoplack)	Hot-Air	1.88 - 2.06	mm
	Gold	1.85 - 2.02	mm

# Multilayer-Bautyp 4M19FR4I93K35K300V1

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.100	NoflowPrepreg-Typ : 2125)			



	Verpreßt	1.77 - 1.93	mm
Endstärke	Bleizinn	1.86 - 2.03	mm
(mit Lötstoplack)	Hot-Air	1.88 - 2.06	mm
	Gold	1.85 - 2.02	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



## CAM

Dokument: DOKU051.MLT  
Erstellt : 29.05.1996 / Wi

# Multilayer-Bautyp 4M20FR4I10K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer			
0.100	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.060	Prepreg		*.LS	
0.017	Kupfer			

Verpreßt	1.83 - 2.06	mm
Endstärke	Bleizinn	1.92 - 2.16 mm
(mit Lötstoplack)	Hot-Air	1.94 - 2.19 mm
	Gold	1.91 - 2.15 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



Dokument: DOKU172.MLT  
 Erstellt : 24.02.1998 / Wi  
 Revision : 21.11.2000 / HCH

# Multilayer-Bautyp 4M20FR4I20K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			
0.035	Kupfer		*.BS	
0.060	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.200	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.060	Prepreg			
0.035	Kupfer		*.LS	

Verpreßt	1.79 - 2.01	mm
Endstärke	Bleizinn	1.87 - 2.11 mm
(mit Lötstoplack)	Hot-Air	1.90 - 2.14 mm
	Gold	1.86 - 2.10 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



Dokument: DOKU208.MLT  
 Erstellt : 02.07.1998 / jvi  
 Revision : 21.11.2000 / HCH

# Multilayer-Bautyp 4M20FR4I143K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100 Prepreg-Typ : 2125)				
0.017	Kupfer		*.BS	
0.100	Prepreg		*.I2(N)	
0.100	Prepreg			
0.035	Kupfer			
1.430	FR4			
0.035	Kupfer		*.I3(N)	
0.100	Prepreg			
0.100	Prepreg			
0.017	Kupfer		*.LS	

Verpreßt	1.74 - 2.00	mm
Endstärke	Bleizinn	1.83 - 2.10 mm
(mit Lötstoplack)	Hot-Air	1.86 - 2.12 mm
	Gold	1.82 - 2.09 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005

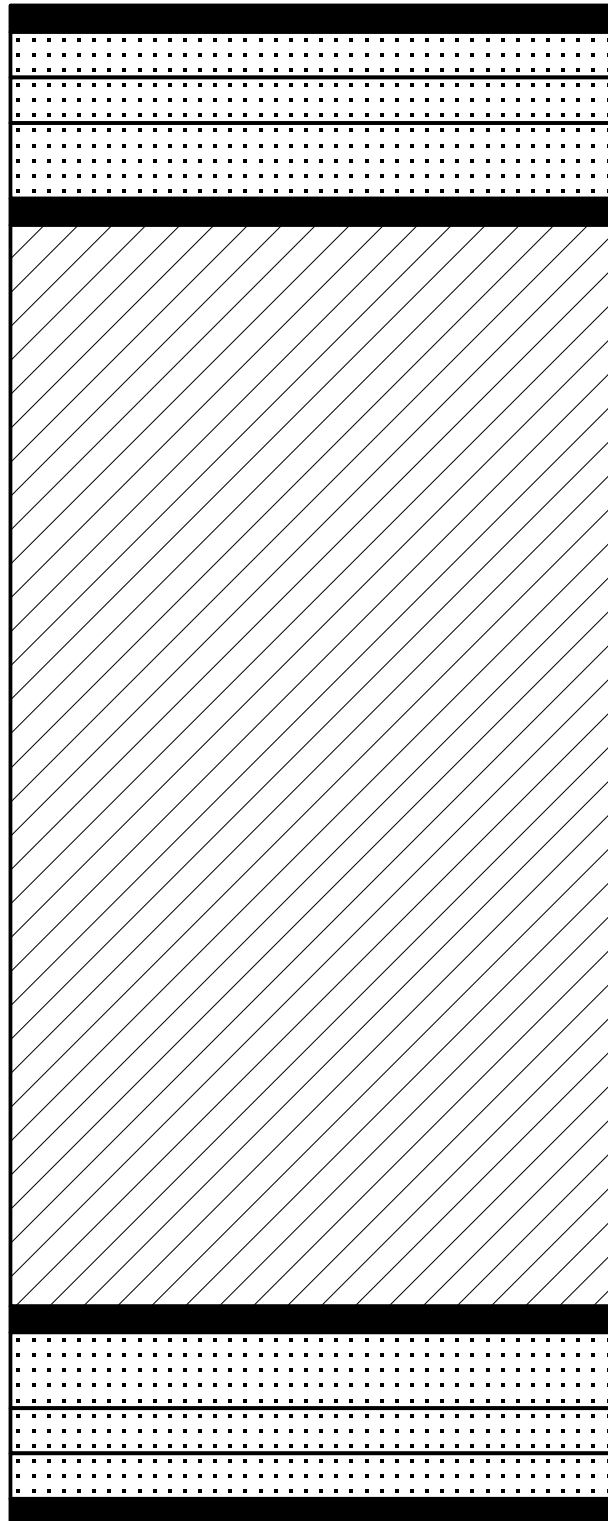


Dokument: DOKU017.MLT  
Erstellt : 10.09.1996 / jvi-Wi

# Multilayer-Bautyp 4M20FR4I143K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			

0.035 Kupfer  
 0.060 Prepreg  
 0.060 Prepreg  
 0.100 Prepreg  
 0.035 Kupfer



1.430 FR4

0.035 Kupfer  
 0.100 Prepreg  
 0.060 Prepreg  
 0.060 Prepreg  
 0.035 Kupfer

\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

A B

	Verpreßt	1.78 - 2.00	mm
Endstärke	Bleizinn	1.86 - 2.10	mm
(mit Lötstoplack)	Hot-Air	1.89 - 2.13	mm
	Gold	1.86 - 2.09	mm

# Multilayer-Bautyp 4M20FR4I143K35V2

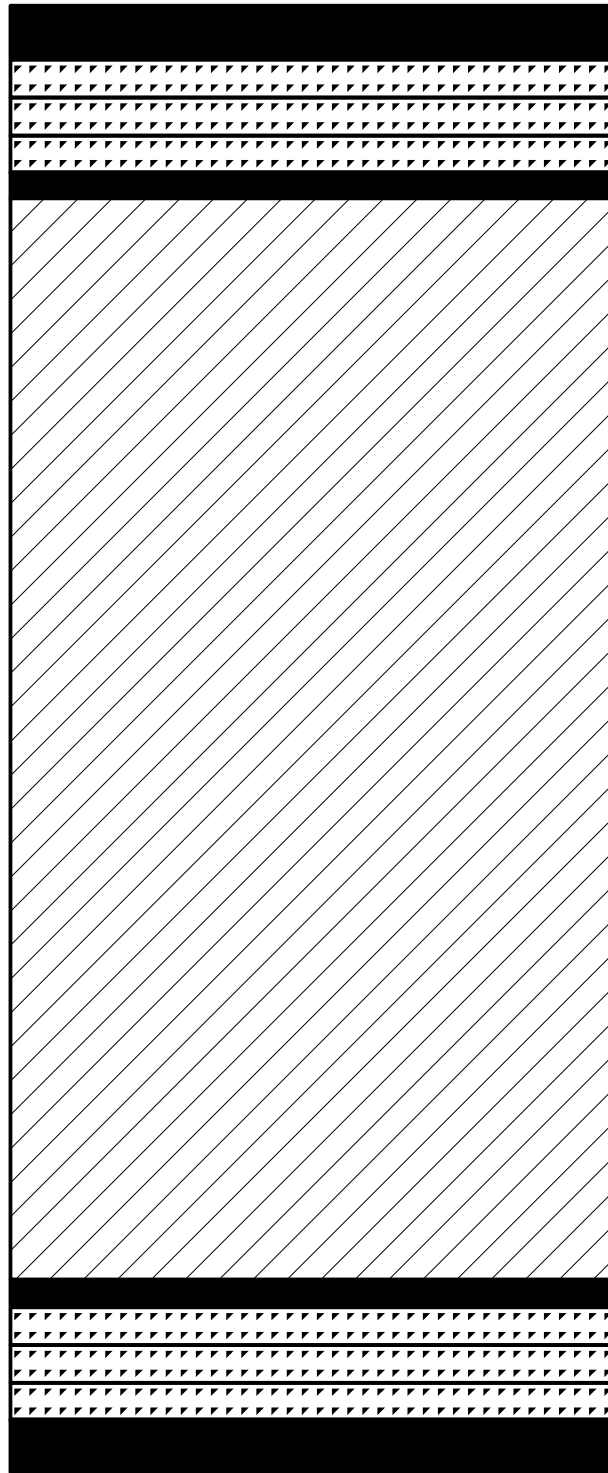
mm Material  
(0.050 HFPreg : 106)

Schichtbild

File-Typ

Montage

0.070 Kupfer  
0.050 HFPreg  
0.050 HFPreg  
0.050 HFPreg  
0.035 Kupfer



\*.BS

\*.I2(N)

1.430 FR4

A B

0.035 Kupfer  
0.050 HFPreg  
0.050 HFPreg  
0.050 HFPreg  
0.070 Kupfer

\*.I3(N)

\*.LS

	Verpreßt	1.82 - 2.06	mm
Endstärke	Bleizinn	1.91 - 2.16	mm
(mit Lötstoplack)	Hot-Air	1.94 - 2.18	mm
	Gold	1.90 - 2.15	mm



# CAM

Dokument: DOKU142.MLT  
Erstellt : 08.10.1997 / jvi  
Revision : 09.02.2001 / HCH

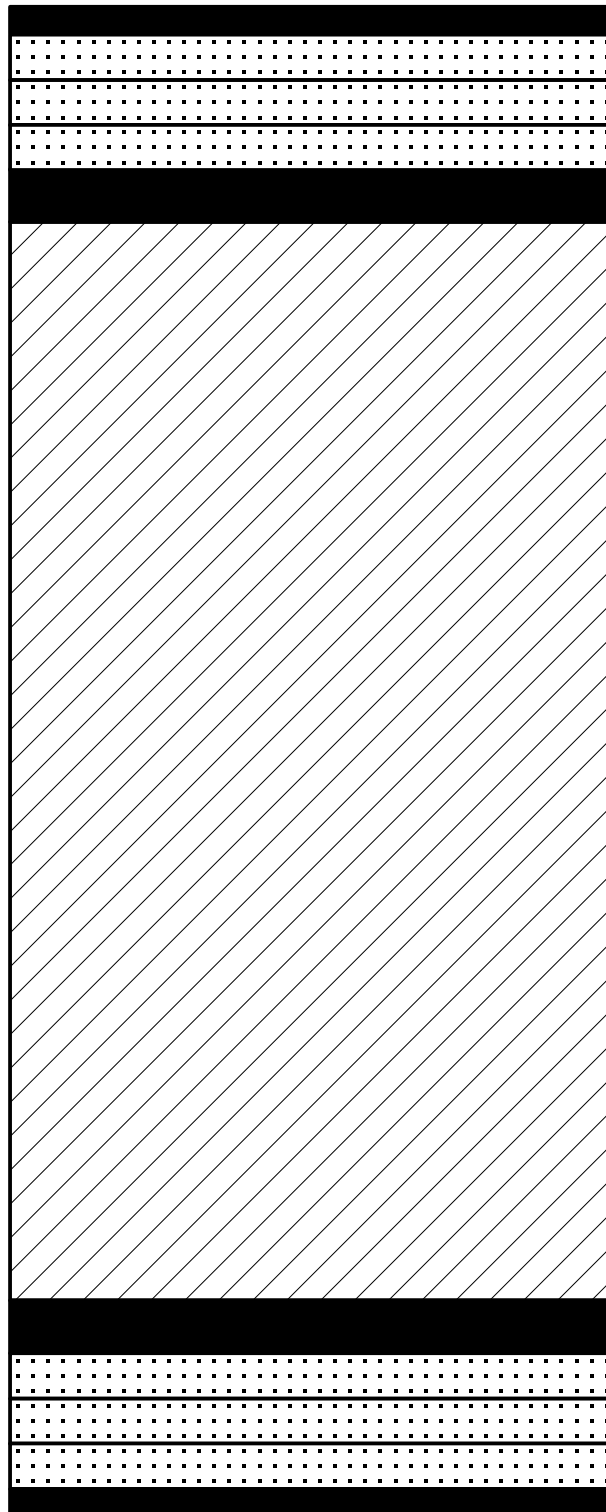
# Multilayer-Bautyp 4M21FR4I143K70V1

mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ Montage

0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.070 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

1.430 FR4

A B

0.070 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer

	Verpresst	1.88 - 2.12	mm
Endstärke	Bleizinn	1.97 - 2.22	mm
(mit Lötstoplack)	Hot-Air	1.99 - 2.25	mm
	Gold	1.96 - 2.21	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument : DOKU218.MLT  
Erstellt : 28.07.1998 / Wi  
Revision : 09.02.2001 / HCH



# Multilayer-Bautyp 4M22FR4I71K35V1

mm	Material	Schichtbild	File-Typ	Montage
0.100	Prepreg-Typ : 2125)		*.BS	[ ]
0.180	Prepreg-Typ : 7628)			
0.035	Kupfer			
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer			
0.710	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
0.035	Kupfer	*.I3(N)	[ ]	
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
		*.LS		[ ]

Verpreßt	2.00 - 2.26	mm
Endstärke	Bleizinn	2.09 - 2.36 mm
(mit Lötstoplack)	Hot-Air	2.12 - 2.39 mm
	Gold	2.08 - 2.35 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU111.MLT  
 Erstellt : 23.04.1997 / jvi  
 Revision : 09.02.2001 / HCH

# Multilayer-Bautyp 4M22FR4I143K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.035	Kupfer		*.BS	
0.100	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
1.430	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.LS	

Verpreßt	1.94 - 2.19	mm
Endstärke	Bleizinn	2.03 - 2.29 mm
(mit Lötstoplack)	Hot-Air	2.05 - 2.32 mm
	Gold	2.02 - 2.28 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU010.MLT  
 Erstellt : 21.11.1995 / Wi  
 Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 4M24FR4I5K70

mm	Material	Schichtbild	File-Typ	Montage
(0.060)	Prepreg-Typ : 1080)			
(0.100)	Prepreg-Typ : 2125)			
(0.180)	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.070	Kupfer			
0.050	FR4			
0.070	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		
		*.I2(N)		
		*.I3(N)		

	Verpresst	2.20 - 2.48	mm
Endstärke	Bleizinn	2.29 - 2.58	mm
(mit Lötstoplack)	Hot-Air	2.31 - 2.61	mm
	Gold	2.28 - 2.57	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU219.MLT  
 Erstellt : 29.07.1998 / Wi  
 Revision : 23.11.2000 / HCH

# Multilayer-Bautyp 4M24FR4I143K35

mm	Material	Schichtbild	File-Typ	Montage
(0.180 Prepreg-Typ : 7628)				
0.017	Kupfer		*.BS	
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
1.430	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.180	Prepreg			
0.017	Kupfer		*.LS	

Verpreßt	2.12 - 2.39	mm
Endstärke	Bleizinn	2.20 - 2.48 mm
(mit Lötstoplack)	Hot-Air	2.23 - 2.51 mm
	Gold	2.19 - 2.47 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU038.MLT  
 Erstellt : 06.03.1996 / jvi  
 Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 4M25FR4I36K35V1

mm	Material	Schichtbild	File-Typ	Montage	
(0.060	Prepreg-Typ : 1080)				
(0.180	Prepreg-Typ : 7628)				
0.017	Kupfer		*.BS		
0.060	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.035	Kupfer				*.I2(N)
0.360	FR4				
0.035	Kupfer				*.I3(N)
0.180	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.060	Prepreg				
0.017	Kupfer		*.LS		

Verpresst	2.24 - 2.53	mm
Endstärke	Bleizinn	2.33 - 2.63 mm
(mit Lötstoplack)	Hot-Air	2.35 - 2.65 mm
	Gold	2.32 - 2.62 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



Dokument: DOKU225.MLT  
 Erstellt : 12.08.1998 / Wi  
 Revision : 23.11.2000 / HCH

# Multilayer-Bautyp 4M25FR4I93K35

mm	Material	Schichtbild	File-Typ	Montage	
(0.060)	Prepreg-Typ : 1080)		*.BS		
(0.100)	Prepreg-Typ : 2125)				
(0.180)	Prepreg-Typ : 7628)				
0.017	Kupfer				
0.060	Prepreg				
0.100	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.180	Prepreg				
0.035	Kupfer				
0.930	FR4				*.I2(N)
0.035	Kupfer				*.I3(N)
0.180	Prepreg	*.LS			
0.180	Prepreg				
0.180	Prepreg				
0.100	Prepreg				
0.060	Prepreg				
0.017	Kupfer				

Verpreßt	2.29 - 2.58	mm
Endstärke	Bleizinn	2.38 - 2.68 mm
(mit Lötstoplack)	Hot-Air	2.40 - 2.71 mm
	Gold	2.37 - 2.67 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



Dokument: DOKU108.MLT  
 Erstellt : 22.04.1997 / Wi  
 Revision : 23.11.2000 / HCH

# Multilayer-Bautyp 4M25FR4I143K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			

0.017 Kupfer  
0.060 Prepreg

0.180 Prepreg

0.180 Prepreg

0.035 Kupfer

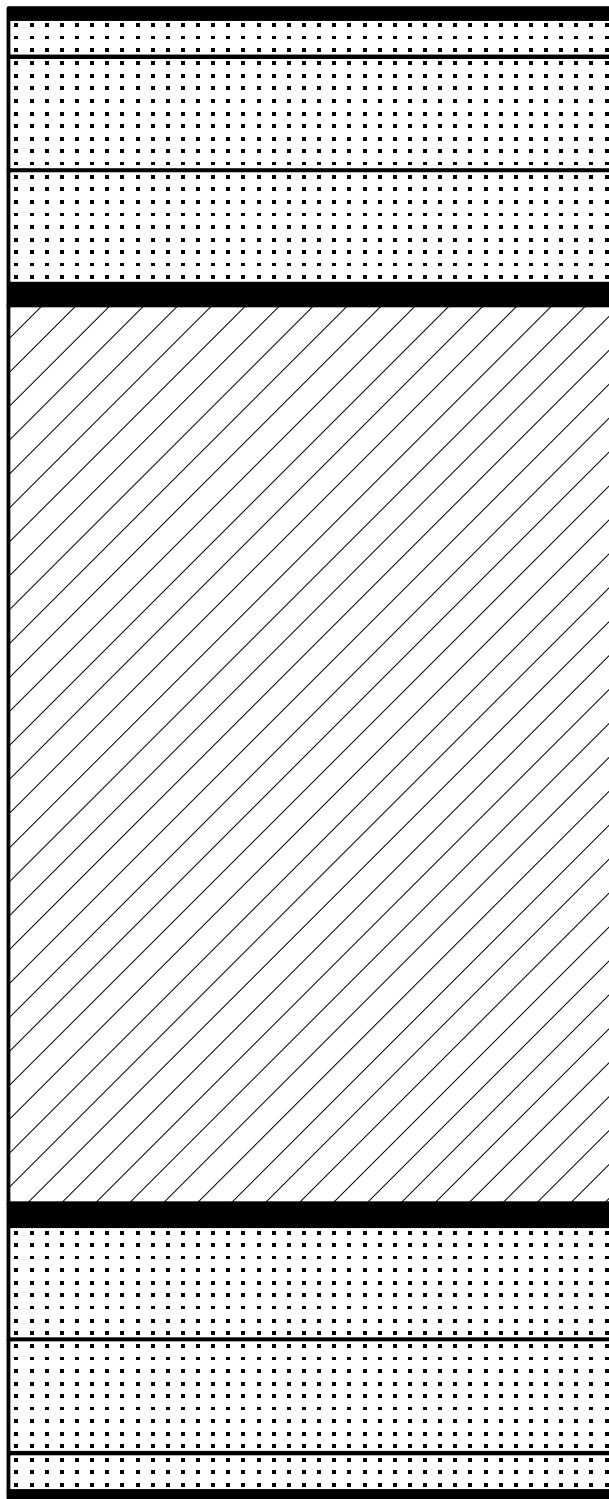
1.430 FR4

0.035 Kupfer

0.180 Prepreg

0.180 Prepreg

0.060 Prepreg  
0.017 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

A B

	Verpreßt	2.23 - 2.51	mm
Endstärke	Bleizinn	2.32 - 2.61	mm
(mit Lötstoplack)	Hot-Air	2.34 - 2.64	mm
	Gold	2.31 - 2.60	mm



# CAM

Dokument: DOKU019.MLT  
Erstellt : 30.01.1996 / Mat  
Revision : 09.02.2001 / HCH

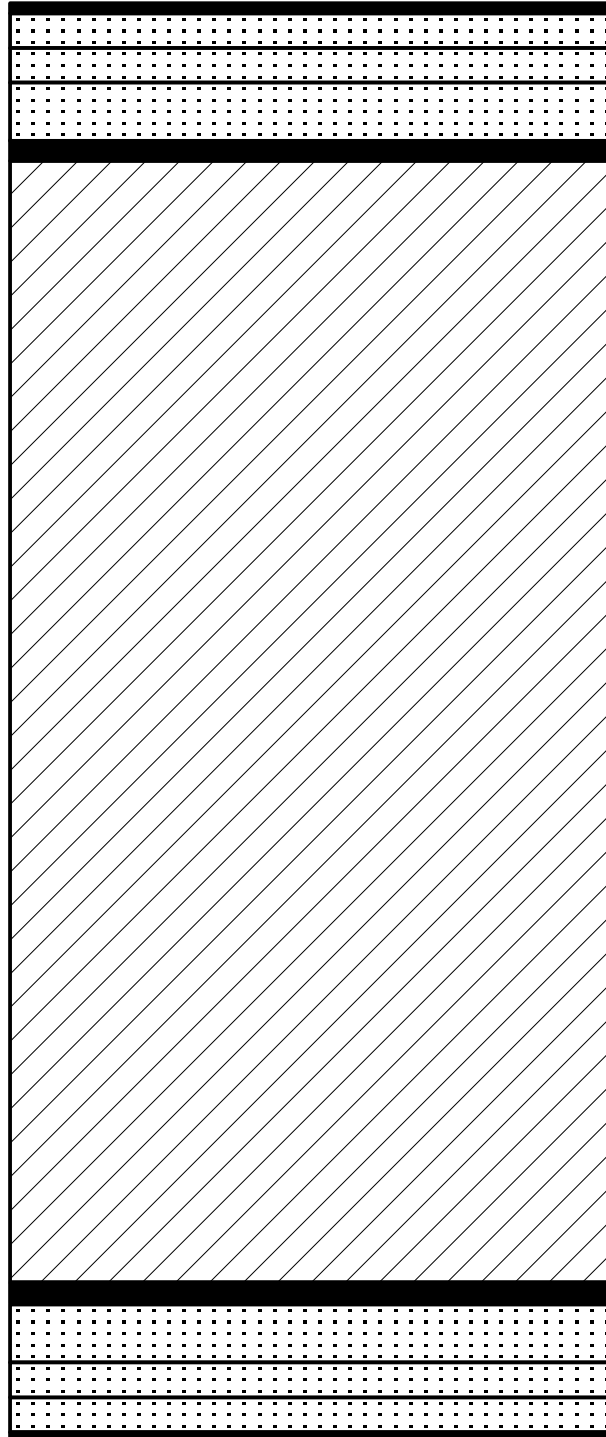
# Multilayer-Bautyp 4M26FR4I193K35

mm Material  
 (0.060 Prepreg-Typ :1080)  
 (0.100 Prepreg-Typ : 2125)

Schichtbild

File-Typ Montage

0.017 Kupfer  
 0.060 Prepreg  
 0.060 Prepreg  
 0.100 Prepreg  
 0.035 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

1.930 FR4

A B

0.035 Kupfer  
 0.100 Prepreg  
 0.060 Prepreg  
 0.060 Prepreg  
 0.017 Kupfer

	Verpreßt	2.33 - 2.63	mm
Endstärke	Bleizinn	2.42 - 2.72	mm
(mit Lötstoplack)	Hot-Air	2.45 - 2.75	mm
	Gold	2.41 - 2.71	mm



# Multilayer-Bautyp 4M30FR4I193K35

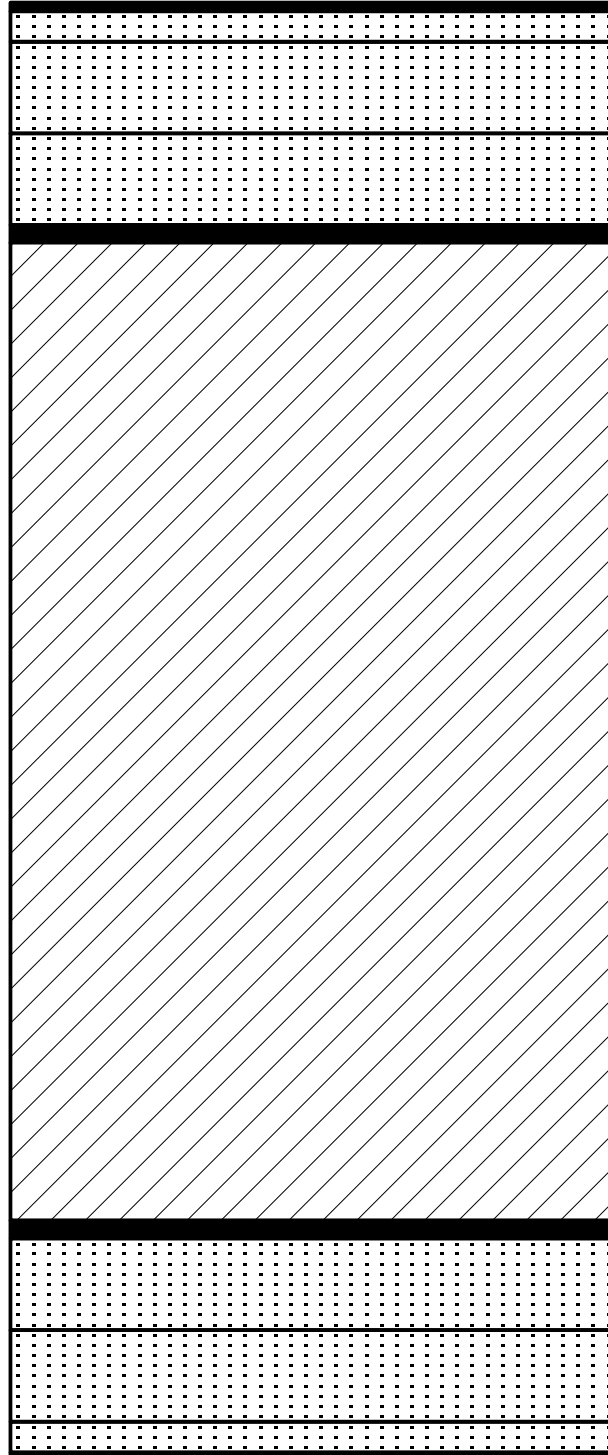
mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			

0.017 Kupfer  
0.060 Prepreg

0.180 Prepreg

0.180 Prepreg

0.035 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

1.930 FR4

A B

0.035 Kupfer

0.180 Prepreg

0.180 Prepreg

0.060 Prepreg  
0.017 Kupfer

Verpreßt	2.71 - 3.05	mm
Endstärke	Bleizinn	2.80 - 3.15 mm
(mit Lötstoplack)	Hot-Air	2.82 - 3.18 mm
	Gold	2.79 - 3.14 mm



# CAM

Dokument: DOKU099.MLT  
Erstellt : 14.02.1997 / jvi  
Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 4M32FR4I46K35

mm Material Schichtbild File-Typ Montage  
 (0.100 Prepreg-Typ : 2125)  
 (0.180 Prepreg-Typ : 7628)

0.017 Kupfer		*.BS	
0.100 Prepreg			
0.100 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.035 Kupfer		*.I2(N)	
0.460 FR4			
0.035 Kupfer		*.I3(N)	
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.100 Prepreg			
0.100 Prepreg			
0.017 Kupfer	*.LS		

Verpreßt	2.94 - 3.31	mm
Endstärke	Bleizinn	3.02 - 3.41 mm
(mit Lötstoplack)	Hot-Air	3.05 - 3.44 mm
	Gold	3.02 - 3.40 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU170.MLT  
 Erstellt : 18.02.1998 / Wi  
 Revision : 23.11.2000 / HCH

# Multilayer-Bautyp 4M32FR4I233K35

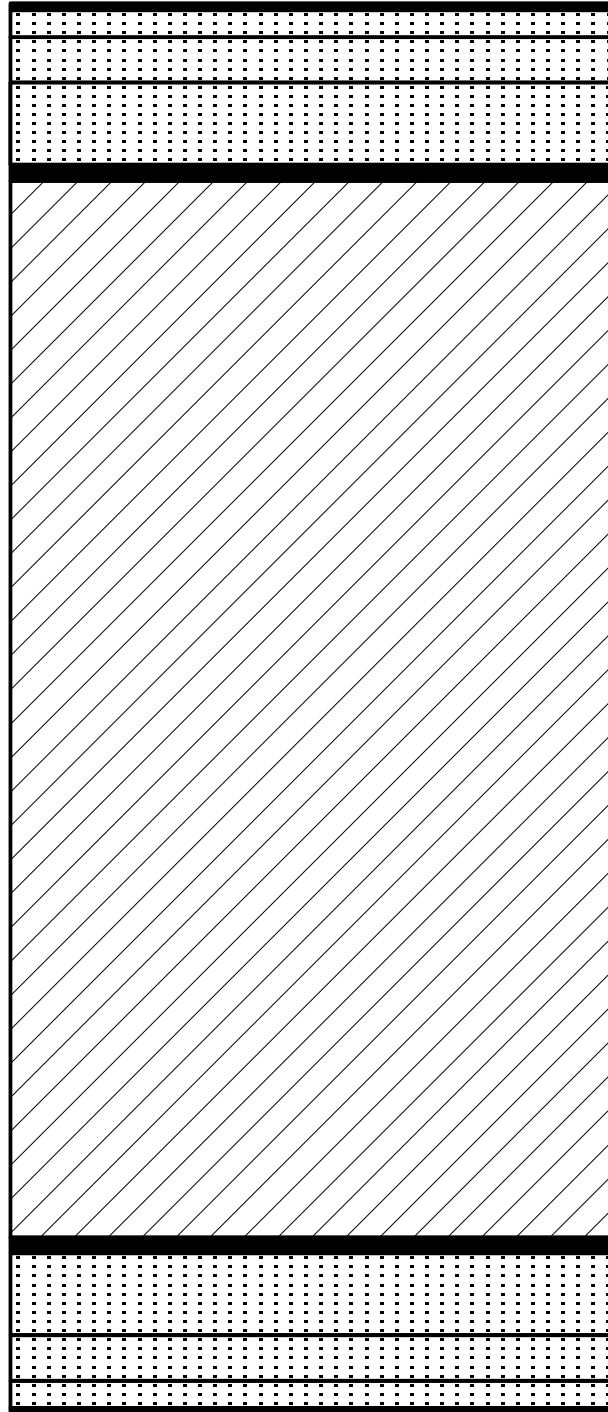
mm Material Schichtbild File-Typ Montage

(0.060 Prepreg-Typ : 1080)  
 (0.100 Prepreg-Typ : 2125)  
 (0.180 Prepreg-Typ : 7628)

0.017 Kupfer  
 0.060 Prepreg  
 0.100 Prepreg

0.180 Prepreg

0.035 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

2.330 FR4

0.035 Kupfer  
 0.180 Prepreg  
 0.100 Prepreg  
 0.060 Prepreg  
 0.017 Kupfer

A B

	Verpreßt	2.92 - 3.30	mm
Endstärke	Bleizinn	3.01 - 3.40	mm
(mit Lötstoplack)	Hot-Air	3.04 - 3.42	mm
	Gold	3.00 - 3.39	mm



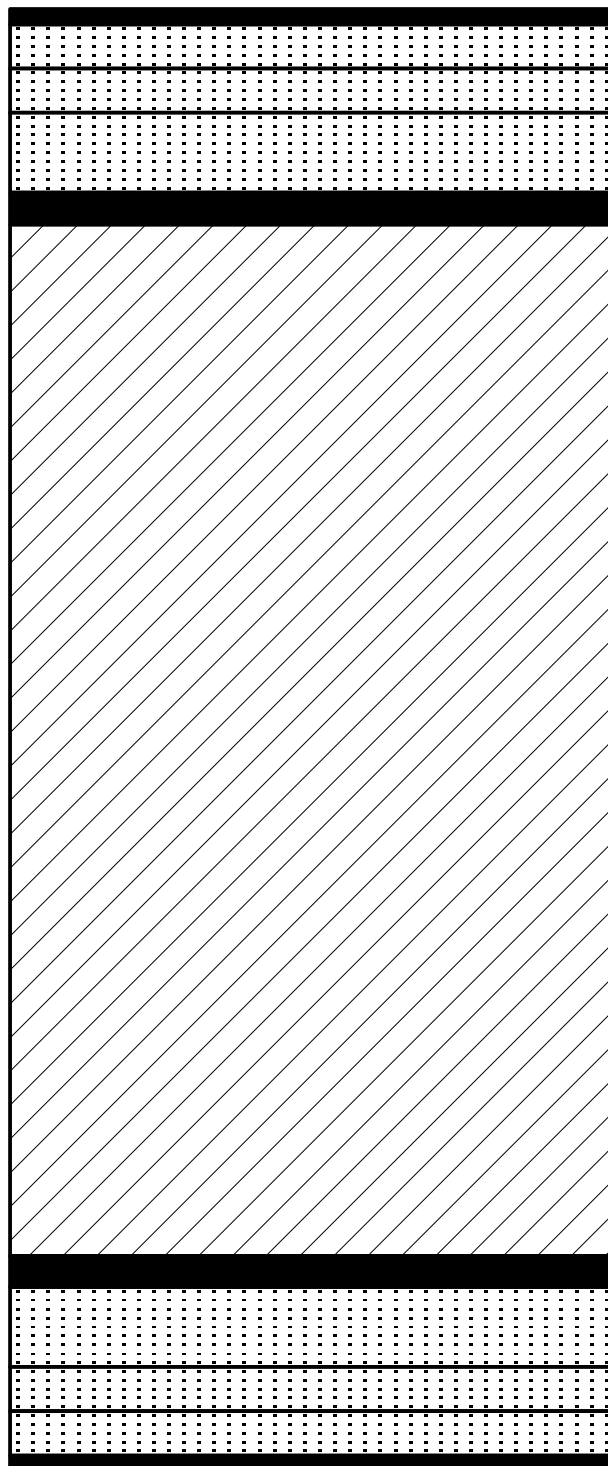
# CAM

Dokument: DOKU067.MLT  
 Erstellt : 10.09.1996 / jvi-Wi  
 Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 4M34FR4I233K70V1

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			

0.035 Kupfer  
 0.100 Prepreg  
 0.100 Prepreg  
 0.180 Prepreg  
 0.070 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

2.330 FR4

A B

Verpreßt	3.10 - 3.50	mm
Endstärke	Bleizinn	3.19 - 3.60 mm
(mit Lötstoplack)	Hot-Air	3.21 - 3.63 mm
	Gold	3.18 - 3.59 mm



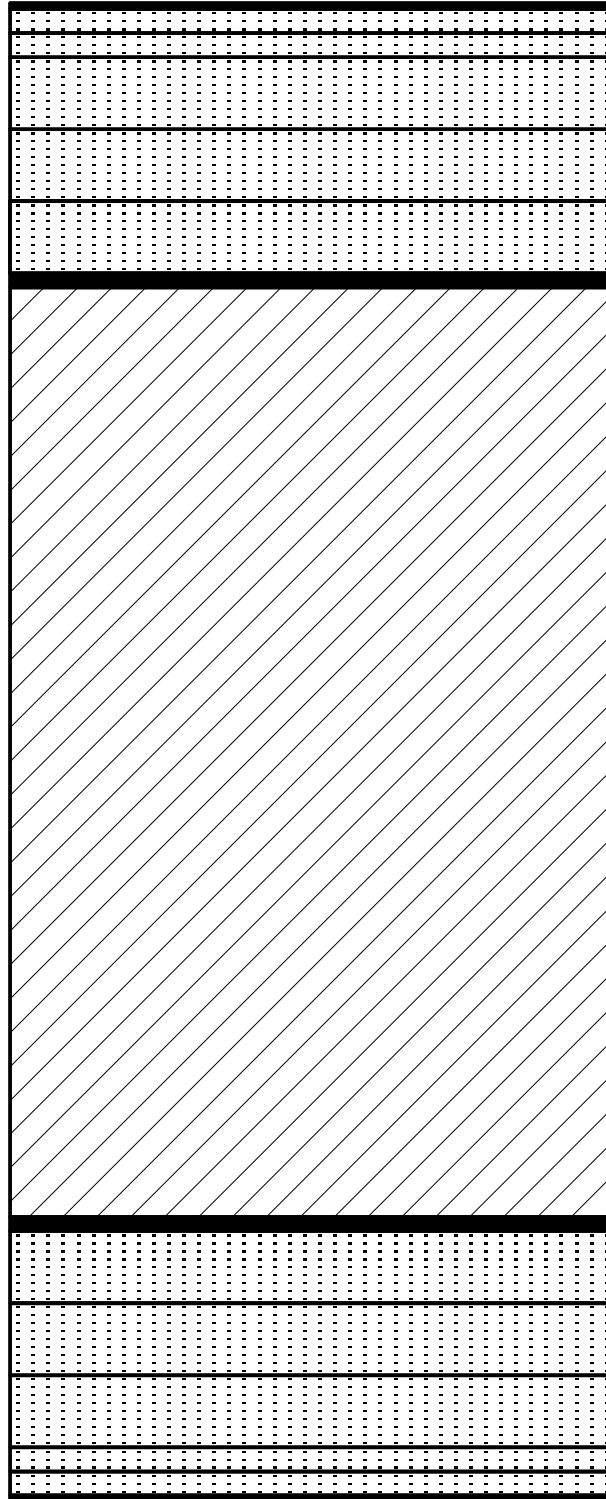
# CAM

Dokument: DOKU079.MLT  
 Erstellt : 03.12.1996 / jvi  
 Revision : 23.11.2000 / HCH

# Multilayer-Bautyp 4M38FR4I233K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			

0.017 Kupfer  
 0.060 Prepreg  
 0.060 Prepreg  
 0.180 Prepreg  
 0.180 Prepreg  
 0.180 Prepreg  
 0.035 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.LS

2.330 FR4

A B

Verpreßt	3.53 - 3.98	mm
Endstärke	Bleizinn	3.62 - 4.08 mm
(mit Lötstoplack)	Hot-Air	3.64 - 4.11 mm
	Gold	3.61 - 4.07 mm



# Multilayer-Bautyp 4S5FR4I20F5K17

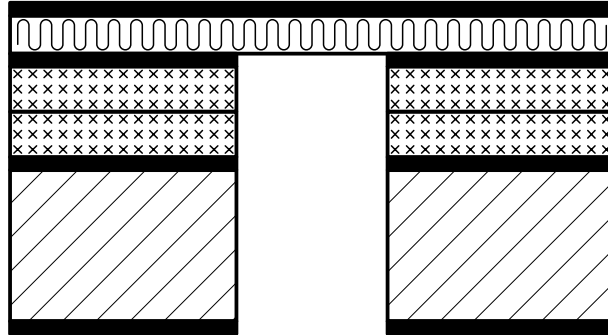
mm Material  
(0.060 NF-Prepreg : 1080)

Schichtbild

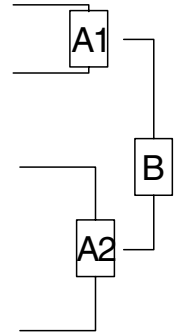
File-Typ

Montage

0.017 Kupfer  
0.050 Polyimid  
0.017 Kupfer  
0.060 NFPrepreg  
0.060 NFPrepreg  
0.017 Kupfer  
  
0.200 FR4  
  
0.017 Kupfer



\*.BS  
\*.I2(N)  
\*.I3(N)  
  
  
  
\*.LS



	Verpreßt	0.41 - 0.47	mm
Endstärke	Bleizinn	0.50 - 0.57	mm
(mit Lötstoplack)	Hot-Air	0.53 - 0.59	mm
	Gold	0.49 - 0.56	mm





# Multilayer-Bautyp 4S6FR4I20F5K17

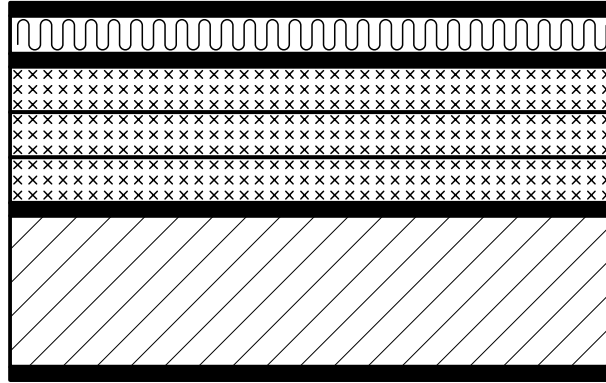
mm Material  
(0.060 NF-Prepreg : 1080)

Schichtbild

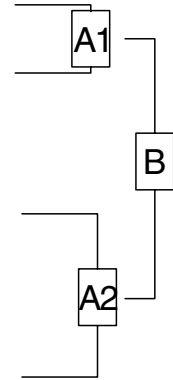
File-Typ

Montage

0.017 Kupfer  
 0.050 Polyimid  
 0.017 Kupfer  
 0.060 NFPrepreg  
 0.060 NFPrepreg  
 0.060 NFPrepreg  
 0.017 Kupfer  
  
 0.200 FR4  
  
 0.017 Kupfer



\*.BS  
 \*.I2(N)  
  
 \*.I3(N)  
  
 \*.LS



	Verpreßt	0.47 - 0.53	mm
Endstärke	Bleizinn	0.56 - 0.63	mm
(mit Lötstoplack)	Hot-Air	0.58 - 0.66	mm
	Gold	0.55 - 0.62	mm

# Multilayer-Bautyp 4S9FR4I5F5K17

mm	Material	Schichtbild	File-Typ	Montage
(0.050	Deckfolie			
(0.060	NF-Prepreg : 1080)			
0.005	Kupfer		*.BS	
0.050	FR4		abgeätzt	
0.060	NFPrepreg			
0.060	NFPrepreg			
0.060	NFPrepreg			
0.050	Deckfolie			
0.050	Deckfolie		*.I2(N)	
0.017	Kupfer		*.I3(N)	
0.050	Polyimid			
0.017	Kupfer			
0.050	Deckfolie			
0.050	Deckfolie			
0.060	NFPrepreg			
0.060	NFPrepreg			
0.060	NFPrepreg			
0.060	NFPrepreg			
0.050	FR4			
0.005	Kupfer		abgeätzt	
0.060	NFPrepreg		*.LS	
0.017	Kupfer			

**C** 17µm-Folie auf der LS-Seite wird nach Fertigstellung des Multilayers aufgepresst

	Verpreßt	0.78 - 0.88	mm
Endstärke	Bleizinn	0.87 - 0.98	mm
(mit Lötstoplack)	Hot-Air	0.89 - 1.01	mm
	Gold	0.86 - 0.97	mm

# Multilayer-Bautyp 4S10FR4F5K35

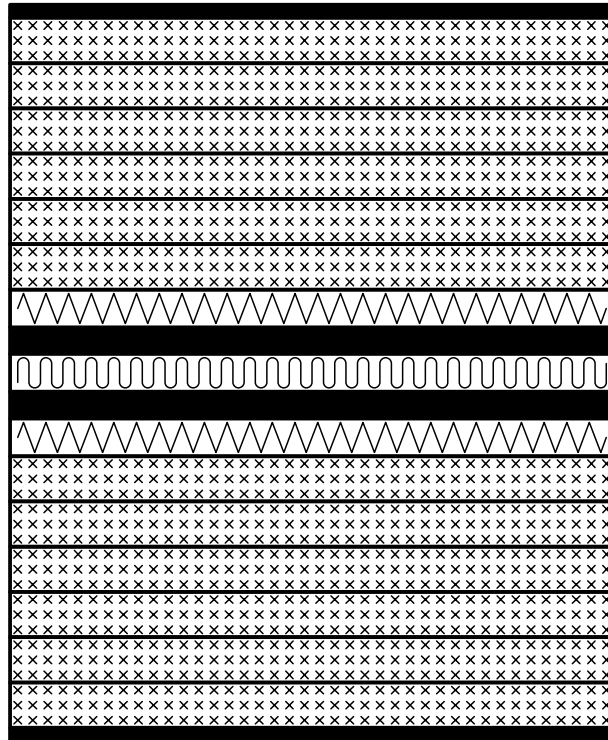
mm Material  
 (0.050 Deckfolie )  
 (0.060 NF-Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

- 0.017 Kupfer
- 0.060 NFPrepreg
- 0.060 NFPrepreg
- 0.060 NFPrepreg
- 0.060 NFPrepreg
- 0.060 NFPrepreg
- 0.060 NFPrepreg
- 0.050 Deckfolie
- 0.035 Kupfer
- 0.050 Polyimid
- 0.035 Kupfer
- 0.050 Deckfolie
- 0.060 NFPrepreg
- 0.060 NFPrepreg
- 0.060 NFPrepreg
- 0.060 NFPrepreg
- 0.060 NFPrepreg
- 0.060 NFPrepreg
- 0.017 Kupfer

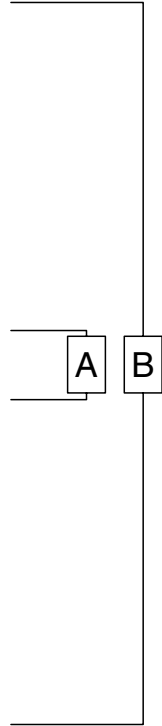


\*.BS

\*.I2(N)

\*.I3(N)

\*.LS



	Verpreßt	0.90 - 1.02	mm
Endstärke	Bleizinn	0.99 - 1.12	mm
(mit Lötstoplack)	Hot-Air	1.02 - 1.14	mm
	Gold	0.98 - 1.11	mm



# CAM

Dokument: DOKU264.MLT  
 Erstellt : 04.02.1999 / Wi

# Leiterplatten Handbuch

---

## Multilayer-Bautypen 6-Lagen

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

## Inhaltsverzeichnis (6-Lagen)

6M4FR4I5K17 .....	734
6M5FR4I7K35 .....	735
6M8FR4I10K35 .....	736
6M10FR4I5K35 .....	737
6M10FR4I20K35 .....	738
6M11FR4I5K35 .....	739
6M12FR4I20K35 .....	740
6M13FR4I20K35 .....	741
6M15FR4I5K35 .....	742
6M15FR4I7I36K35 .....	743
6M15FR4I10K17V1 .....	744
6M15FR4I10K35 .....	745
6M15FR4I20K35 .....	746
6M15FR4I36K35 .....	747
6M15FR4I46K17 .....	748
6M16FR4I10I20K35 .....	749
6M16FR4I10I20K35V1 .....	750
6M16FR4I20K35 .....	751
6M16FR4I20K35V1 .....	752
6M16FR4I20K70V1 .....	753
6M16FR4I20K70K105V1 .....	754
6M16FR4I20K105V1 .....	755
6M16FR4I36K17 .....	756
6M16FR4I36K35 .....	757
6M16FR4I36K35V2 .....	758
6M16FR4I36K35V5 .....	759
6M16FR4I36K35V6 .....	760
6M16FR4I46K35V1 .....	761
6M17FR4I36K35V1 .....	762
6M17FR4I36K70V1 .....	763
6M18FR4I36K35 .....	764
6M20FR4I36K35 .....	765
6M20FR4I71K35 .....	766
6M22FR4I36K35 .....	767
6M24FR4I5K70 .....	768
6M25FR4I93K35 .....	769
6M26FR4I71K35V1 .....	770
6M30FR4I93K35 .....	771
6S15FR4I36F5K17 .....	772
6S15FR4I113F5K17 .....	773

# Multilayer-Bautyp 6M4FR4I5K17

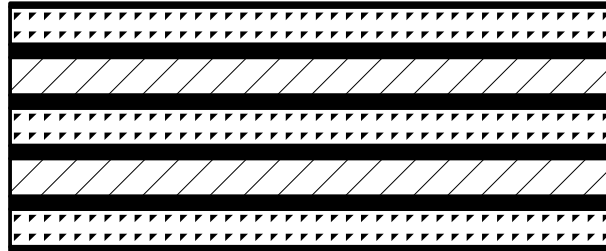
mm Material  
(0.050 HFPregreg-Typ : 106)

Schichtbild

File-Typ

Montage

0.005 Kupfer  
0.050 HFPregreg  
0.017 Kupfer  
0.050 FR4  
0.017 Kupfer  
0.050 HFPregreg  
0.017 Kupfer  
0.050 FR4  
0.017 Kupfer  
0.050 HFPregreg  
0.005 Kupfer



\*.BS

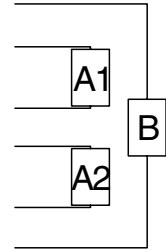
\*.I2(N)

\*.I3(N)

\*.I4(N)

\*.I5(N)

\*.LS



	Verpreßt	0.31 - 0.35	mm
Endstärke	Bleizinn	0.40 - 0.45	mm
(mit Lötstoplack)	Hot-Air	0.42 - 0.48	mm
	Gold	0.39 - 0.44	mm

# Multilayer-Bautyp 6M5FR4I7K35

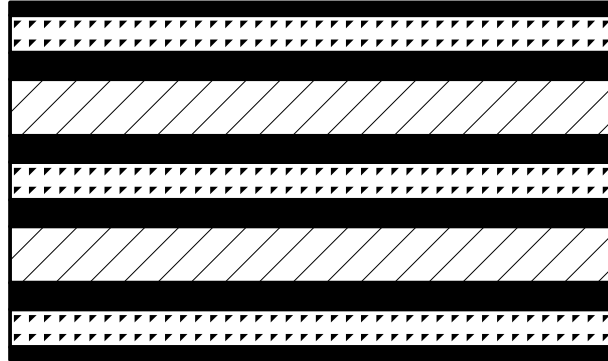
mm Material  
(0.050 HF-Prepreg-Typ : 106)

Schichtbild

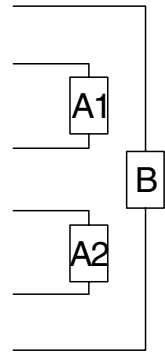
File-Typ

Montage

0.017 Kupfer  
0.050 HFPrepreg  
0.035 Kupfer  
0.075 FR4  
0.035 Kupfer  
0.050 HFPrepreg  
0.035 Kupfer  
0.075 FR4  
0.035 Kupfer  
0.050 HFPrepreg  
0.017 Kupfer



\*.BS  
\*.I2(N)  
\*.I3(N)  
\*.I4(N)  
\*.I5(N)  
\*.LS



	Verpreßt	0.42 - 0.48	mm
Endstärke	Bleizinn	0.51 - 0.58	mm
(mit Lötstoplack)	Hot-Air	0.54 - 0.60	mm
	Gold	0.50 - 0.57	mm

# Multilayer-Bautyp 6M8FR4I10K35

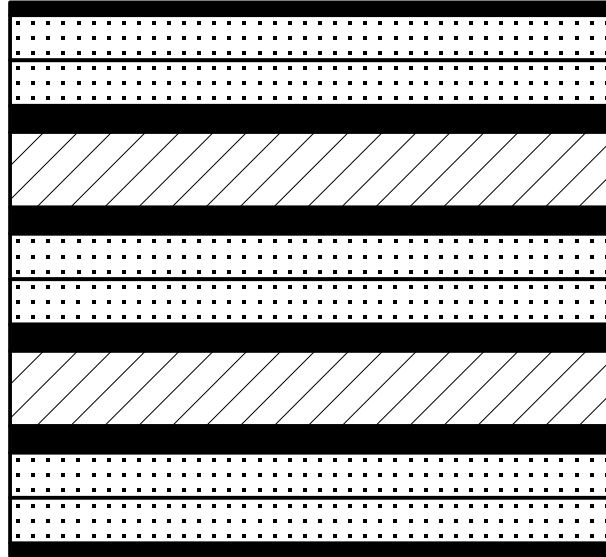
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.100 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.100 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer



\*.BS

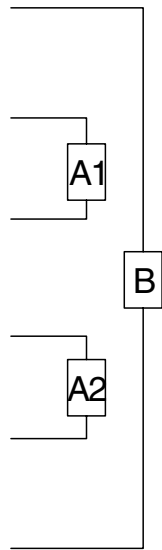
\*.I2(N)

\*.I3(N)

\*.I4(N)

\*.I5(N)

\*.LS



	Verpreßt	0.69 - 0.77	mm
Endstärke	Bleizinn	0.77 - 0.87	mm
(mit Lötstoplack)	Hot-Air	0.80 - 0.90	mm
	Gold	0.77 - 0.86	mm



CAM

Dokument: DOKU066.MLT  
Erstellt : 10.09.1996 / jvi-Wi  
Revision : 29.01.2001 / HCH



# Multilayer-Bautyp 6M10FR4I5K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg		*.I2(N)	
0.060	Prepreg		*.I3(N)	
0.035	Kupfer			
0.050	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.060	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I4(N)	
0.050	FR4		*.I5(N)	
0.035	Kupfer			
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer		*.LS	

	Verpreßt	0.88 - 0.99	mm
Endstärke	Bleizinn	0.97 - 1.09	mm
(mit Lötstoplack)	Hot-Air	0.99 - 1.12	mm
	Gold	0.96 - 1.08	mm

# Multilayer-Bautyp 6M10FR4I20K35

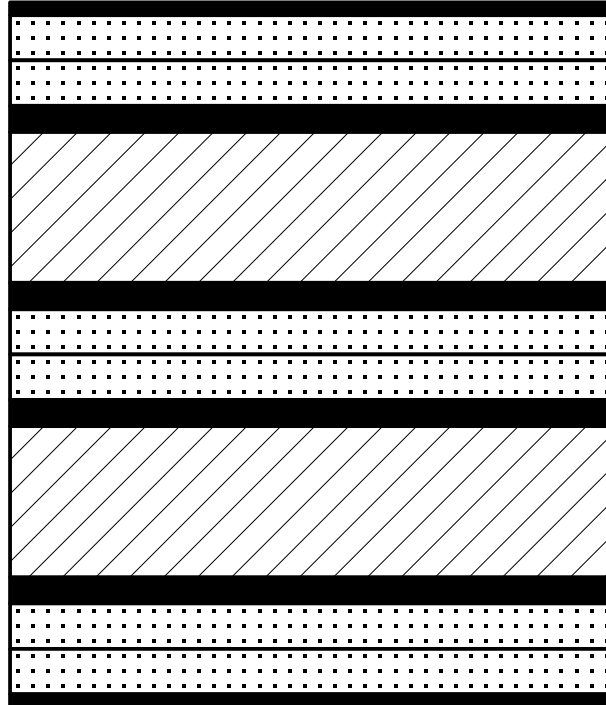
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

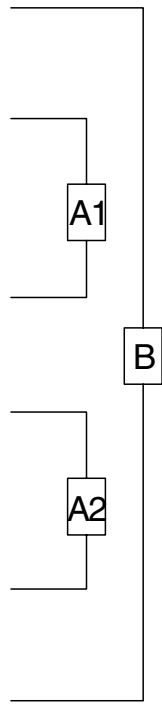
File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
  
0.200 FR4  
  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
  
0.200 FR4  
  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer



\*.BS  
\*.I2(N)  
\*.I3(N)  
\*.I4(N)  
\*.I5(N)  
\*.LS



	Verpreßt	0.88 - 0.99	mm
Endstärke	Bleizinn	0.97 - 1.09	mm
(mit Lötstoplack)	Hot-Air	0.99 - 1.12	mm
	Gold	0.96 - 1.08	mm

# Multilayer-Bautyp 6M11FR4I5K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.035	Kupfer		*.I2(N)	
0.050	FR4		*.I3(N)	
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I4(N)	
0.050	FR4		*.I5(N)	
0.035	Kupfer			
0.060	Prepreg			
0.100	Prepreg			
0.060	Prepreg		*.LS	
0.017	Kupfer			

Endstärke	Verpreßt	1.01 - 1.13	mm
(mit Lötstoplack)	Bleizinn	1.09 - 1.23	mm
	Hot-Air	1.12 - 1.26	mm
	Gold	1.08 - 1.22	mm



# CAM

Dokument: DOKU207.MLT  
 Erstellt : 29.06.1998 / jvi  
 Revision : 16.05.2001 / HCH

# Multilayer-Bautyp 6M12FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
0.017	Kupfer		*.BS	
0.100	Prepreg		*.I2(N)	
0.100	Prepreg		*.I3(N)	
0.035	Kupfer		*.I4(N)	
0.200	FR4		*.I5(N)	
0.035	Kupfer		*.LS	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
0.200	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.100	Prepreg			
0.017	Kupfer			

Endstärke	Verpreßt	1.07 - 1.21	mm
(mit Lötstoplack)	Bleizinn	1.16 - 1.31	mm
	Hot-Air	1.16 - 1.34	mm
	Gold	1.15 - 1.30	mm

# Multilayer-Bautyp 6M13FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
0.017 0.060	Kupfer Prepreg-Typ : 1080 Prepreg		*.BS	
0.100	Prepreg		*.I2(N)	
0.060 0.035	Prepreg Kupfer		*.I3(N)	
0.200	FR4		*.I4(N)	
0.035 0.100	Kupfer Prepreg		*.I5(N)	
0.100 0.035	Prepreg Kupfer			
0.200	FR4			
0.035 0.060	Kupfer Prepreg			
0.100	Prepreg			
0.060 0.017	Prepreg Kupfer			


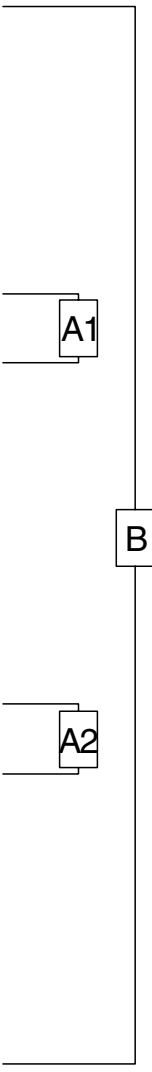
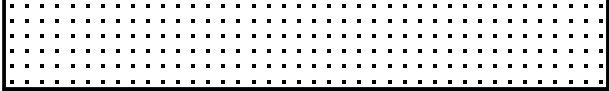
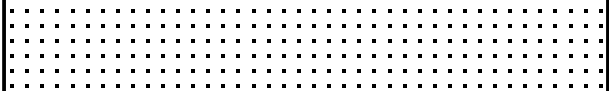



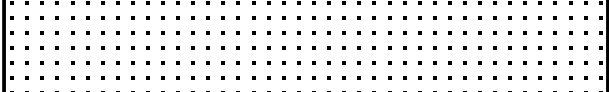
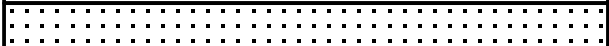
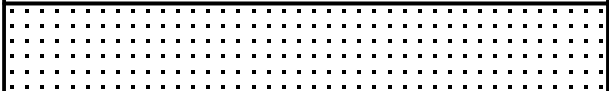



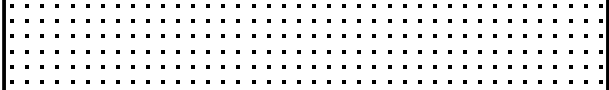
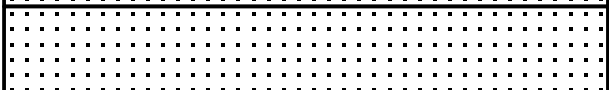

Endstärke (mit Lötstoplack)	Verpreßt	1.14 - 1.29	mm
	Bleizinn	1.23 - 1.39	mm
	Hot-Air	1.25 - 1.41	mm
	Gold	1.22 - 1.38	mm



# CAM

Dokument: DOKU046.MLT  
 Erstellt : 20.03.1996 / Wi  
 Revision : 21.12.2000 / HCH

# Multilayer-Bautyp 6M15FR4I5K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.050	FR4		*.I3(N)	
0.035	Kupfer			
0.180	Prepreg			
0.060	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I4(N)	
0.050	FR4		*.I5(N)	
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.017	Kupfer		*.LS	

Endstärke	Verpreßt	1.33 - 1.50	mm
(mit Lötstoplack)	Bleizinn	1.42 - 1.60	mm
	Hot-Air	1.44 - 1.63	mm
	Gold	1.41 - 1.59	mm



CAM

Dokument: DOKU062.MLT  
 Erstellt : 10.09.1996/jvi-Wi  
 Revision : 24.11.2000 / HCH

# Multilayer-Bautyp 6M15FR4I7I36K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)		*.BS  *.I2(N) *.I3(N)  *.I4(N)  *.I5(N)  *.LS	
0.100	Prepreg			
0.180	Prepreg			
0.035	Kupfer			
0.075	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.060	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
0.360	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.100	Prepreg			
0.017	Kupfer			

	Verpreßt	1.34 - 1.52	mm
Endstärke	Bleizinn	1.43 - 1.62	mm
(mit Lötstoplack)	Hot-Air	1.46 - 1.64	mm
	Gold	1.42 - 1.60	mm



# CAM

Dokument: DOKU033.MLT  
 Erstellt : 12.07.1996 / jvi  
 Revision : 20.12.2000 / HCH

# Multilayer-Bautyp 6M15FR4I10K17V1

mm Material Schichtbild File-Typ Montage  
 (0.060 Prepreg-Typ : 1080)  
 (0.180 Prepreg-Typ : 7628)

0.017 Kupfer		*.BS	
0.060 Prepreg			
0.060 Prepreg			
0.017 Kupfer		*.I2(N)	
0.100 FR4			
0.017 Kupfer		*.I3(N)	
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.180 Prepreg			
0.017 Kupfer		*.I4(N)	
0.100 FR4			
0.017 Kupfer			
0.060 Prepreg	*.I5(N)		
0.060 Prepreg			
0.017 Kupfer	*.LS		

	Verpresst	1.35 - 1.53	mm
Endstärke	Bleizinn	1.44 - 1.63	mm
(mit Lötstoplack)	Hot-Air	1.47 - 1.65	mm
	Gold	1.43 - 1.62	mm



# CAM

Dokument: DOKU224.MLT  
 Erstellt : 12.08.1998 / Wi  
 Revision : 12.12.2000 / HCH



# Multilayer-Bautyp 6M15FR4I10K35

mm Material Schichtbild File-Typ Montage  
 (0.180 Prepreg-Typ : 7628)

0.017	Kupfer		*.BS	
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.100	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I4(N)	
0.100	FR4			
0.035	Kupfer		*.I5(N)	
0.180	Prepreg			
0.180	Prepreg			
0.017	Kupfer		*.LS	

	Verpreßt	1.36 - 1.54	mm
Endstärke	Bleizinn	1.45 - 1.64	mm
(mit Lötstoplack)	Hot-Air	1.48 - 1.66	mm
	Gold	1.44 - 1.63	mm



# CAM

Dokument: DOKU155.MLT  
 Erstellt : 11.11.1997 / jvi  
 Revision : 24.11.2000 / HCH

# Multilayer-Bautyp 6M15FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
0.017 0.060	Kupfer Prepreg		*.BS	
0.180	Prepreg		*.I2(N)	
0.035	Kupfer		*.I3(N)	
0.200	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I4(N)	
0.200	FR4			
0.035	Kupfer		*.I5(N)	
0.180	Prepreg			
0.060 0.017	Prepreg Kupfer		*.LS	

Endstärke (mit Lötstoplack)	Verpreßt	1.33 - 1.50	mm
	Bleizinn	1.42 - 1.60	mm
	Hot-Air	1.44 - 1.63	mm
	Gold	1.41 - 1.59	mm



# CAM

Dokument: DOKU024.MLT  
 Erstellt : 31.01.1996 / Mat  
 Revision : 20.12.2000 / HCH

# Multilayer-Bautyp 6M15FR4I36K35

mm	Material	Schichtbild	File-Typ	Montage
0.017 0.060	Kupfer Prepreg		*.BS	
0.100	Prepreg		*.I2(N)	
0.035	Kupfer		*.I3(N)	
0.360	FR4		*.I4(N)	
0.035	Kupfer		*.I5(N)	
0.100	Prepreg		*.LS	
0.100	Prepreg			
0.035	Kupfer			
0.360	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.060	Prepreg			
0.017	Kupfer			

Verpreßt	1.33 - 1.55	mm
Endstärke	Bleizinn	1.42 - 1.60 mm
(mit Lötstoplack)	Hot-Air	1.44 - 1.63 mm
	Gold	1.41 - 1.59 mm



# CAM

Dokument: DOKU032.MLT  
 Erstellt : 20.02.1996 / Wi  
 Revision : 12.12.2000 / HCH

# Multilayer-Bautyp 6M15FR4I46K17

mm	Material	Schichtbild	File-Typ	Montage
(0.050 HF-Prepreg : 106)				
(0.060 Prepreg-Typ : 1080)				
(0.100 Prepreg-Typ : 2125)				
0.017 Kupfer			*.BS	
0.060 Prepreg			*.I2(N)	
0.100 Prepreg				
0.017 Kupfer				
0.460 FR4				
0.017 Kupfer				
0.050 HFPrepreg				
0.050 HFPrepreg				
0.017 Kupfer				
0.460 FR4				
0.017 Kupfer				
0.100 Prepreg				
0.060 Prepreg				
0.017 Kupfer				

Endstärke	Verpreßt	1.35 - 1.53	mm
(mit Lötstoplack)	Bleizinn	1.44 - 1.63	mm
	Hot-Air	1.47 - 1.65	mm
	Gold	1.43 - 1.62	mm



# CAM

Dokument: DOKU075.MLT  
 Erstellt : 04.11.1997 / Wi  
 Revision : 12.12.2000 / HCH

# Multilayer-Bautyp 6M16FR4I10I20K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.12(N)	
0.200	FR4			
0.035	Kupfer		*.13(N)	
0.100	Prepreg			
0.060	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.14(N)	
0.100	FR4			
0.035	Kupfer		*.15(N)	
0.180	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		

	Verpresst	1.40 - 1.58	mm
Endstärke	Bleizinn	1.49 - 1.68	mm
(mit Lötstoplack)	Hot-Air	1.52 - 1.71	mm
	Gold	1.48 - 1.67	mm



# CAM

Dokument: DOKU169.MLT  
 Erstellt : 04.02.1998 / Wi  
 Revision : 13.12.2000 / HCH

# Multilayer-Bautyp 6M16FR4I10I20K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.060)	Prepreg-Typ : 1080)			
(0.100)	Prepreg-Typ : 2125)			
(0.180)	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.100	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.100	FR4			A1
0.035	Kupfer		*.I3(N)	
0.100	Prepreg			
0.060	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I4(N)	B
0.200	FR4			A2
0.035	Kupfer		*.I5(N)	
0.180	Prepreg			
0.180	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		

	Verpresst	1.40 - 1.58	mm
Endstärke	Bleizinn	1.49 - 1.68	mm
(mit Lötstoplack)	Hot-Air	1.52 - 1.71	mm
	Gold	1.48 - 1.67	mm



# CAM

Dokument: DOKU205.MLT  
 Erstellt : 18.06.1998 / Wi  
 Revision : 13.12.2000 / HCH

# Multilayer-Bautyp 6M16FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.200	FR4			
0.035	Kupfer		*.I3(N)	
0.060	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.060	Prepreg			
0.035	Kupfer		*.I4(N)	
0.200	FR4			
0.035	Kupfer		*.I5(N)	
0.180	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		

	Verpresst	1.44 - 1.63	mm
Endstärke	Bleizinn	1.53 - 1.73	mm
(mit Lötstoplack)	Hot-Air	1.55 - 1.75	mm
	Gold	1.52 - 1.72	mm

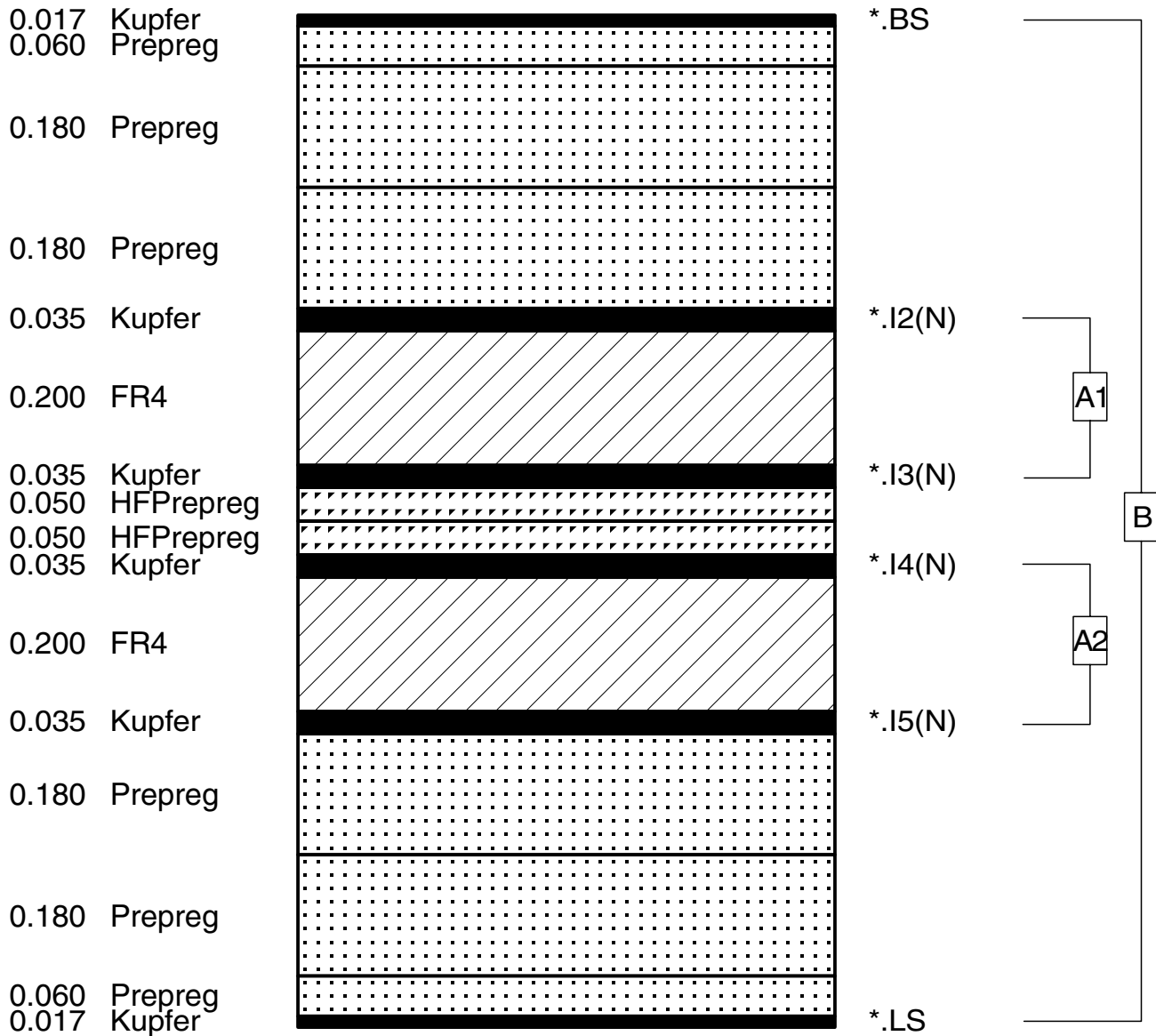


# CAM

Dokument: DOKU056.MLT  
 Erstellt : 09.07.1996 / jvi  
 Revision : 20.12.2000 / HCH

# Multilayer-Bautyp 6M16FR4I20K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.050	HFPregreg : 106)			
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			



	Verpresst	1.42 - 1.60	mm
Endstärke	Bleizinn	1.51 - 1.70	mm
(mit Lötstoplack)	Hot-Air	1.53 - 1.73	mm
	Gold	1.50 - 1.69	mm



# CAM

Dokument: DOKU204.MLT  
 Erstellt : 18.06.1998 / Wi  
 Revision : 12.02.2001 / HCH



# Multilayer-Bautyp 6M16FR4I20K70V1

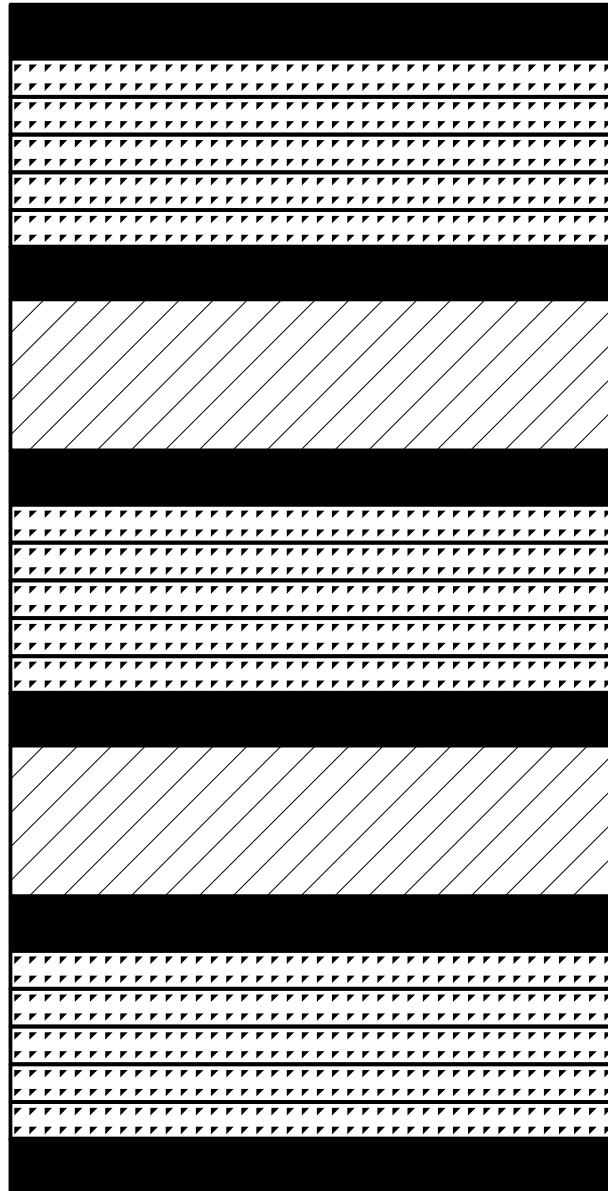
mm Material  
(0.050 HFPregreg-Typ : 106)

Schichtbild

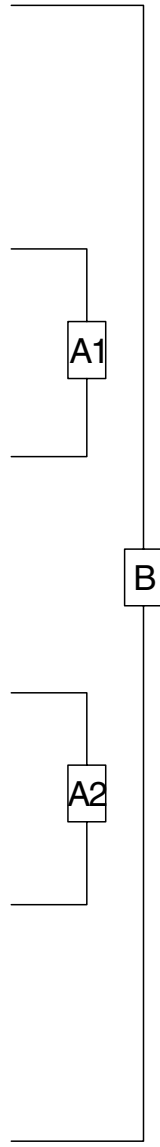
File-Typ

Montage

0.070 Kupfer  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.070 Kupfer  
  
 0.200 FR4  
  
 0.070 Kupfer  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.070 Kupfer  
  
 0.200 FR4  
  
 0.070 Kupfer  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.070 Kupfer



\*.BS  
  
 \*.I2(N)  
  
 \*.I3(N)  
  
 \*.I4(N)  
  
 \*.I5(N)  
  
 \*.LS



	Verpresst	1.48 - 1.66	mm
Endstärke	Bleizinn	1.56 - 1.76	mm
(mit Lötstoplack)	Hot-Air	1.59 - 1.79	mm
	Gold	1.55 - 1.75	mm



Dokument: DOKU166.MLT  
 Erstellt : 02.02.1998 / Wi  
 Revision : 04.12.2000 / HCH

# Multilayer-Bautyp 6M16FR4I20K70K105V1

mm Material Schichtbild File-Typ Montage  
 (0.050 HFPregreg-Typ : 106)

0.070	Kupfer		*.BS	
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.105	Kupfer		*.I2(N)	
0.200	FR4		A1	
0.105	Kupfer		*.I3(N)	
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.070	Kupfer		*.I4(N)	
0.200	FR4	A2		
0.070	Kupfer	*.I5(N)		
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.070	Kupfer	*.LS		

	Verpresst	1.40 - 1.58	mm
Endstärke	Bleizinn	1.49 - 1.68	mm
(mit Lötstoplack)	Hot-Air	1.51 - 1.71	mm
	Gold	1.48 - 1.67	mm



# CAM

Dokument: DOKU164.MLT  
 Erstellt : 21.01.1998 / Wi  
 Revision : 13.12.2000 / HCH

# Multilayer-Bautyp 6M16FR4I20K105V1

mm Material Schichtbild File-Typ Montage  
 (0.050 HFPregreg-Typ : 106)

0.070	Kupfer		*.BS	
0.050	HFPregreg		*.I2(N)	
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.105	Kupfer		*.I3(N)	
0.200	FR4			
0.105	Kupfer		*.I4(N)	
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg		*.I5(N)	
0.105	Kupfer			
0.200	FR4			
0.105	Kupfer			
0.050	HFPregreg			
0.050	HFPregreg	*.LS		
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.070	Kupfer			

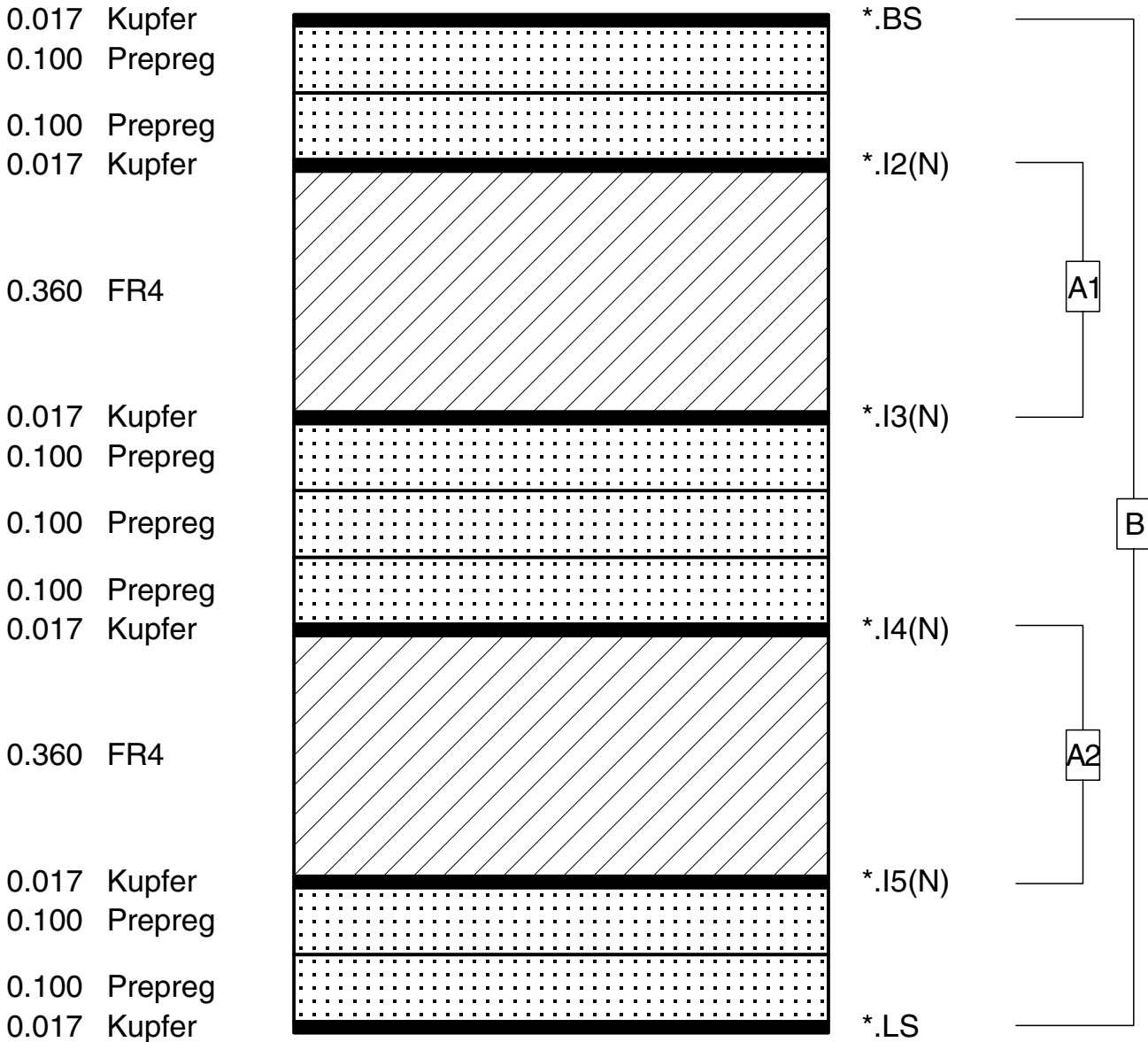
	Verpresst	1.45 - 1.63	mm
Endstärke	Bleizinn	1.54 - 1.73	mm
(mit Lötstoplack)	Hot-Air	1.56 - 1.76	mm
	Gold	1.53 - 1.72	mm



Dokument: DOKU106.MLT  
 Erstellt : 25.07.1997 / Wi  
 Revision : 13.12.2000 / HCH

# Multilayer-Bautyp

(0.100 Prepreg-Typ : 2125)



	Verpreßt	1.43 - 1.61	mm
Endstärke	Bleizinn	1.52 - 1.71	mm
(mit Lötstoplack)	Hot-Air	1.54 - 1.74	mm
	Gold	1.51 - 1.70	mm

# Multilayer-Bautyp 6M16FR4I36K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100 Prepreg-Typ : 2125)				
0.017	Kupfer		*.BS	
0.100	Prepreg		*.I2(N)	
0.100	Prepreg			
0.035	Kupfer			
0.360	FR4			
0.035	Kupfer		*.I3(N)	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I4(N)	
0.360	FR4			
0.035	Kupfer			
0.100	Prepreg		*.I5(N)	
0.100	Prepreg			
0.017	Kupfer		*.LS	

Verpreßt	1.40 - 1.58	mm
Endstärke	Bleizinn	1.49 - 1.68 mm
(mit Lötstoplack)	Hot-Air	1.52 - 1.71 mm
	Gold	1.48 - 1.67 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU012.MLT  
 Erstellt : 20.02.1996 / Wi  
 Revision : 13.12.2000 / HCH

# Multilayer-Bautyp 6M16FR4I36K35V2

mm	Material	Schichtbild	File-Typ	Montage
0.060	Prepreg-Typ : 1080)			
0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.360	FR4			
0.035	Kupfer		*.I3(N)	
0.060	Prepreg			
0.060	Prepreg			
0.035	Kupfer		*.I4(N)	
0.360	FR4			
0.035	Kupfer		*.I5(N)	
0.180	Prepreg			
0.060	Prepreg			
0.017	Kupfer		*.LS	

Verpresst	1.40 - 1.58	mm
Endstärke	Bleizinn	1.49 - 1.68 mm
(mit Lötstoplack)	Hot-Air	1.51 - 1.71 mm
	Gold	1.48 - 1.67 mm

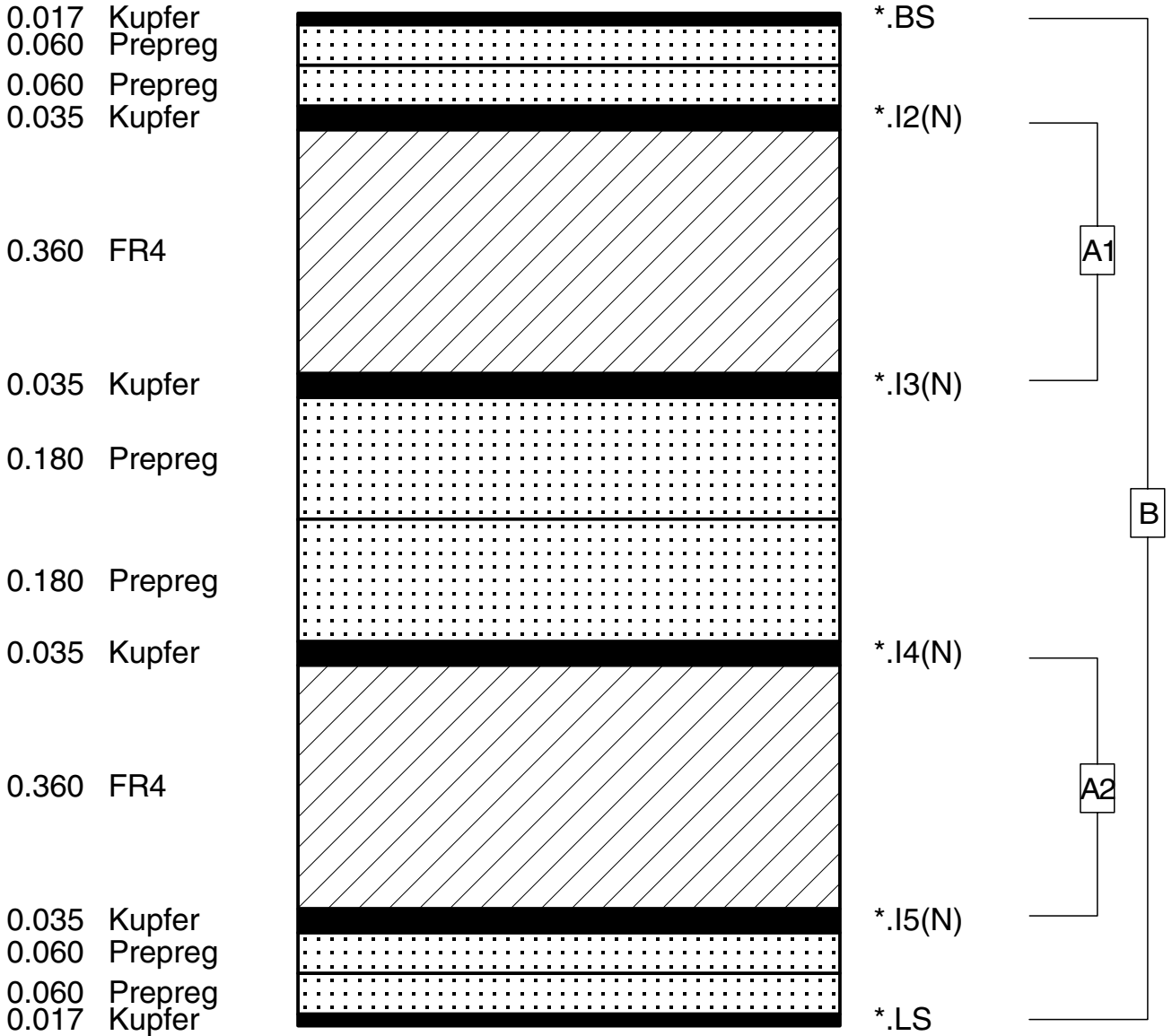
# Multilayer-Bautyp 6M16FR4I36K35V5

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.060	Prepreg			
0.060	Prepreg			
0.035	Kupfer		*.I2(N)	
0.360	FR4			
0.035	Kupfer		*.I3(N)	
0.100	Prepreg			
0.060	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I4(N)	
0.360	FR4			
0.035	Kupfer		*.I5(N)	
0.060	Prepreg			
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		

	Verpresst	1.42 - 1.60	mm
Endstärke	Bleizinn	1.51 - 1.70	mm
(mit Lötstoplack)	Hot-Air	1.54 - 1.73	mm
	Gold	1.50 - 1.69	mm

# Multilayer-Bautyp 6M16FR4I36K35V6

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			



	Verpresst	1.40 - 1.58	mm
Endstärke	Bleizinn	1.49 - 1.68	mm
(mit Lötstoplack)	Hot-Air	1.52 - 1.71	mm
	Gold	1.48 - 1.67	mm



# CAM

Dokument: DOKU092.MLT  
 Erstellt : 22.01.1997 / Wi  
 Revision : 13.12.2000 / HCH



# Multilayer-Bautyp 6M16FR4I46K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.050)	HF-Prepreg : 106)		*.BS	
0.017	Kupfer			
0.060	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
0.460	FR4			
0.035	Kupfer			
0.050	HFPregreg			
0.050	HFPregreg			
0.035	Kupfer			
0.460	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.060	Prepreg			
0.017	Kupfer			
			*.I2(N)	
			*.I3(N)	
			*.I4(N)	
			*.I5(N)	
			*.LS	

Endstärke	Verpreßt	1.42 - 1.60	mm
(mit Lötstoplack)	Bleizinn	1.51 - 1.70	mm
	Hot-Air	1.54 - 1.73	mm
	Gold	1.50 - 1.69	mm

# Multilayer-Bautyp 6M17FR4I36K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.060	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.360	FR4			
0.035	Kupfer		*.I3(N)	
0.060	Prepreg			
0.060	Prepreg		*.I4(N)	
0.035	Kupfer			
0.360	FR4			
0.035	Kupfer		*.I5(N)	
0.180	Prepreg			
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		

	Verpresst	1.52 - 1.71	mm
Endstärke	Bleizinn	1.61 - 1.81	mm
(mit Lötstoplack)	Hot-Air	1.63 - 1.84	mm
	Gold	1.60 - 1.80	mm

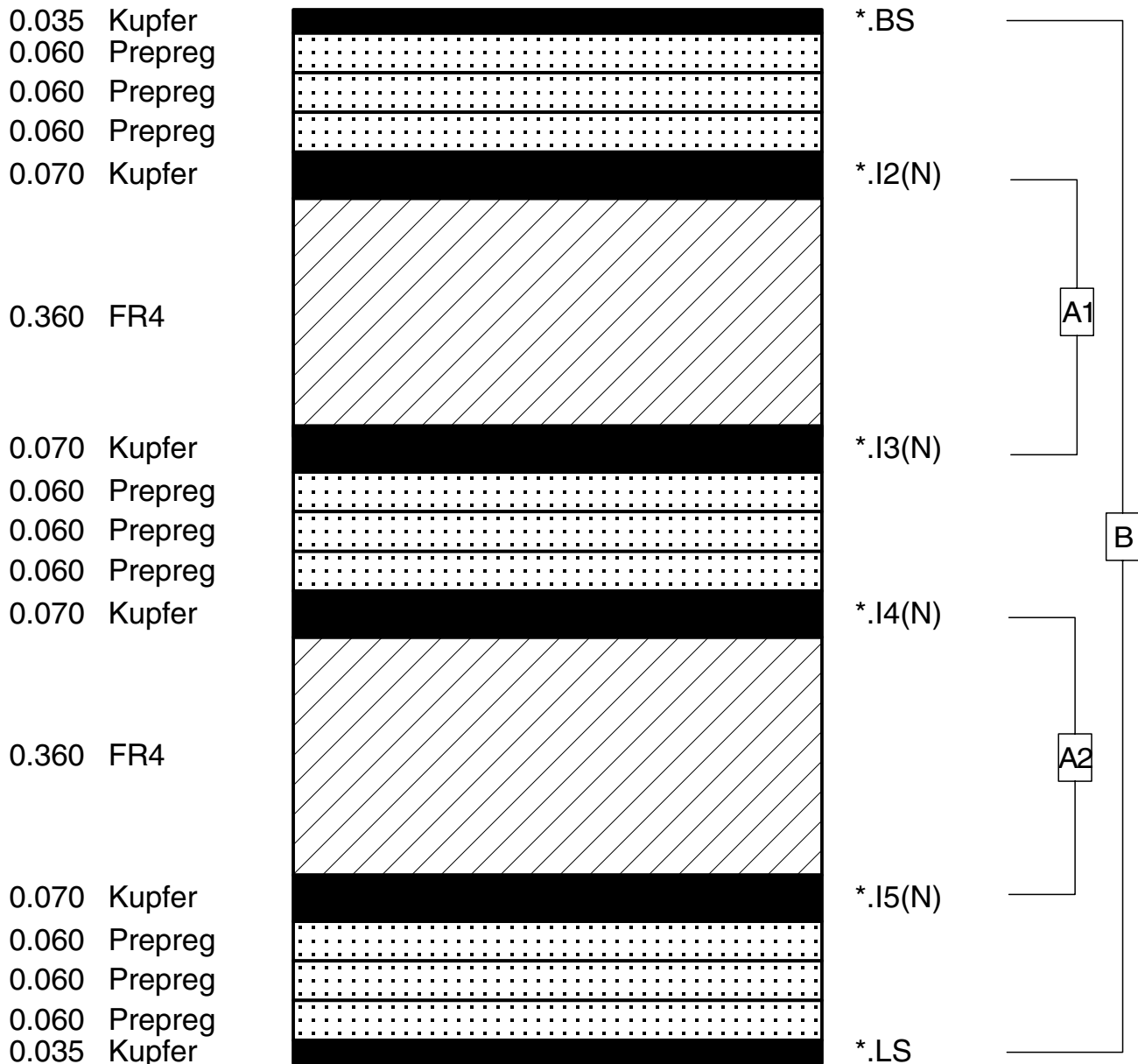


# CAM

Dokument: DOKU055.MLT  
 Erstellt : 09.07.1996 / jvi  
 Revision : 21.12.2000 / HCH

# Multilayer-Bautyp 6M17FR4I36K70V1

mm Material Schichtbild File-Typ Montage  
(0.060 Prepreg-Typ : 1080)



	Verpresst	1.51 - 1.71	mm
Endstärke	Bleizinn	1.60 - 1.81	mm
(mit Lötstoplack)	Hot-Air	1.63 - 1.83	mm
	Gold	1.59 - 1.80	mm



Dokument: DOKU071.MLT  
Erstellt : 22.10.1996 / li  
Revision : 22.12.2000 / HCH

# Multilayer-Bautyp 6M18FR4I36K35

mm	Material	Schichtbild	File-Typ	Montage
0.100	Prepreg-Typ : 2125)		*.BS  *.I2(N)  *.I3(N)  *.I4(N)  *.I5(N)  *.LS	
0.017	Kupfer			
0.100	Prepreg			
0.180	Prepreg			
0.035	Kupfer			
0.360	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
0.360	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.100	Prepreg			
0.017	Kupfer			

Verpreßt	1.64 - 1.84	mm
Endstärke	Bleizinn	1.72 - 1.94 mm
(mit Lötstoplack)	Hot-Air	1.75 - 1.97 mm
	Gold	1.71 - 1.93 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU072.MLT  
 Erstellt : 25.10.1996 / li  
 Revision : 17.05.2000 / HCH

# Multilayer-Bautyp 6M20FR4I36K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.100	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I2(N)	
0.360	FR4			
0.035	Kupfer		*.I3(N)	
0.180	Prepreg			
0.100	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I4(N)	
0.360	FR4			
0.035	Kupfer		*.I5(N)	
0.100	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.017	Kupfer		*.LS	

	Verpreßt	1.84 - 2.07	mm
Endstärke	Bleizinn	1.93 - 2.17	mm
(mit Lötstoplack)	Hot-Air	1.95 - 2.20	mm
	Gold	1.92 - 2.16	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU018.MLT  
 Erstellt : 30.01.1996 / Mat  
 Revision : 05.12.2000 / HCH

# Multilayer-Bautyp 6M20FR4I71K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060 Prepreg-Typ : 1080)				
0.017	Kupfer		*.BS	
0.060	Prepreg		*.I2(N)	
0.060	Prepreg			
0.035	Kupfer			
0.710	FR4			
0.035	Kupfer		*.I3(N)	
0.060	Prepreg			
0.060	Prepreg		*.I4(N)	
0.710	FR4			
0.035	Kupfer		*.I5(N)	
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		

	Verpreßt	1.83 - 2.07	mm
Endstärke	Bleizinn	1.92 - 2.17	mm
(mit Lötstoplack)	Hot-Air	1.95 - 2.19	mm
	Gold	1.91 - 2.16	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005





# Multilayer-Bautyp 6M24FR4I5K70

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.070	Kupfer		*.I2(N)	
0.050	FR4		*.I3(N)	
0.070	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.070	Kupfer		*.I4(N)	
0.050	FR4		*.I5(N)	
0.070	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		

Verpreßt	2.21 - 2.49	mm
Endstärke	Bleizinn	2.30 - 2.59 mm
(mit Lötstoplack)	Hot-Air	2.32 - 2.62 mm
	Gold	2.29 - 2.58 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



## CAM

Dokument: DOKU220.MLT  
 Erstellt : 29.07.1998 / Wi  
 Revision : 27.11.2000 / HCH



# Multilayer-Bautyp 6M25FR4I93K35

mm	Material	Schichtbild	File-Typ	Montage
0.060	Prepreg-Typ : 1080		*.BS  *.I2(N)    *.I3(N)  *.I4(N)    *.I5(N)  *.LS	
0.017	Kupfer			
0.060	Prepreg			
0.060	Prepreg			
0.035	Kupfer			
0.930	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
0.930	FR4			
0.035	Kupfer			
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer			

Verpreßt	2.33 - 2.63	mm
Endstärke	Bleizinn	2.42 - 2.73 mm
(mit Lötstoplack)	Hot-Air	2.44 - 2.76 mm
	Gold	2.41 - 2.72 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU068.MLT  
Erstellt : 06.09.1996 / Wi

# Multilayer-Bautyp 6M26FR4I71K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.035	Kupfer		*.BS	
0.060	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I2(N)	
0.710	FR4			
0.035	Kupfer		*.I3(N)	
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I4(N)	
0.710	FR4			
0.035	Kupfer		*.I5(N)	
0.100	Prepreg			
0.060	Prepreg			
0.035	Kupfer		*.LS	

Verpreßt	2.36 - 2.66	mm
Endstärke	Bleizinn	2.45 - 2.76 mm
(mit Lötstoplack)	Hot-Air	2.47 - 2.79 mm
	Gold	2.44 - 2.75 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



## CAM

Dokument: DOKU182.MLT  
 Erstellt : 28.02.1998 / jvi  
 Revision : 28.12.2000 / HCH

# Multilayer-Bautyp 6M30FR4I93K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)		*.BS  *.I2(N)  *.I3(N)  *.I4(N)  *.I5(N)  *.LS	
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer			
0.100	Prepreg			
0.180	Prepreg			
0.035	Kupfer			
0.930	FR4			
0.035	Kupfer			
0.060	Prepreg			
0.180	Prepreg			
0.060	Prepreg			
0.035	Kupfer			
0.930	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.100	Prepreg			
0.017	Kupfer			

Verpreßt	2.72 - 3.07	mm
Endstärke	Bleizinn	2.81 - 3.17 mm
(mit Lötstoplack)	Hot-Air	2.83 - 3.19 mm
	Gold	2.80 - 3.16 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU113.MLT  
 Erstellt : 28.04.1997 / jvi  
 Revision : 07.12.2000 / HCH

# Multilayer-Bautyp 6S15FR4I36F5K17

mm Material  
 (0.050 Deckfolie )  
 (0.060 NF-Prepreg-Typ : 1080)

## Schichtbild

File-Type Montage

0.017 Kupfer

0.360 FR4

0.017 Kupfer

0.060 NFPrepreg

0.060 NFPrepreg

0.060 NFPrepreg

0.050 Deckfolie

0.035 Kupfer

0.050 Polyimid

0.035 Kupfer

0.050 Deckfolie

0.060 NFPrepreg

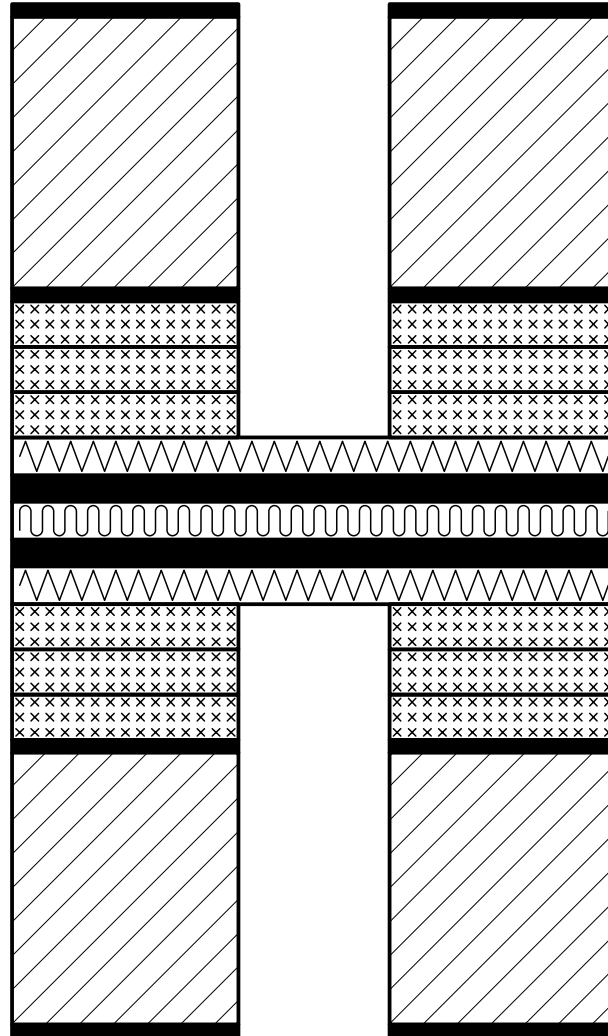
0.060 NFPrepreg

0.060 NFPrepreg

0.017 Kupfer

0.360 FR4

0.017 Kupfer



\*.BS

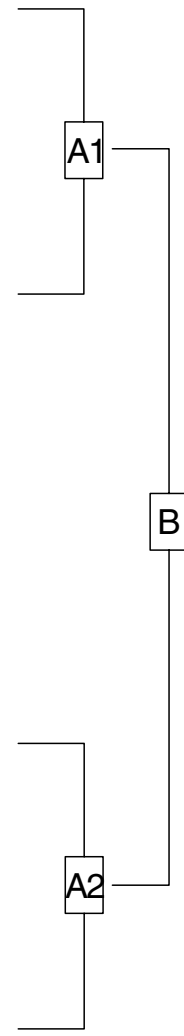
\*.I2(N)

\*.I2(N)

\*.I3(N)

\*.I5(N)

\*.LS



	Verpreßt	1.29 - 1.45	mm
Endstärke	Bleizinn	1.38 - 1.55	mm
(mit Lötstoplack)	Hot-Air	1.40 - 1.58	mm
	Gold	1.37 - 1.54	mm



# CAM

Dokument: DOKU407.MLT  
 Erstellt : 11.05.2000 / Wi

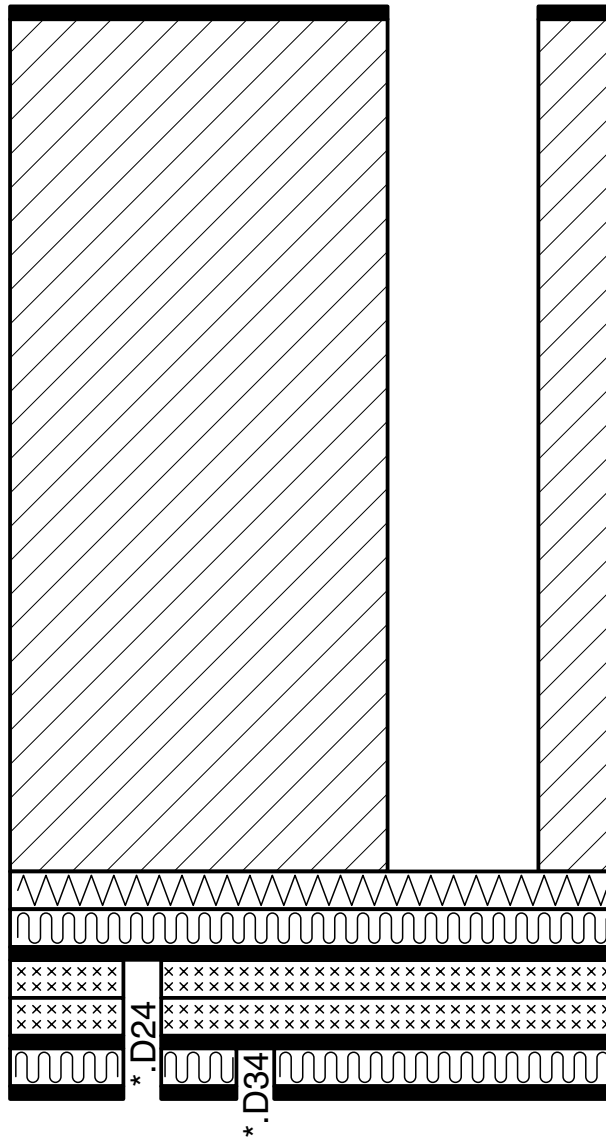
# Multilayer-Bautyp

(0.050 Deckfolie )  
 (0.050 NF-Prepreg : 106)

0.017 Kupfer

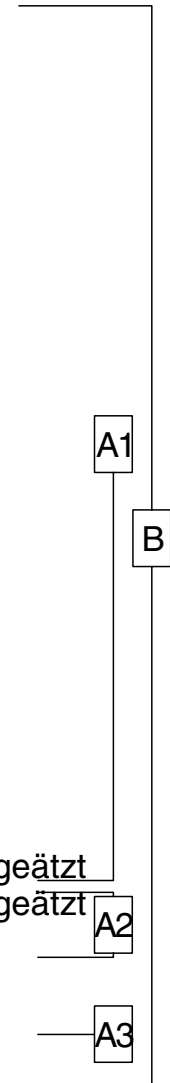
1.130 FR4

0.050 Deckfolie  
 0.050 Polyimid  
 0.017 Kupfer  
 0.050 NFPrepreg  
 0.050 NFPrepreg  
 0.017 Kupfer  
 0.050 Polyimid  
 0.017 Kupfer



\*.BS

\*.I2(N) abgeätzt  
 \*.I3(N) abgeätzt  
 \*.I4(N)  
 \*.I5(N)  
 \*.LS



	Verpreßt	1.36 - 1.54	mm
Endstärke	Bleizinn	1.45 - 1.64	mm
(mit Lötstoplack)	Hot-Air	1.48 - 1.66	mm
	Gold	1.44 - 1.63	mm

# Leiterplatten Handbuch

---

## Multilayer-Bautypen 8-Lagen

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

## Inhaltsverzeichnis (8-Lagen)

8M5FR4I5K17 .....	776
8M10FR4I5K35 .....	777
8M13FR4I5I25K17 .....	778
8M13FR4I15K35 .....	779
8M15FR4I5I20K17K35S.....	780
8M15FR4I10K35 .....	781
8M15FR4I20K35 .....	782
8M15G200I20K17 .....	783
8M16FR4I5I20K35V1.....	784
8M16FR4I5I20K35V3.....	785
8M16FR4I15K35 .....	786
8M16FR4I20K35 .....	787
8M17FR4I10K35 .....	788
8M17FR4I10K35V1 .....	789
8M17FR4I20K35 .....	790
8M17ROI5I46K17K35 .....	791
8M18FR4I5I36K35 .....	792
8M18FR4I10I36K35K70.....	793
8M18FR4I20K35 .....	794
8M18FR4I20K35K70 .....	795
8M19FR4I20K70V1 .....	796
8M20FR4I5I46K35 .....	797
8M20FR4I20K35 .....	798
8M22FR4I36K35 .....	799
8M23FR4I20K35 .....	800
8M24FR4I5I36K35 .....	801
8M32FR4I36K35K70 .....	802

# Multilayer-Bautyp 8M5FR4I5K17

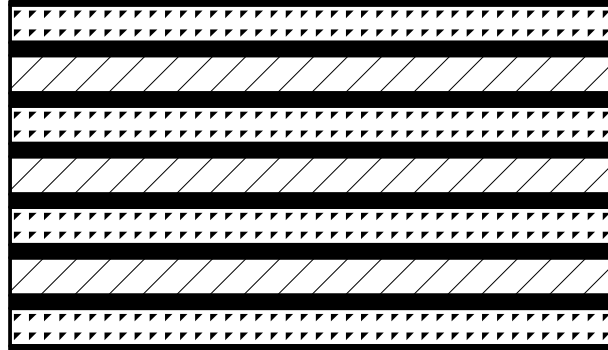
mm Material  
(0.050 Prepreg-Typ : 106)

Schichtbild

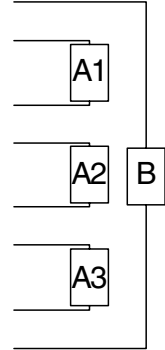
File-Typ

Montage

0.005 Kupfer  
0.050 HFPrepreg  
0.017 Kupfer  
0.050 FR4  
0.017 Kupfer  
0.050 HFPrepreg  
0.017 Kupfer  
0.050 FR4  
0.017 Kupfer  
0.050 HFPrepreg  
0.017 Kupfer  
0.050 FR4  
0.017 Kupfer  
0.050 HFPrepreg  
0.005 Kupfer



\*.BS  
\*.I2(N)  
\*.I3(N)  
\*.I4(N)  
\*.I5(N)  
\*.I6(N)  
\*.I7(N)  
\*.LS



	Verpreßt	0.43 - 0.49	mm
Endstärke	Bleizinn	0.52 - 0.59	mm
(mit Lötstoplack)	Hot-Air	0.54 - 0.62	mm
	Gold	0.51 - 0.58	mm



# Multilayer-Bautyp 8M10FR4I5K35

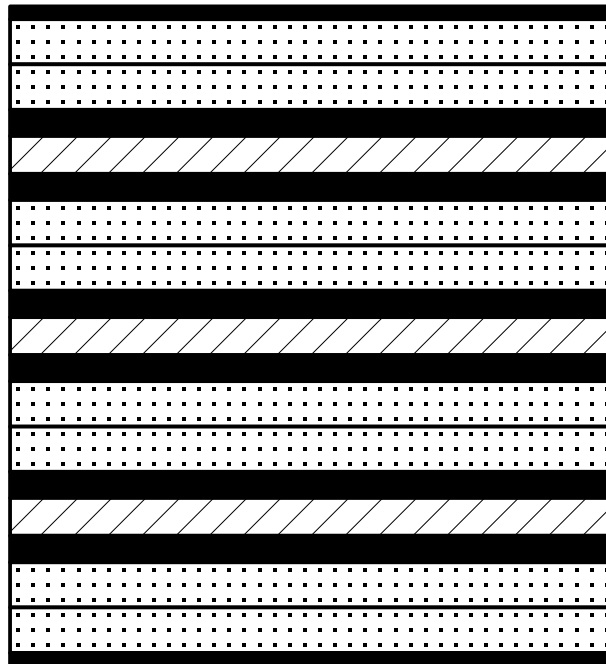
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.050 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.050 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.050 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

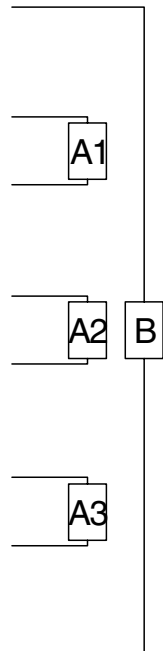
\*.I4(N)

\*.I5(N)

\*.I6(N)

\*.I7(N)

\*.LS



	Verpreßt	0.82 - 0.93	mm
Endstärke	Bleizinn	0.91 - 1.03	mm
(mit Lötstoplack)	Hot-Air	0.93 - 1.05	mm
	Gold	0.90 - 1.02	mm

# Multilayer-Bautyp 8M13FR4I5I25K17

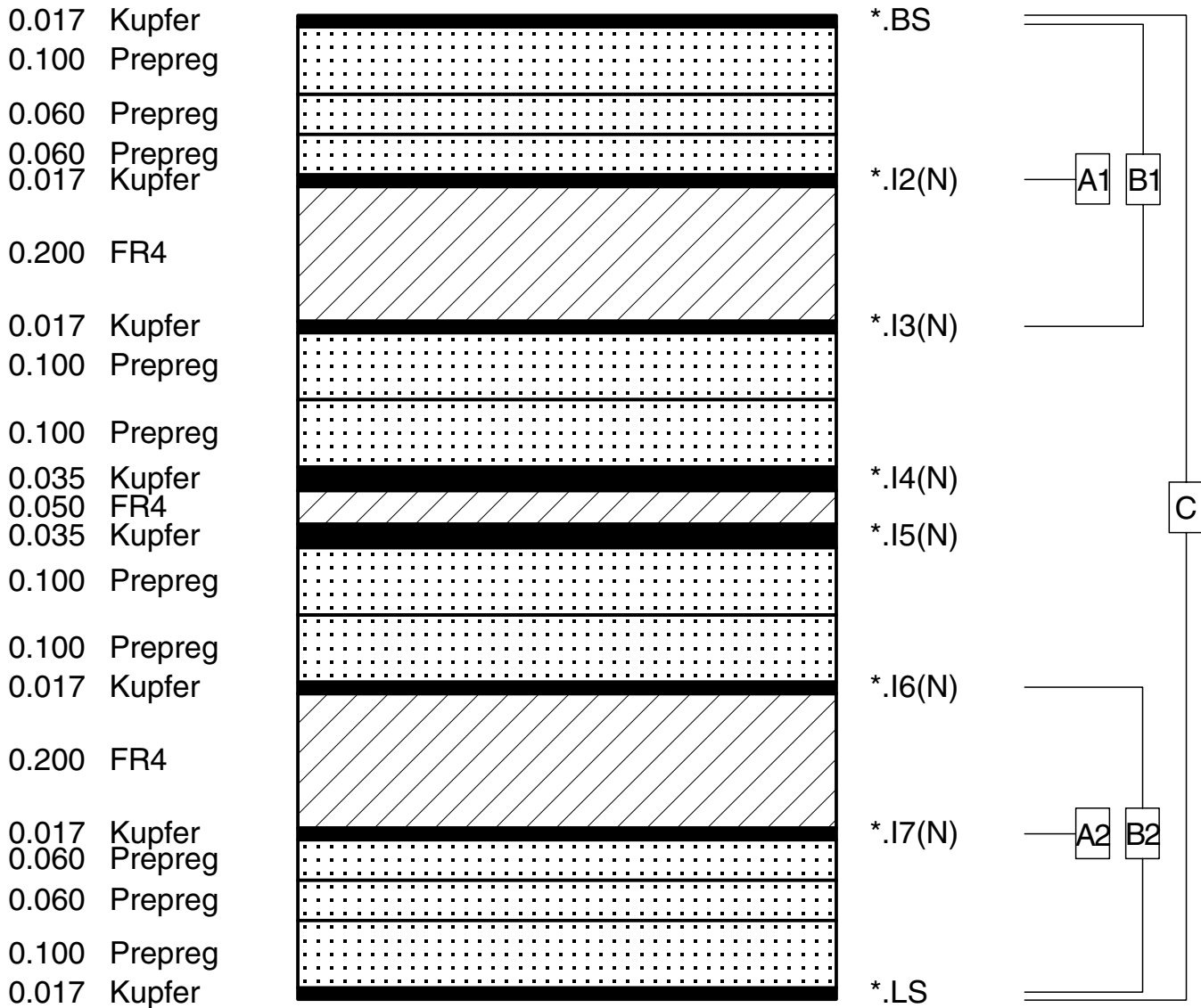
mm	Material	Schichtbild	File-Typ	Montage
(0.050	HFPregreg-Typ	: 106)		
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
0.017	Kupfer		*.BS	
0.060	Prepreg		*.I2(N)	
0.100	Prepreg		*.I3(N)	
0.017	Kupfer		*.I4(N)	
0.050	FR4			
0.017	Kupfer			
0.050	HFPregreg			
0.017	Kupfer			
0.250	FR4			
0.017	Kupfer		*.I5(N)	
0.100	Prepreg			
0.060	Prepreg		*.I6(N)	
0.017	Kupfer			
0.250	FR4			
0.017	Kupfer		*.I7(N)	
0.100	Prepreg			
0.060	Prepreg		*.LS	
0.017	Kupfer			

	Verpreßt	1.16 - 1.30	mm
Endstärke	Bleizinn	1.24 - 1.40	mm
(mit Lötstoplack)	Hot-Air	1.27 - 1.43	mm
	Gold	1.24 - 1.39	mm



# Multilayer-Bautyp 8M15FR4I5I20K17K35S

mm Material Schichtbild File-Typ Montage  
 (0.060 Prepreg-Typ : 1080)  
 (0.100 Prepreg-Typ : 2125)



Sonderaufbau / Nur nach Rücksprache mit CAM und PL

	Verpresst	1.37 - 1.55	mm
Endstärke (mit Lötstoplack)	Bleizinn	1.46 - 1.65	mm
	Hot-Air	1.49 - 1.67	mm
	Gold	1.45 - 1.64	mm



## CAM

Dokument: DOKU222.MLT  
 Erstellt : 05.08.1998 / Wi

# Multilayer-Bautyp 8M15FR4I10K35

mm	Material	Schichtbild	File-Typ	Montage
0.060	Prepreg-Typ : 1080			
0.100	Prepreg-Typ : 2125			
0.017	Kupfer		*.BS	
0.060	Prepreg		*.I2(N)	
0.100	Prepreg		*.I3(N)	
0.100	Prepreg		*.I4(N)	
0.035	Kupfer		*.I5(N)	
0.100	FR4		*.I6(N)	
0.035	Kupfer		*.I7(N)	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
0.100	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.017	Kupfer		*.LS	

	Verpreßt	1.37 - 1.55	mm
Endstärke	Bleizinn	1.46 - 1.65	mm
(mit Lötstoplack)	Hot-Air	1.49 - 1.67	mm
	Gold	1.45 - 1.64	mm

# Multilayer-Bautyp 8M15FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060 Prepreg-Typ : 1080) (0.100 Prepreg-Typ : 2125)				
0.017	Kupfer		*.BS	
0.060	Prepreg		*.I2(N)	
0.060	Prepreg			
0.035	Kupfer			
0.200	FR4			
0.035	Kupfer			
0.060	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
0.200	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.060	Prepreg			
0.035	Kupfer			
0.200	FR4			
0.035	Kupfer			
0.060	Prepreg			
0.060	Prepreg			
0.035	Kupfer			
0.035	Kupfer			
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer			
			*.LS	

Verpreßt	1.32 - 1.49	mm
Endstärke	Bleizinn	1.41 - 1.59 mm
(mit Lötstoplack)	Hot-Air	1.43 - 1.62 mm
	Gold	1.40 - 1.58 mm



# CAM

Dokument: DOKU013.MLT  
 Erstellt : 18.12.1995 / Wi  
 Revision : 03.01.2001 / HCH

# Multilayer-Bautyp 8M15G200I20K17

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ	: 1080)		
(0.100	Prepreg-Typ	: 2125)		

0.017	Kupfer		*.BS	
0.060	Prepreg		*.I2(N)	
0.060	Prepreg		*.I3(N)	
0.017	Kupfer		*.I4(N)	
0.200	G200		*.I5(N)	
0.017	Kupfer		*.I6(N)	
0.100	Prepreg		*.I7(N)	
0.100	Prepreg		*.LS	
0.017	Kupfer			
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer			
0.017	Kupfer			
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer			

	Verpreßt	1.30 - 1.46	mm
Endstärke	Bleizinn	1.39 - 1.56	mm
(mit Lötstoplack)	Hot-Air	1.41 - 1.59	mm
	Gold	1.38 - 1.55	mm

# Multilayer-Bautyp 8M16FR4I5I20K35V1

mm	Material	Schichtbild	File-Typ	Montage
0.017 0.060	Kupfer Prepreg		*.BS	
0.100	Prepreg		*.I2(N)	
0.060 0.035	Prepreg Kupfer		*.I3(N)	
0.200	FR4		*.I4(N)	
0.035 0.100	Kupfer Prepreg		*.I5(N)	
0.100 0.035 0.050 0.035	Prepreg Kupfer FR4 Kupfer		*.I6(N)	
0.100 0.035	Prepreg Kupfer		*.I7(N)	
0.200	FR4		*.LS	
0.035 0.060	Kupfer Prepreg			
0.100	Prepreg			
0.060 0.017	Prepreg Kupfer			

Endstärke (mit Lötstoplack)	Verpreßt	1.44 - 1.63	mm
	Bleizinn	1.53 - 1.73	mm
	Hot-Air	1.55 - 1.75	mm
	Gold	1.52 - 1.72	mm



# CAM

Dokument: DOKU127.MLT  
Erstellt : 25.06.1997 / jvi  
Revision : 14.02.2001 / HCH



# Multilayer-Bautyp 8M16FR4I5I20K35V3

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
0.005	Kupfer		*.BS	
0.060	Prepreg		*.I2(N)	
0.100	Prepreg		*.I3(N)	
0.060	Prepreg		*.I4(N)	
0.035	Kupfer		*.I5(N)	
0.200	FR4		*.I6(N)	
0.035	Kupfer		*.I7(N)	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
0.050	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
0.200	FR4			
0.035	Kupfer			
0.060	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.005	Kupfer	*.LS		

	Verpresst	1.42 - 1.60	mm
Endstärke	Bleizinn	1.51 - 1.70	mm
(mit Lötstoplack)	Hot-Air	1.53 - 1.73	mm
	Gold	1.50 - 1.69	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



## CAM

Dokument: DOKU226.MLT  
 Erstellt : 14.08.1998 / Wi  
 Revision : 14.02.2001 / HCH

# Multilayer-Bautyp 8M16FR4I15K35

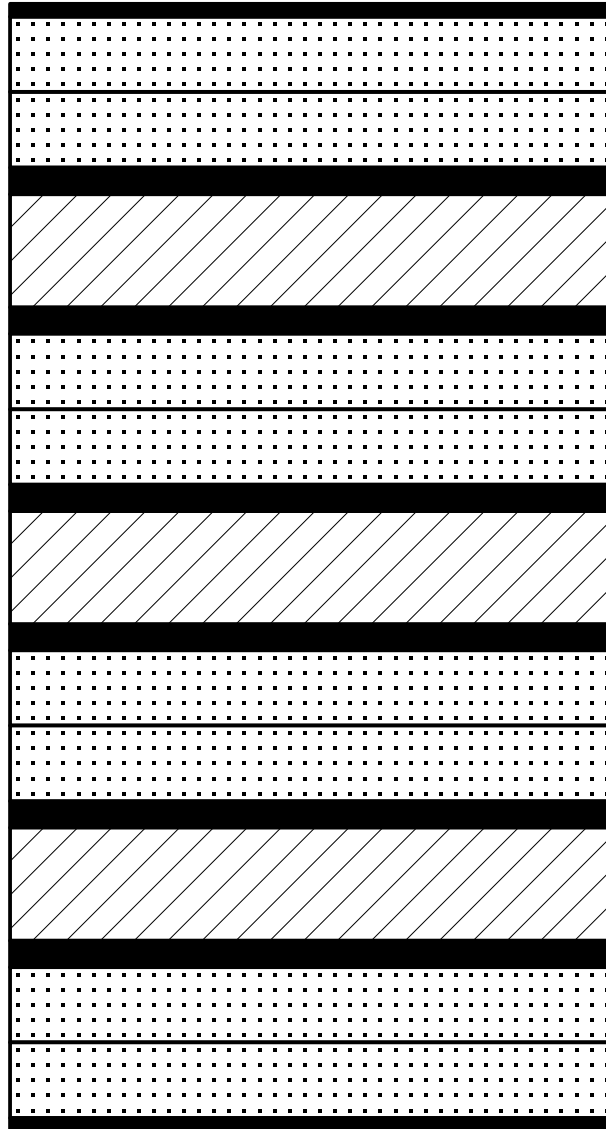
mm Material  
(0.100 Prepreg-Typ : 2125)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer  
0.150 FR4  
0.035 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer  
0.150 FR4  
0.035 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer  
0.150 FR4  
0.035 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer  
0.100 Prepreg  
0.017 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

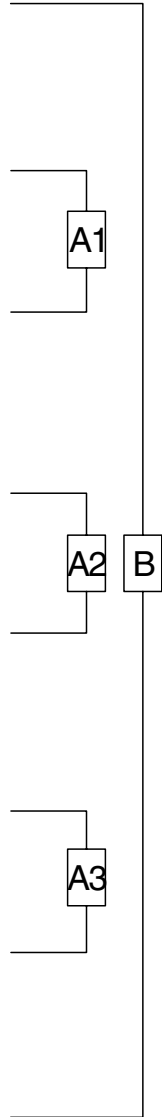
\*.I4(N)

\*.I5(N)

\*.I6(N)

\*.I7(N)

\*.LS



	Verpresst	1.40 - 1.58	mm
Endstärke	Bleizinn	1.49 - 1.68	mm
(mit Lötstoplack)	Hot-Air	1.51 - 1.71	mm
	Gold	1.48 - 1.67	mm



CAM

Dokument: DOKU213.MLT  
Erstellt : 17.07.1998 / jvi  
Revision : 02.01.2001 / HCH

# Multilayer-Bautyp 8M16FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
0.060	Prepreg-Typ : 1080		*.BS	
0.017	Kupfer		*.I2(N)	
0.100	Prepreg		*.I3(N)	
0.035	Kupfer		*.I4(N)	
0.200	FR4		*.I5(N)	
0.035	Kupfer		*.I6(N)	
0.100	Prepreg		*.I7(N)	
0.100	Prepreg		*.I6(N)	
0.035	Kupfer		*.I5(N)	
0.200	FR4		*.I4(N)	
0.035	Kupfer		*.I3(N)	
0.100	Prepreg		*.I2(N)	
0.060	Prepreg		*.I2(N)	
0.017	Kupfer		*.LS	

Verpreßt	1.47 - 1.65	mm
Endstärke	Bleizinn	1.55 - 1.75 mm
(mit Lötstoplack)	Hot-Air	1.58 - 1.78 mm
	Gold	1.55 - 1.74 mm

# Multilayer-Bautyp 8M17FR4I10K35

mm	Material	Schichtbild	File-Typ	Montage
(0.050	HFPregreg : 106)			
(0.060	Prepreg-Typ : 1080)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.100	FR4			
0.035	Kupfer		*.I3(N)	
0.050	HFPregreg			
0.035	Kupfer		*.I4(N)	
0.100	FR4			
0.035	Kupfer		*.I5(N)	
0.050	HFPregreg			
0.035	Kupfer		*.I6(N)	
0.100	FR4			
0.035	Kupfer		*.I7(N)	
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.017	Kupfer	*.LS		

	Verpreßt	1.48 - 1.67	mm
Endstärke	Bleizinn	1.57 - 1.77	mm
(mit Lötstoplack)	Hot-Air	1.59 - 1.80	mm
	Gold	1.56 - 1.76	mm

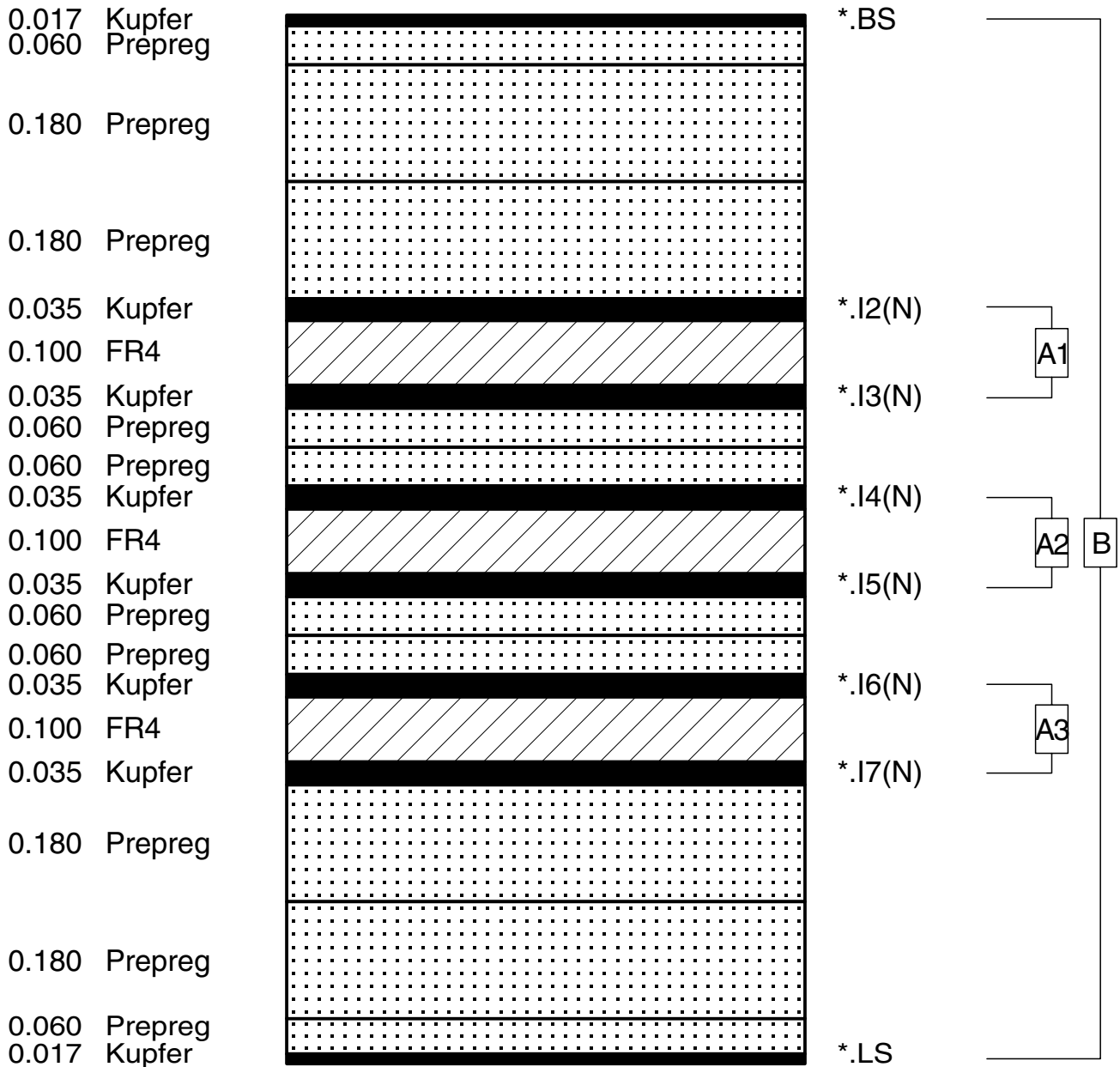


# CAM

Dokument: DOKU221.MLT  
 Erstellt : 30.07.1998 / Wi  
 Revision : 18.12.2000 / HCH

# Multilayer-Bautyp 8M17FR4I10K35V1

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			



	Verpresst	1.52 - 1.72	mm
Endstärke	Bleizinn	1.61 - 1.82	mm
(mit Lötstoplack)	Hot-Air	1.64 - 1.84	mm
	Gold	1.60 - 1.81	mm



# CAM

Dokument: DOKU199.MLT  
 Erstellt : 04.06.1998 / Wi  
 Revision : 17.01.2001 / HCH

# Multilayer-Bautyp 8M17FR4I20K35

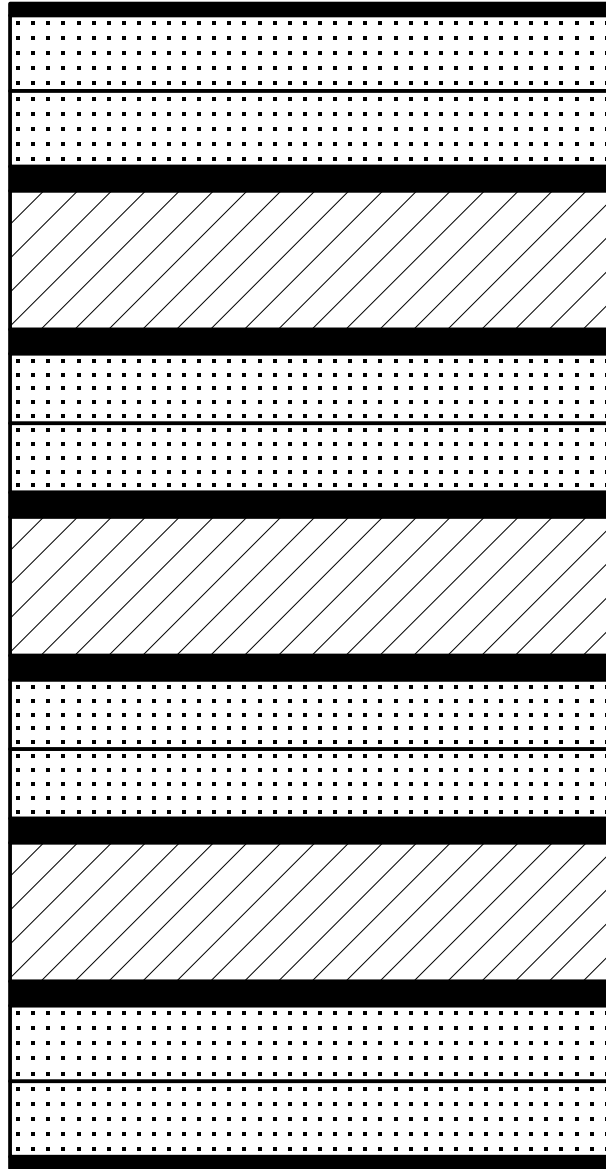
mm Material  
(0.100 Prepreg-Typ : 2125)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer  
0.200 FR4  
0.035 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer  
0.200 FR4  
0.035 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer  
0.200 FR4  
0.035 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer  
0.100 Prepreg  
0.017 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

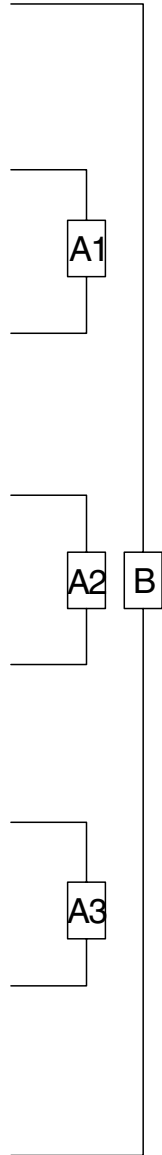
\*.I4(N)

\*.I5(N)

\*.I6(N)

\*.I7(N)

\*.LS



	Verpresst	1.54 - 1.74	mm
Endstärke	Bleizinn	1.63 - 1.84	mm
(mit Lötstoplack)	Hot-Air	1.65 - 1.87	mm
	Gold	1.62 - 1.83	mm

# Multilayer-Bautyp 8M17ROI5I46K17K35

mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer

0.460 R04003

0.017 Kupfer  
0.060 Prepreg

0.060 Prepreg

0.035 Kupfer

0.050 FR4

0.035 Kupfer

0.060 Prepreg

0.060 Prepreg

0.035 Kupfer

0.050 FR4

0.035 Kupfer

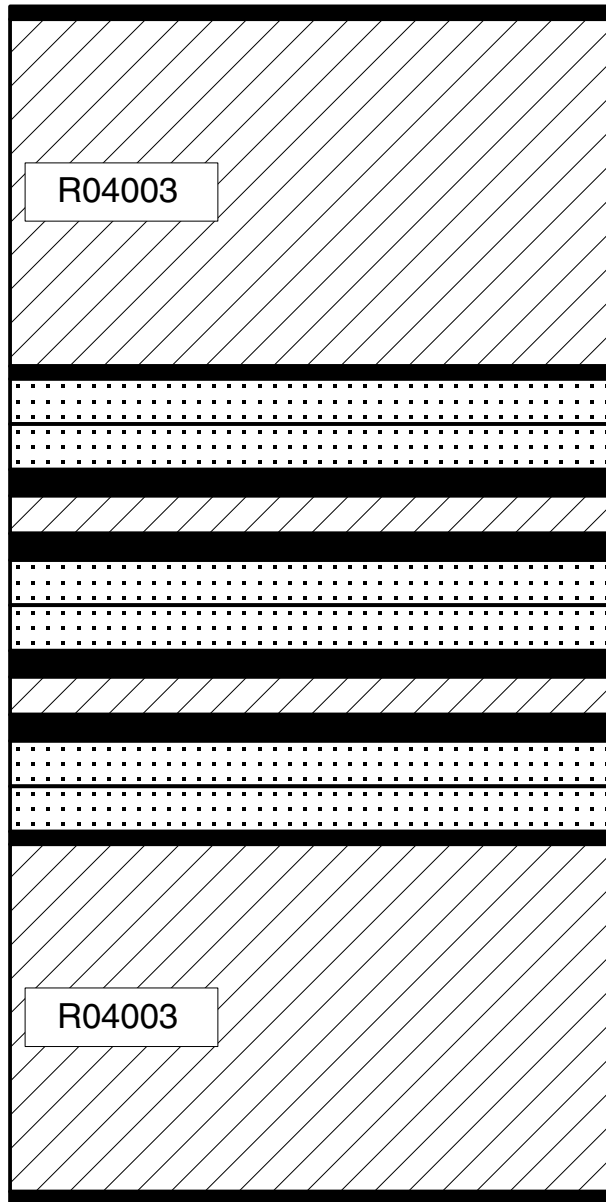
0.060 Prepreg

0.060 Prepreg

0.017 Kupfer

0.460 R04003

0.017 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.I4(N)

\*.I5(N)

\*.I6(N)

\*.I7(N)

\*.LS

A1

A2

A3

A4

B

	Verpreßt	1.49 - 1.68	mm
Endstärke	Bleizinn	1.58 - 1.78	mm
(mit Lötstoplack)	Hot-Air	1.61 - 1.81	mm
	Gold	1.57 - 1.77	mm



CAM

Dokument: DOKU129.MLT  
Erstellt : 30.06.1997 / jvi  
Revision : 14.02.2001 / HCH

# Multilayer-Bautyp 8M18FR4I5I36K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060)	Prepreg-Typ : 1080)			
(0.180)	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.060	Prepreg			
0.035	Kupfer		*.I2(N)	
0.050	FR4			
0.035	Kupfer		*.I3(N)	
0.060	Prepreg			
0.060	Prepreg			
0.035	Kupfer		*.I4(N)	
0.050	FR4			
0.035	Kupfer		*.I5(N)	
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I6(N)	
0.360	FR4			
0.035	Kupfer		*.I7(N)	
0.180	Prepreg			
0.180	Prepreg			
0.017	Kupfer	*.LS		

	Verpresst	1.56 - 1.76	mm
Endstärke	Bleizinn	1.65 - 1.86	mm
(mit Lötstoplack)	Hot-Air	1.67 - 1.89	mm
	Gold	1.64 - 1.85	mm



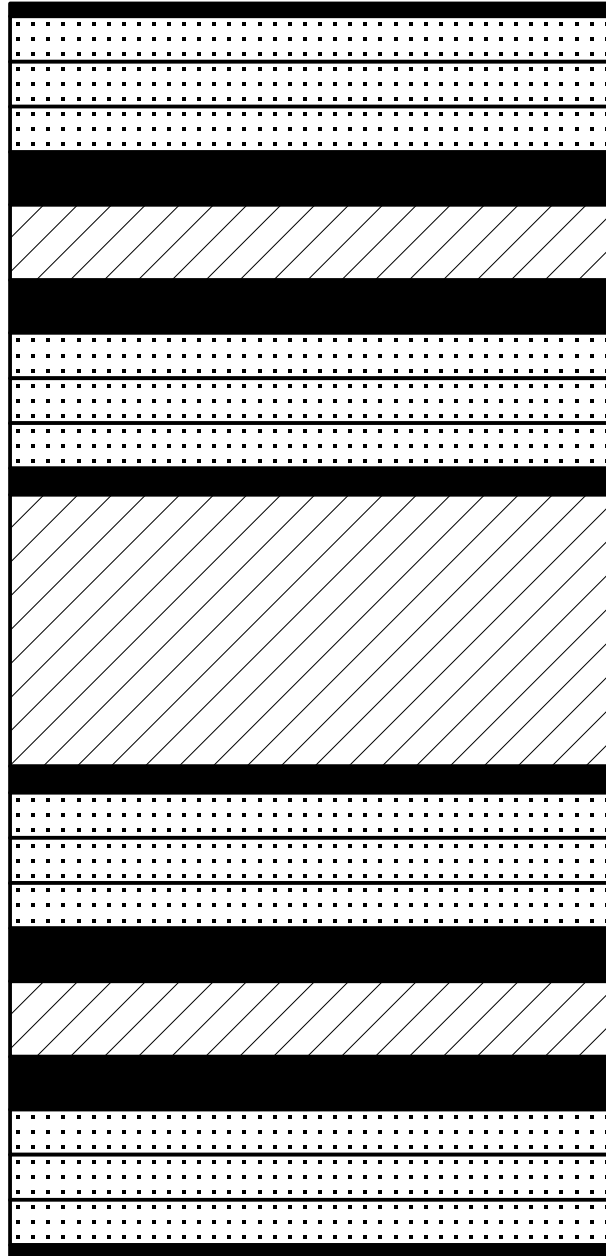
# Multilayer-Bautyp 8M18FR4I10I36K35K70

mm Material  
(0.060 Prepreg-Typ : 1080)

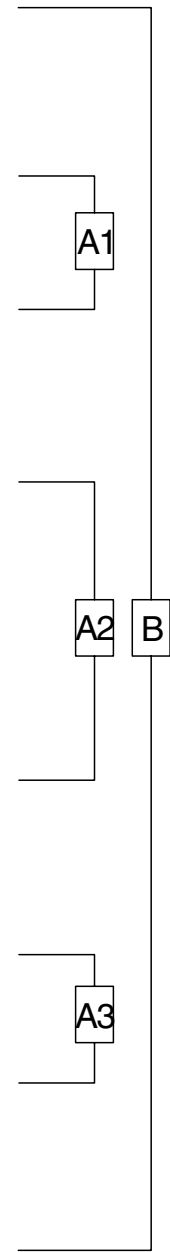
Schichtbild

File-Typ Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.070 Kupfer  
0.100 FR4  
0.070 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
  
0.360 FR4  
  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.070 Kupfer  
0.100 FR4  
0.070 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer



\*.BS  
  
\*.I2(N)  
\*.I3(N)  
  
\*.I4(N)  
  
\*.I5(N)  
  
\*.I6(N)  
\*.I7(N)  
  
\*.LS



	Verpresst	1.56 - 1.76	mm
Endstärke	Bleizinn	1.65 - 1.86	mm
(mit Lötstoplack)	Hot-Air	1.67 - 1.89	mm
	Gold	1.64 - 1.85	mm



# CAM

Dokument: DOKU216.MLT  
Erstellt : 27.07.1998 / Wi  
Revision : 27.11.2000 / HCH

# Multilayer-Bautyp 8M18FR4I20K35

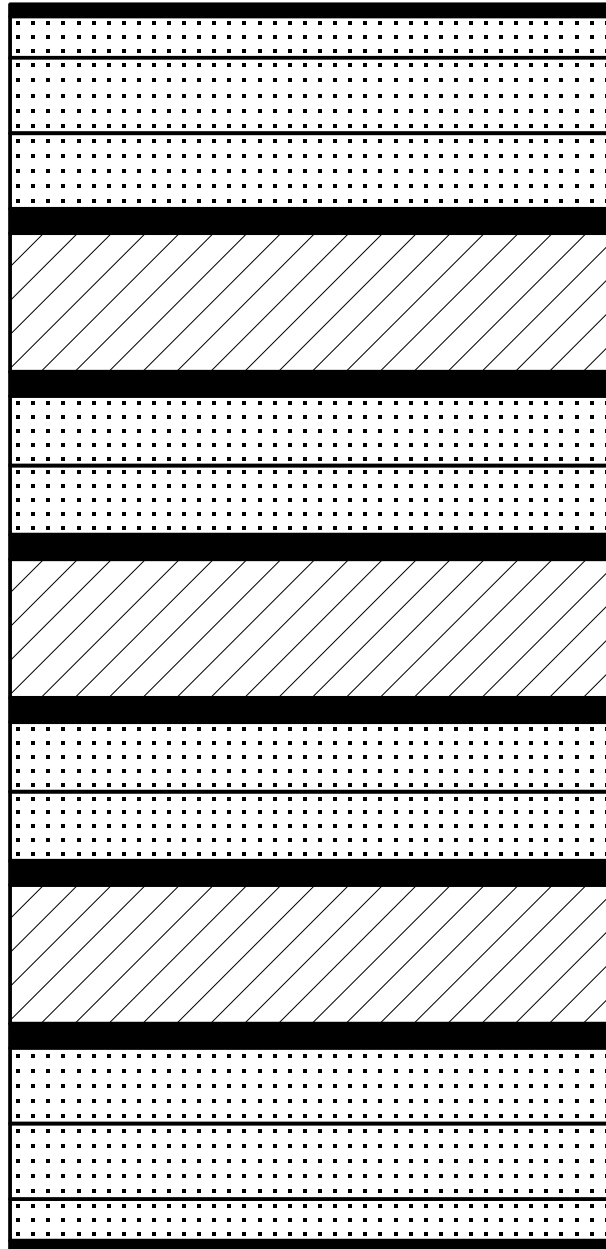
mm Material  
 (0.060 Prepreg-Typ : 1080)  
 (0.100 Prepreg-Typ : 2125)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
 0.060 Prepreg  
 0.100 Prepreg  
 0.100 Prepreg  
 0.035 Kupfer  
 0.200 FR4  
 0.035 Kupfer  
 0.100 Prepreg  
 0.100 Prepreg  
 0.035 Kupfer  
 0.200 FR4  
 0.035 Kupfer  
 0.100 Prepreg  
 0.100 Prepreg  
 0.035 Kupfer  
 0.200 FR4  
 0.035 Kupfer  
 0.100 Prepreg  
 0.100 Prepreg  
 0.060 Prepreg  
 0.017 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

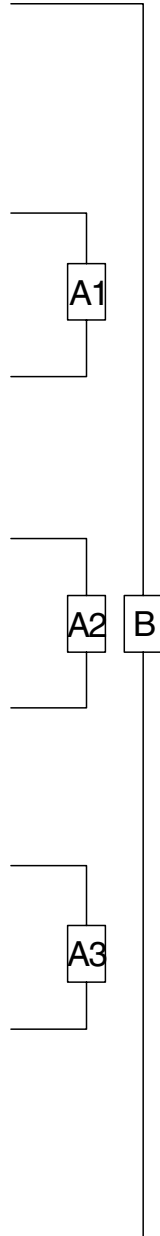
\*.I4(N)

\*.I5(N)

\*.I6(N)

\*.I7(N)

\*.LS



	Verpresst	1.65 - 1.87	mm
Endstärke	Bleizinn	1.74 - 1.97	mm
(mit Lötstoplack)	Hot-Air	1.77 - 1.99	mm
	Gold	1.73 - 1.95	mm

# Multilayer-Bautyp 8M18FR4I20K35K70

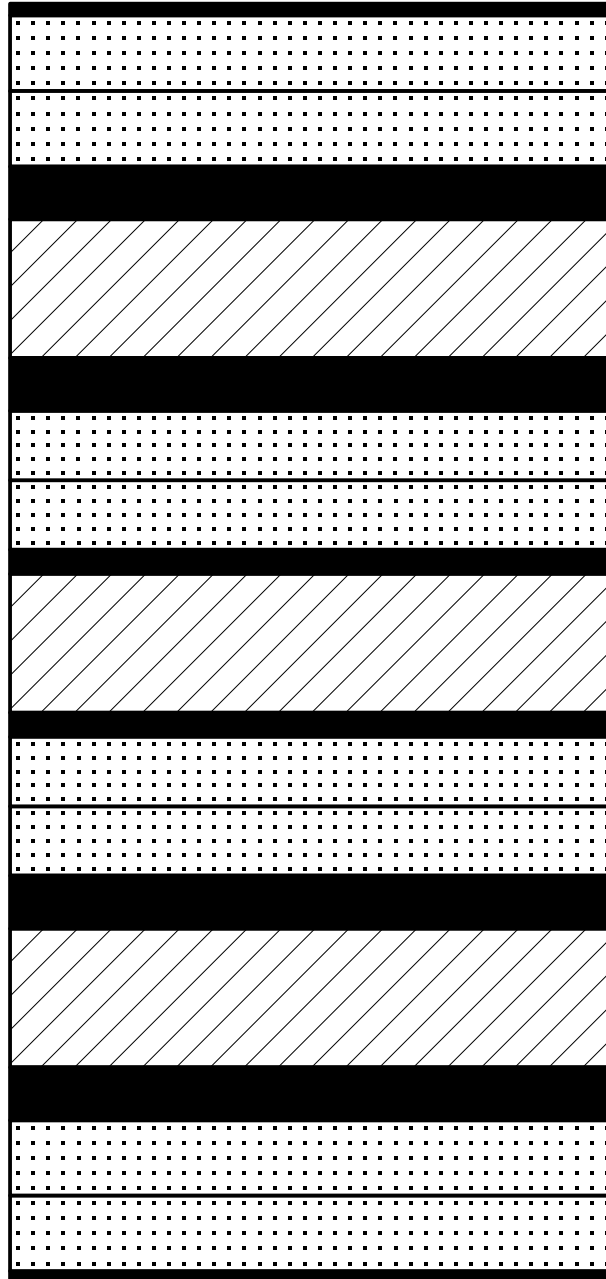
mm Material  
(0.100 Prepreg-Typ : 2125)

Schichtbild

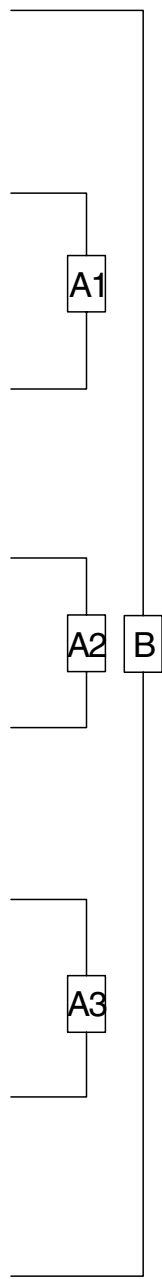
File-Typ

Montage

0.017 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.070 Kupfer  
0.200 FR4  
0.070 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.035 Kupfer  
0.200 FR4  
0.035 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.070 Kupfer  
0.200 FR4  
0.070 Kupfer  
0.100 Prepreg  
0.100 Prepreg  
0.017 Kupfer



\*.BS  
\*.I2(N)  
\*.I3(N)  
\*.I4(N)  
\*.I5(N)  
\*.I6(N)  
\*.I7(N)  
\*.LS



	Verpresst	1.68 - 1.89	mm
Endstärke	Bleizinn	1.77 - 1.99	mm
(mit Lötstoplack)	Hot-Air	1.79 - 2.02	mm
	Gold	1.76 - 1.98	mm



CAM

Dokument: DOKU090.MLT  
Erstellt : 06.01.1997 / Vuc  
Revision : 17.01.2001 / HCH

# Multilayer-Bautyp 8M19FR4I20K70V1

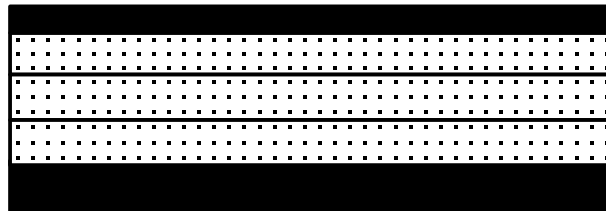
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.070 Kupfer



\*.BS

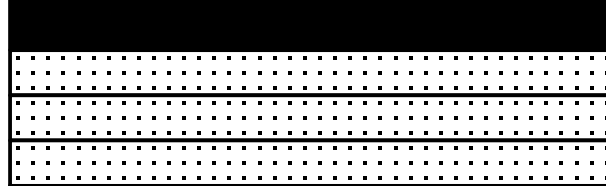
0.200 FR4



\*.I2(N)

A1

0.070 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.070 Kupfer



\*.I3(N)

0.200 FR4



\*.I4(N)

A2

B

0.070 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.070 Kupfer



\*.I5(N)

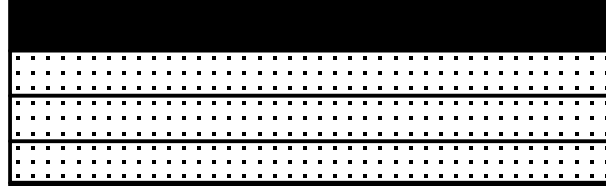
0.200 FR4



\*.I6(N)

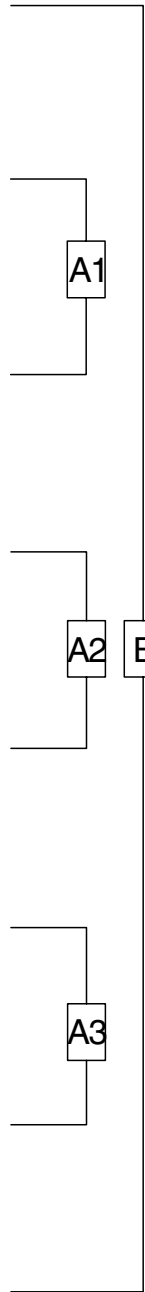
A3

0.070 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer



\*.I7(N)

\*.LS



	Verpresst	1.70 - 1.92	mm
Endstärke	Bleizinn	1.79 - 2.02	mm
(mit Lötstoplack)	Hot-Air	1.81 - 2.05	mm
	Gold	1.78 - 2.01	mm

# Multilayer-Bautyp 8M20FR4I5I46K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.100	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.050	FR4		*.I3(N)	
0.035	Kupfer			
0.100	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I4(N)	
0.460	FR4			
0.035	Kupfer		*.I5(N)	
0.180	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I6(N)	
0.050	FR4		*.I7(N)	
0.035	Kupfer			
0.180	Prepreg			
0.100	Prepreg			
0.017	Kupfer	*.LS		

Verpreßt	1.81 - 2.04	mm
Endstärke	Bleizinn	1.90 - 2.14 mm
(mit Lötstoplack)	Hot-Air	1.92 - 2.17 mm
	Gold	1.89 - 2.13 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



Dokument: DOKU117.MLT  
 Erstellt : 20.05.1997 / Wi  
 Revision : 18.12.2000 / HCH

# Multilayer-Bautyp 8M20FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.017	Kupfer		*.BS	
0.060	Prepreg		*.12(N)	
0.100	Prepreg		*.13(N)	
0.180	Prepreg		*.14(N)	
0.035	Kupfer		*.15(N)	
0.200	FR4		*.16(N)	
0.035	Kupfer		*.17(N)	
0.100	Prepreg		*.18(N)	
0.100	Prepreg		*.19(N)	
0.035	Kupfer		*.20(N)	
0.200	FR4		*.21(N)	
0.035	Kupfer		*.22(N)	
0.100	Prepreg		*.23(N)	
0.100	Prepreg		*.24(N)	
0.035	Kupfer		*.25(N)	
0.180	Prepreg		*.26(N)	
0.100	Prepreg		*.27(N)	
0.060	Prepreg	*.28(N)		
0.017	Kupfer	*.LS		

Verpreßt	1.81 - 2.04	mm
Endstärke	Bleizinn	1.90 - 2.14 mm
(mit Lötstoplack)	Hot-Air	1.92 - 2.17 mm
	Gold	1.89 - 2.13 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU080.MLT  
 Erstellt : 20.01.1999 / Wi  
 Revision : 18.01.2001 / HCH

# Multilayer-Bautyp 8M22FR4I36K35

mm	Material	Schichtbild	File-Typ	Montage
0.100	Prepreg-Typ : 2125)		*.BS	
0.017	Kupfer			
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I2(N)	
0.360	FR4			
0.035	Kupfer			
0.100	Prepreg		*.I3(N)	
0.100	Prepreg			
0.035	Kupfer			
0.360	FR4		*.I4(N)	
0.035	Kupfer			
0.100	Prepreg		*.I5(N)	
0.100	Prepreg			
0.035	Kupfer		*.I6(N)	
0.360	FR4			
0.035	Kupfer			
0.100	Prepreg	*.I7(N)		
0.100	Prepreg			
0.017	Kupfer	*.LS		

Verpresst	2.00 - 2.25	mm
Endstärke	Bleizinn	2.09 - 2.35 mm
(mit Lötstoplack)	Hot-Air	2.11 - 2.38 mm
	Gold	2.08 - 2.34 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



## CAM

Dokument: DOKU133.MLT  
 Erstellt : 01.08.1997 / jvi  
 Revision : 19.01.2001 / HCH

# Multilayer-Bautyp 8M23FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
(0.180	Prepreg-Typ : 7628)			
0.035	Kupfer		*.BS	
0.100	Prepreg			
0.180	Prepreg			
0.180	Prepreg			
0.035	Kupfer		*.I2(N)	
0.200	FR4			
0.035	Kupfer		*.I3(N)	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I4(N)	
0.200	FR4			
0.035	Kupfer		*.I5(N)	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I6(N)	
0.200	FR4			
0.035	Kupfer		*.I7(N)	
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.LS	

	Verpresst	2.07 - 2.33	mm
Endstärke	Bleizinn	2.16 - 2.33	mm
(mit Lötstoplack)	Hot-Air	2.18 - 2.46	mm
	Gold	2.15 - 2.42	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU076.MLT  
 Erstellt : 12.11.1996 / Wi  
 Revision : 19.01.2001 / HCH



# Multilayer-Bautyp 8M24FR4I5I36K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)		<p>*.BS</p> <p>*.I2(N)</p> <p>*.I3(N)</p> <p>*.I4(N)</p> <p>*.I5(N)</p> <p>*.I6(N)</p> <p>*.I7(N)</p> <p>*.LS</p>	
(0.100	Prepreg-Typ : 2125)			
0.017	Kupfer			
0.060	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.035	Kupfer			
0.360	FR4			
0.035	Kupfer			
0.060	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.035	Kupfer			
0.050	FR4			
0.035	Kupfer			
0.060	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.035	Kupfer			
0.360	FR4			
0.035	Kupfer			
0.060	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.017	Kupfer			

Verpreßt	2.16 - 2.43	mm
Endstärke	Bleizinn	2.25 - 2.53 mm
(mit Lötstoplack)	Hot-Air	2.27 - 2.56 mm
	Gold	2.24 - 2.52 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



Dokument: DOKU050.MLT  
 Erstellt : 20.01.1999 / Schi-Wi  
 Revision : 07.02.2001 / HCH



# Leiterplatten Handbuch

---

## Multilayer-Bautypen 10-Lagen

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

## Inhaltsverzeichnis (10-Lagen)

10M14FR4I5I10K35 .....	805
10M15FR4I10K35 .....	806
10M17FR4I5I20K35 .....	807
10M19FR4I20K35 .....	808
10M22FR4I20K35 .....	809
10M38FR4I30I56K35 .....	810

# Multilayer-Bautyp 10M14FR4I5I10K35

mm	Material	Schichtbild	File-Typ	Montage
(0.050	HFPregreg : 106)			
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
0.017	Kupfer		*.BS	
0.060	Prepreg		*.12(N)	
0.060	Prepreg		*.13(N)	
0.035	Kupfer			
0.100	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.14(N)	
0.050	FR4		*.15(N)	
0.035	Kupfer		*.16(N)	
0.050	HFPregreg		*.17(N)	
0.035	Kupfer			
0.050	FR4			
0.035	Kupfer			
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.18(N)	
0.100	FR4			
0.035	Kupfer	*.19(N)		
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		

	Verpreßt	1.22 - 1.38	mm
Endstärke	Bleizinn	1.31 - 1.48	mm
(mit Lötstoplack)	Hot-Air	1.33 - 1.51	mm
	Gold	1.30 - 1.47	mm



# Multilayer-Bautyp 10M17FR4I5I20K35

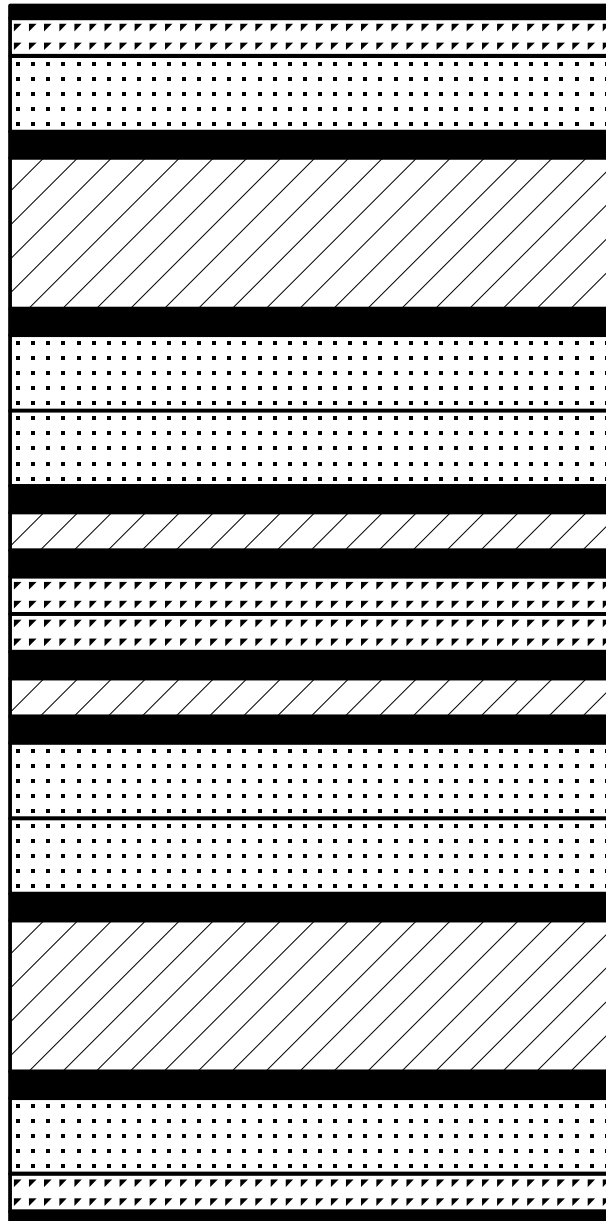
mm Material  
 (0.050 HFPregreg : 106)  
 (0.100 Pregreg-Typ : 2125)

Schichtbild

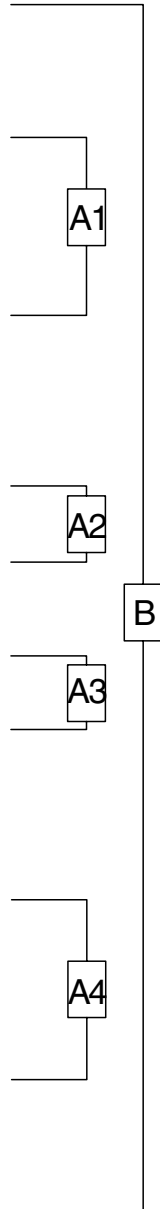
File-Typ

Montage

0.017 Kupfer  
 0.050 HFPregreg  
 0.100 Pregreg  
 0.035 Kupfer  
 0.200 FR4  
 0.035 Kupfer  
 0.100 Pregreg  
 0.100 Pregreg  
 0.035 Kupfer  
 0.050 FR4  
 0.035 Kupfer  
 0.050 HFPregreg  
 0.050 HFPregreg  
 0.035 Kupfer  
 0.050 FR4  
 0.035 Kupfer  
 0.100 Pregreg  
 0.100 Pregreg  
 0.035 Kupfer  
 0.200 FR4  
 0.035 Kupfer  
 0.100 Pregreg  
 0.050 HFPregreg  
 0.017 Kupfer



\*.BS  
 \*.I2(N)  
 \*.I3(N)  
 \*.I4(N)  
 \*.I5(N)  
 \*.I6(N)  
 \*.I7(N)  
 \*.I8(N)  
 \*.I9(N)  
 \*.LS



	Verpresst	1.51 - 1.71	mm
Endstärke	Bleizinn	1.60 - 1.81	mm
(mit Lötstoplack)	Hot-Air	1.63 - 1.83	mm
	Gold	1.59 - 1.80	mm



# CAM

Dokument: DOKU215.MLT  
 Erstellt : 24.07.1998 / Wi

# Multilayer-Bautyp 10M19FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
(0.060	Prepreg-Typ : 1080)			
(0.100	Prepreg-Typ : 2125)			
0.017	Kupfer		*.BS	
0.060	Prepreg			
0.060	Prepreg			
0.035	Kupfer		*.I2(N)	
0.200	FR4			
0.035	Kupfer		*.I3(N)	
0.060	Prepreg			
0.060	Prepreg			
0.035	Kupfer		*.I4(N)	
0.200	FR4			
0.035	Kupfer		*.I5(N)	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I6(N)	
0.200	FR4			
0.035	Kupfer		*.I7(N)	
0.060	Prepreg			
0.060	Prepreg			
0.035	Kupfer		*.I8(N)	
0.200	FR4			
0.035	Kupfer	*.I9(N)		
0.060	Prepreg			
0.060	Prepreg			
0.017	Kupfer	*.LS		

Verpreßt	1.69 - 1.90	mm
Endstärke	Bleizinn	1.77 - 2.00 mm
(mit Lötstoplack)	Hot-Air	1.80 - 2.03 mm
	Gold	1.77 - 1.99 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU136.MLT  
 Erstellt : 29.08.1997 / jvi  
 Revision : 22.01.2001 / HCH



# Multilayer-Bautyp 10M22FR4I20K35

mm	Material	Schichtbild	File-Typ	Montage
(0.100	Prepreg-Typ : 2125)			
0.017	Kupfer		*.BS	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I2(N)	
0.200	FR4			
0.035	Kupfer		*.I3(N)	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I4(N)	
0.200	FR4			
0.035	Kupfer		*.I5(N)	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I6(N)	
0.200	FR4			
0.035	Kupfer		*.I7(N)	
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer		*.I8(N)	
0.200	FR4			
0.035	Kupfer		*.I9(N)	
0.100	Prepreg			
0.100	Prepreg			
0.017	Kupfer		*.LS	

	Verpreßt	1.98 - 2.24	mm
Endstärke	Bleizinn	2.07 - 2.34	mm
(mit Lötstoplack)	Hot-Air	2.10 - 2.36	mm
	Gold	2.06 - 2.33	mm

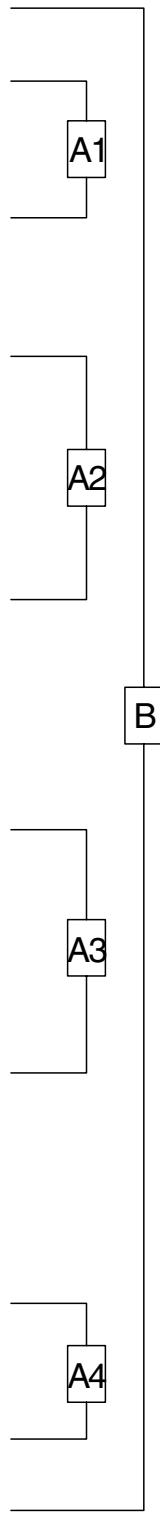
© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU190.MLT  
Erstellt : 06.05.1998 / Wi

# Multilayer-Bautyp 10M38FR4I30I56K35

mm	Material	Schichtbild	File-Typ	Montage
(0.050)	HFPregreg : 106)		*.BS	
(0.060)	Prepreg-Typ : 1080)		*.12(N)	
(0.100)	Prepreg-Typ : 2125)		*.13(N)	
(0.180)	Prepreg-Typ : 7628)		*.14(N)	
0.017	Kupfer		*.15(N)	
0.050	HFPregreg		*.16(N)	
0.050	HFPregreg		*.17(N)	
0.050	HFPregreg		*.18(N)	
0.035	Kupfer		*.19(N)	
0.300	FR4		*.LS	
0.035	Kupfer			
0.100	Prepreg			
0.100	Prepreg			
0.100	Prepreg			
0.035	Kupfer			
0.560	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.035	Kupfer			
0.560	FR4			
0.035	Kupfer			
0.180	Prepreg			
0.180	Prepreg			
0.100	Prepreg			
0.060	Prepreg			
0.035	Kupfer			
0.300	FR4			
0.035	Kupfer			
0.050	HFPregreg			
0.050	HFPregreg			
0.050	HFPregreg			
0.017	Kupfer			

Verpresst	3.46 - 3.90	mm
Endstärke	Bleizinn	3.55 - 4.00 mm
(mit Lötstoplack)	Hot-Air	3.57 - 4.03 mm
	Gold	3.54 - 3.99 mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU217.MLT  
 Erstellt : 27.07.1998 / Wi  
 Revision : 29.01.2001 / HCH

# Leiterplatten Handbuch

---

## Multilayer-Bautypen 12-Lagen

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

# Inhaltsverzeichnis (12-Lagen)

12M17FR4I10K35 ..... 813



# Leiterplatten Handbuch

---

## Multilayer-Bautypen 13-Lagen

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

# Inhaltsverzeichnis (13-Lagen)

13M19FR4I10K35 ..... 816

# Multilayer-Bautyp 13M19FR4I10K35

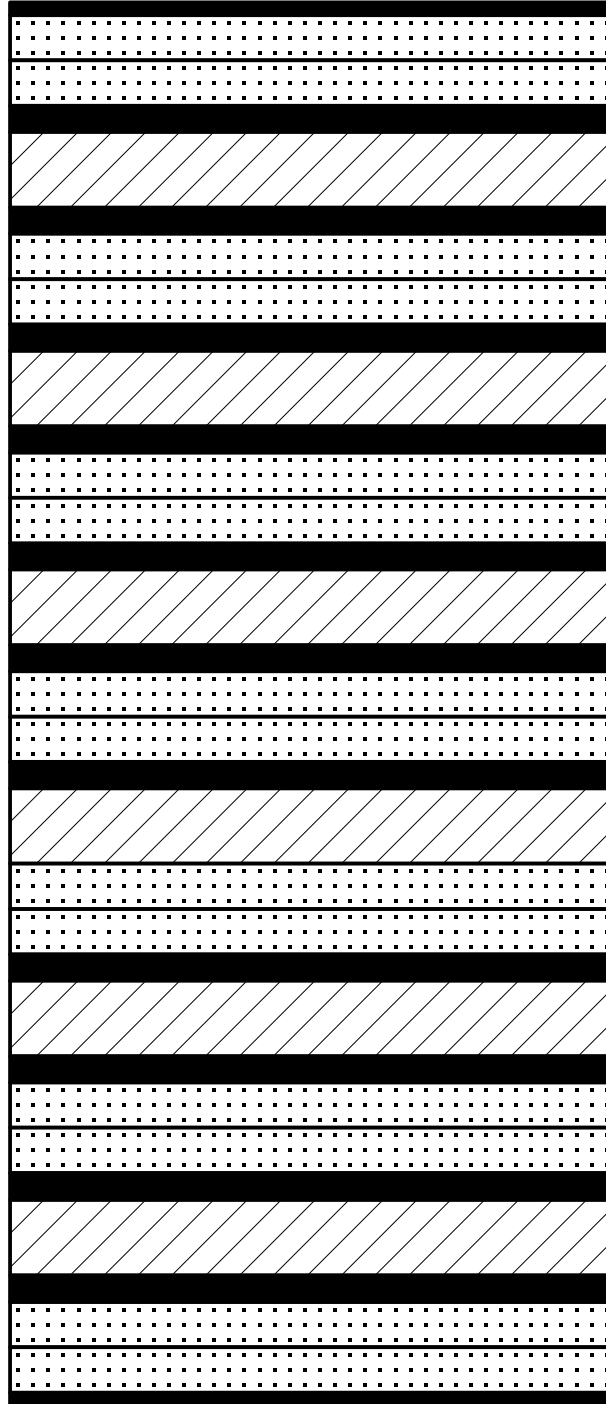
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.100 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.100 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.100 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.100 FR4  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.100 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.100 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.I4(N)

\*.I5(N)

\*.I6(N)

\*.I7(N)

\*.I8(N)

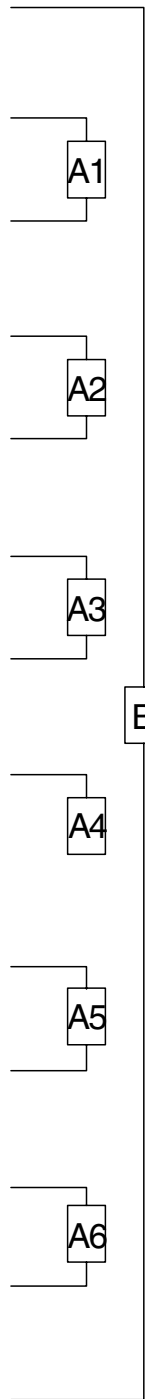
\*.I10(N)

\*.I11(N)

\*.I12(N)

\*.I13(N)

\*.LS



	Verpreßt	1.75 - 1.97	mm
Endstärke	Bleizinn	1.84 - 2.07	mm
(mit Lötstoplack)	Hot-Air	1.86 - 2.10	mm
	Gold	1.83 - 2.06	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU138.MLT  
Erstellt : 09.09.1997 / jvi



# Leiterplatten Handbuch

---

## Multilayer-Bautypen 14-Lagen

ILFA  
Feinstleitertechnik GmbH  
Lohweg 3  
30559 Hannover

fon +49 511 / 95 95 5 - 0  
fax +49 511 / 95 95 5 - 42

mail [vertrieb@ilfa.de](mailto:vertrieb@ilfa.de)  
web [www.ilfa.de](http://www.ilfa.de)

## Inhaltsverzeichnis (14-Lagen)

14M16FR4I5K35 .....	819
14M20FR4I10K35 .....	820

# Multilayer-Bautyp 14M16FR4I5K35

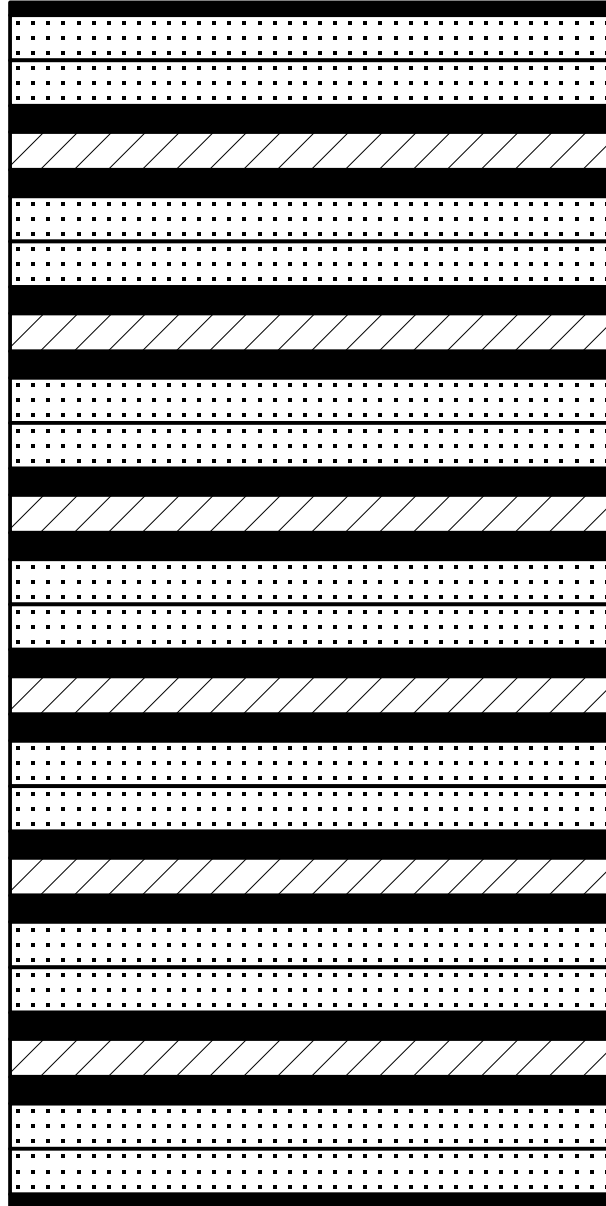
mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.050 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.050 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.050 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.050 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.050 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.035 Kupfer  
0.050 FR4  
0.035 Kupfer  
0.060 Prepreg  
0.060 Prepreg  
0.017 Kupfer



\*.BS

\*.I2(N)

\*.I3(N)

\*.I4(N)

\*.I5(N)

\*.I6(N)

\*.I7(N)

\*.I8(N)

\*.I9(N)

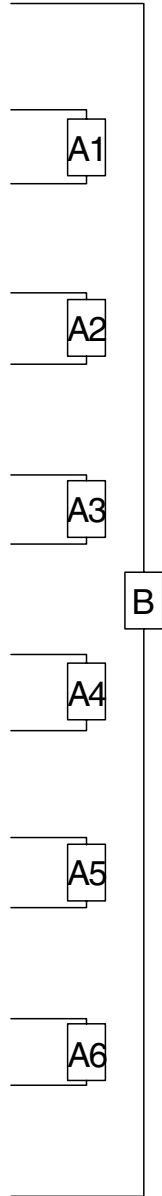
\*.I10(N)

\*.I11(N)

\*.I12(N)

\*.I13(N)

\*.LS



	Verpreßt	1.49 - 1.69	mm
Endstärke	Bleizinn	1.58 - 1.79	mm
(mit Lötstoplack)	Hot-Air	1.61 - 1.81	mm
	Gold	1.57 - 1.77	mm

# Multilayer-Bautyp 14M20FR4I10K35

mm Material  
(0.060 Prepreg-Typ : 1080)

Schichtbild

File-Typ

Montage

0.017 Kupfer		*.BS		
0.060 Prepreg		*.I2(N)		
0.060 Prepreg				*.I3(N)
0.035 Kupfer				*.I4(N)
0.100 FR4				*.I5(N)
0.035 Kupfer				*.I6(N)
0.060 Prepreg				*.I7(N)
0.060 Prepreg				*.I8(N)
0.035 Kupfer				*.I9(N)
0.100 FR4				*.I10(N)
0.035 Kupfer				*.I11(N)
0.060 Prepreg				*.I12(N)
0.060 Prepreg				*.I13(N)
0.035 Kupfer				*.LS

	Verpreßt	1.78 - 2.01	mm
Endstärke	Bleizinn	1.87 - 2.11	mm
(mit Lötstoplack)	Hot-Air	1.89 - 2.13	mm
	Gold	1.86 - 2.10	mm

© Copyright by ILFA GmbH / Ausgabe 8.0 - 2005



# CAM

Dokument: DOKU137.MLT  
Erstellt : 09.09.1997 / jvi  
Revision : 07.02.2001 / HCH