

Werter Leser!

Mit dem vorliegenden Band unserer Datenbuchreihe schließen wir die Veröffentlichungen zu den in der DDR verfügbaren aktiven elektronischen Bauelementen ab.

Auf Grund der veränderten marktwirtschaftlichen Bedingungen haben wir uns bemüht, Möglichkeiten für die Veröffentlichungen von Bauelementedaten des Weltmarktes zu erschließen. Gleichzeitig werden wir dem berechtigten Wunsch entsprechen und Informationen zu passiven Bauelementen in die Datenbuchreihe aufnehmen. Deshalb wird als nächste Veröffentlichung ein Datenbuch zu passiven Bauelementen (Kondensatoren) der Firma Sprague durch uns erscheinen.

Gleichzeitig möchte wir Sie informieren, daß diese Datenbuchreihe mit der vorliegenden Ausgabe beginnend nur noch durch das Applikationszentrum Elektronik herausgegeben wird. Private Interessenten wenden sich bitte auch direkt an den AEB.

Applikationszentrum Elektronik

Mikroelektronik Gesamtübersicht

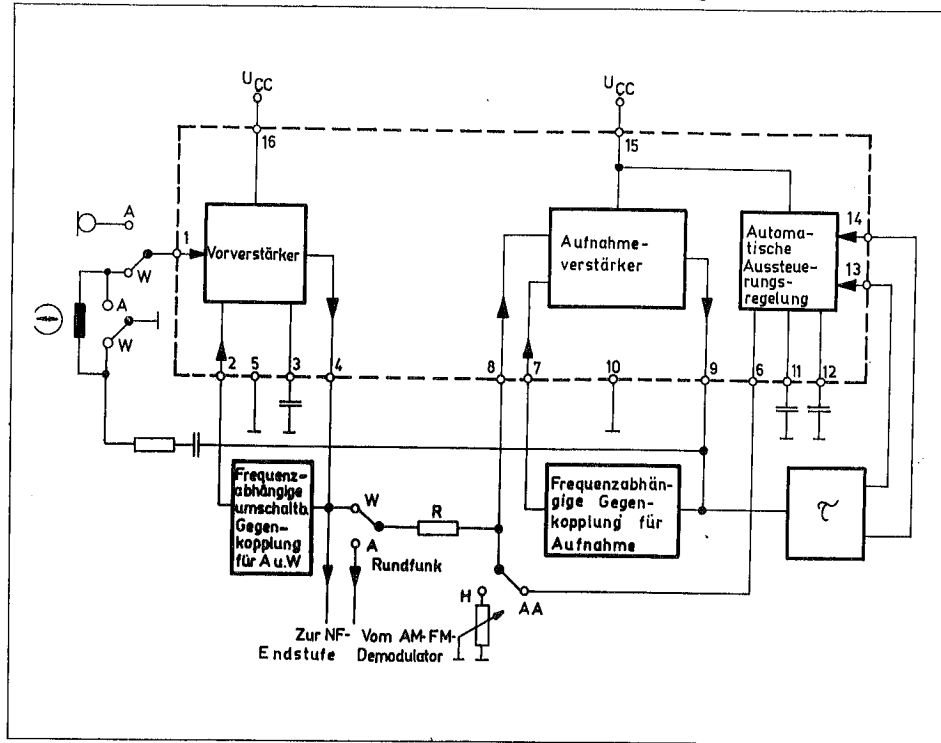
Dem Anwender soll durch diese Übersicht mit den wichtigsten Grenz- und Kenndaten die Auswahl der jeweils in Frage kommenden Typen erleichtert werden.

Bauelemente, die nur noch für Ersatzzwecke vorgesehen sind, wurden nicht aufgenommen. Die angegebenen Daten und Parameter dienen der Information, sie geben keine Auskunft über Liefermöglichkeiten.

Änderungen, die durch den technischen Fortschritt bedingt sind, behalten wir uns vor.

Schaltkreise für die Konsumgüterelektronik

A 202 D Aufnahme-, Mikrofon- und Wiedergabeverstärker



Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 35767

Bezeichnung der Anschlüsse

1	Eingang Vorverstärker (VV)	9	Ausgang AV
2	Emitter Eingangstransistor VV	10	Masse AV und AA
3	NF-Massepunkt VV	11	Anschluß Integrationskondensator
4	Ausgang VV	12	Anschluß regelzeitbestimmendes RC-Glied
5	Masse VV und AA	13	Eingang AA
6	Ausgang automatische Aussteuerungsregelung (AA)	14	Eingang AA
7	Invertierender Eingang Aufnahmeverstärker (AV)	15	Betriebsspannung AV und AA
8	Nichtinvertierender Eingang AV	16	Betriebsspannung VV

Der bipolare Schaltkreis A 202 D ist ein Aufnahmeverstärker mit automatischer Aussteuerungsregelung, Mikrofonverstärker und Wiedergabeverstärker für den Einsatz in Kassettenrecordern.

Eigenschaften

- Rauscharmer linearer Vorverstärker,
- umschaltbare externe Gegenkopplung für Mikrofonaufnahme und Wiedergabe,
- automatische Aussteuerungsregelung zur Unterdrückung kurzzeitiger Störsignale,

Folgende Baugruppen sind auf dem Chip integriert:

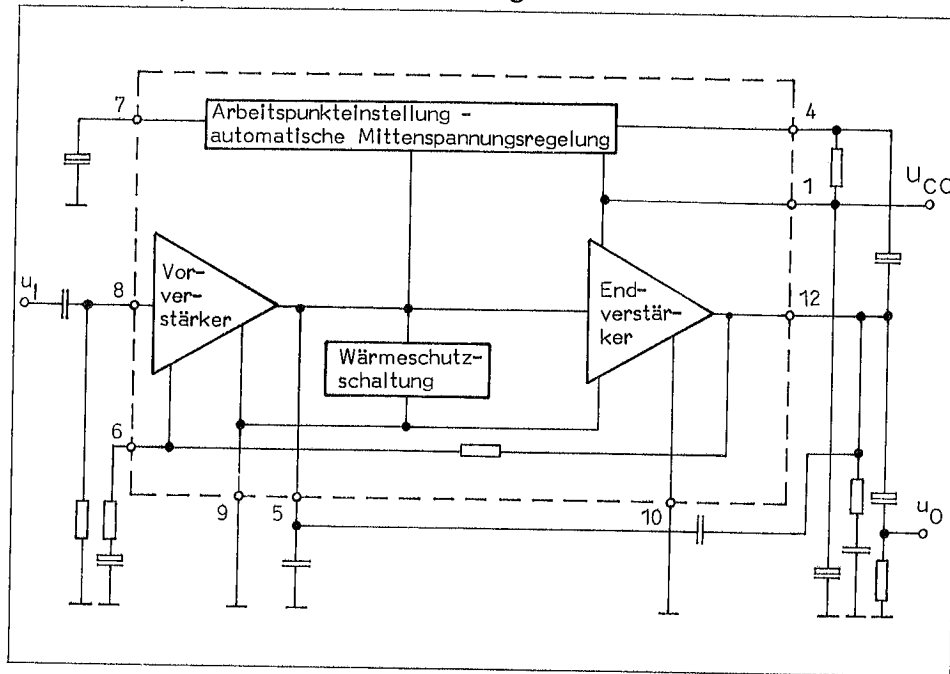
- Vorverstärker,
- Aufnahmeverstärker,
- automatische Aussteuerungsregelung.

Für länger anliegende große Eingangspegel regelt die automatische Aussteuerungsregelung nach der von τ bestimmten Verweilzeit sehr schnell ab. Die RC-Kombination an Pin 12 bestimmt die Aufregelzeit.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 5 \dots 12 \text{ V}$
Stromaufnahme Vorverstärker	$I_{16} \leq 8 \text{ mA}$
Stromaufnahme Aufnahmeverstärker	$I_{15} \leq 16 \text{ mA}$
Ausgangsspannung Vorverstärker	$U_{O4} = 5 \text{ V}$
Ausgangsspannung Aufnahmeverstärker	$u_{O9} = 800 \dots 1600 \text{ mV}$
Klirrfaktor Vorverstärker	$k_{VV} = 0,35 \dots 1,2 \%$
Klirrfaktor Aufnahmeverstärker	$k_{AV} = 0,4 \dots 1,2 \%$
Eingangsräuschspannung Vorverstärker ($f = 0,3 \dots 15 \text{ kHz}$)	$u_{IN} = 0,5 \mu\text{V}$

A 210 E, K 6-W-NF-Leistungsverstärker



Übersichtsschaltplan

Bauform: DIP-12, Plast mit
Kühlkörperanschluß

A 210 E (Bild 17)

A 210 K (Bild 18)

Typstandard: TGL 35797

Bezeichnung der Anschlüsse

1	Betriebsspannung	7	Entkopplung
2, 3, 11	nicht belegt	8	Eingang
4	Bootstrap	9	Vorstufenmasse
5	Frequenzkompensation	10	Endstufenmasse
6	Gegenkopplung	12	Ausgang

Der bipolare Schaltkreis A 210 E bzw. A 210 K ist ein 6-W-NF-Leistungsverstärker für den Einsatz in NF-Endverstärkern bzw. Vertikalablenkstufen von TV-Geräten. Er wird in einem speziellen 12poligen DIP-Plastgehäuse gefertigt, bei dem Anschlüsse als Kühlfahne herausgeführt werden. Es gibt, angepaßt an den jeweiligen Einsatzfall, zwei unterschiedliche Bauformen. Bauform A4 (A 210 E) nach TGL 26713 mit seitlich abstehenden Kühlfahnen für den Anschluß von Kühlkörpern. Freitragend und ohne Kühlkörper ist diese Variante für eine Ausgangsleistung bis 1,3 W verwendbar. Bauform A5 (A 210 K) mit aufgedrücktem Kühlkörper.

Eigenschaften

- Hoher Eingangswiderstand,
- hohe Verstärkung,
- großer Betriebsspannungsbereich,
- geringer Ruhestrombedarf,
- Wärmeschutzschaltung.

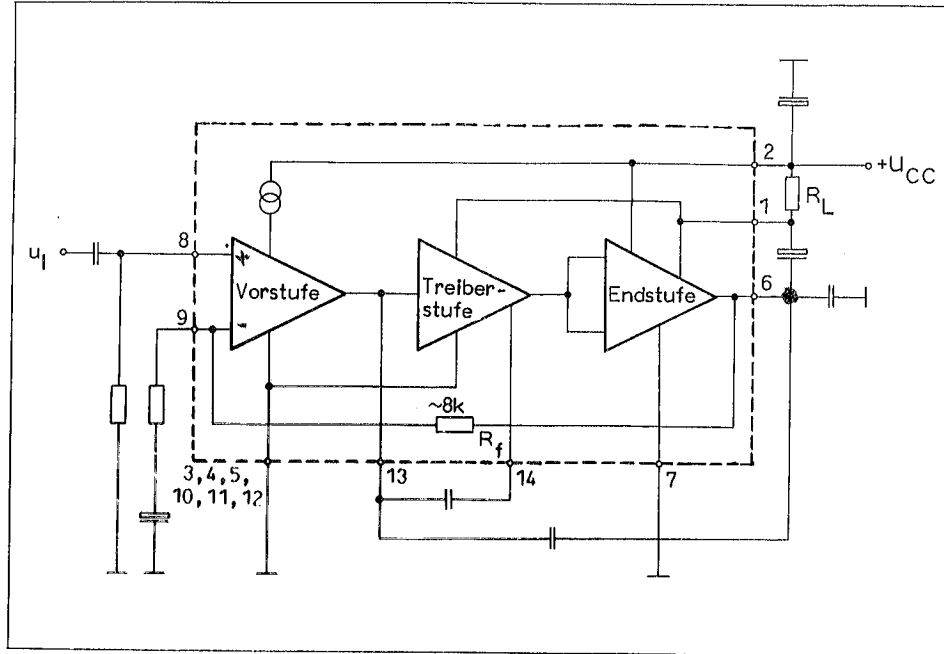
Folgende Baugruppen sind auf dem Chip integriert:

- Vorverstärker,
- Wärmeschutzschaltung,
- Rückkopplungsschleife R_G zwischen Anschluß 12 und Anschluß 6,
- Arbeitspunkteinstellung (Gleichstromarbeitspunkt) und automatische Mittenspannungsregelung.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 4 \dots 20 \text{ V}$
Gesamtruhestrom ($U_{CC} = 15 \text{ V}$)	$I_{CCQ} \leq 25 \text{ mA}$
Ausgangsspitzenstrom	$I_{OM} = 2,5 \text{ A}$
offene Spannungsverstärkung	$A_{uo} = 71,5 \text{ dB}$
geschlossene Spannungsverstärkung	$A_{uon} = 36,8 \text{ dB}$
Ausgangsleistung ($k = 10 \%$)	$P_O \leq 5,8 \text{ W}$
Klirrfaktor ($P_O \leq 2,5 \text{ W}$)	$k = 0,32 \%$
obere Grenzfrequenz	$f_h = 41 \text{ kHz}$

A 211 D 1-W-NF-Verstärker



Übersichtsschaltplan

Bauform: DIP-14, Plast (Bild 3)
Typstandard: TGL 29107

Bezeichnung der Anschlüsse

1	Bootstrap	8	Eingang
2	Betriebsspannung	9	Gegenkopplung
3, 4, 5	Masse, Vorstufe	10, 11, 12	Masse, Vorstufe
6	Ausgang	13	Frequenzkompensation
7	Masse, Endstufe	14	Frequenzkompensation

Der bipolare Schaltkreis A 211 D ist ein NF-Verstärker kleiner Leistung für den Einsatz in Rundfunk- und anderen elektroakustischen Geräten.

Eigenschaften

- Hoher Eingangswiderstand,
- hohe Verstärkung,
- großer Betriebsspannungsbereich und
- geringer Ruhestrombedarf.

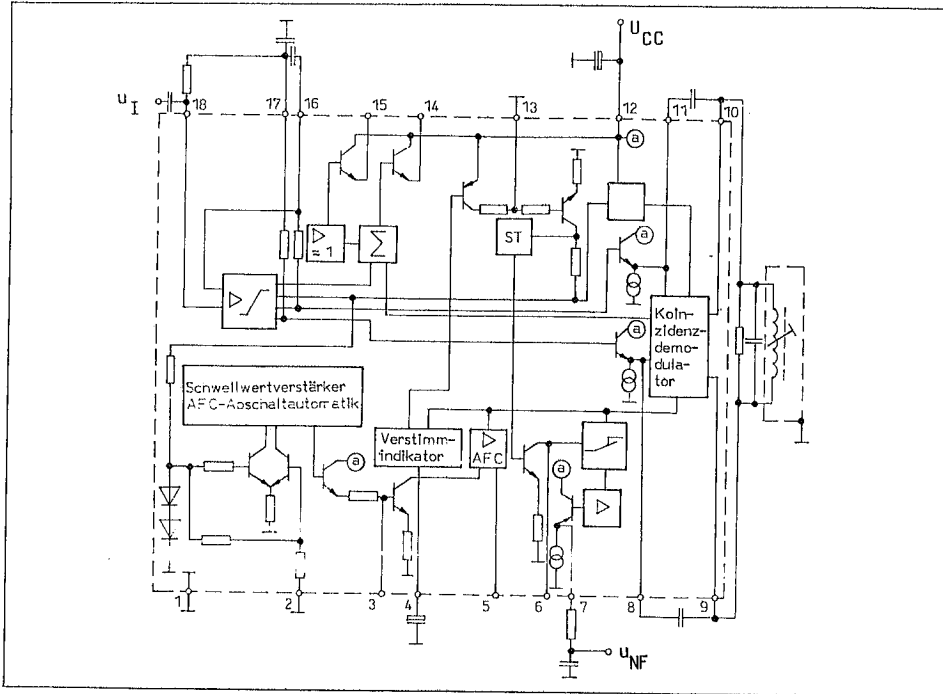
Folgende Baugruppen sind auf dem Chip integriert:

- Vorverstärker (Eingangsdifferenzverstärker),
- Treiberstufe,
- quasikomplementäre Endstufe,
- Netzwerk zur Regelung der Ausgangsmittenspannung, auf etwa die halbe Betriebsspannung.

Ausgewählte Kennwerte

Betriebsspannung	U_{CC}	= 4,2 ... 15 V
Gesamtruhestrom	I_{CCQ}	≤ 10 mA
Ausgangsspitzenstrom	I_{OM}	≤ 1 A
geschlossene Spannungsverstärkung	A_{uon}	= 47,5 dB
Gesamtverlustleistung	P_{tot}	≤ 1,35 W
Klirrfaktor ($P_O = 850$ mW)	k	= 1,43 %

A 225 D FM-ZF-Verstärker und Demodulator



Übersichtsschaltplan

Bauform: DIP-18, Plast (Bild 6)
Typstandard: TGL 35798

Bezeichnung der Anschlüsse

1	Masse	13	Eingang für feldstärkeabhängige Abschaltung
2	Sensor-Eingang für AFC-Abschaltung	14	Instrumentenanschluß und Stereo-Schaltspannung (positiv gehend)
3	AFC-Abschaltzeitkonstante	15	Spannung zur Einstellung der Rauschsperrung und Stereo-Schaltspannung (negativ gehend)
4	Tiefpaßkondensator für verstimmabhängige NF-Abschaltung	16, 17	Arbeitspunkt-Rückführungen des ZF-Verstärkers
5	AFC-Ausgang	18	ZF-Eingang
6	Tiefpaßkondensator zur Unterdrückung des Abschaltknackens bei Verstimmung und zu kleiner Feldstärke		
7	NF-Ausgang		
8, 11	Begrenzerverstärker-Ausgänge		
9, 10	Phasenschieberkreis		
12	Betriebsspannung U_{CC}		

10

Der bipolare Schaltkreis A 225 D ist ein FM-ZF-Verstärker und Demodulator vorzugsweise für den Einsatz im FM-ZF-Teil von Hör-Rundfunk-Empfängern.

Eigenschaften

- Instrumentenanschluß zur Amplitudenanzeige,
- wahlweise positiv oder negativ gehende Mono-Stereo-Schaltspannung,
- AFC-Ausgang mit Abschaltautomatik,
- einstellbare Rauschsperrung über einen großen Eingangspegelbereich, die auch auf Verstimmung anspricht,
- die Stummschaltung des NF-Verstärkers ist mit Hilfe des Stummschalttriggers möglich.

Folgende Baugruppen sind auf dem Chip integriert:

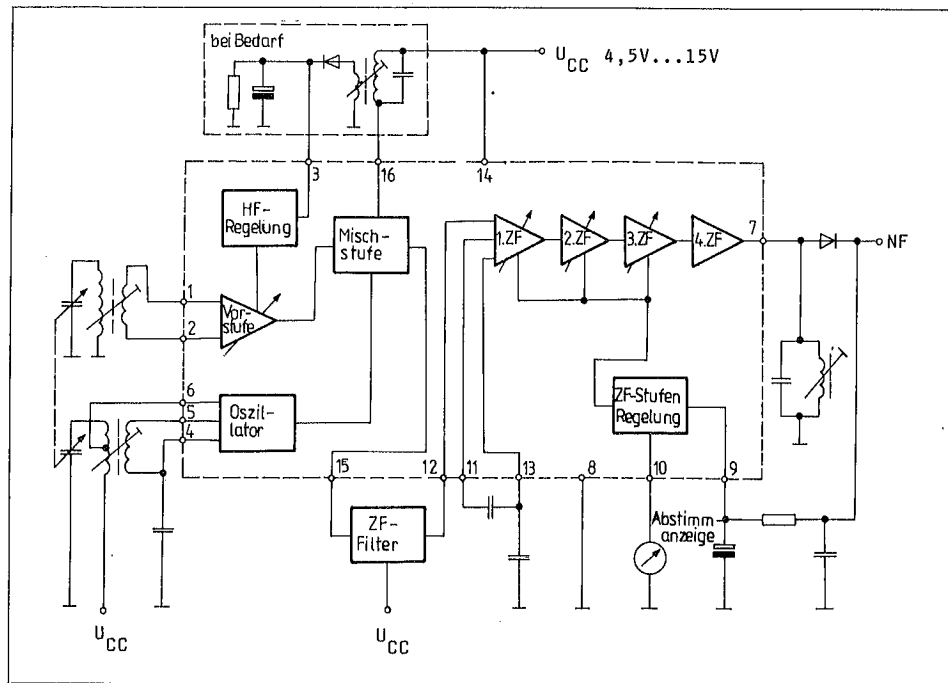
- ZF-Begrenzerverstärker,
- Demodulator mit Phasenschieberkreis,
- NF-Verstärker, AFC-Verstärker,
- Verstimmindikator,
- Stummschalttrigger,
- NF-Abschalter,
- Schwellwertverstärker mit AFC-Abschaltautomatik,
- Phasenumkehr.

Die Hauptfunktion übernimmt ein 8stufiger Begrenzerverstärker, dessen Ausgangssignal dem Demodulator mit Phasenschieberkreis zugeführt wird. Das durch Multiplikation gewonnene Ausgangssignal des Demodulators wird dem NF-Verstärker, dem AFC-Verstärker sowie dem Verstimmindikator zugeführt. Der Ausgang des AFC-Verstärkers läßt sich durch eine Spannungsänderung am Pin 2, dem Eingang des Schwellwertdetektors stromlos schalten.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 4 \dots 18 \text{ V}$
NF-Ausgangsspannung ($u_I = 10 \text{ mV}$)	$u_{NF} \geq 270 \text{ mV}$
Eingangsspannung für Begrenzungseinsatz	$u_{IT} \leq 50 \mu\text{V}$
AM-Unterdrückung	$a_{AM} \geq 60 \text{ dB}$
NF-Klirrfaktor	$k < 0,8 \%$
Spannung zur Feldstärkeanzeige ($u_I = 100 \text{ mV}$)	$U_{14} \geq 1,6 \text{ V}$
($u_I = 16 \mu\text{V}$)	$U_{14} \leq 200 \text{ mV}$
Spannung zur Einstellung der Rauschsperrung ($u_I = 16 \mu\text{V}$)	$U_{15} \geq 2,2 \text{ V}$
($u_I = 10 \text{ mV}$)	$U_{15} \leq 1 \text{ V}$

A 244 D AM-Empfänger



Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)
SO-16 (Bild 29)

Bezeichnung der Anschlüsse

Typstandard: TGL 32650

1, 2	Anschlüsse für Eingangskreis	9	Regeleingang ZF
3	Regeleingang HF	10	Ausgang Indikator
4, 5, 6	Anschlüsse für Oszillatorkreis	11, 13	Abblock Kondensator ZF
7	ZF-Ausgang	12	Eingang ZF
8	Masse	14	Betriebsspannung
		15, 16	Mischerausgänge

Der Schaltkreis A 244 D ist eine AM-Empfängerschaltung und dient in Verbindung mit entsprechenden Selektionsmitteln zum Aufbau von AM-Hör-Rundfunk-Empfängern für Frequenzen bis etwa 30 MHz.

Eigenschaften

- Regelbare HF-Vorstufe mit hohem Eingangswiderstand,
- multiplikative Mischung,
- vierstufiger geregelter ZF-Verstärker,

12

- externe Demodulation mit Diode,
- Ausgang zur Feldstärkeanzeige und
- vielseitige Beschaltungsmöglichkeiten (z. B. getrennte Vorstufenregelung, externer Oszillator usw.).

Folgende Baugruppen sind auf dem Chip integriert:

- Vorstufe,
- Mischstufe,
- Oszillator,
- HF-Regelung,
- ZF-Stufen und
- ZF-Stufenregelung.

Das amplitudenmodulierte Eingangssignal wird in einer regelbaren Vorstufe verstärkt und in der Mischstufe mit der Oszillatorfrequenz in die ZF-Lage transportiert. Nach der Filterung wird das ZF-Signal in einem vierstufigen regelbaren ZF-Verstärker verstärkt und mit einer Diode demoduliert.

Die Regelung erfolgt für die HF und ZF über entsprechende getrennte Regelverstärker, wobei die ZF-Regelspannung mit einem Instrument zur Feldstärkeauswertung angezeigt werden kann.

Ausgewählte Kennwerte

Betriebsspannung $U_{CC} = 4,5 \dots 15 \text{ V}$

ZF-Teil

Eingangsspannung ZF-Teil $U_{I3}, U_{I9} \leq 2 \text{ V}$

max. Regelumfang $\Delta A_u = 60 \text{ dB}$
($u_{NF} = 10 \text{ dB}$)

Regeleinsatzpunkt $u_{ReZF} = 143 \mu\text{V}$

max. ZF-Eingangsspannung $u_{IZFmax} = 290 \text{ mV}$
($k = 10 \%$)

ZF-Eingangswiderstand $R_{IZF} = 2,7 \text{ k}\Omega$
($U_9 = 0 \text{ V}$)

$R_{IZF} = 3,2 \text{ k}\Omega$

Ausgangsleitwert $G_{OZF} = 9,8 \mu\text{S}$

Ausgangskapazität $C_{OZF} = 7,5 \text{ pF}$

HF-Teil

Eingangswiderstand $R_{IHF} = 3,3 \text{ k}\Omega$
($U_3 = 0 \text{ V}$)

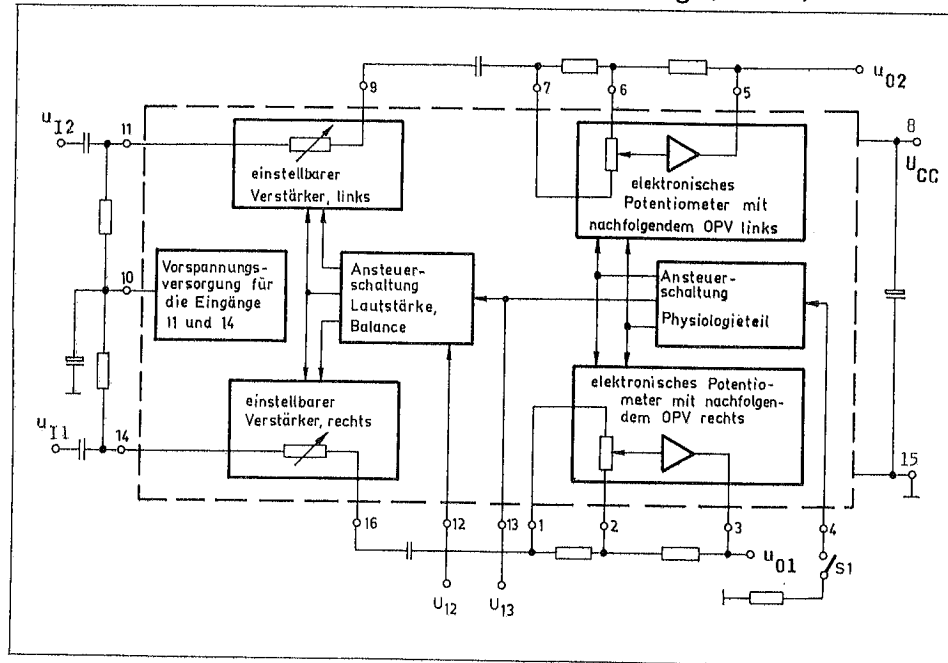
$R_{IHF} = 4,1 \text{ k}\Omega$

Mischerausgangsleitwert $G_{OHF} = 1,6 \mu\text{S}$

Mischerausgangskapazität $C_{OHF} = 4,2 \text{ pF}$

Steilheit $S_{HF} = 28 \text{ mS}$
($U_3 = 0 \text{ V}; u_{OSZ} = 500 \text{ V}$)

A 273 D Lautstärke und Balanceeinstellung (Stereo)



Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 35765

Bezeichnung der Anschlüsse

1, 2	Eingänge der physiologischen Lautstärkebeeinflussung rechts	10	NF-Massepunkt
3	Ausgang der physiologischen Lautstärkebeeinflussung rechts	11	Eingang des Lautstärke-Balanceeinstellers links
4	Anschluß für Widerstand zum Einschalten der physiologischen Lautstärkebeeinflussung	12	Eingang der Balanceeinstellspannung
5	Ausgang der physiologischen Lautstärkebeeinflussung links	13	Eingang der Lautstärkeeinstellspannung
6, 7	Eingänge der physiologischen Lautstärkebeeinflussung links	14	Eingang des Lautstärke-Balanceeinstellers rechts
8	Betriebsspannung	15	Masse
9	Ausgang des Lautstärke-Balanceeinstellers links	16	Ausgang des Lautstärke-Balanceeinstellers rechts

14

Der A 273 D ist ein bipolarer Schaltkreis zur gleichspannungsgesteuerten Lautstärke- und Balanceeinstellung für NF-Stereosysteme.

Eigenschaften

- Kontinuierliches Einstellen der Lautstärke gleichlaufend für beide Stereokanäle mittels Gleichspannung,
- abschaltbare gehörrichtige Frequenzgangkorrektur,
- kontinuierliche Einstellung der Lautstärke-Balance in den Stereokanälen mittels Gleichspannung.

Folgende Baugruppen sind auf dem Chip integriert:

- Einstellbarer Verstärker,
- Ansteuerschaltung, Lautstärke, Balance,
- elektronische Potentiometer mit nachfolgendem Operationsverstärker,
- Ansteuerschaltung, Physiologieteil,
- Vorspannungsversorgung für die Eingänge 11 und 14.

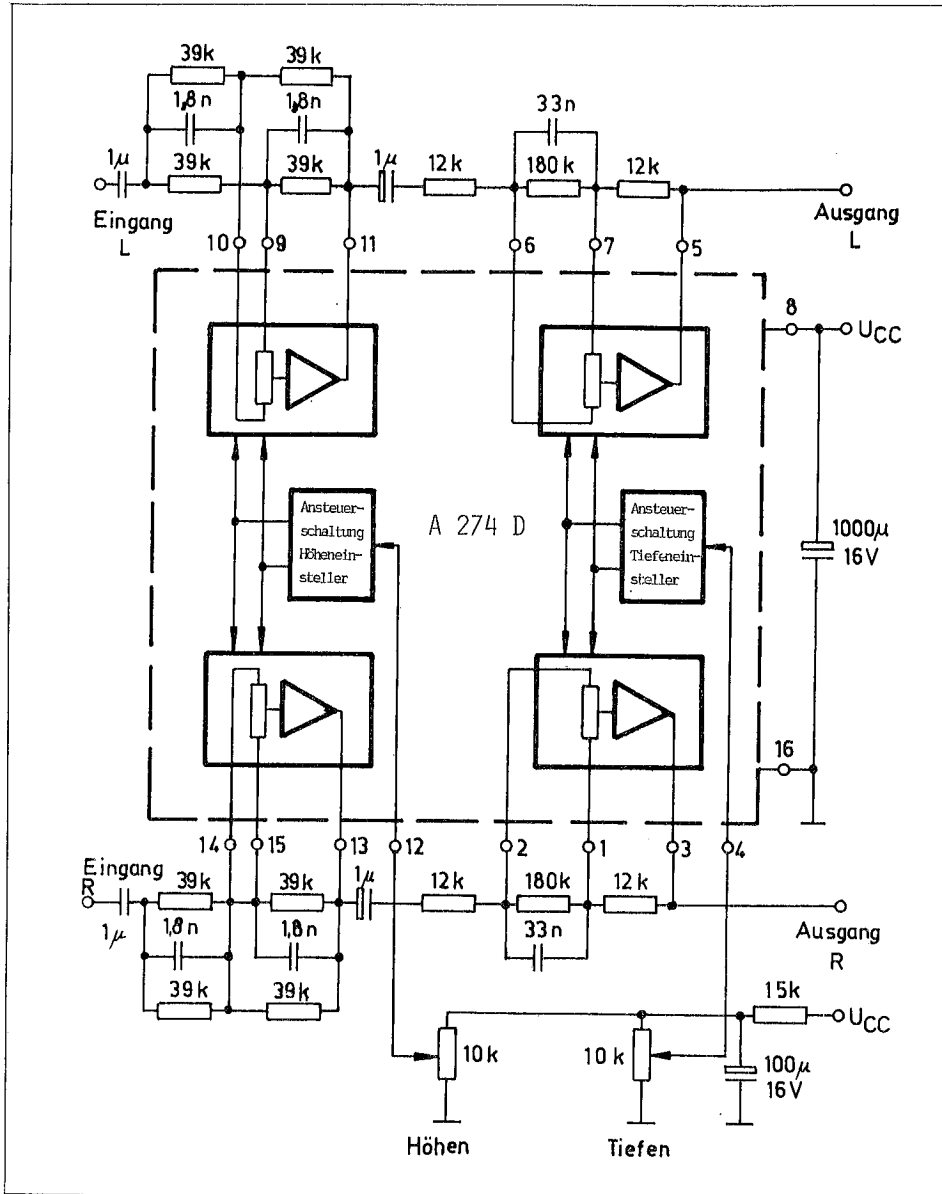
Zusammen mit dem Schaltkreis A 274 D dient der Schaltkreis A 273 D zum Aufbau von kompletten NF-Stereoverstärkern.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 13,5 \dots 16,5 \text{ V}$
Stromaufnahme	$I_{CC} \leq 40 \text{ mA}$
Steuerspannung für - Lautstärke, Balance	$U_{12}, U_{13} \leq 12 \text{ V}$
- gehörrichtige Lautstärke	$U_4 \leq 3 \text{ V}$
Lastwiderstand	$R_L \geq 4,7 \text{ kOhm}$
Spannungsverstärkung	$A_u \geq 17 \text{ dB}$
Klirrfaktor ($u_1 = 100 \text{ mV}$)	$k \leq 0,2 \%$
Übersprehdämpfung	$a_{et} \geq 56 \text{ dB}$

15

A 274 D Höhen- und Tiefeneinsteller (Stereo)



Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 35766

Bezeichnung der Anschlüsse

1, 2	Eingänge des Tiefeneinstellers rechts	11	Ausgang des Höheneinstellers links
3	Ausgang des Tiefeneinstellers rechts	12	Eingang der Steuerspannung des Höheneinstellers
4	Eingang der Steuerspannung des Tiefeneinstellers	13	Ausgang des Höheneinstellers rechts
5	Ausgang des Tiefeneinstellers links	14, 15	Eingänge des Höheneinstellers rechts
6, 7	Eingänge des Tiefeneinstellers links	16	Masse
8	Betriebsspannung		
9, 10	Eingänge des Höheneinstellers links		

Der A 274 D ist ein bipolarer Schaltkreis zur gleichspannungsgesteuerten Höhen- und Tiefeneinstellung für NF-Stereosysteme.

Eigenschaften

- Kontinuierliche Beeinflussung des Klangbildes durch Anheben oder Absenken bestimmter Frequenzbereiche gleichlaufend in beiden Stereokanälen mittels Gleichspannung.

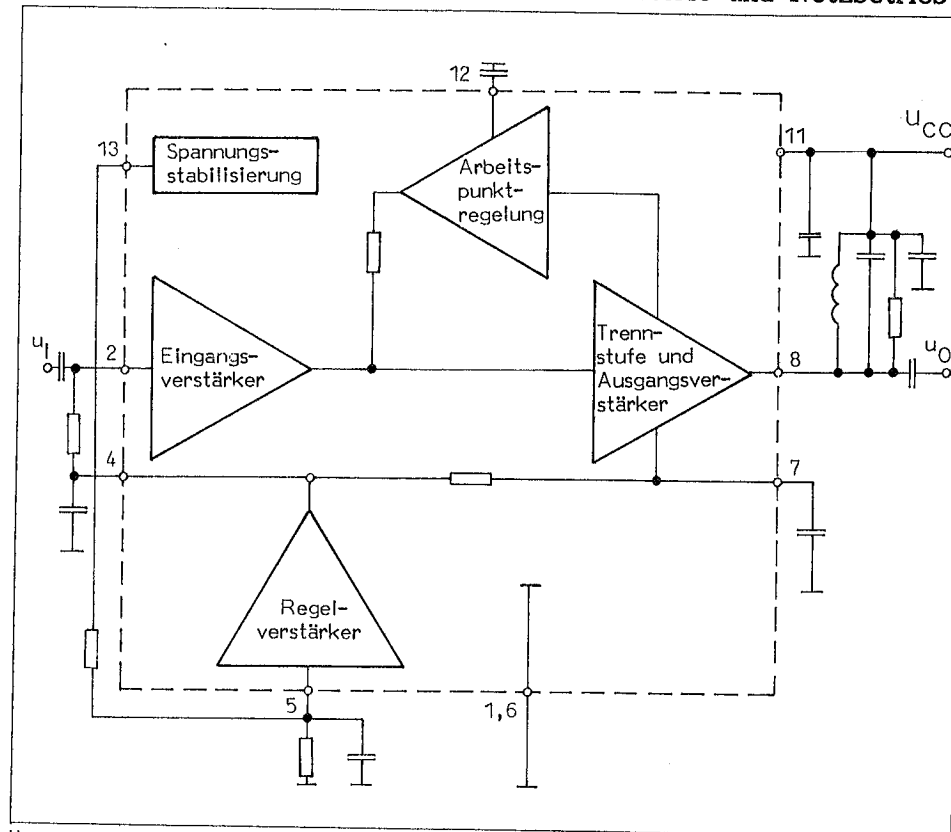
Folgende Baugruppen sind auf dem Chip integriert:

- Elektronisches Potentiometer mit nachfolgendem Operationsverstärker zur Höheneinstellung links,
- Ansteuerschaltung Höheneinsteller,
- elektronisches Potentiometer mit nachfolgendem Operationsverstärker zur Höheneinstellung rechts,
- elektronisches Potentiometer mit nachfolgendem Operationsverstärker zur Tiefeneinstellung links,
- Ansteuerschaltung Tiefeneinsteller,
- elektronisches Potentiometer mit nachfolgendem Operationsverstärker mit Tiefeneinstellung rechts.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 13,5 \dots 16,5 \text{ V}$
Steuerspannung	$U_4, U_{12} \leq 12 \text{ V}$
Abschlusswiderstand	$R_L > 4,7 \text{ kOhm}$
max. Verstärkung	$A_u \geq 15 \text{ dB}$
max. Abschwächung	$-A_u \geq 15 \text{ dB}$
Klirrfaktor ($u_i = u_O = 1 \text{ V}$)	$k = 0,06 \%$

A 281 D AM-FM-ZF-Verstärker für Batterie und Netzbetrieb



Übersichtsschaltplan

Bauform: DIP-14, Plast (Bild 3)
Typstandard: TGL 29108

Bezeichnung der Anschlüsse

1	Masse	7	Abblockung des Ausgangsverstärkers
2	Eingang	8	Ausgang
3, 14	nicht belegt	9, 10	nicht belegt
4	Arbeitspunkteinstellung für den Eingangsverstärker	11	Betriebsspannung
5	Regelspannungsrückführung	12	Abblockung der Arbeitspunktregelung
6	Masse	13	interne stabilisierte Spannung

Der bipolare Schaltkreis A 281 D ist ein regelbarer AM-FM-ZF-Verstärker für den Einsatz in Hör-Rundfunk-Empfängern.

Eigenschaften

- Arbeitet bei AM als geregelter Verstärker,
- arbeitet bei FM im Begrenzerbetrieb,
- großer Betriebsspannungsbereich.

Folgende Baugruppen sind auf dem Chip integriert:

- Spannungsstabilisierung,
- Eingangsverstärker,
- Trennstufe und Ausgangsverstärker,
- Regelverstärker,
- Arbeitspunktregelung.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 4,5 \dots 11 \text{ V}$
Gesamtstromaufnahme	$I_{CC} = 6,4 \text{ mA}$
Klirrfaktor	$k \leq 10 \%$

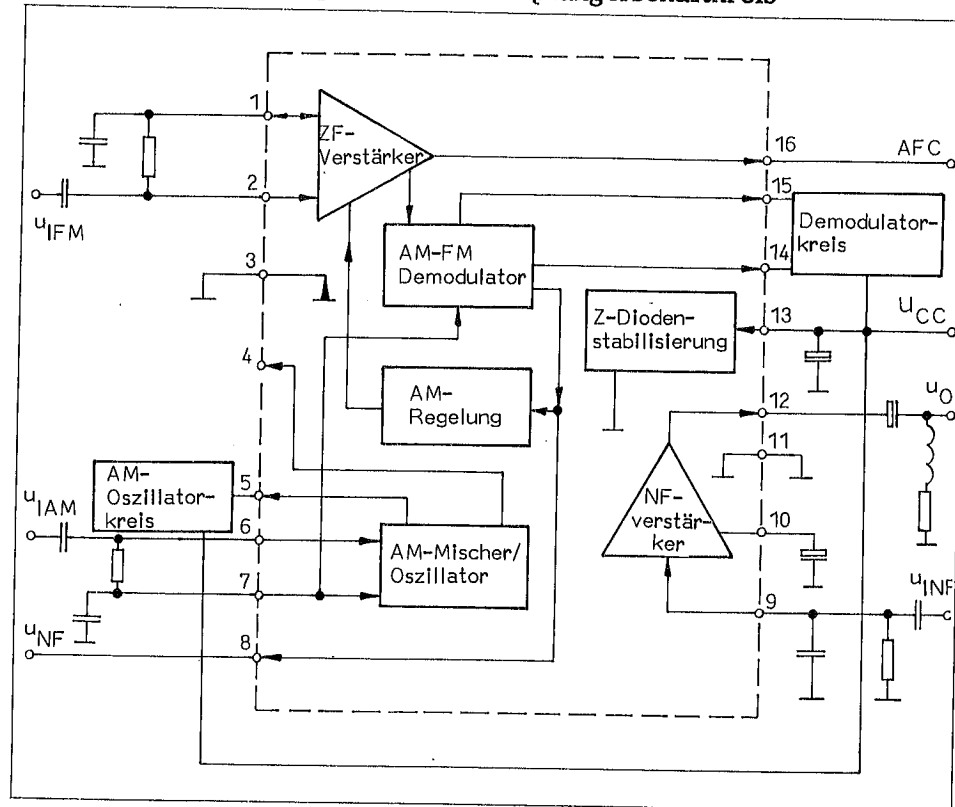
FM-Betrieb

Übertragungsgewinn	$G_P \geq 62 \text{ dB}$
Spannungsverstärkung	$A_u = 87,9 \text{ dB}$

AM-Betrieb

Übertragungsgewinn	$G_P \geq 65 \text{ dB}$
Spannungsverstärkung	$A_u = 95,8 \text{ dB}$

A 283 D Einchip - AM-FM-Empfängerschaltkreis



Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 38012

Bezeichnung der Anschlüsse

1	ZF-Entkopplung	8	Demodulatorausgang
2	ZF-Eingang	9	NF-Eingang
3	HF-Masse	10	NF-Gegenkopplung
4	AM-Mischerausgang	11	NF-Masse
5	AM-Oszillatorkreis	12	NF-Ausgang
6	AM-Eingang	13	Betriebsspannung
7	AM-Entkopplung	14, 15	Demodulatorkreis
		16	AGC/AFC-Spannung

Der bipolare Schaltkreis A 283 D ist ein AM-FM-Empfängerschaltkreis mit NF Leistungsverstärker für den Einsatz in Hör-Rundfunk-Empfängern.

Eigenschaften

- Einchip-AM-FM-Empfängerschaltkreis,
- Einchip-AM-FM-Empfängerschaltkreis mit NF-Leistungsverstärker vorrangig zum Aufbau von AM-FM-Klein- und Taschenempfängern,
- universelle Einsatzmöglichkeiten im Amateurbereich.

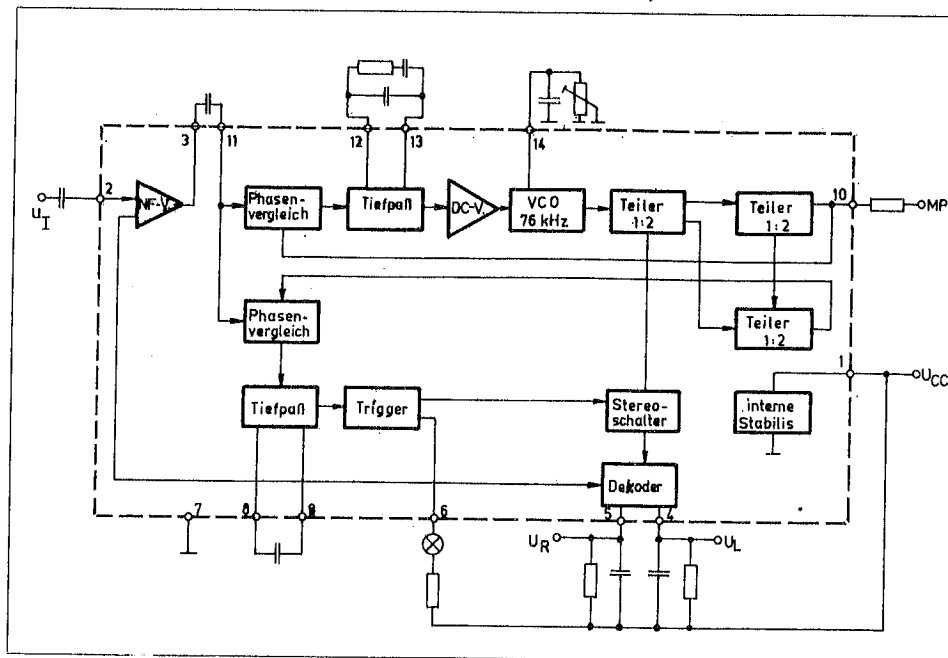
Folgende Baugruppen sind auf dem Chip integriert:

- ZF-Verstärker,
- AM-FM-Demodulator,
- AM-Regelung,
- AM-Mischer-Oszillator,
- ZF-Diodenstabilisierung und
- NF-Verstärker.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 3 \dots 12 \text{ V}$
Stromaufnahme ($U_{CC} = 5,5 \text{ V}$)	$I_{CC} \leq 20 \text{ mA}$
Verlustleistung	$P_{tot} \leq 0,6 \text{ W}$
Ausgangsspitzenstrom	$I_{OM} \leq 400 \text{ mA}$
<u>AM-Betrieb</u> (Kennwerte am Demodulatorausgang)	
NF-Spannung ($u_{IAM} = 20 \mu\text{V}$)	$u_{NF} = 58 \text{ mV}$
($u_{IAM} = 100 \text{ mV}$)	$u_{NF} = 150 \text{ mV}$
Signal-Rauschabstand ($u_{IAM} = 20 \mu\text{V}$)	$\frac{S+N}{N} = 20 \text{ dB}$
Klirrfaktor ($u_{IAM} = 100 \text{ mV}$)	$k_{NF} = 1,1 \%$
<u>FM-Betrieb</u> (Kennwerte am Demodulatorausgang)	
NF-Spannung ($u_{IFM} = 1 \text{ mV}$)	$u_{NF} = 100 \text{ mV}$
Klirrfaktor ($u_{IFM} = 1 \text{ mV}$)	$k_{NF} = 0,16 \%$
AM-Unterdrückung ($u_{IFM} = 1 \text{ mV}$)	$a_{AM} = 49 \text{ dB}$
Eingangsspannung für Begrenzungseinsatz	$u_{IT} = 69 \mu\text{V}$
<u>NF-Verstärker</u>	
Ausgangsleistung ($k = 10 \%$)	$P_O \leq 322 \text{ mW}$

A 290 D Stereodekoder (PLL-Verfahren)



Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 34168

Bezeichnung der Anschlüsse

1	Betriebsspannung	7	Masse
2	MPX-Eingang	8, 9	Schaltfilter
3	MPX-Ausgang	10	19 kHz-Ausgang
4	Ausgang linker Kanal	11	Eingang Phasenvergleich
5	Ausgang rechter Kanal	12, 13	Tiefpaß für PLL
6	Lampentreiberausgang	14	RC-Oszillator

Der bipolare Schaltkreis A 290 D ist ein PLL-Stereodekoder nach dem Zeitmultiplexverfahren für den Einsatz in Stereo-Rundfunk-Empfängern.

Eigenschaften

- PLL-Stereodekoder nach dem Zeitmultiplexverfahren,
- spulenlose Außenbeschaltung,
- geringer Abgleichaufwand durch nur einen Abgleichpunkt,
- minimale externe Bauelementebeschriftung,
- gleicher Übertragungsfaktor sowie gleiche Ausgangsimpedanz bei Mono- und Stereobetrieb.

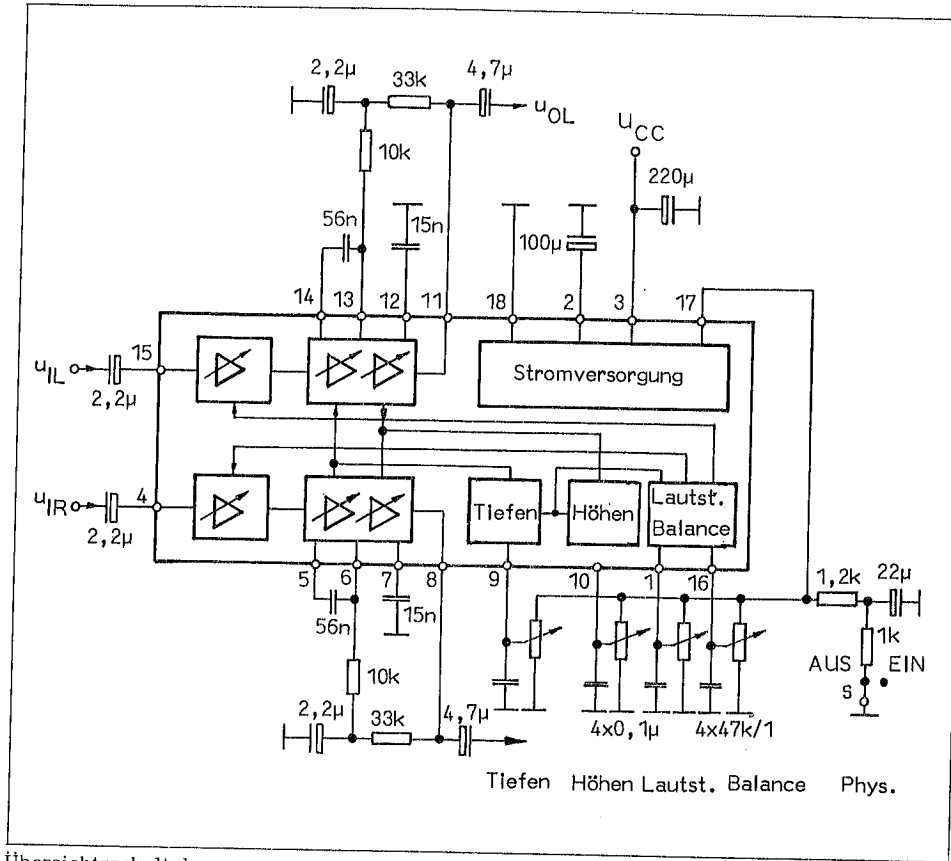
Folgende Baugruppen sind auf dem Chip integriert:

- Interne Stabilisierung,
- NF-Vorverstärker,
- PLL-Schaltung zur Hilfsträgergewinnung,
- Phasenvergleich mit Tiefpaßfilter zur Steuerung des Mono-Stereo-Umschalters,
- Teilerstufe mit Phasendrehung des Pilottones,
- Triggerschaltung mit Lampentreiber zur Stereoanzeige,
- Stereoschalter und
- Dekoder.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 8 \dots 15 \text{ V}$
Stromaufnahme ($U_{CC} = 15 \text{ V}$)	$I_{CC} \leq 20 \text{ mA}$
Stereoeinschalt- schwelle ($f_p = 19 \text{ kHz}$)	$u_{IST} \geq 16 \text{ mV}$
Übersprechdämpfung	$a_{ct} = 40 \text{ dB}$
Klirrfaktor Stereo	$k = 0,2 \%$
Verstärkung Stereo	$A_u = -8,1 \text{ dB}$
Fangbereich	$\Delta f = \pm 1 \text{ kHz}$

A 1524 D NF-Stereo-Einsteller



Übersichtsschaltplan

Bauform: DIP-18, Plast (Bild 6)
 Typstandard: TGL 42789

Bezeichnung der Anschlüsse

1	Einstellanschluß Lautstärke	11	Ausgang linker Kanal (L)
2	Betriebsspannungsabblockung	12	Netzwerk für Höhenbeeinflussung (L)
3	Betriebsspannung	13, 14	Netzwerk für Tiefenbeeinflussung (L)
4	Eingang rechter Kanal (R)	15	Eingang (L)
5, 6	Netzwerk für Tiefenbeeinflussung (R)	16	Einstellanschluß Balance
7	Netzwerk für Höhenbeeinflussung (R)	17	Referenzspannung
8	Ausgang (R)	18	Masse
9	Einstellanschluß Tiefen		
10	Einstellanschluß Höhen		
24			

Der bipolare Schaltkreis A 1524 D ist ein NF-Stereo-Einsteller für die Funktionen Lautstärke, Höhen, Tiefen, Balance und physiologische Lautstärkeeinstellung für NF-Stereosysteme.

Eigenschaften

- Kontinuierliches Einstellen der Lautstärke gleichlaufend für beide Stereokanäle mittels Gleichspannung,
- gehörrichtige Frequenzgangkorrektur,
- kontinuierliches Einstellen der Lautstärke-Balance in den Stereokanälen mittels Gleichspannung,
- kontinuierliche Beeinflussung des Klangbildes durch Anheben oder Absenken bestimmter Frequenzbereiche gleichlaufend in beiden Stereokanälen,
- großer Betriebsspannungsbereich,
- nur geringe Außenbeschaltung,
- eine Fernbedienung der Stellfunktionen ist möglich,
- Lautstärke umschaltbar zwischen physiologischer (gehör richtiger) und linearer Regelung.

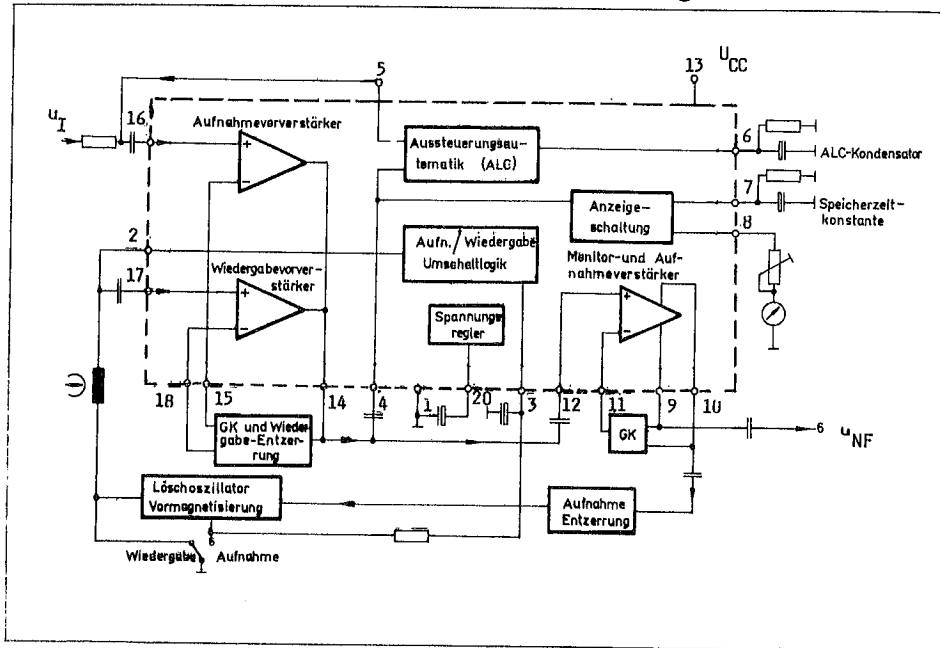
Folgende Baugruppen sind auf dem Chip integriert:

- Stellglieder und Verstärker linker Kanal,
- Stellglieder und Verstärker rechter Kanal,
- Stabilisierte Stromversorgung und
- Einstellspannungskonverter.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 7,5 \dots 16,5 \text{ V}$
Stromaufnahme	$I_{CC} \leq 56 \text{ mA}$
Referenzspannung	$U_{17} = 3,3 \dots 4,2 \text{ V}$
Verstärkung	$A_{umax} = 20 \dots 26 \text{ dB}$
Abregelung	$A_{umin} \leq -67 \text{ dB}$
Klirrfaktor ($u_I = 1 \text{ V}$)	$k < 0,5 \%$
Übersprechdämpfung	$a_{ct} > 46 \text{ dB}$
Höhenanhebung	$A_{uHmax} > 10 \text{ dB}$
Höhenabsenkung	$A_{uHmin} > -10 \text{ dB}$

A 1818 D Rauscharmer Aufnahme-Wiedergabeverstärker



Übersichtsschaltplan

Bauform: DIP-20, Plast (Bild 8)
Typstandard: TGL 43155

Bezeichnung der Anschlüsse

1	Masse	11	Gegenkopplung Monitorverstärker
2	Kopfschaltung	12	Eingang Monitorverstärker
3	Aufnahme-Wiedergabe (A/W)-Umschaltung	13	Betriebsspannung
4	ALC-Eingang	14	Ausgang Vorverstärker (VV)
5	ALC-Transistor	15	Gegenkopplung Aufnahmevorverstärker
6	ALC-Zeitkonstante	16	Eingang Aufnahmevorverstärker
7	Anzeige-Zeitkonstante	17	Eingang Wiedergabe-Vorverstärker
8	Anzeige-Ausgang	18	Gegenkopplung-Vorverstärker
9	Ausgang Monitorverstärker-Wiedergabe	19	Kollektor Eingangs-Transistor
10	Ausgang Aufnahmeverstärker	20	Abblockung interne Versorgungsspannung

Der bipolare Schaltkreis A 1818 D ist ein Aufnahme-Wiedergabeverstärker für den Einsatz in Kassetten- und Radiokassettenrekorden. Durch die niedrige Stromaufnahme ist dieser Schaltkreis besonders für batteriebetriebene Geräte geeignet.

Eigenschaften

- Enthält außer dem Löschoszillator alle aktiven Bauelementefunktionen zum Aufbau eines Kassettengerätes,
- Umschaltung zwischen Aufnahme und Wiedergabe erfolgt elektronisch,
- hohe Brummspannungsunterdrückung und großer Betriebsspannungsbereich,
- rauscharme Vorverstärker.

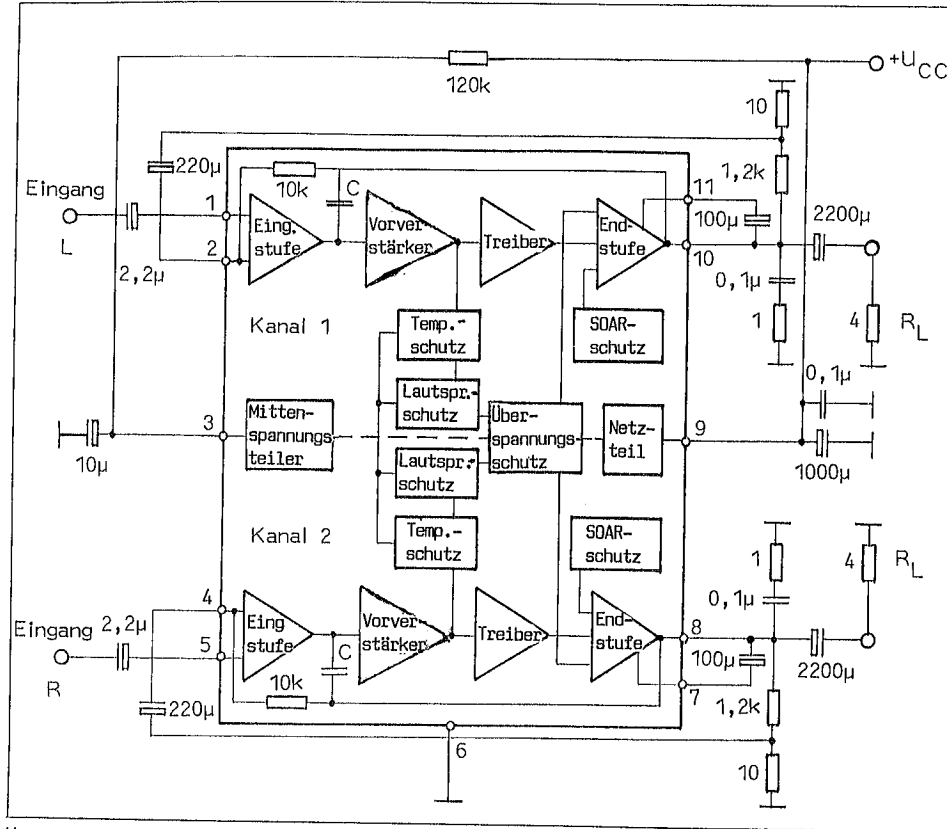
Folgende Baugruppen sind auf dem Chip integriert:

- Vorverstärker für Aufnahme und Wiedergabe,
- Monitor- und Aufnahmeverstärker,
- Aussteuerungsautomatik (ALC),
- Spannungsregler und
- Schaltung zur Aussteuerungsanzeige.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 3,5 \dots 18 \text{ V}$
U_3 (Wiedergabebetrieb)	$U_3 = 0,7 U_{CC} \dots U_{CC}$
Stromaufnahme	$I_{CC} \leq 12 \text{ mA}$
Klirrfaktor Aufnahmeverstärker	$k \leq 1,5 \%$
Klirrfaktor Wiedergabeverstärker	$k \leq 1,5 \%$
Klirrfaktor Monitorverstärker (Aufnahme/Wiedergabe)	$k \leq 0,5 \%$
Eingangsbezogene Rauschspannung (Wiedergabebetrieb)	$u_{IN} \leq 1,4 \mu\text{V}$
Spannung für Aussteuerungsanzeige	$U_8 > 600 \text{ mV}$

A 2000 V/A 2005 V Doppel-NF-Leistungsverstärker



Übersichtsschaltplan

Bauform: TO 220, 11polig (Bild 21)
Typstandard: TGL 43157

Bezeichnung der Anschlüsse

1	Eingang Verstärker 1	7	Bootstrap Verstärker 2
2	Gegenkopplung Verstärker 1	8	Ausgang Verstärker 2
3	Betriebsspannungsunterdrückung	9	Betriebsspannung
4	Gegenkopplung Verstärker 2	10	Ausgang Verstärker 1
5	Eingang Verstärker 2	11	Bootstrap Verstärker 1
6	Masse		

Die bipolaren Schaltkreise A 2000 V/A 2005 V sind Doppel-NF-Leistungsverstärker mit Gegentakt-B-Endstufen für den Einsatz in Radiorecordern (A 2000 V) und in Autoempfängern (A 2005 V). Sie werden in einem 11poligen-TO 220-Leistungsplastgehäuse gefertigt. Der A 2000 V und A 2005 V unterscheiden sich im wesentlichen durch ihre Ausgangsleistung, die Ruhestromaufnahme und den intern begrenzten Ausgangsspitzenstrom.

Eigenschaften

- Großer Betriebsspannungsbereich,
- geringe Außenbeschaltung,
- Schutzschaltung für Temperatur, Überspannung, SOAR und Lautsprecherkurzschluß und
- hohe Betriebszuverlässigkeit.

Folgende Baugruppen sind auf dem Chip integriert:

- Eingangsstufen,
- Vorverstärker,
- Treiberstufen,
- Endstufen,
- Mittenspannungsteiler,
- Netzteil,
- Temperaturschutz,
- Lautsprecherschutz,
- Überspannungsschutz und
- SOAR-Schutz (sicherer Arbeitsbereich).

Bei einer Betriebsspannung von 14,4 V wird der A 2000 V üblicherweise mit 2 x 5 W an 4 Ohm betrieben. Der A 2005 V wird bei einer Betriebsspannung von 14,4 V dagegen typisch mit 2 x 10 W an 2 Ohm eingesetzt.

Schaltkreise mit der Typbezeichnung A 2000 Vm bzw. A 2005 Vm sind speziell für den Brückenbetrieb geeignet.

Ausgewählte Kennwerte

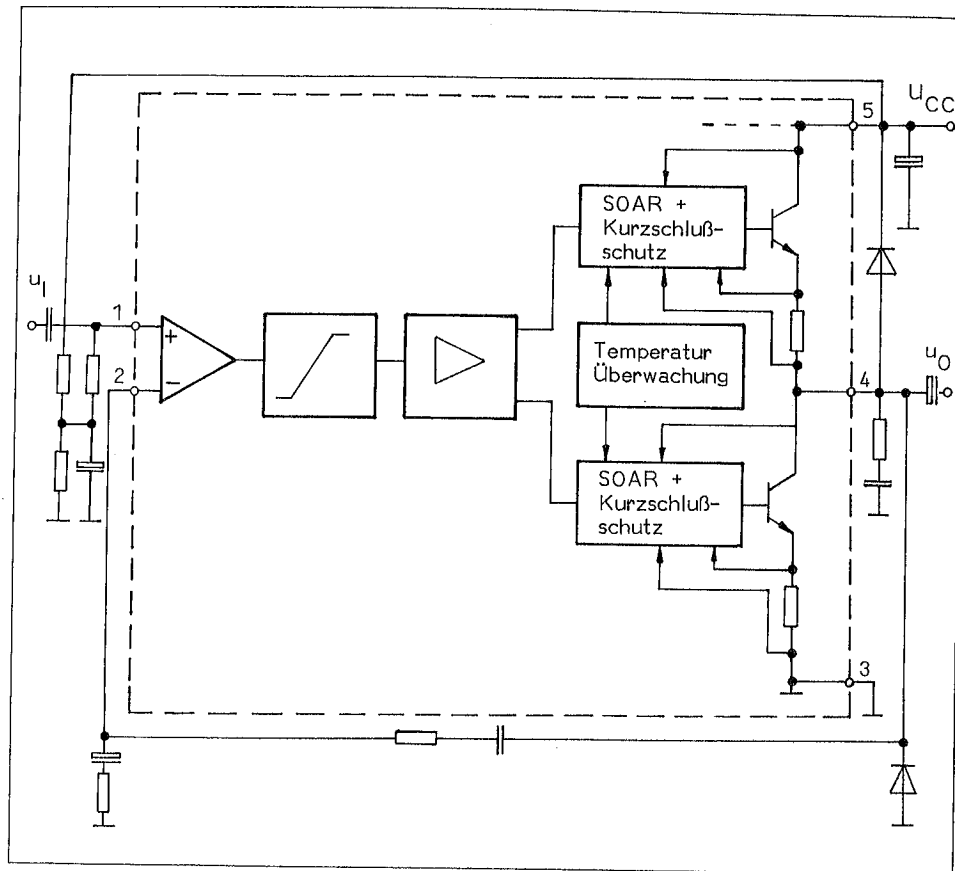
A 2000 V

Betriebsspannungsbereich	$U_{CC} = 4 \dots 18 \text{ V}$
Ruhestromaufnahme	$I_{CCQ} = 28 \text{ mA}$
Ausgangsspitzenstrom	$I_{OM} \leq 2,5 \text{ A}$
Ausgangsspannungsdifferenz	$\Delta U_{OQ} \leq 150 \text{ mV}$
Ausgangsleistung ($U_{CC} = 9 \text{ V}$)	$P_O = 3,8 \text{ W}$
Klirrfaktor ($P_O = 50 \text{ mW}$)	$k < 1 \%$
Leerlaufverstärkung	$A_{uo} = 83,5 \text{ dB}$
Grenzfrequenz (bei 3 dB)	$f_H = 68 \text{ kHz}$
Brummspannungsunterdrückung	$SVR = 51 \text{ dB}$

A 2005 V

Betriebsspannungsbereich	$U_{CC} = 4 \dots 18 \text{ V}$
Ruhestrom	$I_{CCQ} = 55 \text{ mA}$
Ausgangsspitzenstrom	$I_{OM} \leq 3,5 \text{ A}$
Ausgangsmittenspannungsdifferenz	$\Delta U_{OQ} \leq 150 \text{ mV}$
Ausgangsleistung ($R_L = 4 \text{ Ohm}$)	$P_O = 6,4 \text{ W}$
Ausgangsleistung ($R_L = 2 \text{ Ohm}$)	$P_O = 10 \text{ W}$
Klirrfaktor ($P_O = 50 \text{ mW}$)	$k < 1 \%$
Leerlaufverstärkung	$A_{uo} = 84 \text{ dB}$
Grenzfrequenz (bei 3 dB)	$f_H = 85 \text{ kHz}$
Übersprechdämpfung	$a_{ct} = 58 \text{ dB}$
Brummspannungsunterdrückung	$SVR = 48 \text{ dB}$

A 2030 H/V 16-W-NF-Verstärker



Übersichtsschaltplan

Bauform: TO 220 5 H (A 2030 H) (Bild 19)

TO 220 5 V (A 2030 V) (Bild 20)

Typstandard: TGL 39609

Bezeichnung der Anschlüsse

1	nicht invertierender Eingang	4	Ausgang
2	invertierender Eingang	5	positive Betriebsspannung
3	negative Betriebsspannung U_{CC2}		U_{CC1}

Die bipolaren Schaltkreise A 2030 H/A 2030 V sind 16-W-NF-Leistungsverstärker mit einer Gegentakt-B-Endstufe, vorwiegend für den Einsatz in NF-Endstufen der Rundfunk- und Phonoindustrie.

Der A 2030 H wird in einem 5poligen-TO 220-Gehäuse für waagerechten Einbau gefertigt. Der A 2030 V dagegen wird in einem 5poligen-TO 220-Gehäuse für senkrechten Einbau produziert.

Eigenschaften

- Thermischer Überlastungsschutz,
- AC Ausgangskurzschlußschutz,
- automatische Ausgangsstrombegrenzung,
- interne Frequenzkompensation,
- SOAR-Schutz (sicherer Arbeitsbereich),
- minimale externe Beschaltung,
- großer Betriebsspannungsbereich und
- geteilte oder einfache Versorgungsspannung möglich.

Folgende Baugruppen sind auf dem Chip integriert:

- Eingangsdifferenzverstärker,
- Treiberstufe,
- Endstufe,
- Temperaturschutzschaltung,
- Kurzschlußschutz,
- Stromversorgung und
- Ruhestromeinstellung.

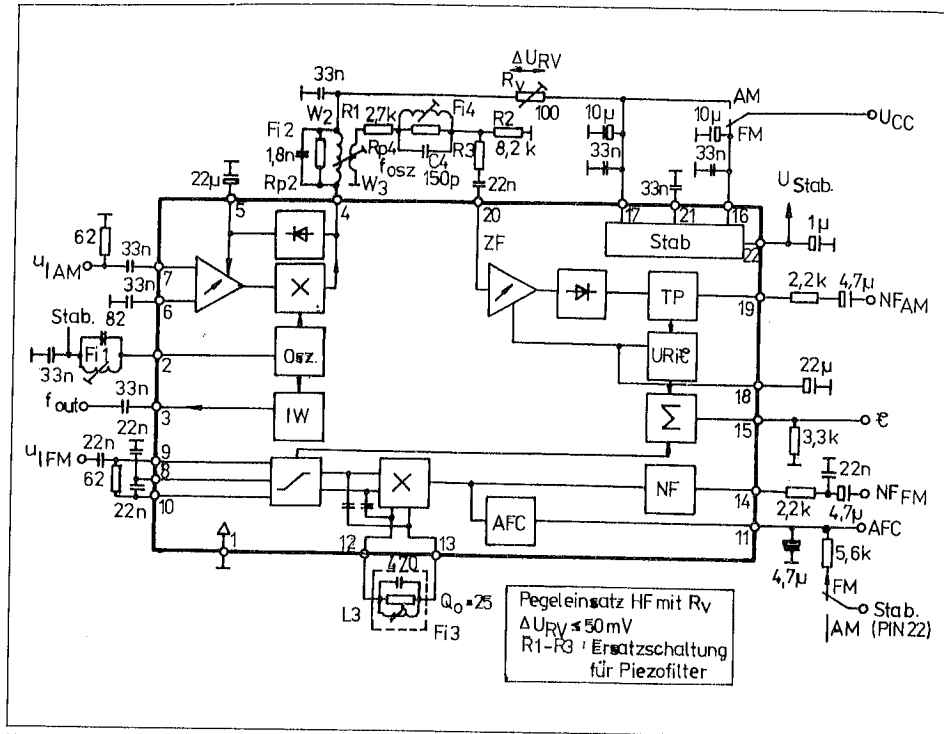
Hinsichtlich seiner äußeren Beschaltung bildet der Schaltkreis einen Leistungsoperationsverstärker mit interner Frequenzkompensation. Die Operationsverstärkergleichungen für die Berechnung der äußeren Betriebsbedingungen sind durch die hohe Leerlaufverstärkung von etwa 90 dB anwendbar.

Die Leistungsoperationsverstärker B 165 H und B 165 V sind Selektionstypen des A 2030 H/V, die speziell für den industriellen Einsatz ausgemessen wurden.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = \pm 6 \dots \pm 18 \text{ V}$
Ruhestromaufnahme ($U_{CC} = \pm 8 \text{ V}$)	$I_{CCQ} \leq 60 \text{ mA}$
Ausgangsspitzenstrom	$I_{OM} \leq 3,5 \text{ A}$
Klirrfaktor ($P_O = 12 \text{ W}$)	$k < 0,5 \%$
Ausgangsleistung ($U_{CC} = \pm 14 \text{ V}$; $k = 10 \%$; $R_L = 4 \text{ Ohm}$; $f = 1 \text{ kHz}$)	$P_O = 18 \text{ W}$
offene Spannungsverstärkung	$A_{u0} > 76 \text{ dB}$
Brummspannungsunterdrückung	$SVR > 40 \text{ dB}$
Differenzeingangsspannung	$ \Delta U_I < 30 \text{ V}$

A 4100 D AM-FM-Kombi-Schaltung



Übersichtsschaltplan

Bauform: DIP-22, Plast (Bild 9)
Typstandard: TGL 43156

Bezeichnung der Anschlüsse

1	Masse	14	NF-Ausgang FM-Teil
2	Oszillatorbeschaltung	15	Instrumentenausgang
3	Zählerausgang	16	Betriebsspannung FM-Teil (U_{CC2})
4	ZF-Ausgang	17	Betriebsspannung AM-Teil (U_{CC1})
5	Tunerregelzeitkonstante	18	ZF-Regelzeitkonstante AM-Teil
6, 7	AM-HF-Eingänge	19	NF-Ausgang AM-Teil
8, 9	FM-ZF-Eingänge	20	AM-ZF-Eingang
10	Abblockkondensator	21	Abblockkondensator
11	AFC-Ausgang	22	Stabilisierte Spannung
12, 13	Phasenschieberkreis		

Der Schaltkreis A 4100 D beinhaltet eine komplette AM-Empfängerschaltung und einen davon getrennten FM-ZF-Verstärker mit Koinzidenzdemodulator, Feldstärkeindikator und AFC-Gegentaktstromausgang für den Einsatz in Rundfunk-Reise-Empfängern.

32

Eigenschaften

- Eigengeregelte HF-Vorstufe mit einstellbarem Regeleinsatz,
- Ausgang für die Oszillatorfrequenz,
- C-Dioden-gekoppelter AM-ZF-Verstärker,
- interner AM-Demodulator mit aktivem NF-Tiefpaß
- Betriebsartenumschaltung über die Betriebsspannung,
- gemeinsamer Feldstärkeausgang für AM/FM,
- großer Betriebsspannungsbereich,
- günstiges Signal-Rausch-Verhältnis der AM- und FM-Teile und
- geringe Außenbeschaltung.

Folgende Baugruppen sind auf dem Chip integriert:

AM-Betrieb

- HF-Vorstufe/Mischstufe,
- Regelung,
- Oszillator,
- ZF-Verstärker mit Demodulator, Regelung und
- NF-Tiefpaß.

FM-Betrieb

- ZF-Verstärker,
- Demodulator und
- Ausgangsverstärker, AFC.

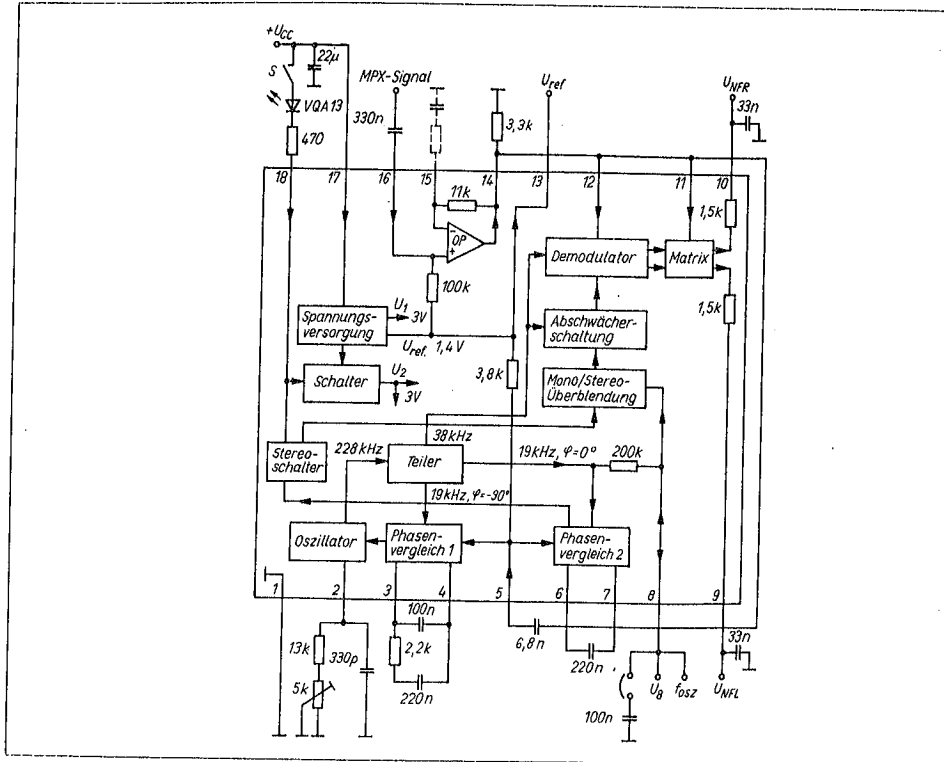
Die AM-FM-Kombi-Schaltung hat für AM- und FM-Betrieb getrennte Signalwege und somit getrennte HF-Eingänge und getrennte NF Ausgänge. Das Einschalten der ausgewählten Betriebsart erfolgt durch Anlegen der Betriebsspannung an Anschluß 16 (FM-Betrieb) oder 17 (AM-Betrieb).

Für AM- und FM-Betrieb gemeinsam ist der Feldstärkeausgang Anschluß 15.

Ausgewählte Kennwerte

Betriebsspannung AM-Teil	$U_{CC} = 4,5 \dots 15 \text{ V}$
Betriebsspannung FM-Teil	$U_{CC} = 4,5 \dots 15 \text{ V}$
Oszillatorfrequenz	$f_{OSZ} = 0,5 \dots 30 \text{ MHz}$
Eingangsfrequenz FM	$f = 0 \dots 15 \text{ MHz}$
Stromaufnahme AM-Teil	$I_{CC} \leq 20 \text{ mA}$
NF-Ausgangsspannung AM-Teil	$u_{NF} \geq 30 \text{ mV}$
Klirrfaktor AM-Teil	$k \leq 4,5 \%$
NF-Ausgangsspannung FM-Teil	$u_{NF} \geq 300 \text{ mV}$
AM-Unterdrückung FM-Teil	$a_{AM} \geq 55 \text{ dB}$
Klirrfaktor FM-Teil	$k \leq 2 \%$
Signal-Rauschabstand AM-Teil	$\frac{S+N}{N} \geq 20 \text{ dB}$
Eingangsfrequenz AM-HF	$f = 0,1 \dots 30 \text{ MHz}$
Eingangsfrequenz AM-ZF	$f_{ZF} = 0,2 \dots 0,7 \text{ MHz}$

A 4510 D PLL-Stereodekoder für Batteriebetrieb



Übersichtsschaltplan

Bauform: DIP-18, Plast (Bild 6)
Typstandard: TGL 43158

Bezeichnung der Anschlüsse

1	Masse	11	(L+R) Eingang
2	RC-Oszillator	12	(L-R) Eingang
3, 4	Tiefpaß für PLL (Phasenvergleich 1)	13	Referenzspannung
5	Pilottoneingang	14	Ausgang des OPV
6, 7	Tiefpaß für Stereokennung (Phasenvergleich 2)	15	Invertierender Eingang des OPV
8	19-kHz-Ausgang bzw. Stereo-Mono-Überblendung	16	Nichtinvertierender Eingang des OPV (MPX-Eingang)
9	NF-Ausgang links (L)	17	Betriebsspannung U_{CC}
10	NF-Ausgang rechts (R)	18	Lampentreiber

34

Der bipolare Schaltkreis A 4510 D ist ein Stereo-Dekoder-Schaltkreis zur Dekodierung der senderseitigen Stereoinformation (MPX-Signal) in die Lautsprecher-signale L und R. Der A 4510 D ist hauptsächlich für den Einsatz in Reise- oder Kofferempfängern vorgesehen.

Eigenschaften

- Kontinuierliches Überblenden von Stereo auf Mono ist möglich,
- Stereodekoder ist für Zeitmultiplex-(Schalter) oder Frequenzmultiplexbetrieb (Matrix) ausgelegt,
- Aufbereitung der Schaltfrequenzen mittels PLL,
- Anzeige von Stereosendern durch Lampe,
- großer Betriebsspannungsbereich von 5 bis 15 V und
- geringe Stromaufnahme.

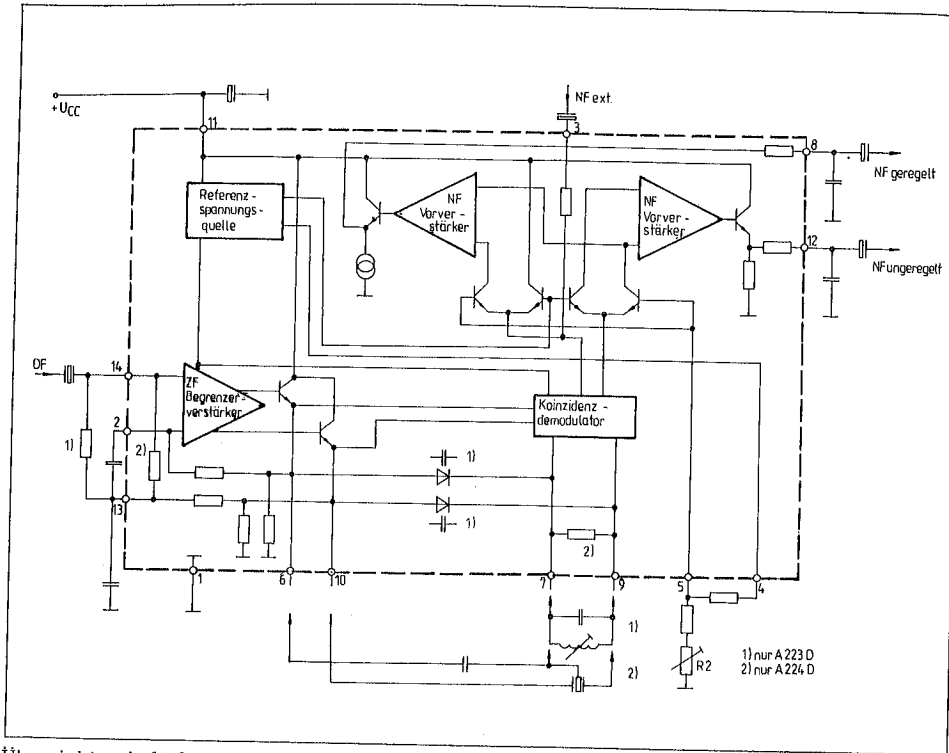
Folgende Baugruppen sind auf dem Chip integriert:

- Eingangsoperationsverstärker,
- Dekoder bestehend aus Demodulator und Matrix,
- Mono-Stereo-Überblendung,
- Spannungs comparator,
- Frequenzteiler,
- Phasenvergleich 1 zur Synchronisation des Oszillators und
- Phasenvergleich 2 zur Aktivierung des Mono-Stereo-Schalters.

Ausgewählte Kennwerte

Betriebsspannung für Monobetrieb	$U_{CC} = 4,5 \dots 18 \text{ V}$
Betriebsspannung für Stereobetrieb	$U_{CC} = 6 \dots 15 \text{ V}$
Eingangsspannung an Anschluß 16	$u_{\text{IMPXpp}} \leq 1 \text{ V}$
Stromaufnahme	$I_{CC} \leq 15 \text{ mA}$
NF-Ausgangsspannung (Mono)	$u_{\text{MLpp}}, u_{\text{RLpp}} = 250 \dots 500 \text{ mV}$
NF-Ausgangsspannung (Stereo)	$u_{\text{Lpp}}, u_{\text{Rpp}} = 500 \dots 1000 \text{ mV}$
Klirrfaktor	$k_M \leq 0,6 \%$
Stromaufnahme bei Zwangsmono	$I_{CC} < 8 \text{ mA}$
Übersprechdämpfung	$a_{ct} \geq 30 \text{ dB}$
Schaltswelle Stereo ein	$u_{OP} = 41 \text{ mV}$
Schaltswelle Stereo aus	$u_{IP} = 20 \text{ mV}$

A 223 D/A 224 D Ton-ZF-Verstärker



Übersichtsschaltplan

Bauform: DIP-14, Plast (Bild 3)
 Typstandard: A 223 D TGL 35149
 A 224 D TGL 42624

Bezeichnung der Anschlüsse

1	Masse	7, 9	LC-Phasenschieberkreis (A 223 D) bzw. piezokeramisches Diskriminatorfilter (A 224 D)
2	zweiter Eingang	11	Betriebsspannung
3	NF-Eingang	13, 14	LC-Eingangsfiler oder piezokeramischer Eingangsfiler
4	Referenzspannungsausgang		
5	Lautstärkeregelung		
6, 10	ZF-Ausgänge		
8	regelbarer NF-Ausgang		
12	ungeregelter NF-Ausgang		

Die bipolaren Schaltkreise A 223 D/A 224 D sind FM-ZF-Verstärker mit Demodulator für den Einsatz im Ton-ZF-Teil von Fernsehempfängern.

Eigenschaften

- Enthält einen 8stufigen hoch verstärkenden symmetrischen Begrenzerverstärker,
- über Gleichspannung regelbares NF-Signal,
- die Lautstärkeeinstellercharakteristik ist keinen Schwankungen unterworfen wegen der internen Referenzspannung,
- ein konstanter NF-Ausgang und ein zusätzlicher NF-Eingang ermöglichen den Anschluß von Videorecordern oder Autorecordern,
- sehr kleine ZF-Restspannungen an den NF-Ausgängen machen Oberwellenstörungen der Bild-ZF durch die Ton-ZF vernachlässigbar.

Folgende Baugruppen sind auf dem Chip integriert:

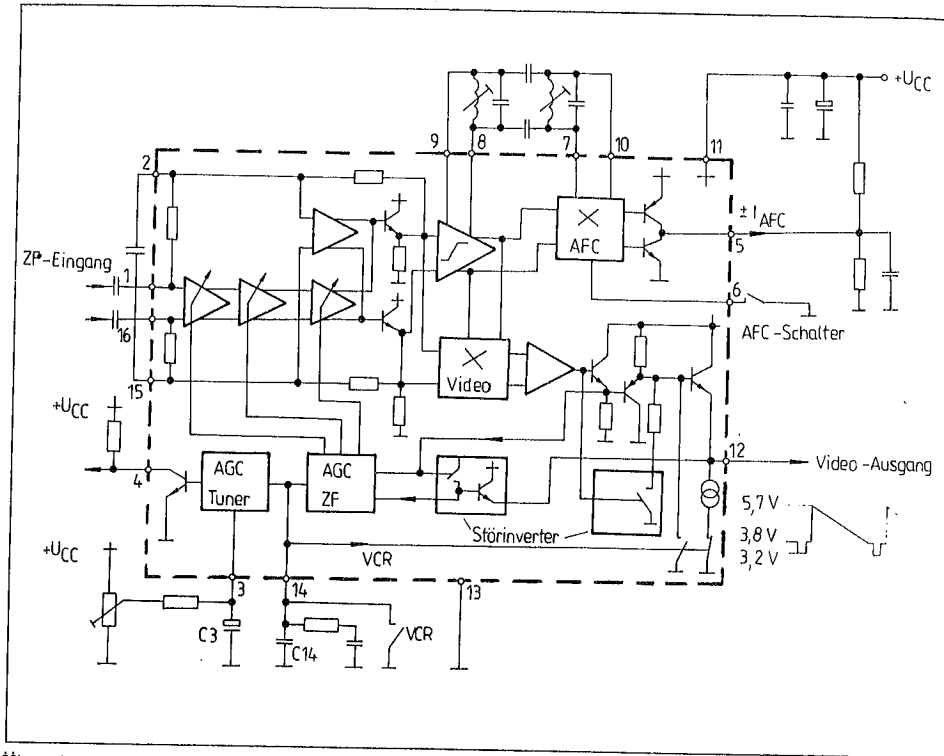
- ZF-Begrenzerverstärker,
- symmetrischer Koinzidenzdemodulator,
- getrennte NF-Vorverstärker,
- Referenzspannungsquelle.

Beim A 224 D sind Eingang und Demodulator für den Betrieb mit piezokeramischen Filtern angepaßt, während der A 223 D zur Beschaltung mit LC-Kreisen vorgesehen ist.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 10 \dots 18 \text{ V}$
Stromaufnahme	$I_{CC} = 9,5 \dots 17,5 \text{ mA}$
Verlustleistung	$P_{tot} \leq 400 \text{ mW}$
ZF-Spannungsverstärkung	$A_{uZF} = 67 \text{ dB}$
NF-Verstärkung unabgeregelt	$A_{u3-8} = 16 \text{ dB}$

A 241 D Bild-ZF-Verstärker



Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 37903

Bezeichnung der Anschlüsse

1, 16	Eingang ZF-Signal	7	AFC-Kreis
2, 15	Anschluß für externe Kapazität	8, 9	Referenzsignalkreis
3	Anschluß für Tunerregelschalt- punkteinstellung	10	AFC-Kreis
4	Anschluß für Tunerregelung	11	Betriebsspannung
5	Anschluß für AFC-Regelstrom	12	Videoausgang
6	Anschluß für AFC-An- und Ab- schaltung	13	Masse
		14	Anschluß für Siebung der Re- gelspannung VCR-Schalter

Der Schaltkreis A 241 D ist ein Bild-ZF-Verstärker für den Einsatz in Kanalwählern mit pnp-Transistoren von S/W- und Farbfernsehempfängern.

Eigenschaften

- Geregelter Bild-ZF-Verstärker und Demodulator,
- interne Regelspannungsgewinnung,
- abschaltbare AFC-Gewinnung,
- zur Einspeisung externer Signale abschaltbarer Videoausgang.

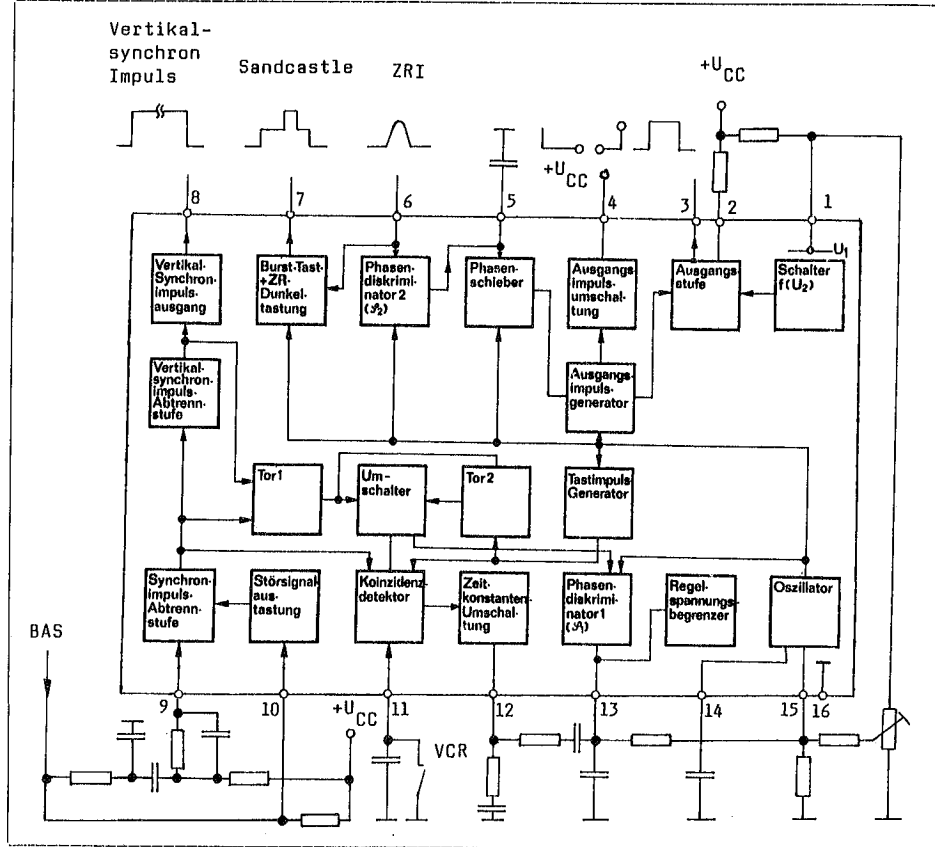
Folgende Baugruppen sind auf dem Chip integriert:

- Geregelter dreistufiger ZF-Verstärker,
- Synchrondemodulator mit abschaltbarer Videoausgangsstufe (VCR-Betrieb),
- Videovorverstärker mit Ultraweißinverter,
- Regelsignalgewinnung für die ZF-Verstärkungsregelung mit Störaustastung mit Ultra-schwarzinverter,
- Koinzidenzdemodulator für die AFC-Gewinnung (abschaltbar) und
- Regelsignalaufbereitung für die verzögerte Tunerregelung (pnp-Vorstufe).

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 10,8 \dots 14 \text{ V}$
Stromaufnahme	$I_{CC} \leq 70 \text{ mA}$
Betriebstemperaturbereich	$T_a = -25 \dots 55 \text{ °C}$
Tunerregelstrom	$I_4 \leq 12 \text{ mA}$
Gleichspannung Pin 12 ($u_I = 0 \text{ V}$)	$U_{12} = 6 \text{ V}$
Synchronpegel Pin 12 ($u_I = 20 \text{ mV}$)	$U_{12} = 3,04 \text{ V}$
Videoausgangsspannung bei 10 % Restträger	$u_{12SS} = 2,25 \dots 3,06 \text{ V}$
ZF-Regelumfang	$A_{uZF} = 64 \text{ dB}$
Videobandbreite	$B_{\text{video}} = 7 \text{ MHz}$
AFC-Schaltspannung	$U_6 = 2,7 \text{ V}$

A 255 D Horizontalkombination



Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 38009

Bezeichnung der Anschlüsse

1	Betriebsspannung	9	Eingang Synchronimpulsab-
2	Betriebsspannung der Horizontal-	10	Eingang Störsignalaustaststufe
3	Ausgang Horizontalendstufe	11	Eingang VCR-Umschalter und
4	Eingang Impulsbreitenumschaltung	12	Ausgang Koinzidenzdetektor
5	Phasenschieberanschluß	13	Ausgang Zeitkonstantenum-
6	Eingang Zeilenrücklaufimpuls	14, 15	Ausgang Phasenvergleich 1
7	Ausgang Sandcastle-Impuls	16	Oszillatorfrequenzeinstellung
8	Ausgang Vertikalsynchronimpuls		Masse

Monolithisch integrierte Horizontalkombination zur Synchronisation und Ansteuerung der Zeilenablenkung und Abtrennung des Bildsynchronsignals sowie zur Tastimpulserzeugung.

Eigenschaften

- Enthält alle Stufen, die für die Synchronisation von Vertikal- und Horizontalablenkung sowie für die Ansteuerung der Horizontalablenkung notwendig sind,
- liefert einen Kombinationstastimpuls, der im Farbdekodeur bzw. im Videoteil verwendet wird,
- der Ausgangszeitenimpuls kann wahlweise für Transistor- und Thyristorablenkschaltungen in seiner Impulsbreite umgeschaltet werden.

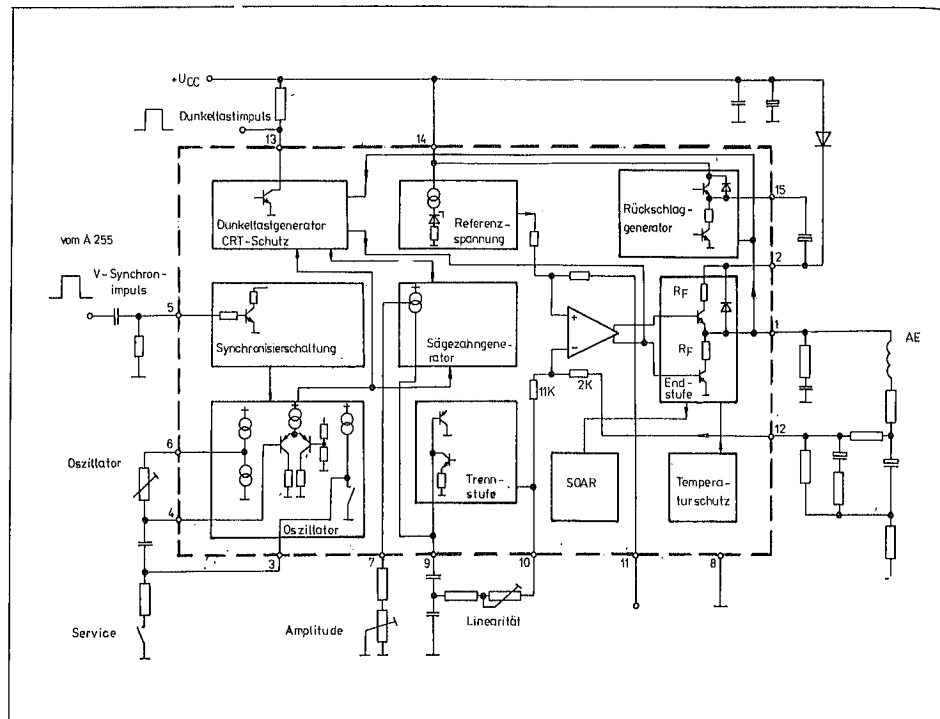
Folgende Baugruppen sind auf dem Chip integriert:

- Zeilenoszillator nach dem Schwellwertschalterprinzip,
- getasteter Phasenvergleich zwischen Synchronsignal und Oszillator ($\phi 1$),
- Phasenvergleich zwischen Zeilenrücklaufimpuls und Oszillator ($\phi 2$),
- Koinzidenzdetektor zum Vergleich von Synchron- und Tastimpuls ($\phi 3$) zur Fangbereichserweiterung der Zeitkonstanten- und Tonumschaltung bei VCR-Betrieb,
- Störsignalaustastung, Synchronimpulsabtrennung, Vertikalsynchronimpulsabtrennung,
- Erzeugung eines Kombinationstastimpulses (Bursttast- und Zeilenaustastimpuls),
- Phasenschieber für Zeilensteuerimpuls, Zeilenausgangsimpulsbreitenumschaltung für Transistor- und Thyristorablenkkonzepte,
- Ausgangsstufe mit getrennter Speisespannungszuführung, Ausgangsimpulsabschaltung bei zu geringer Speisespannung.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 4 \dots 13,2 \text{ V}$
Stromaufnahme	$I_{CC} \leq 50 \text{ mA}$
Verlustleistung	$P_{tot} \leq 0,8 \text{ W}$
Betriebstemperaturbereich	$T_a = -25 \dots 70 \text{ °C}$
Betriebsspannung der Horizontalausgangsstufe	$U_2 = 4 \dots 18 \text{ V}$
Horizontalausgangsstrom	$I_2; -I_3 < 400 \text{ mA}$ $I_2; -I_3 < 650 \text{ mA}$
freilaufende Oszillatorfrequenz	$f_O = 15,6 \text{ kHz}$
Frequenzfangbereich	$ \Delta f = 700 \dots 900 \text{ Hz}$
Farbsynchronastimpulsamplitude	$U_{7T} = 10,5 \text{ V}$

A 1670 VD Vertikalablenkschaltung



Übersichtsschaltplan

Bauform: TO 220, 15polig (Bild 22)
 Typstandard: TGL 45133

Bezeichnung der Anschlüsse

1	Verstärker-Ausgang	9	Sägezahn-generator
2	Verstärker-Versorgungsspannung	10	Sägezahn-generator
3	Oszillator	11	Nichtinvertierender Eingang-Verstärker
4	Oszillator	12	Invertierender Eingang-Verstärker
5	Synchronisier-Eingang	13	Dunkelastimpuls-Ausgang
6	Oszillator	14	Betriebsspannung
7	Sägezahn-generator-Bildhöhe	15	Rückschlaggenerator
8	Masse		

Der Schaltkreis A 1670 VD enthält eine Vertikalablenkschaltung für Farbfernsehgeräte mit 90° und 110° Ablenkeinheiten.

Eigenschaften

- Betriebsspannungsbereich 10 bis 35 V,
- Endstufe mit Impulsspannungen bis zu 60 V und Ströme bis zu 3 A (Spitze-Spitze),
- SOAR-Schutz und Temperatursicherung für die Endstufe.

Folgende Baugruppen sind auf dem Chip integriert:

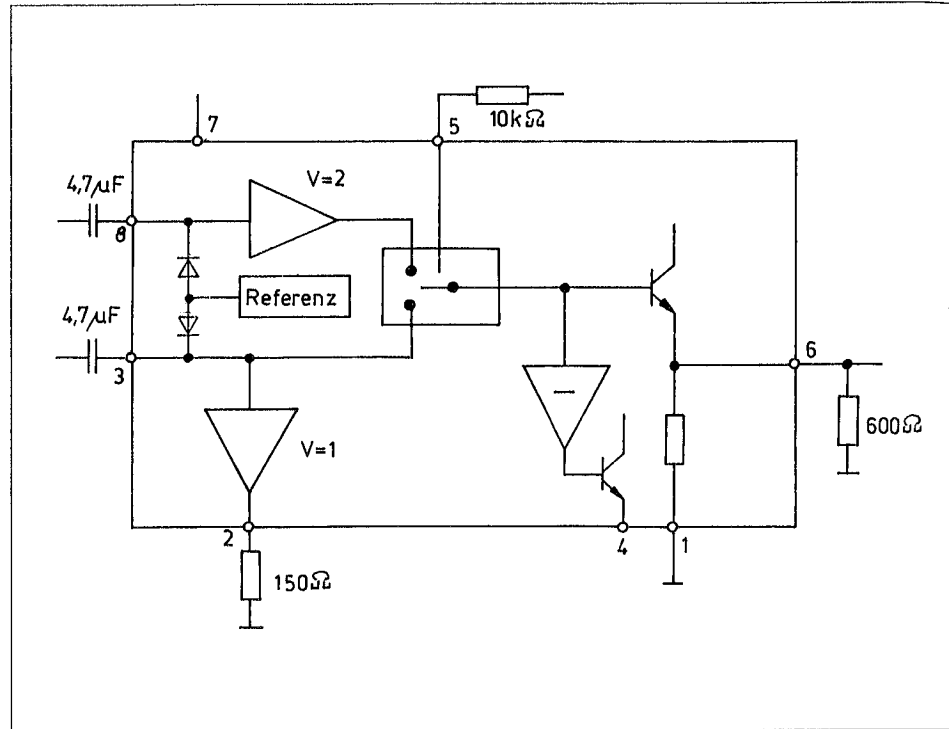
- Referenzspannungsquelle,
- Oszillator mit Synchronisierstufe,
- Sägezahn-generator mit Trennstufe,
- Dunkelastgenerator mit CRT-Schutz,
- Temperaturschutz, SOAR-Schutz,
- Rückschlaggenerator und
- Endstufe.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 10 \dots 35 \text{ V}$
Rückschlaggeneratorspannung	$U_1, U_2 \leq 60 \text{ V}$
Rückschlaggeneratorstrom	$I_{15SS} \leq 3 \text{ A}$
Ausgangsstrom	$I_{OSS} \leq 3 \text{ A}$

A 2014 DC Videoschalterschaltkreis für TV-Geräte

* In Entwicklung *



Übersichtsschaltplan

Bauform: DIP-8, Plast (Bild 2)

Bezeichnung der Anschlüsse

- | | | | |
|---|----------------------------------|---|----------------------------|
| 1 | Masse | 5 | Schalteingang |
| 2 | Videoausgang (nicht umschaltbar) | 6 | umschaltbarer Videoausgang |
| 3 | interner Videoeingang | 7 | Betriebsspannung |
| 4 | nicht zu nutzen | 8 | externer Videoeingang |

Der bipolare integrierte Schaltkreis A 2014 DC realisiert die elektronische Umschaltung von Videosignalen zwischen der Peri-TV-Buchse und der Videosektion des TV-Gerätes.

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Spannung am Anschluß 7	U_{CC}	0	18	V
Spannung am Anschluß 5	U_5	0	U_{CC}	V
Signal am Anschluß 3	U_{3pp}		4,5	V
Signal am Anschluß 8	U_{8pp}		2,0	V
Verlustleistung	P_{tot}		0,75	W

Betriebsbedingungen

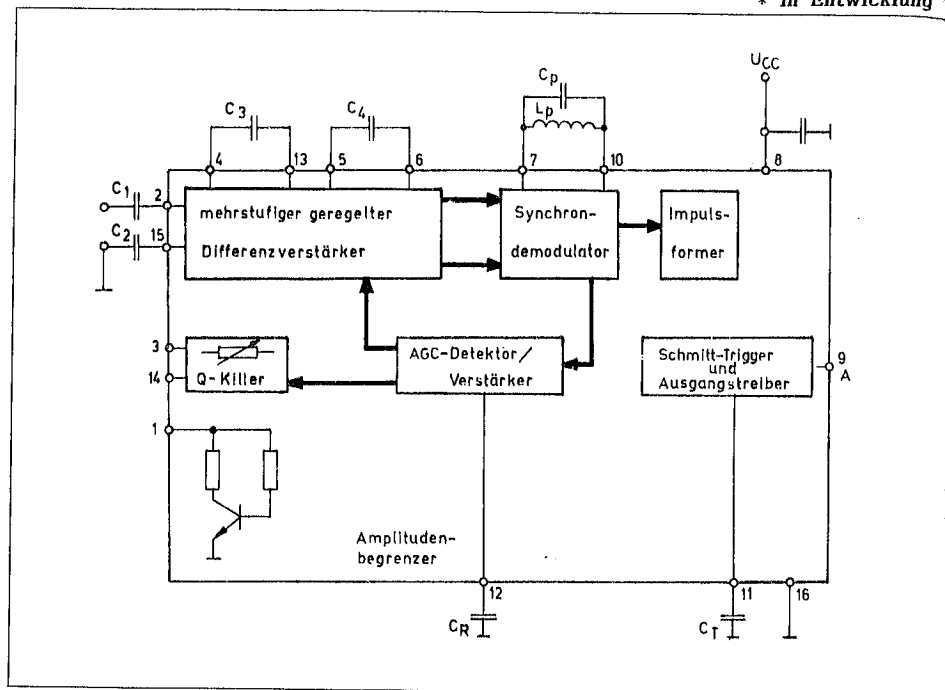
Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	8	14	V
Betriebstemperatur	T_a	0	70	°C

Ausgewählte Kennwerte ($U_{CC} = 12 \text{ V}$, $T_a = 25 \text{ °C} - 5 \text{ K}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Stromaufnahme unbelastet	I_{CC}				20	mA
Stromaufnahme						
Anschluß 2 - 1 (150 Ohm)	I_{CC}	$U_5 > 3 \text{ V}$			62	mA
Anschluß 6 - 1 (600 Ohm)	I_{CC}	$U_5 > 3 \text{ V}$			62	mA
Signalverstärkung zwischen		$U_i = 1 \text{ V}_{pp}$, Sinus 15 kHz				
Anschluß 6 - 3	V_{6-3}		-1		1	dB
Anschluß 2 - 3	V_{2-3}		-1,8		-0,4	dB
Anschluß 6 - 8	V_{6-8}		4		6	dB
Gleichspannung am Ausgang 6	U_6	$R = 600 \text{ Ohm}$	1,7		2,4	V
Gleichspannung am Ausgang 2	U_2	$R = 150 \text{ Ohm}$	1,7		2,4	V
Schaltspannung Low	U_{5L}				3	V
Schaltspannung High	U_{5H}		7		U_{CC}	V
Übersprechdämpfung dynam. Eingangswiderstand	D_{38}	$f = 15 \text{ kHz}$	50			dB
	R_i		50			kOhm
Linearitätsverzerrung	L_v				2	%

A 3048 DC Bipolarer Infrarot-Empfangs-Schaltkreis

* In Entwicklung *



Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)

Bezeichnung der Anschlüsse

1	Eingang des Amplitudenbegrenzers (AMP)	9	Signalausgang (A)
2	Differenzverstärker, Eingang 1 (E1)	10	Synchronmodulator, Ausgang 2 (DM2)
3	Q-Killer, Ausgang 1 (K1)	11	Anschluß des Siebkondensators für Trigger (CT)
4	Frequenzkompensation 1, Eingang 1 (FK11)	12	Anschluß des Kondensators für die Regelzeitkonstante (CR)
5	Frequenzkompensation 2, Eingang 1 (FK21)	13	Frequenzkompensation 1, Eingang 2 (FK12)
6	Frequenzkompensation 2, Eingang 2 (FK22)	14	Q-Killer, Ausgang 2 (K2)
7	Synchronmodulator Ausgang 1 (DM1)	15	Differenzverstärker, Eingang 2 (E2)
8	Betriebsspannung (U_{CC})	16	Masse

Der A 3048 DC ist ein monolithisch integrierter geregelter Vorverstärker für Infrarot-Fernbedienungs-signale.

Die Schaltung eignet sich besonders zum Empfang von modulierten Impulsen eines Fernbedienungs-senders. Der Einsatz ist vorzugsweise in IR-gesteuerten Geräten der Unterhaltungselektronik vorgesehen.

Eigenschaften

- geringe Verlustleistung (typ. 2,1 mA Stromaufnahme),
- 5 V-Spannungsversorgung,
- automatische Verstärkungsregelung (typ. 66 dB),
- große Reichweite der IR-Strecke durch hohe Verstärkung,
- automatische Amplitudenbegrenzung des Eingangssignals bei ca. 800 mV möglich,
- Bedämpfung des Eingangsschwingkreises in Abhängigkeit von der Signalamplitude (Q-Killer) möglich und
- gute Störsicherheit gegenüber Fremdlichteinflüssen.

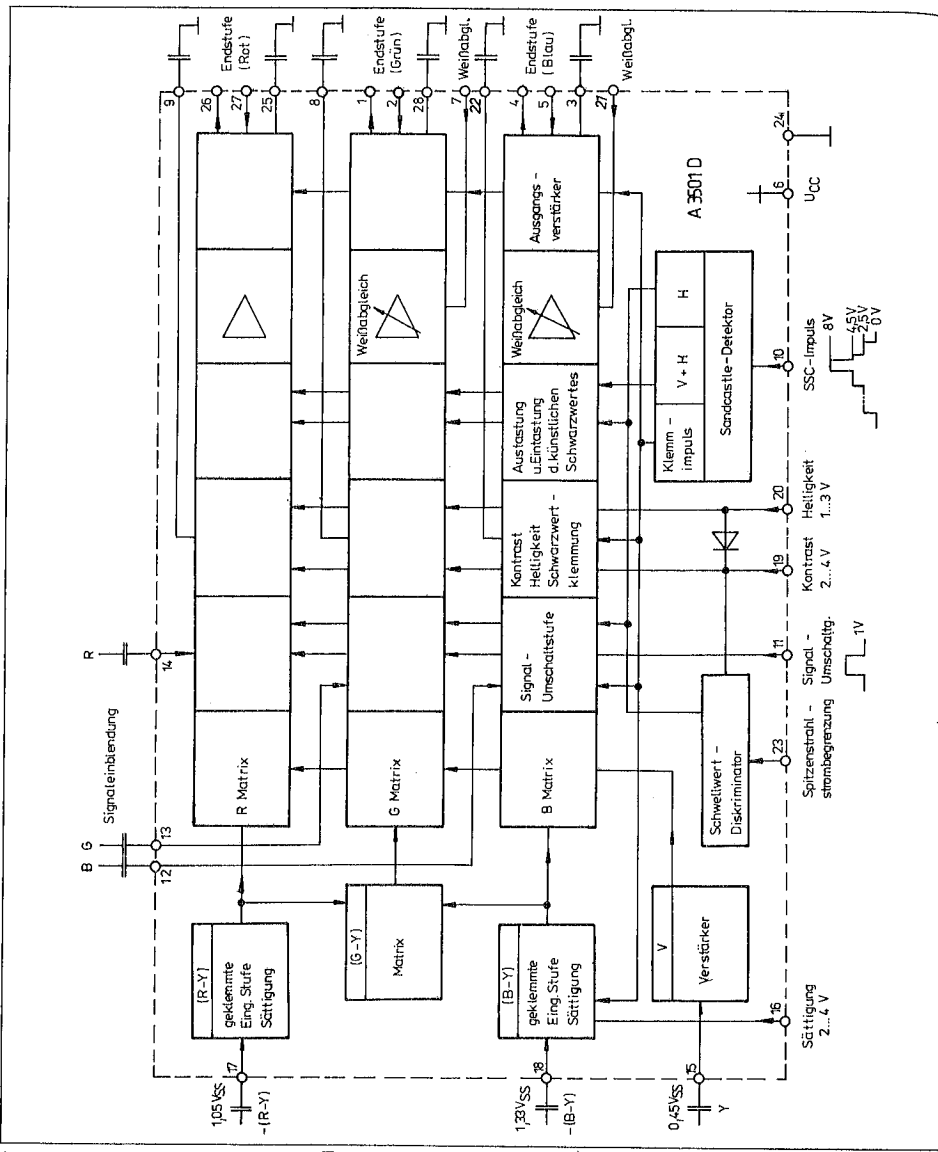
Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	13,2	V
Spannung zwischen den Anschlüssen 2 und 15	U_n	0	1,5	V
Strom aus Anschluß 11	$-I_{11}$	0	10	mA

Betriebsbedingungen

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	4,65	5,35	V
Umgebungstemperatur	T_a	0	70	°C

A 3501 D Videokombination



Übersichtsschaltplan Typstandard: TGL 42073 Bauform: DIP-28, Plast (Bild 12)
 Der bipolare Schaltkreis A 3501 D ist eine Videokombination mit Einblendmöglichkeiten für externe analoge RGB-Signale.
 Gemeinsam mit dem PAL-Dekoder A 3510 D und dem SECAM-Dekoder A 3520 D bildet die Videokombination A 3501 D ein Schaltungskonzept für den Farbdekor.

Eigenschaften

- Enthält alle Schaltungsgruppen zur Verarbeitung des Leuchtdichtesignales, der Farbdifferenzsignale und zur Steuerung der RGB-Videoendstufen,
- gestattet die gleichspannungsgesteuerte Einstellung von Farbsättigung, Kontrast, Helligkeit und Weißabgleich im Grün- und Blaukanal,
- bewirkt eine Bildschärfenverbesserung durch Spitzenstrombegrenzung und
- erlaubt die externe Einblendung von RGB-Signalen, z. B. zur Bild im Bild-Darstellung.

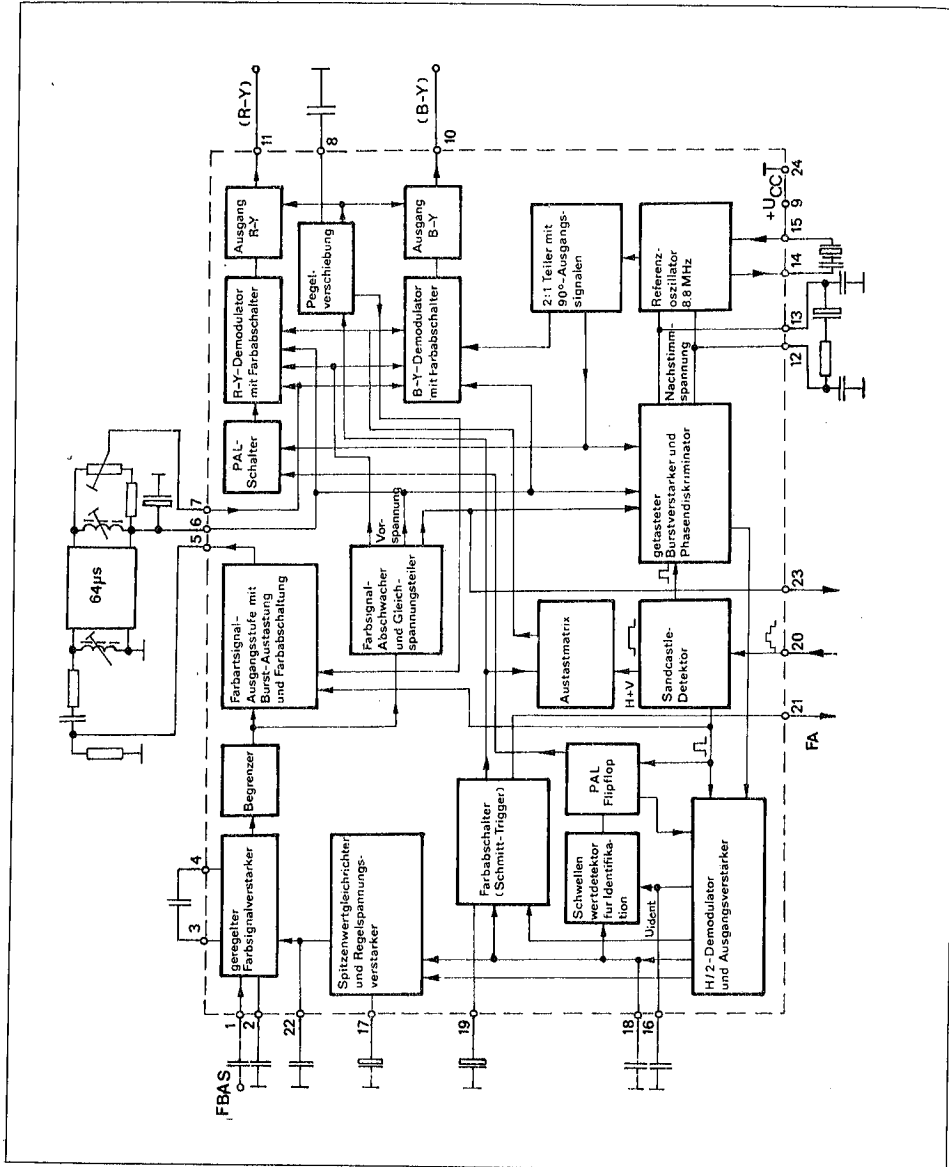
Bezeichnung der Anschlüsse

1	Ausgang Grün	15	Y-Signaleingang
2	Gegenkopplungseingang Grün	16	Sättigungseinstelleingang
3	Anschluß des Speicherkondensators für die Klemmregelung im Ausgangskreis Blau	17	Farbdifferenzeingang Rot
4	Ausgang Blau	18	Farbdifferenzeingang Blau
5	Gegenkopplungseingang Blau	19	Kontrasteinstelleingang
6	Betriebsspannung	20	Helligkeitseinstelleingang
7	Anschluß des Speicherkondensators für die Klemmregelung in der Helligkeitseinstellstufe Blau	21	Verstärkungseinstelleingang Blau
8	Anschluß des Speicherkondensators für die Klemmregelung in der Helligkeitseinstellstufe Grün	22	Verstärkungseinstelleingang Grün
9	Anschluß des Speicherkondensators für die Klemmregelung in der Helligkeitseinstellstufe Rot	23	Strahlstrombegrenzungseingang (SSB)
10	Tasteingang	24	Masse
11	Signalumschalteneingang	25	Anschluß des Speicherkondensators für die Klemmregelung im Ausgangskreis Rot
12	Einblendeingang Blau	26	Ausgang Rot
13	Einblendeingang Grün	27	Gegenkopplungseingang Rot
14	Einblendeingang Rot	28	Anschluß des Speicherkondensators für die Klemmregelung im Ausgangskreis Grün

Ausgewählte Kennwerte

Betriebsspannung	U_{CC}	= 10,6 ... 13,2 V
Stromaufnahme	I_{CC}	≤ 122 mA
Verlustleistung	P_{tot}	≤ 1,7 W
Spannungsverstärkung	A_u	= -2 ... 0,5 dB
	A_u	= 8 ... 11 dB
Regelbereich Helligkeit	ΔA_{SW27}	= ± 45 %
	ΔA_u	= 5,5 ... -40 dB
Sättigung	A_u	= 2,5 ... -16 dB
Kontrast	A_u	= 2,5 ... -16 dB

A 3510 D PAL-Dekoder



Übersichtsschaltplan

Bauform: DIP-24, Plast (Bild 10)
Typstandard: TGL 42071

Bezeichnung der Anschlüsse

1	Farbsignaleingang	16	Zeitkonstante für Identifikationssignal und Farbe "Aus"
2	Abblockung Farbartsignalverstärker	17	Zeitkonstante für Regelspannungsgewinnung
3	Siebung Gegenkoppelungssignal	18	Ladekondensator für Referenzspannung
4	Siebung Gegenkoppelungssignal	19	Zeitkonstante für Farbe "Ein"
5	Treiberanschluss für Verzögerungsleitung	20	Eingang Kombinationstastimpuls (Sandcastle)
6	Vorspannung für verzögerten Kanal	21	Ausgang Farbschaltspannung
7	Eingang verzögerter Kanal	22	Siebung Regelspannung für Farbartsignalverstärker
8	Zeitkonstante für Anstiegs- bzw. Abfallzeit der Farbdifferenzsignal-Gleichspannungspegel	23	Farbartsignalausgang, Burstkurzschluß für Oszillatorabgleich
9	Betriebsspannung U_{CC}	24	Masse
10	Ausgang (B-Y)-Signal		
11	Ausgang (R-Y)-Signal		
12	Siebglied für Nachstimmspannung		
13	Siebglied für Nachstimmspannung		
14, 15	Farbhilfsträgeroszillator 8,8 MHz-Quarz		

Der bipolare Schaltkreis A 3510 D ist ein PAL-Dekoder für Farbfernsehgeräte, der gemeinsam mit dem SECAM-Dekoder A 3520 D und der Videokombination A 3501 D ein modernes Schaltungskonzept für Farbdekoder und Videokomplex ermöglicht.

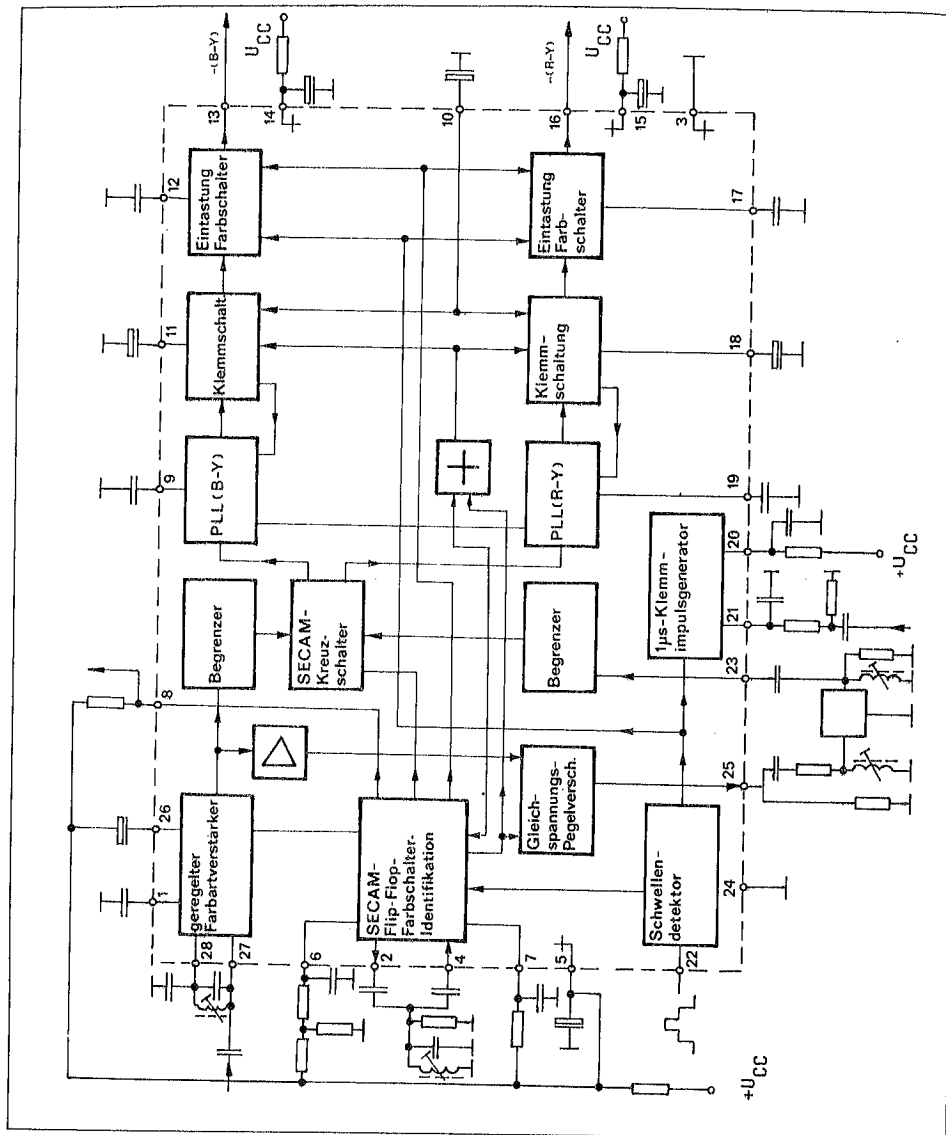
Eigenschaften

- Beinhaltet alle Schaltungsgruppen, die für eine vollständige PAL-Dekodierung notwendig sind und
- ist sowohl für den Einsatz in reinen PAL-Empfängern, als auch für Zweinormenbetrieb gemeinsam mit dem A 3520 D geeignet.

Ausgewählte Kennwerte

Betriebsspannung	U_{CC}	= 10,8 ... 13,2 V
Stromaufnahme	I_{CC}	< 75 mA
Farbartdämpfung	a_5	> 56 dB
Farbdifferenzsignal-Ausgangsspannungen	(R-Y)-Signal	u_{11SS} = 0,74 ... 1,48 V
	(B-Y)-Signal	u_{10SS} = 0,94 ... 1,88 V
Signalabschwächung der Farbdifferenzsignale ($u_{ISS} = 100$ mV)	a_{11}	> 60 dB
	($u_{ISS} = 72$ mV) a_{10}	> 60 dB
Verhältnis der Farbsignaldifferenzsignale	$\frac{u_{11SS}}{u_{10SS}}$	= 0,71 ... 0,87 mV

A 3520 D SECAM-Dekoder



Übersichtsschaltplan

Bauform: DIP-28, Plast (Bild 12)
Typstandard: TGL 42072

Der bipolare Schaltkreis A 3520 D ist ein SECAM-Dekoder für Farbfernsehgeräte, der gemeinsam mit dem PAL-Dekoder A 3510 D und der Videokombination A 3501 D ein modernes Schaltungskonzept für Farbdokoder und Videokomplex ermöglicht.

Eigenschaften

- Enthält alle Schaltungsgruppen, die notwendig sind, um aus einem SECAM-Farbartsignal die (B-Y)- und (R-Y)-Farbartdifferenzsignale zu erzeugen und
- ist sowohl für den Einsatz in reinen SECAM-Empfängern, als auch gemeinsam mit dem PAL-Dekoder A 3510 D für Zweinormenbetrieb geeignet.

Bezeichnung der Anschlüsse

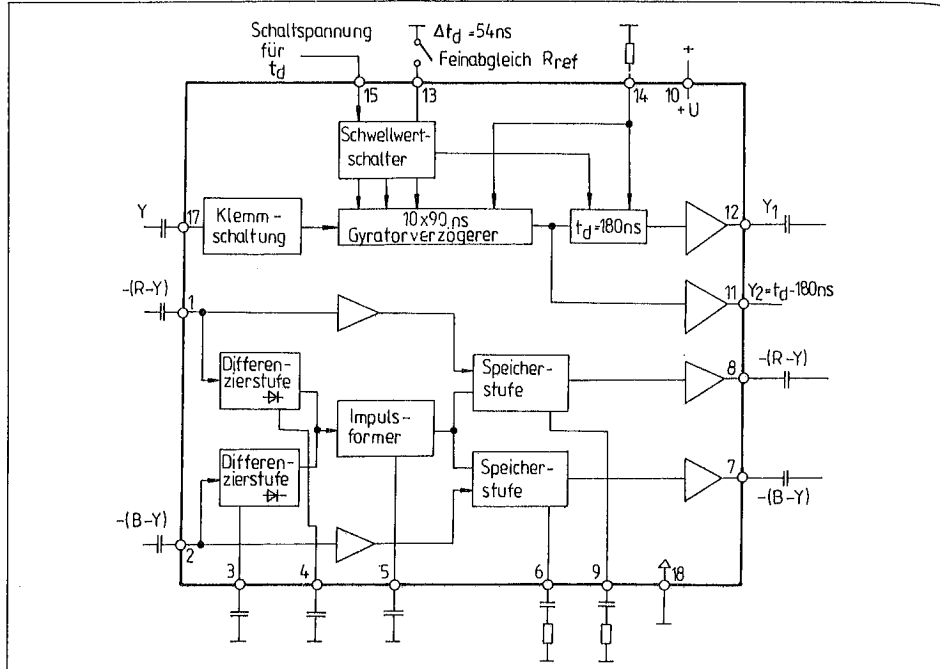
1	Farbartsignalentkopplung	15	U_{CC} für (R-Y)-Demodulator
2	Identifikationskreis (Eingang)	16	Ausgang (R-Y)
3	Masse	17	Deemphasiskondensator (R-Y)
4	Identifikationskreis (Ausgang)	18	Schwarzwertspeicherkondensator (R-Y)
5	U_{CC} für Schaltung (außer Demodulatoren)	19	Oszillator-Kondensator (R-Y)
6	Identifikations-RC-Glied	20	Anschluß für 1 µs-RC-Glied
7	Farbeinschalt-RC-Glied	21	Synchronsignal-Eingang
8	Ausgang des unverzögerten Farbschaltsignals	22	Kombinationstastimpulseeingang (Sandcastle)
9	Oszillator-Kondensator (B-Y)	23	Eingang des verzögerten Farbartsignals (von VZL)
10	Siebkondensator der Demodulatoren	24	Masse
11	Schwarzwertspeicherkondensator (B-Y)	25	Farbartsignal-Ausgang (zur VZL)
12	Deemphasiskondensator (B-Y)	26	Regelspannungssiebung
13	Ausgang (B-Y)	27	Farbartsignal-Eingang
14	U_{CC} für (B-Y)-Demodulator	28	Siebkondensator des Glockenkreises

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 10,8 \dots 13,2 \text{ V}$
Stromaufnahme	$I_{CC} \leq 130 \text{ mA}$
Verlustleistung	$P_{tot} \leq 1,7 \text{ W}$
Farbartdämpfung	$a_{25} \geq 56 \text{ dB}$
Farbdifferenzsignal-Ausgangsspannung (R-Y)-Signal	$u_{16SS} = 0,74 \dots 1,48 \text{ V}$
(B-Y)-Signal	$u_{13SS} = 0,94 \dots 1,88 \text{ V}$
Signaldämpfung	$a_{13;a_{16}} \geq 60 \text{ dB}$
Verhältnis der Farbdifferenzsignale	$\frac{u_{16SS}}{u_{13SS}} = 0,71 \dots 0,87 \text{ V}$

A 4565 D Signalversteilerungs- und Verzögerungsschaltung

* In Entwicklung *



Übersichtsschaltplan

Bauform: DIP-28, Plast (Bild 12)

Der bipolare Schaltkreis A 4565 D ist eine Signalversteilerungs- und Verzögerungsschaltung.

Eigenschaften

- Die Schaltung wird zur Verbesserung des Kantenaufösungsvermögens der Farbdifferenzsignale eingesetzt.
- Sie wird an der (R-Y)- und (B-Y)-Schnittstelle eingefügt. Das Leuchtdichtesignal Y kann systemabhängig von 720 bis 990 ns verzögert werden, was zum Wegfall der üblichen Y-Verzögerungsleitung führt.

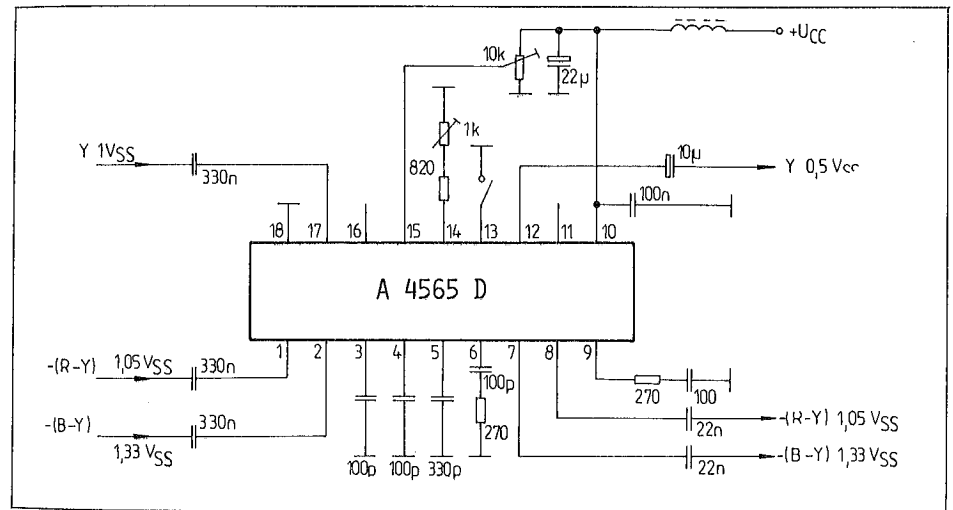
Folgende Baugruppen sind auf dem Chip integriert:

- Integrierte Gyrationverzögerung, umschaltbar in Schritten von 45 ns,
- Farbdifferenzkanäle (R-Y) und (B-Y) mit Speicherstufen und verstellten Ausgangssignalen,
- Ausgang zur Geschwindigkeitsmodulation der Zeilenablenkung.

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	13,2	V
Eingangsspannung an den Anschlüssen 1, 2, 12, 15	U_I	0	U_{CC}	V
Spannung an Anschluß 7 gegen 6	$U_{7/6}$	0	5	V
Anschluß 8 gegen 9	$U_{8/9}$	0	5	V
Eingangsspannung an Anschluß 11	U_{11}	0	$U_{CC} - 3$	V
Anschluß 17	U_{17}	0	7	V
Eingangsstrom	$ I_G $, $ I_G $		10	mA
Verlustleistung	P_{tot}		1,1	W
Betriebstemperaturbereich	T_a	0	70	°C
Lagerungstemperaturbereich	T_{stg}	-40	125	°C

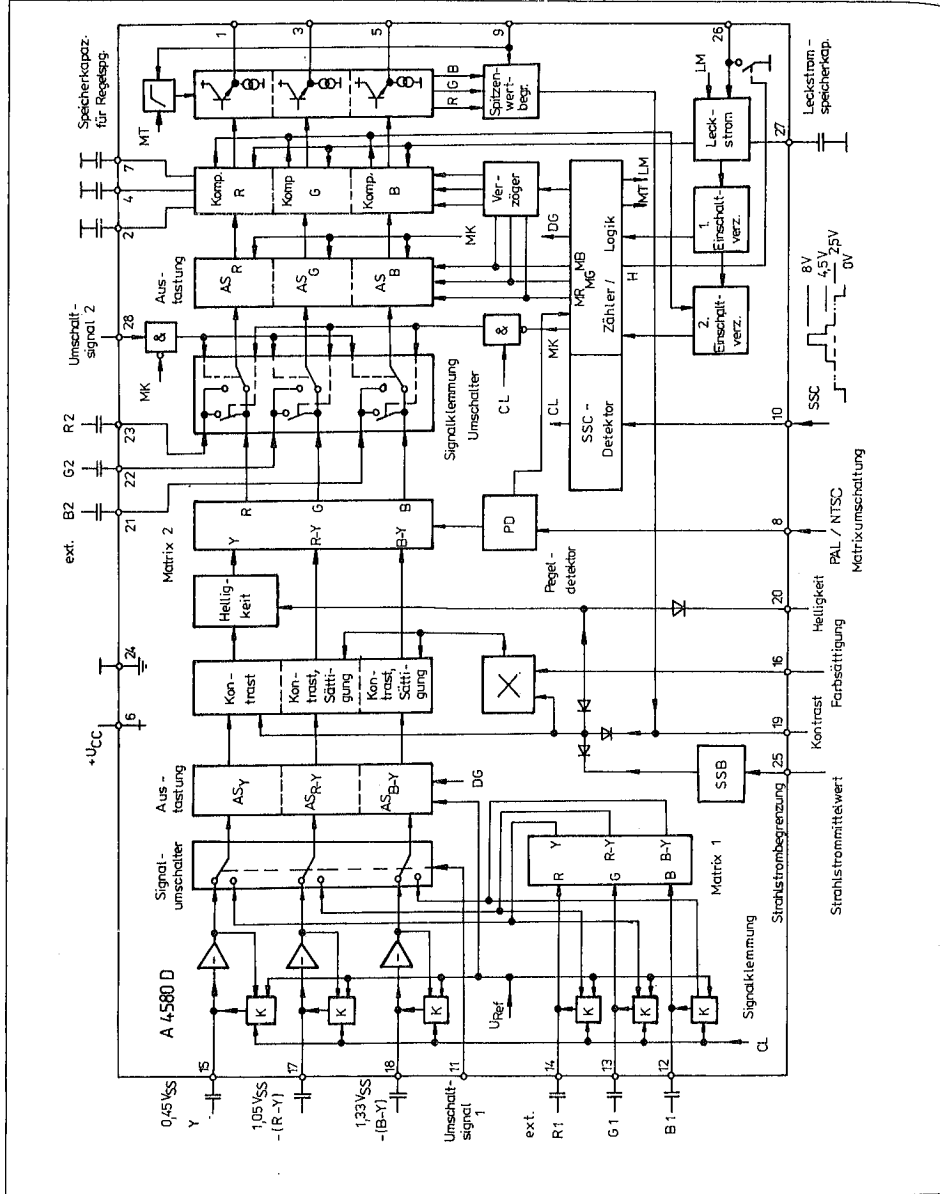
An die Anschlüsse 3, 4, 5, 6, 9, 13 und 14 ist das Anlegen einer Gleichspannung nicht erlaubt.



Applikationsbeispiel: Signalversteilerungs- und Verzögerungsschaltung

A 4580 D Videokombination

* In Entwicklung *



Übersichtsschaltplan

Bauform: DIP-18, Plast (Bild 6)

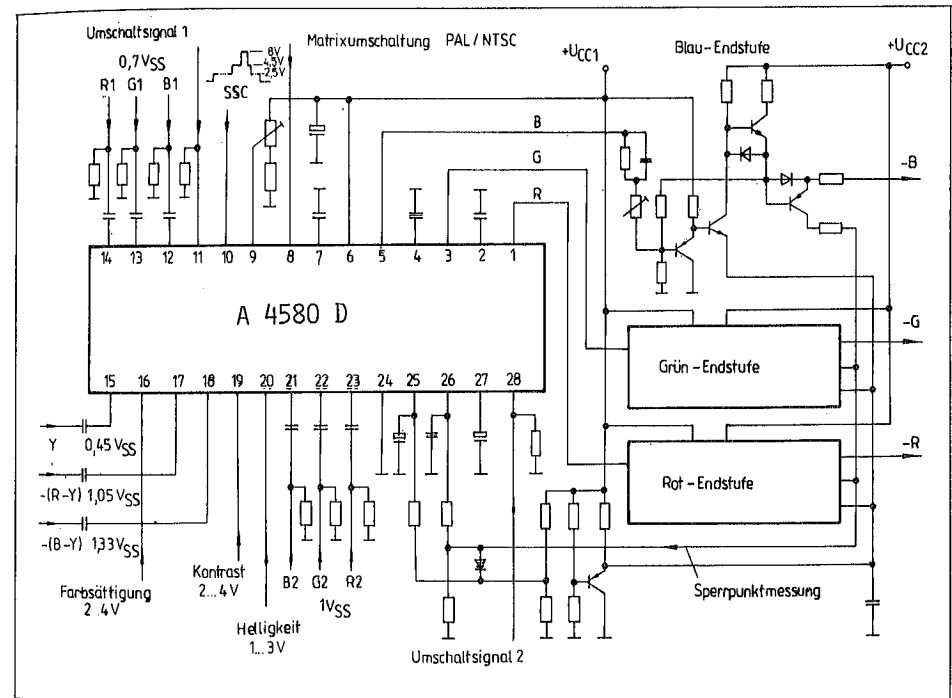
Der bipolare Schaltkreis A 4580 D ist eine Videokombination für RGB-Endstufen in Farbfernsehgeräten.

Eigenschaften

- Die Videokombination realisiert die Videoeinstellfunktionen in Farbfernsehgeräten mit Farbdifferenzschnittstelle.
- Sie besitzt Einblendmöglichkeiten für 2 externe analoge RGB-Signale.
- Die Schaltung ermöglicht automatischen Sperrpunktgleich.

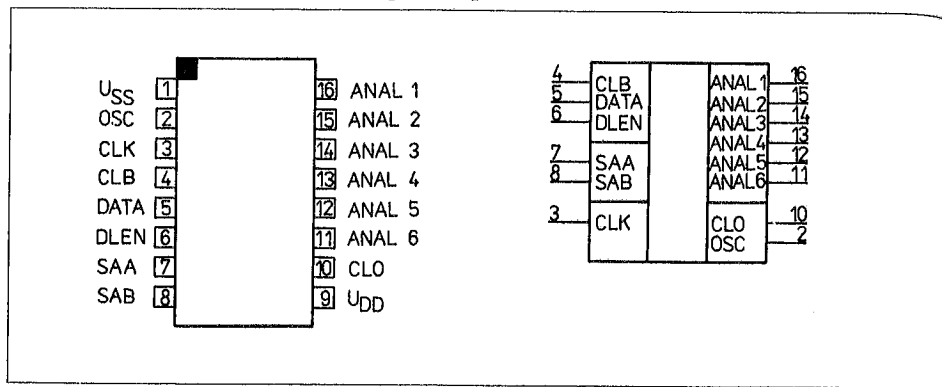
Folgende Besonderheiten werden durch den Schaltkreis realisiert:

- Kapazitive Signalankopplung der Farbdifferenzsignale und der externen RGB-Signale und Klemmung dieser Signale auf einen künstlichen Schwarzwert, sowie Horizontal- und Vertikalaustastung.
- Zwei unabhängige RGB-Eingänge mit schnellen Signalumschaltern, wobei auf RGB 1 alle Einstellfunktionen wirken und auf RGB 2 nur die Helligkeitseinstellung, umschaltbare Matrix für PAL/SECAM und NTSC entsprechend der unterschiedlichen Primärfarben, Mittelwertstrahlstrombegrenzung mit Istwerteingang, Spitzenwertpegel der Endstufensteuerspannung extern wählbar, automatische Sperrpunktregelung mit Kompensation des Bildröhrenleakstroms und Einschaltverzögerungen zur Vermeidung von sichtbaren Einlaufeffekten, Bandbreite in allen Videokanälen typ. 10 MHz, Emitterfolgerausgänge zu den RGB-Endstufen.



Applikationsbeispiel: Videokombination

U 804 D 6fach-Analogwertspeicher mit D/A-Wandler



Anschlußbelegung und Schaltzeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 43811

Bezeichnung der Anschlüsse

1	U _{SS}	Bezugpotential	11	ANAL6	Open-drain-Analogwert-Ausgang
2	OSC	Oszillator-Ausgang	12	ANAL5	Open-drain-Analogwert-Ausgang
3	CLK	Oszillator/Schmitt-Trigger-Eingang	13	ANAL4	Open-drain-Analogwert-Ausgang
4	CLB	CBUS-Takteingang (asynchron)	14	ANAL3	Open-drain-Analogwert-Ausgang
5	DATA	CBUS-Dateneingang	15	ANAL2	Open-drain-Analogwert-Ausgang
6	DLEN	CBUS-Datenfreigabeeingang	16	ANAL1	Open-drain-Analogwert-Ausgang
7	SAA	Systemadreseingang A			
8	SAB	Systemadreseingang B			
9	U _{DD}	Betriebsspannung			
10	CLO	Open-drain-Oszillator-Ausgang (gepuffert)			

Der U 804 D ist ein mikrocomputersteuerbarer 6fach-Analogwertspeicher mit D/A-Wandler von je 6-Bit-Auflösung und pulsbreitenmodulierter Analogwertausgabe in n-Kanal-Silicon-Gate-Technik.

Eigenschaften

- Beinhaltet einen mikrocomputersteuerbaren 6fach-Analogwertspeicher mit D/A-Wandler von je 6-Bit-Auflösung,
- über den seriellen Datenkanal (CBUS) können 4 parallel betriebene Schaltkreise adressiert und gesteuert werden,
- die Chipadresse kann über zwei Eingänge extern programmiert werden,
- die Anwahl des ausgewählten Chips erfolgt über die Systemadreibits des Datenwortes, über die Speicheradreibits wird die Speicheradresse bestimmt und über die Analogwertbits wird der gewünschte Analogwert (binär) übertragen,
- verfügt über einen internen Taktoszillator zur Versorgung des Analogteils der Schaltung,
- an den Ausgängen werden die Analogwerte als Impulsmuster bereitgestellt und über eine externe Integration wird eine dem Analogwert proportionale Gleichspannung gewonnen.

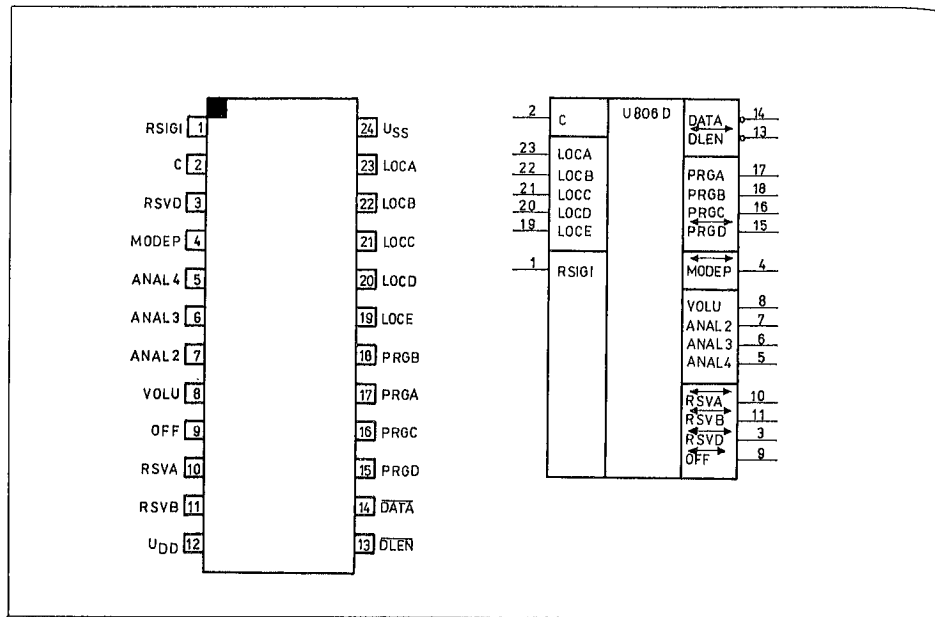
Folgende Baugruppen sind auf dem Chip integriert:

- Datenpuffer,
- Adreßzwischenpeicher,
- Datenzwischenpeicher,
- Zeitsteuerung,
- Referenzzahl,
- Auto-Reset,
- Register-/Empfänger-Steuerung,
- Oszillator,
- Selektionseinheit und
- Ring-SR.

Ausgewählte Kennwerte

Betriebsspannung	U _{DD}	= 4,5 ... 5,5 V
Stromaufnahme	I _{DD}	≤ 35 mA
Ausgangsspannung	U _O	= 0 ... 15 V
Oszillatorfrequenz	f _{OSZ}	= 0,7 ... 1,4 MHz
Ausgangsströme	I _O	= -10 ... 10 mA
Eingangsspannung	U _I	= -0,3 ... 15 V
Gesamtverlustleistung	P _{tot}	≤ 250 mW
Verlustleistung pro Ausgang	P _O	≤ 25 mW

U 806 D Infrarot-Fernbedienungs-Dekoder-Schaltkreis



Anschlußbelegung und Schaltzeichen

Bauform: DIP-24, Plast (Bild 10)
Typstandard: TGL 38520

Bezeichnung der Anschlüsse

1 RSIG1	Serieller Signaleingang	13 \overline{DLEN}	Datenbusfreigabe-Ein-/Ausgang
2 C	Systemtakteingang	14 DATA	Serieller Datenausgang
3 RSVD	Reserve-Ein-/Ausgang	15 PRGD	Programmregister-Ein-/Ausgang
4 MODEP	Subsystem-Ein-/Ausgang	16 PRGC	Programmregister-Ausgang
5 ANAL4	Analogwertausgang	17 PRGA	Programmregister-Ausgang
6 ANAL3	Analogwertausgang	18 PRGB	Programmregister-Ausgang
7 ANAL2	Analogwertausgang	19 LOCE	Paralleler
8 VOLU	Analogwertausgang	20 LOCD	5-Bit-
9 OFF	Stand by-Ein-/Ausgang	21 LOCC	Eingang
10 RSVA	Reserve-Ein-/Ausgang	22 LOCB	für
11 RSVB	Reserve-Ein-/Ausgang	23 LOGA	Lokalbedienung
12 U_{DD}	Betriebsspannung	24 U_{SS}	Bezugspotential

Der U 806 D ist ein unipolarer Schaltkreis zur Verarbeitung von Befehlen, die durch Infrarotlicht übertragen werden und vom Fernbedienungsschaltkreis U 807 D erzeugt wurden.

Eigenschaften

- Dekoder für 2 x 64 Befehle, Serielle Befehlsübertragung mit Pulsabstandsmodulation,
- großes Maß an Störsicherheit durch Formatprüfung und Doppelwortvergleich,
- das Steuerbit ermöglicht die Adressierung von zwei verschiedenen Empfängern,
- Ortsbedienung durch eine Tastatur am Gerät über eine externe Diodenmatrix (maximal 31 Befehle),
- Ausgabemodus:
 - Einzelbefehl (z. B. Ziffern),
 - Wiederholbefehl ca. 2/s (z. B. Schrittfunktion),
 - Wiederholbefehl ca. 8/s (z. B. Analogfunktion),
- über ein 4-Bit-Programmregister können bis zu 16 externe Programmspeicher adressiert werden (z. B. 16 verschiedene Rundfunksender),
- für Schaltfunktionen stehen 4 Schaltausgänge zur Verfügung,
- vier Ausgänge zur Steuerung analoger Größen gekoppelt mit einem 63stufigen Analogwertspeicher ermöglichen eine Analogwertspeicherung.

Folgende Baugruppen sind auf dem Chip integriert:

a) Empfangsteil mit:

- Bit-Erkennung und Wortvergleich,
- Eingangscodierer,
- Auto-Reset,

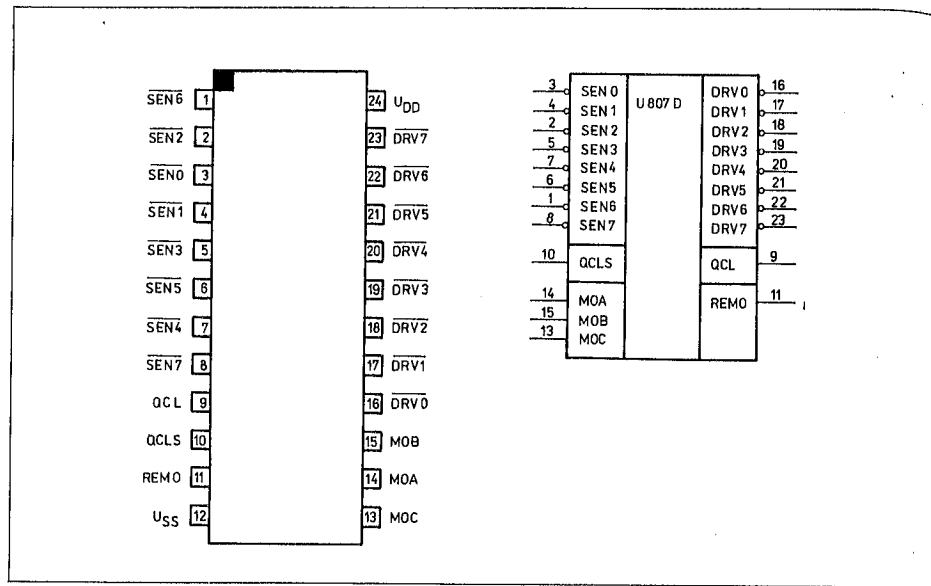
b) Ausgabeteil:

- Ausgabesteuerung,
- Programmregister,
- Analogteil,
- Schaltfunktionen.

Ausgewählte Kennwerte

Betriebsspannung	U_{DD}	= 4,75 ... 5,25 V
Stromaufnahme	I_{DD}	≤ 35 mA
Taktfrequenz	f_C	= 65,25 ... 68,8 kHz
Ausgangsstrom	I_O	≤ 10 mA
Verlustleistung je Ausgang	P_O	≤ 50 mW
Eingangsspannung High	U_{IH}	= 3,5 ... 15 V
Eingangsspannung Low	U_{IL}	= -0,3 ... 1,2 V
Tastverhältnis	$\frac{t_P}{T}$	= 0,4 ... 0,6

U 807 DC Fernbedienungs-Sender-Schaltkreis



Anschlußbelegung und Schaltzeichen

Bauform: DIP-24, Plast (Bild 10)
Typstandard: TGL 38521

Bezeichnung der Anschlüsse

<u>SEN6</u>		<u>U_{DD}</u>	Betriebsspannung
<u>SEN2</u>		<u>DRV7</u>	
<u>SEN0</u>		<u>DRV6</u>	
<u>SEN1</u>	Sensoreingänge der	<u>DRV5</u>	
<u>SEN3</u>	Tastenmatrix	<u>DRV3</u>	Treiberstufen-Ausgänge
<u>SEN5</u>		<u>DRV2</u>	für Tastenmatrix-Abfrage
<u>SEN4</u>		<u>DRV1</u>	
<u>SEN7</u>		<u>DRV0</u>	
<u>QCL</u>	Ausgang für Oszillator	<u>MOB</u>	Testeingang
<u>QCLS</u>	Eingang für Oszillator bzw. Systemtakt	<u>MOA</u>	Steuereingänge zur Auswahl
<u>REMO</u>	Signalausgang	<u>MOC</u>	der Betriebsart
<u>U_{SS}</u>	Bezugspotential		

Der CMOS-Schaltkreis U 807 DC ist der Senderschaltkreis vorzugsweise zur Befehlsübertragung mit Infrarotlicht angepaßt an den Infrarot-Fernbedienungs-Dekoder-Schaltkreis U 806 D.

Eigenschaften

- Übertragung von 2 x 64 Befehlen (d. h. 64 Befehle pro Steuerbit) über serielle pulsabstandsmodulierte 7-Bit-Worte,
- durch einen Sender können über das adressierende Steuerbit zwei Empfängersysteme aktiviert werden,
- großer Betriebs Spannungsbereich und geringer Stromverbrauch durch CMOS-Technologie,
- Doppelwortausgabe mit repetierender Übertragung,
- die Betriebsarten Infrarotfernbedienung und Lokalbedienung (Bedienung über Tasten am Gerät) sind wahlweise möglich,
- alle Eingänge sind mit integrierten Gateschutzdioden versehen.

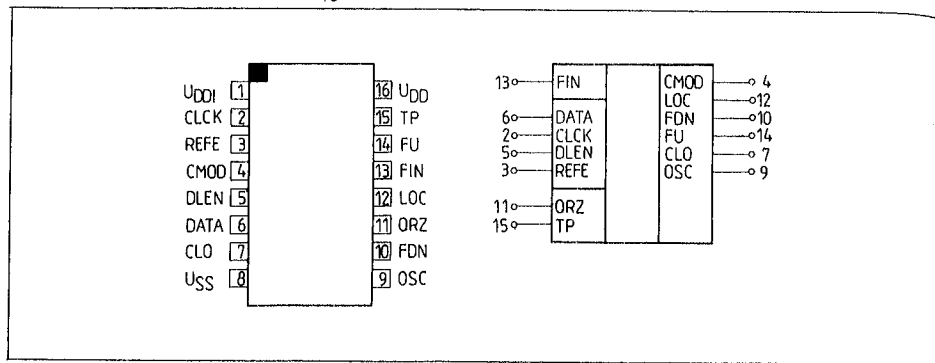
Folgende Baugruppen sind auf dem Chip integriert:

- Oszillator beschaltet mit einem 4-MHz-Schwingquarz oder einen entsprechend dimensionierten LC-Schwingkreis,
- 6stufiger Vorteiler zur Erzeugung einer internen Taktfrequenz von 62,5 kHz,
- über die Steuereingänge MOA, MOB, MOC erfolgt die Auswahl der für den applikativen Einsatz gewünschten Betriebsart,
- Eingabeeinheit bestehend aus Matrix/Sensor; Matrix/Treiber und Tastatur-Abfragezähler,
- Impulsabstandsmodulator zur Kodierung der zu sendenden Ausgangssignale,
- Signalausgabesteuerung zur Ausgabe der pulsabstandsmodulierten Signale am Ausgang REMO seriell in Form von 7-Bit-Worten.

Ausgewählte Kennwerte

Betriebsspannung	$U_{DD} = 4,5 \dots 10,5 \text{ V}$
Betriebsruhestrom	$I_{DDO} \leq 10 \mu\text{A}$
Ausgangsstrom	$ I_O < 10 \text{ mA}$
Oszillatorfrequenz (Fernbedienung)	$f_{QCLS} = 4 \text{ MHz}$
Taktfrequenz (Lokalbedienung)	$f_{QCLS} = 62,5 \text{ kHz}$
Tastverhältnis (Lokalbedienung)	$t/T = 0,4 \dots 0,6$
(Fernbedienung)	$t/T = 0,45 \dots 0,55$

U 1056 D PLL-Synthesizer-Schaltkreis



Anschlußbelegung und Schaltzeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 42663

Bezeichnung der Anschlüsse

U _{DD1}	Speisespannung für Pegelkonverter	OSC	Oszillatorausgang für die Referenzfrequenz
CLCK	Taktsignal für die Datenübertragung	FDN	Nachstimmausgang zur Frequenzverringern
REFE	Referenzteilerwahl	QRZ	Oszillatoreingang für Referenzfrequenz ($f_{max} = 4,0 \text{ MHz}$)
CMOD	Ausgang zur Steuerung des Vorteilers (open drain)	LOC	Lock-Detektor-Ausgang
DLEN	Freigabesignal für die Datenübertragung	FIN	Signaleingang, maximal 4 MHz
DATA	Eingang für die seriellen Dateninformationen	FU	Nachstimmausgang zur Frequenzerhöhung
CLO	Entkoppelter Ausgang des Referenzfrequenzoszillators zur Ansteuerung weiterer Schaltungen	TP	Testanschluß (im Betriebsfall an U _{SS})
U _{SS}	Bezugspotential	U _{DD}	Betriebsspannung

Der U 1056 D ist eine PLL-Synthesizerschaltung, die zusammen mit einem diodenabgestimmten Tuner, einem HF-Vorteiler, einem aktiven Loop-Filter sowie einer Programmierereinheit ein komplettes Synthesizersystem für Rundfunkempfänger bildet.

Eigenschaften

- Es können Eingangsfrequenzen bis 4 MHz verarbeitet werden,
- die Dateneingabe erfolgt durch serielle 17-Bit-Datenwörter die nach erfolgter Formatkontrolle über ein Auffangregister zur Weiterverarbeitung gelangen,
- die Steuerleitungen sind durch Pegelumsetzer TTL-kompatibel,
- die Frequenz-Phasen-Detektor-Schaltung erzeugt über einen externen Integrator die Abstimmspannung für den Tuner,

- Referenzoszillatorfrequenz zum Erzeugen von 4 verschiedenen Frequenzrastern,
- entkoppelter Oszillatorfrequenz-Ausgang.

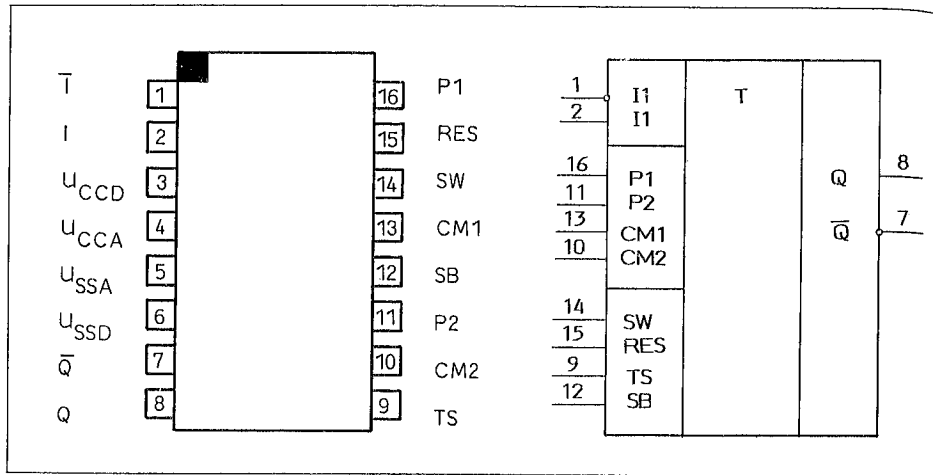
Folgende Baugruppen sind auf dem Chip integriert:

- Eine Teilerschaltung für die Eingangsfrequenz, die aus einem 5-Bit-Swallow-Zähler und einem 10-Bit programmierbarem Teiler besteht. (Das Teilverhältnis wird von den letzten 15-Bit des über den DATA-Eingang eingelesenen und zwischengespeicherten 17-Bit-Datenwortes bestimmt. Das Datenwort enthält kodiert das dem gewünschten Sender entsprechende Teilverhältnis.),
- einem 17-Bit-Auffangregister zum Speichern der 15-Bit-Daten für die Teilerzahl des Referenzteilers,
- einer Formatkontrollschaltung, die zwischen Störsignalen und Datenwörtern mit 17-Bit Wortlänge unterscheidet und Datenwörter mit anderer Wortlänge nicht annimmt,
- einem 16-Bit-Schieberegister, das die seriell eingeschriebenen Datenwörter DATA nach durchgeführter Formatkontrolle an das Auffangregister weiterleitet,
- einer Frequenz-Phasen-Detektor-Schaltung, die mit Hilfe eines externen, als Integrator eingeschalteten Verstärkers, die Abstimmspannung erzeugt,
- einer 13-Bit programmierten Teilerschaltung für die Referenzoszillatorfrequenz zum Erzeugen von vier verschiedenen Frequenzrastern,
- einem Dekoder mit zwei Setzeingängen und Ausgängen zur Programmierung des Referenzteilers auf die Teilverhältnisse 1 : 160, 1 : 400, 1 : 800, 1 : 8000,
- einem Quarzoszillator zur Erzeugung der Oszillatorfrequenz mit einem entkoppelten Ausgang zur externen Verwendung der Oszillatorfrequenz,
- je einem Pegelumsetzer für die Eingangssignale DATA, DLEN, CLCK und REFE; diese Eingänge können mit TTL-Signalen angesteuert werden.

Ausgewählte Kennwerte

Betriebsspannung	U _{DD} = 8 ... 10 V
	U _{DD1} = 4,5 ... 5,5 V
Stromaufnahme	I _{DD} = 10 µA
Ausgangsstrom	I _O = -10 ... 10 mA
Oszillatorfrequenz	f _I = 0 ... 4 MHz
Eingangsfrequenz	f _I = 0 ... 100 MHz

U 1159 DC Teilerschaltkreis



Anschlußbelegung und Schaltzeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: MDS 106

Eigenschaften

- Schneller programmierbarer Frequenzteiler mit einer maximalen Eingangsfrequenz von 125 MHz,
- besonders geeignet als Hochfrequenzteiler für Frequenzmeß- und Synthesizersysteme,
- symmetrischer Eingang mit hoher Empfindlichkeit für den Anschluß von symmetrischen Leitungen,
- bietet die Möglichkeit zwei Oszillatoren anzuschließen, sofern gewährleistet wird, daß jeweils nur ein Oszillator aktiviert wird,
- zwei komplementäre open-drain-Ausgänge ermöglichen die Ansteuerung von CMOS-Schaltungen, die entweder auf positive oder negative Flanke reagieren,
- Rücksetz-Eingang, Tristate-Eingang, Standby-Eingang,
- Programmier- und Steuereingänge zur Programmierung der Teilverhältnisse.

Folgende Baugruppen sind auf dem Chip integriert:

- Vorverstärker,
- mehrstufige Teilerlogik,
- Programmier- und Steuereinheit.

Bezeichnung der Anschlüsse

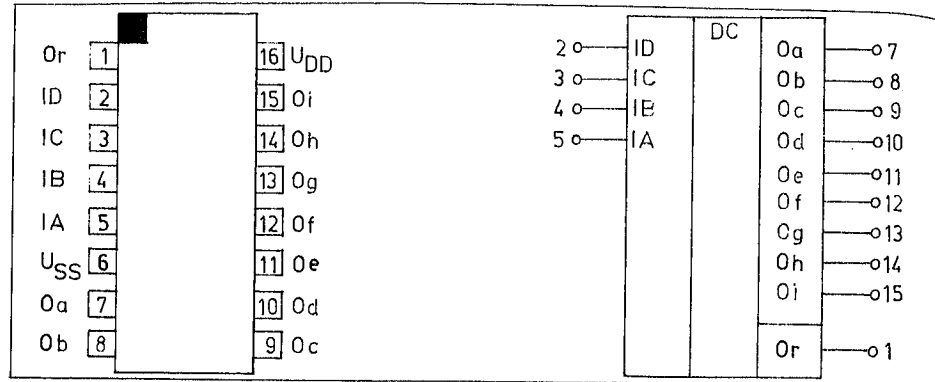
\bar{T}	Signaleingang, invertiert	TS	Tristate-Eingang
I	Signaleingang	CM2	Teilmoduseingang 2
U_{CCD}	Betriebsspannung, digitaler Teil	P2	Programmiereingang 2
U_{CCA}	Betriebsspannung, analoger Teil	SB	Standby-Eingang
U_{SSA}	Masse, analoger Teil	CM1	Teilmoduseingang 1
U_{SSD}	Masse, digitaler Teil	SW	Aktivierungseingang
\bar{Q}	Ausgang negiert	RES	Rücksetzeingang
Q	Ausgang	P1	Programmiereingang 1

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 4,5 \dots 5,5 \text{ V}$
Stromaufnahme	$I_{CC} \leq 40 \text{ mA}$
Standby-Stromaufnahme	$I_{CCSB} \leq 20 \mu\text{A}$
Verlustleistung	$P_{tot} \leq 0,25 \text{ W}$
max. Ausgangsstrom	$I_{Omax} \leq 20 \text{ mA}$

Der U 1159 DC ist ein HF-Frequenzteiler, der zusammen mit einem diodenabgestimmten Tuner, einer PLL-Synthesizerschaltung, einem aktiven Coop-Filger sowie einer Programmierereinheit ein komplettes Synthesizersystem für Rundfunkempfänger bildet.

U 192 D Dekoderschaltkreis



Anschlußbelegung und Schaltzeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 42662

D	C	B	A	Oa	Ob	Oc	Od	Oe	Of	Og	Oh	Oi	Or	Display
L	L	L	L	L	H	H	L	L	L	L	L	L	H	1
L	L	L	H	H	H	L	H	H	L	H	L	L	H	2
L	L	H	L	H	H	H	H	L	L	H	L	L	H	3
L	L	H	H	L	H	H	L	L	H	H	L	L	H	4
L	H	L	L	H	L	H	H	L	H	H	L	L	H	5
L	H	L	H	H	L	H	H	H	H	H	L	L	H	6
L	H	H	L	H	H	H	L	L	L	L	L	L	H	7
L	H	H	H	H	H	H	H	H	H	H	L	L	H	8
H	L	L	L	H	H	H	H	L	H	H	L	L	H	9
H	L	L	H	H	H	H	H	H	H	L	H	H	H	0
H	L	H	L	L	H	H	L	L	L	L	H	H	H	1
H	L	H	H	H	H	L	H	H	L	H	H	H	H	2
H	H	L	L	H	H	H	H	L	L	H	H	H	H	3
H	H	L	H	L	H	H	L	L	H	H	H	H	H	4
H	H	H	L	H	L	H	H	L	H	H	H	H	H	5
H	H	H	H	H	L	H	H	H	H	H	H	H	H	6

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Betriebsspannung	U_{DD}		10,8	15	V
Ausgangsspannung	U_O		0	U_{DD}	V
Ausgangsstrom H	$ I_{OH} $			10	mA

Logikbaureihen

CMOS-Schaltkreise

Die CMOS-Schaltkreise der Logikbaureihe V 4000 sind in gepufferter Schaltungstechnik ausgeführt (außer V 4007 D) und entsprechen in ihren statischen elektrischen Parametern der JEDEC-Standard-B-Serien-Spezifikation. Im Vergleich zu TTL- bzw. Low-power-TTL-Schaltkreisen zeichnen sich die CMOS-Schaltkreise durch folgende Vorteile aus:

- Niedrige Verlustleistung bis ca. 10 MHz (ermöglicht den Einsatz in batteriegepufferten Schaltungen),
- der Maximalwert der Ausgangsimpedanz ist nahezu unabhängig von allen erlaubten Eingangsbelegungen,
- nahezu ideale Übertragungskennlinie,
- großer Betriebsspannungsbereich ($U_{DD} = 3$ bis 15 V), geringe Stabilisierung der Betriebsspannung erforderlich,
- hohe statische Störsicherheit,
- niedrige, einheitliche Eingangskapazität,
- Arbeitstemperaturbereich von -40 bis 85 °C,
- Lieferung in Dual-in-line-Plastgehäusen.

Diese Eigenschaften erschließen CMOS-Schaltkreisen eine Reihe neuer Anwendungsmöglichkeiten in Ergänzung zu den TTL-Schaltkreisfamilien.

Grenzwerte

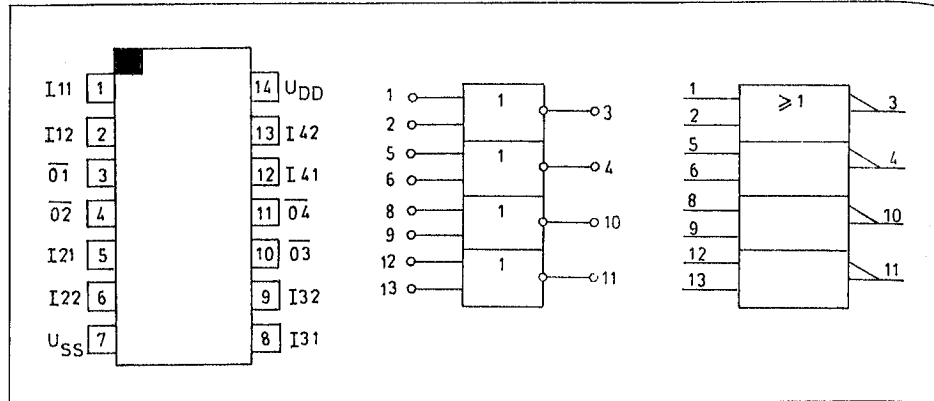
	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{DD}	$U_{SS} - 0,5$	$U_{SS} + 18$	V
Eingangsspannung	U_I	$U_{SS} - 0,5$	$U_{DD} + 0,5$	V
Ausgangsspannung	U_O	$U_{SS} - 0,5$	$U_{DD} + 0,5$	V
Verlustleistung je Ausgangstransistor	P_V		100	mW
Gesamtverlustleistung	P_{tot}		$300^{1)}$	mW
			$150^{2)}$	mW
Gesamtverlustleistung ³⁾	P_{tot}		$600^{1)}$	mW
			$300^{2)}$	mW
Lastkapazität je Ausgang	C_L		5	nF
Eingangsstrom	$ I_I $		10	mA
Betriebstemperaturbereich	T_a	-40	+85	°C
Lagerungstemperaturbereich	T_{stg}	-55	+125	°C

1) $T_a = -40 \dots +70$ °C; 2) $T_a = +85$ °C; 3) nur V 4034 D

Ausgewählte Kennwerte (außer V 4007)

Kennwert	Kurzzeichen	Meßbedingungen			min.	max.	Einheit
		U_{DD} (V)	$ I_O $ (μ A)	U_O (V)			
Ausgangsspannung High	U_{OH}	5	< 1		4,95		V
		10	< 1		9,95		V
		15	< 1		14,95		V
Ausgangsspannung Low	U_{OL}	5	< 1			0,05	V
		10	< 1			0,05	V
		15	< 1			0,05	V
Ausgangsstrom High	$-I_{OH}$	5		4,6	0,4		mA
		10		9,5	0,9		mA
		15		13,5	2,4		mA
Ausgangsstrom Low	I_{OL}	5		0,4	0,4		mA
		10		0,5	0,9		mA
		15		1,5	2,4		mA
Eingangsspannung High	U_{IH}	5	< 1	0,5/4,5	3,5		V
		10	< 1	1,0/9,0	7,0		V
		15	< 1	1,5/13,5	11,0		V
Eingangsspannung Low	U_{IL}	5	< 1	0,5/4,5		1,5	V
		10	< 1	1,0/9,0		3,0	V
		15	< 1	1,5/13,5		4,0	V
Eingangsreststrom High	$ I_I $	15		$T_a = -25$ °C		0,1	μ A
		15		$T_a = 85$ °C		1,0	μ A
Reststrom der Tristate-Ausgänge	I_{ZH}	15		$15, T_a = -25$ °C		1,2	μ A
		15		$15, T_a = 85$ °C		12	μ A
Reststrom der Tristate-Ausgänge	$-I_{ZL}$	15		$0, T_a = 25$ °C		1,2	μ A
		15		$0, T_a = 85$ °C		12	μ A
Eingangskapazität	C_I			$T_a = -25$ °C		7,5	pF
Stromaufnahme Gatter	I_{DD}	5				7,5	μ A
		10				15	μ A
Stromaufnahme Flip - Flop, Latch	I_{DD}	15				30	μ A
		5				30	μ A
Gatter	I_{DD}	10				60	μ A
		15				120	μ A
Stromaufnahme Zähler, Register	I_{DD}	5				150	μ A
		10				300	μ A
		15				600	μ A

V 4001 D 4 NOR-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform V 4001 D: DIP-14, Plast (Bild 3)
 Bauform V 4001 S: SO-14 (Bild 28)
 Typstandard: TGL 38605

Funktionstabelle

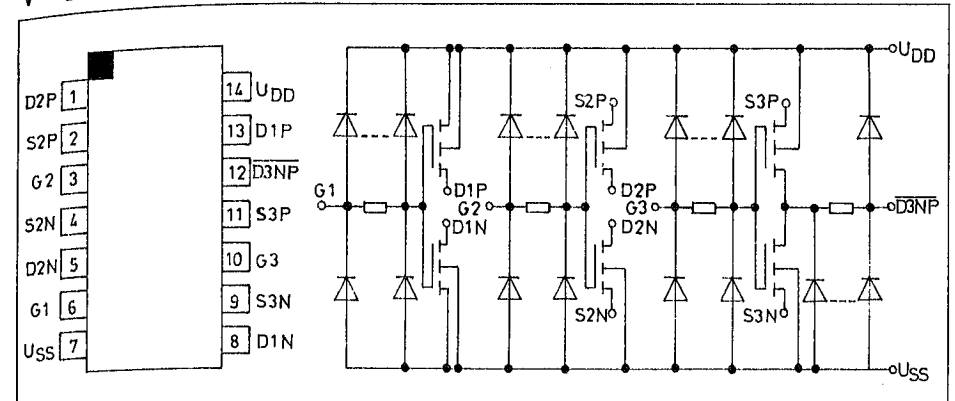
In1	In2	$\overline{O_n}$
L	L	H
H	L	L
L	H	L
H	H	L

(n = 1...4)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Flankenübergangszeit der Ausgangssignale	t_{TLH}	$U_{DD} = 5\text{ V}$		200	ns
	t_{THL}	$U_{DD} = 10\text{ V}$		100	ns
		$U_{DD} = 15\text{ V}$		80	ns
Verzögerungszeit	t_{PLH}	$U_{DD} = 5\text{ V}$		150	ns
		$U_{DD} = 10\text{ V}$		75	ns
	t_{PHL}	$U_{DD} = 15\text{ V}$		60	ns

V 4007 D 2 Transistorpaare und 1 Inverter



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform V 4007 D: DIP-14, Plast (Bild 3)
 Typstandard: TGL 42628

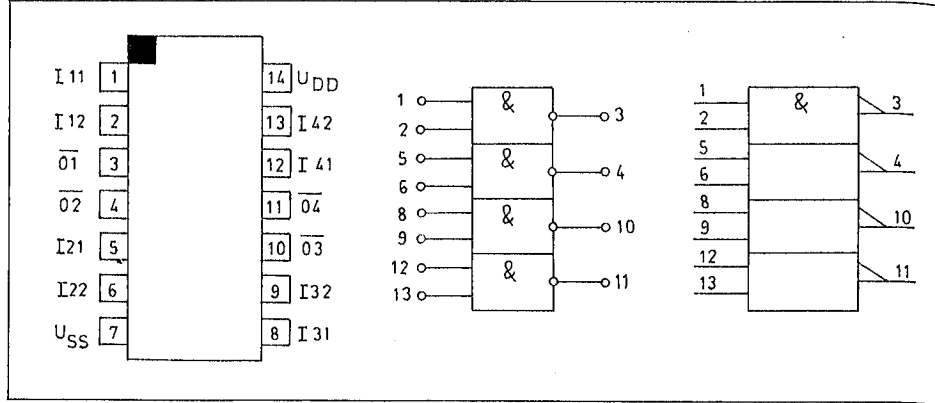
Bezeichnung der Anschlüsse

D2P	Drain 2, p-Kanal-Transistor	U_{DD}	Betriebsspannung
S2P	Source 2, p-Kanal-Transistor	D1P	Drain 1, p-Kanal-Transistor
G2	Gate 2	$\overline{D3NP}$	Drain 3, p/n-Kanal-Transistor
S2N	Source 2, n-Kanal-Transistor	S3P	Source 3, p-Kanal-Transistor
D2N	Drain 2, n-Kanal-Transistor	G3	Gate 3
G1	Gate 1	S3N	Source 3, n-Kanal-Transistor
U_{SS}	Bezugspotential	D1N	Drain 1, n-Kanal-Transistor

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Flankenübergangszeit der Ausgangssignale	t_{TLH}	$U_{DD} = 5\text{ V}$		200	ns
	t_{THL}	$U_{DD} = 10\text{ V}$		100	ns
		$U_{DD} = 15\text{ V}$		80	ns
Verzögerungszeit	t_{PLH}	$U_{DD} = 5\text{ V}$		110	ns
		$U_{DD} = 10\text{ V}$		60	ns
	t_{PHL}	$U_{DD} = 15\text{ V}$		50	ns

V 4011 D 4 NAND-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform V 4011 D: DIP-14, Plast (Bild 3)
 Bauform V 4011 S: SO-14 (Bild 28)
 Typstandard: TGL 38605

Funktionstabelle

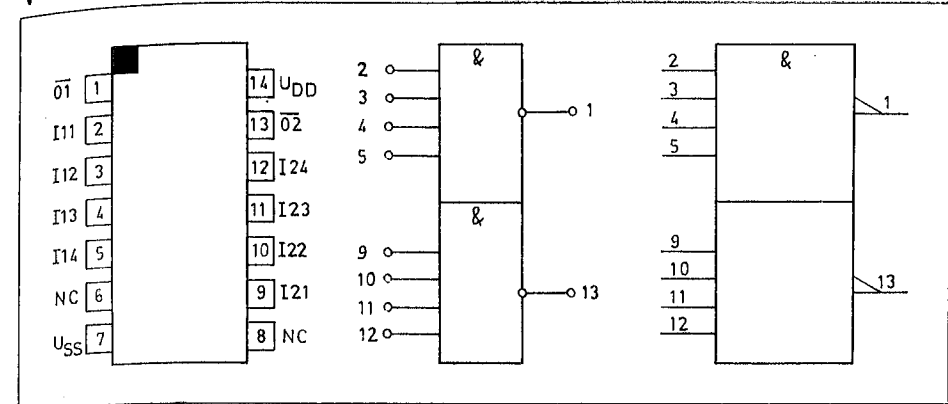
In1	In2	\bar{O}_n
L	L	H
L	H	H
H	L	H
H	H	L

(n = 1...4)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Flankenübergangszeit der Ausgangssignale	t_{TLH}	$U_{DD} = 5\text{ V}$		200	ns
	t_{THL}	$U_{DD} = 10\text{ V}$		100	ns
		$U_{DD} = 15\text{ V}$		80	ns
Verzögerungszeit	t_{PLH}	$U_{DD} = 5\text{ V}$		150	ns
		$U_{DD} = 10\text{ V}$		75	ns
	t_{PHL}	$U_{DD} = 15\text{ V}$		60	ns

V 4012 D 2 NAND-Gatter mit je 4 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform V 4012 D: DIP-14, Plast (Bild 3)
 Bauform V 4012 S: SO-14 (Bild 28)
 Typstandard: TGL 38605

Funktionstabelle

In1	In2	In3	In4	\bar{O}_n
L	L	L	L	H
H	L	L	L	H
L	H	L	L	H
H	H	L	L	H
L	L	H	L	H
H	L	H	L	H
L	H	H	L	H
H	H	H	L	H
L	L	L	H	H
H	L	L	H	H
L	H	L	H	H
H	H	L	H	H
L	L	H	H	H
H	L	H	H	H
L	H	H	H	H
H	H	H	H	L

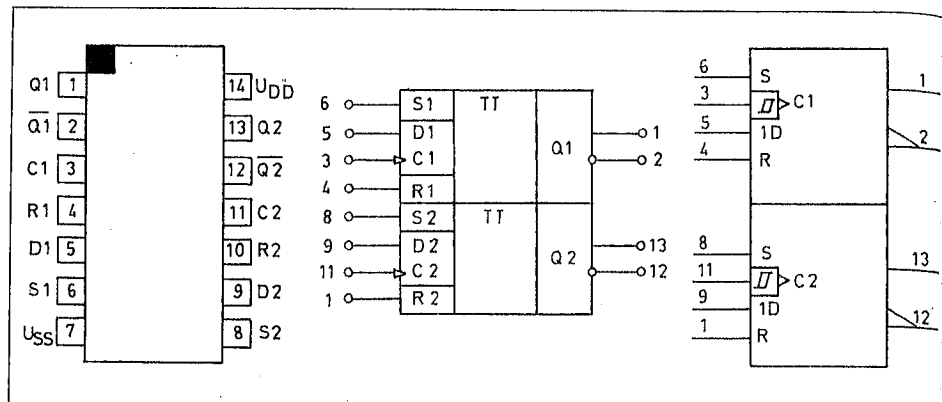
* Die mit "NC" (nicht kontaktiert) bezeichneten Anschlüsse können mit Potentialen:
 $U_{SS} \leq U \leq U_{SS} + 18\text{ V}$
 belegt werden.

(n = 1...2)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Flankenübergangszeit der Ausgangssignale	t_{TLH}	$U_{DD} = 5\text{ V}$		200	ns
		$U_{DD} = 10\text{ V}$		100	ns
		$U_{DD} = 15\text{ V}$		80	ns
Verzögerungszeit	t_{PLH}	$U_{DD} = 5\text{ V}$		170	ns
		$U_{DD} = 10\text{ V}$		75	ns
	t_{PHL}	$U_{DD} = 15\text{ V}$		60	ns

V 4013 D 2 x D-Flip-Flop



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform V 4013 D: DIP-14, Plast (Bild 3)
 Bauform V 4013 S: SO-14 (Bild 28)
 Typstandard: TGL 38996

Funktionstabelle

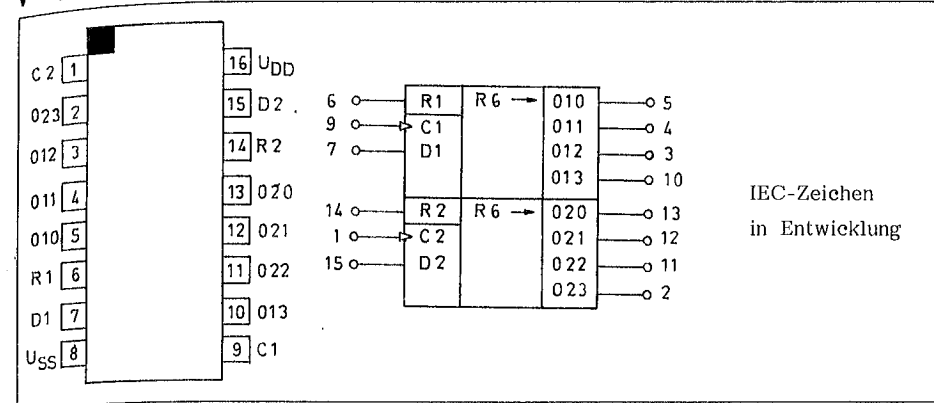
C	Eingänge			Ausgänge	
	D	R	S	Q	Q̄
L/H-Flanke	L	L	L	L	H
L/H-Flanke	H	L	L	H	L
H/L-Flanke	x	L	L	Q	Q̄
x	x	H	L	L	H
x	x	L	H	H	L
x	x	H	H	H ¹⁾	H ¹⁾

Ausgewählte Kennwerte

(x = L oder H) 1) ungültige Verknüpfung

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Setzimpulsbreite bzw. Rücksetzimpulsbreite	t_{SH} t_{RH}	$U_{DD} = 5\text{ V}$ $U_{DD} = 10\text{ V}$ $U_{DD} = 15\text{ V}$	180 80 50		ns
Verzögerungszeit C → Q, Q̄	t_{PCHL} t_{PCLH}	$U_{DD} = 5\text{ V}$ $U_{DD} = 10\text{ V}$		300 130	ns
Verzögerungszeit S → Q	t_{PSLH}	$U_{DD} = 15\text{ V}$		90	ns
Verzögerungszeit R → Q̄	t_{PRLH}				
Verzögerungszeit S → Q̄	t_{PSHL} t_{PRHL}	$U_{DD} = 5\text{ V}$ $U_{DD} = 10\text{ V}$ $U_{DD} = 15\text{ V}$		400 170 120	ns

V 4015 D 2 x 4 Bit Schieberegister



Anschlußbelegung und Schaltzeichen

Bauform: DIP-16, Plast (Bild 4)
 Typstandard: TGL 38997

IEC-Zeichen
 in Entwicklung

Funktionstabelle

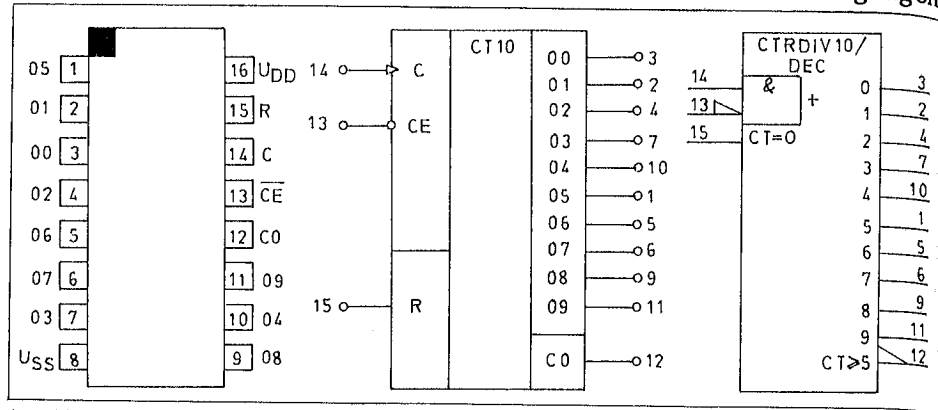
m	Eingänge			Ausgänge			
	C	D	R	On0	On1	On2	On3
1	L/H-Flanke	D1	L	D1	x	x	x
2	L/H-Flanke	D2	L	D2	D1	x	x
3	L/H-Flanke	D3	L	D3	D2	D1	x
4	L/H-Flanke	D4	L	D4	D3	D2	D1
	H/L-Flanke	x	L	keine Änderung			
	x	x	H	L	L	L	L

Ausgewählte Kennwerte

(m = Anzahl der Takte; x = L oder H; n = 1, 2)

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Taktfrequenz	f_C	$U_{DD} = 5\text{ V}$ $U_{DD} = 10\text{ V}$ $U_{DD} = 15\text{ V}$		3 6 8,5	MHz
Verzögerungszeit C → On	t_{PHL} t_{PLH}	$U_{DD} = 5\text{ V}$ $U_{DD} = 10\text{ V}$ $U_{DD} = 15\text{ V}$		320 160 120	ns
Verzögerungszeit R → On	t_{PRHL}	$U_{DD} = 5\text{ V}$ $U_{DD} = 10\text{ V}$ $U_{DD} = 15\text{ V}$		400 200 160	ns

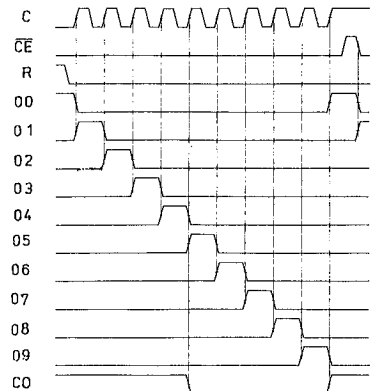
V 4017 D Dekadischer Zähler mit 10 dekodierten Ausgängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 42631

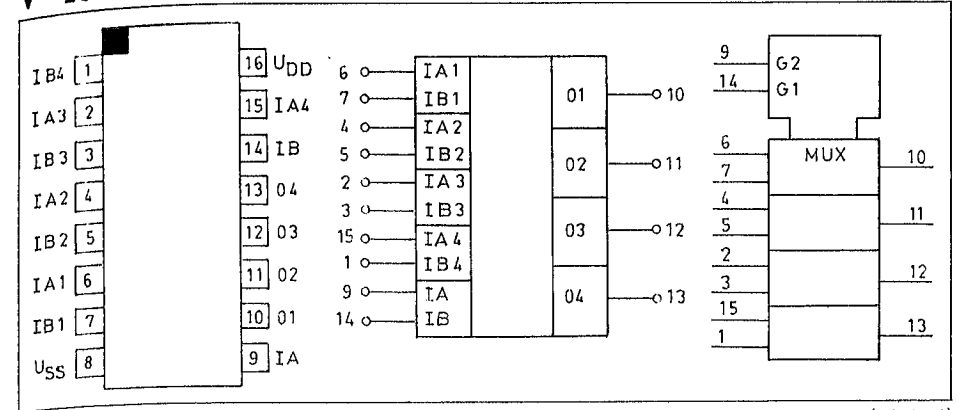
Impulsdiagramm



Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Beruhigungszeit nach H/L-Flanke Reset vor L/H-Flanke des Taktes	t_{SR}	$U_{DD} = 5 V$	400		ns
		$U_{DD} = 10 V$	280		ns
		$U_{DD} = 15 V$	150		ns
Verzögerungszeit Takt \rightarrow Ausgang	t_{PC}	$U_{DD} = 5 V$		650	ns
		$U_{DD} = 10 V$		270	ns
Verzögerungszeit Takt \rightarrow CO	t_{PCCO}	$U_{DD} = 5 V$		600	ns
		$U_{DD} = 10 V$		250	ns
		$U_{DD} = 15 V$		160	ns

V 4019 D 4 AND/OR-Auswahlgatter



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 42632

Funktionstabelle

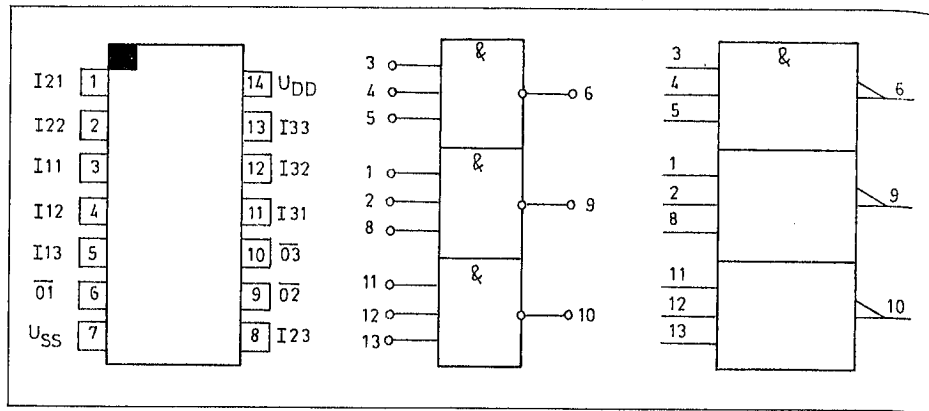
IA	IB	IA _n	IB _n	O _n
x	H	x	H	H
H	x	H	x	H
x	x	L	L	L
L	L	x	x	L
H	L	L	H	L
L	H	H	L	L

(x = L oder H)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Flankenübergangszeit der Ausgangssignale	t_{TLH} t_{THL}	$U_{DD} = 5 V$		200	ns
		$U_{DD} = 10 V$		100	ns
		$U_{DD} = 15 V$		80	ns
Verzögerungszeit	t_{PLH} t_{PHL}	$U_{DD} = 5 V$		300	ns
		$U_{DD} = 10 V$		120	ns
		$U_{DD} = 15 V$		100	ns

V 4023 D 3 NAND-Gatter mit je 3 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform V 4023 D: DIP-14, Plast (Bild 3)
 Bauform V 4023 S: SO-14 (Bild 28)
 Typstandard: TGL 42632

Funktionstabelle

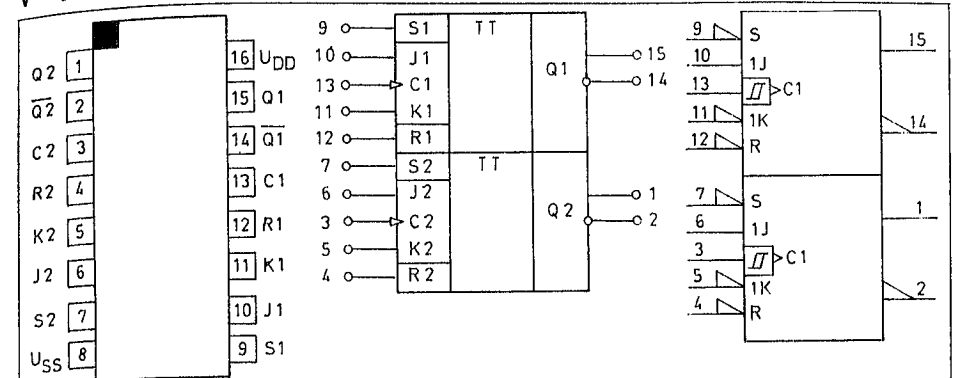
In1	In2	In3	\bar{O}_n
L	L	L	H
H	L	L	H
L	H	L	H
H	H	L	H
L	L	H	H
H	L	H	H
L	H	H	H
H	H	H	L

(n = 1...3)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Flankenübergangszeit der Ausgangssignale	t_{TLH}	$U_{DD} = 5 V$		200	ns
	t_{THL}	$U_{DD} = 10 V$		100	ns
Verzögerungszeit	t_{PLH}	$U_{DD} = 15 V$		80	ns
		$U_{DD} = 5 V$		170	ns
	t_{PHL}	$U_{DD} = 10 V$		75	ns
		$U_{DD} = 15 V$		60	ns

V 4027 D 2 Master-Slave-JK-Flip-Flop



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 4)
 Typstandard: TGL 42629

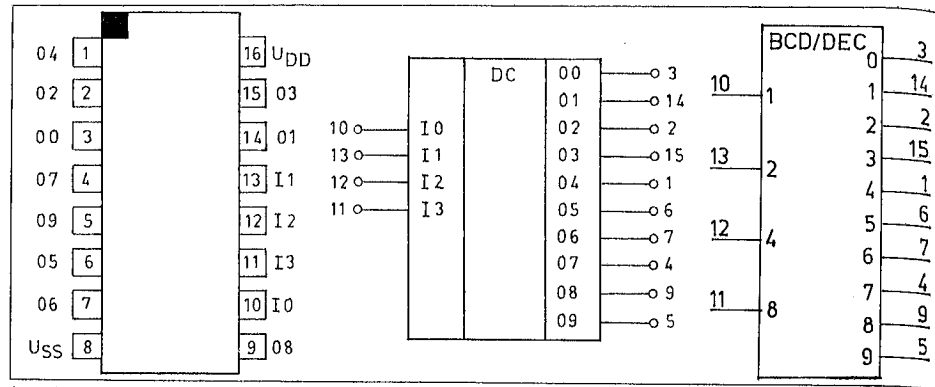
Funktionstabelle

Eingänge				Ausgang	C	Ausgänge	
J	K	S	R	Q_{t_n}		$Q_{t_{n+1}}$	$\bar{Q}_{t_{n+1}}$
H	x	L	L	L	L/H-Flanke	H	L
x	L	L	L	H	L/H-Flanke	H	L
L	x	L	L	L	L/H-Flanke	L	H
x	H	L	L	H	L/H-Flanke	L	H
x	x	L	L	x	H/L-Flanke	Q_n	\bar{Q}_n
x	x	H	L	x	x	H	L
x	x	L	H	x	x	L	H
x	x	H	H	x	x	H	H

(x = L oder H)

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Setzimpulsbreite	t_{SH}	$U_{DD} = 5 V$	180		ns
Rücksetzimpulsbreite	t_{RH}	$U_{DD} = 10 V$	80		ns
		$U_{DD} = 15 V$	50		ns
Verzögerungszeit C → Q, \bar{Q}	t_{PCHL}	$U_{DD} = 5 V$		300	ns
		$U_{DD} = 10 V$		130	ns
Verzögerungszeit S → Q	t_{PSLH}	$U_{DD} = 15 V$		90	ns
		$U_{DD} = 5 V$		400	ns
Verzögerungszeit R → \bar{Q}	t_{PRHL}	$U_{DD} = 10 V$		170	ns
		$U_{DD} = 5 V$			

V 4028 D BCD-zu-Dezimal-Dekoder



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform V 4028 D: DIP-16, Plast (Bild 4)
 Bauform V 4028 S: SO-16 (Bild 29)
 Typstandard: TGL 38997

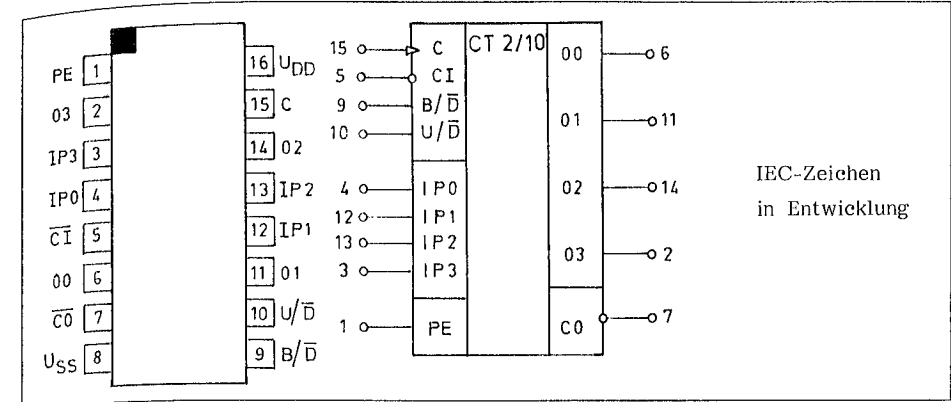
Funktionstabelle

I0	I1	I2	I3	O0	O1	O2	O3	O4	O5	O6	O7	O8	O9
L	L	L	L	H	L	L	L	L	L	L	L	L	L
H	L	L	L	L	H	L	L	L	L	L	L	L	L
L	H	L	L	L	L	H	L	L	L	L	L	L	L
H	H	L	L	L	L	L	H	L	L	L	L	L	L
L	L	H	L	L	L	L	L	H	L	L	L	L	L
H	L	H	L	L	L	L	L	L	H	L	L	L	L
L	H	H	L	L	L	L	L	L	L	H	L	L	L
H	H	H	L	L	L	L	L	L	L	L	H	L	L
L	L	L	H	L	L	L	L	L	L	L	L	H	L
H	L	L	H	L	L	L	L	L	L	L	L	L	H
L	H	L	H	L	L	L	L	L	L	L	L	L	L
H	H	L	H	L	L	L	L	L	L	L	L	L	L
L	L	H	H	L	L	L	L	L	L	L	L	L	L
H	L	H	H	L	L	L	L	L	L	L	L	L	L
L	H	H	H	L	L	L	L	L	L	L	L	L	L
H	H	H	H	L	L	L	L	L	L	L	L	L	L

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit In → On	t_{PHL}	$U_{DD} = 5 V$		350	ns
	t_{PLH}	$U_{DD} = 10 V$		160	ns
		$U_{DD} = 15 V$		120	ns

V 4029 D Synchroner 4stufiger binärer BCD-Vor-/Rückwärtszähler mit Voreinstellung



Anschlußbelegung, Schaltzeichen

Bauform: DIP-16, Plast (Bild 4)
 Typstandard: TGL 42629

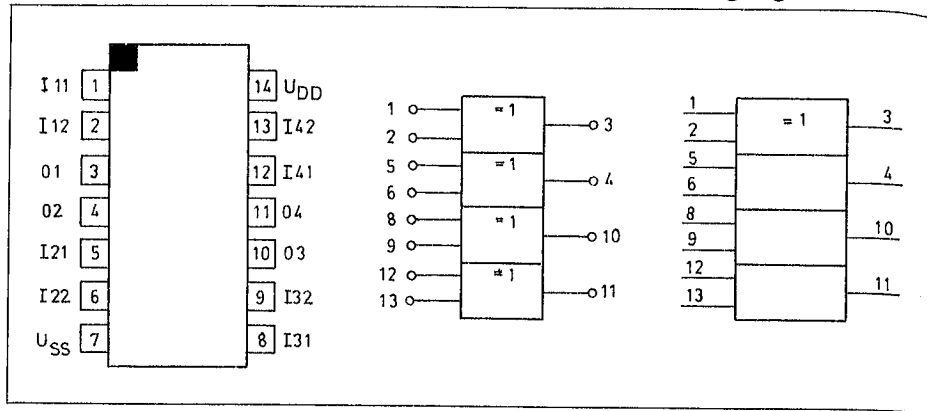
Funktionstabelle

Steuereingang	Logiksymbol	Funktion
B/D	H	binär
B/D	L	dezimal
U/D	H	vorwärts zählen
U/D	L	rückwärts zählen
PE	H	voreinstellen
PE	L	nicht voreinstellen
\overline{CI}	H	keine Änderungen
\overline{CI}	L	zählen

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit Takt → On	t_{PC}	$U_{DD} = 5 V$		500	ns
		$U_{DD} = 10 V$		240	ns
		$U_{DD} = 15 V$		180	ns
Verzögerungszeit Takt → \overline{CO}	t_{PCCO}	$U_{DD} = 5 V$		560	ns
		$U_{DD} = 10 V$		260	ns
		$U_{DD} = 15 V$		190	ns
Verzögerungszeit PE → O	t_{PPE}	$U_{DD} = 5 V$		470	ns
		$U_{DD} = 10 V$		200	ns
		$U_{DD} = 15 V$		160	ns

V 4030 D 4 Exklusiv-OR-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform V 4030 D: DIP-14, Plast (Bild 3)
 Bauform V 4030 S: SO-14 (Bild 28)
 Typstandard: TGL 38605

Funktionstabelle

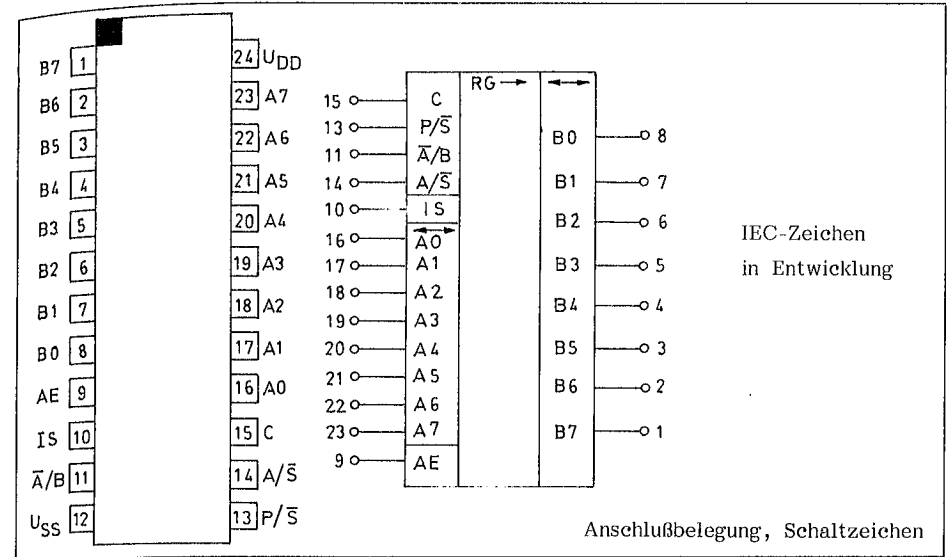
Eingänge		Ausgang
In1	In2	On
L	L	L
H	L	H
L	H	H
H	H	L

(n = 1...4)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Flankenübergangszeit der Ausgangssignale	t_{TLH}	$U_{DD} = 5\text{ V}$		200	ns
	t_{THL}	$U_{DD} = 10\text{ V}$		100	ns
		$U_{DD} = 15\text{ V}$		80	ns
Verzögerungszeit	t_{PLH}	$U_{DD} = 5\text{ V}$		220	ns
	t_{PHL}	$U_{DD} = 10\text{ V}$		100	ns
		$U_{DD} = 15\text{ V}$		75	ns

V 4034 D 8stufiges bidirektionales paralleles/serielles Busregister



IEC-Zeichen in Entwicklung

Anschlußbelegung, Schaltzeichen

Funktionstabelle

Typstandard: TGL 42630 Bauform: DIP-24, Plast (Bild 10)

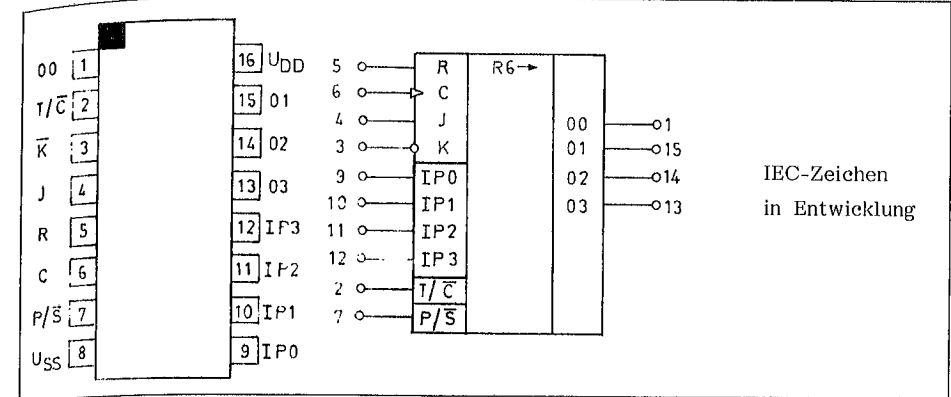
A/E	P/S	A/B	A/S	Arbeitsweise
L	L	L	X	Serieller Mode; serieller Dateneingang; A-Ausgänge gesperrt
L	L	H	X	Serieller Mode; serieller Dateneingang; Kanal-B-Ausgabe
L	H	L	L	Paralleler Mode; B-synchrone Eingänge; A-Datenausgänge gesperrt
L	H	L	H	Paralleler Mode; B-asynchrone Eingänge; A-Datenausgänge gesperrt
L	H	H	L	Paralleler Mode; A-Eingabe gesperrt; B-Ausgabe; synchroner Datenumlauf
L	H	H	H	Paralleler Mode; A-Eingabe gesperrt; B-Ausgabe; asynchroner Datenumlauf
H	L	L	X	Serieller Mode; synchrone serielle Dateneingabe; Kanal A
H	L	H	X	Serieller Mode; synchrone serielle Dateneingabe; Kanal B
H	H	L	L	Paralleler Mode; synchroner Eingang Kanal B; Kanal-A-Ausgabe
H	H	H	L	Paralleler Mode; synchrone Eingabe Kanal A; Kanal-B-Ausgabe
H	H	H	H	Paralleler Mode; asynchrone Eingabe Kanal A; Kanal-B-Ausgabe

(X = L oder H)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Flankenübergangszeit der Ausgangssignale	t_{TLH}	$U_{DD} = 5\text{ V}$		200	ns
	t_{THL}	$U_{DD} = 10\text{ V}$		100	ns
Taktfrequenz	f_C	$U_{DD} = 15\text{ V}$		80	ns
		$U_{DD} = 5\text{ V}$		2	MHz
		$U_{DD} = 10\text{ V}$		5	MHz
Taktimpulsbreite	t_{CH}	$U_{DD} = 15\text{ V}$		7	MHz
		$U_{DD} = 5\text{ V}$	250		ns
		$U_{DD} = 10\text{ V}$	100		ns
Impulsbreite AE, P/S, A/S	t_{AEH}	$U_{DD} = 15\text{ V}$	70		ns
		$U_{DD} = 5\text{ V}$	350		ns
	$t_{P\bar{S}H}$	$U_{DD} = 10\text{ V}$	140		ns
		$U_{DD} = 15\text{ V}$	80		ns
Datensetzzeit seriell	t_{SSD}	$U_{DD} = 5\text{ V}$	160		ns
		$U_{DD} = 10\text{ V}$	60		ns
		$U_{DD} = 15\text{ V}$	40		ns
Datensetzzeit parallel	t_{SPD}	$U_{DD} = 5\text{ V}$	50		ns
		$U_{DD} = 10\text{ V}$	30		ns
		$U_{DD} = 15\text{ V}$	20		ns
Verzögerungszeit A → B	t_{PHL}	$U_{DD} = 5\text{ V}$		700	ns
		$U_{DD} = 10\text{ V}$		240	ns
		$U_{DD} = 15\text{ V}$		170	ns
Verzögerungszeit C → An oder Bn	t_{PC}	$U_{DD} = 5\text{ V}$		700	ns
		$U_{DD} = 10\text{ V}$		240	ns
		$U_{DD} = 15\text{ V}$		170	ns
Selektions- und Deselektionszeit AE → An	t_{PZL}	$U_{DD} = 5\text{ V}$		400	ns
		$U_{DD} = 10\text{ V}$		160	ns
	t_{PLZ}	$U_{DD} = 15\text{ V}$		120	ns
		$U_{DD} = 5\text{ V}$			
Taktanstiegs- und abfallzeit	t_{CLH}	$U_{DD} = 10\text{ V}$		15	µs
		$U_{DD} = 5\text{ V}$		15	µs
		$U_{DD} = 15\text{ V}$		15	µs
Setzzeit seriell bzw.	t_{SSS}	$U_{DD} = 5\text{ V}$	250		ns
Setzzeit parallel Steuer-signal zum Takt	t_{SPS}	$U_{DD} = 10\text{ V}$	120		ns
		$U_{DD} = 15\text{ V}$	100		ns

V 4035 D 4 Bit Schieberegister mit synchroner Paralleleingabe



Anschlußbelegung und Schaltzeichen Bauform: DIP-16, Plast (Bild 4)

Eingänge				Registerausgang zu	
J	\bar{K}	R	C	t_m	t_{m+1}
L	x	L	L/H-Flanke	L	L
H	x	L	L/H-Flanke	L	H
x	L	L	L/H-Flanke	H	L
H	L	L	L/H-Flanke	Q1	$\bar{Q1}$
x	H	L	L/H-Flanke	H	H
x	x	L	H/L-Flanke	Q1	Q1
x	x	H	x	x	L

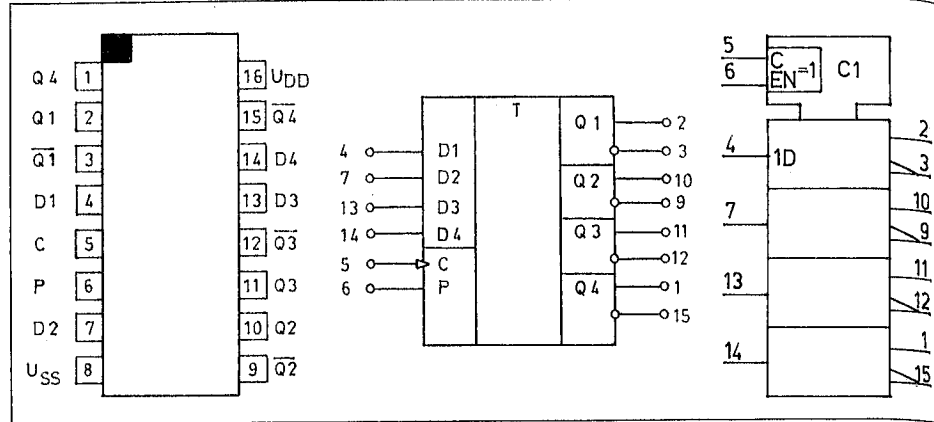
Typstandard: TGL 38998

Funktionstabelle (x = L oder H)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit C → O	t_{PC}	$U_{DD} = 5\text{ V}$		300	ns
		$U_{DD} = 10\text{ V}$		200	ns
		$U_{DD} = 15\text{ V}$		160	ns
Setzzeit der $\bar{J}\bar{K}$ -Eingänge	$t_{SJ\bar{K}}$	$U_{DD} = 5\text{ V}$	220		ns
		$U_{DD} = 10\text{ V}$	80		ns
		$U_{DD} = 15\text{ V}$	60		ns
Setzzeit Paralleleingänge	t_{SP}	$U_{DD} = 5\text{ V}$	100		ns
		$U_{DD} = 10\text{ V}$	50		ns
		$U_{DD} = 15\text{ V}$	40		ns
Rücksetzimpulsbreite	t_{RH}	$U_{DD} = 5\text{ V}$	200		ns
		$U_{DD} = 10\text{ V}$	90		ns

V 4042 D 4 Bit Auffangregister



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform V 4042 D: DIP-16, Plast (Bild 4)
 Bauform V 4042 S: SO-16 (Bild 29)
 Typstandard: TGL 38999

C	Eingänge		Ausgänge Q _n
	P		
L	L		D
L/H-Flanke	L		Latch
H	H		D
H/L-Flanke	H		Latch

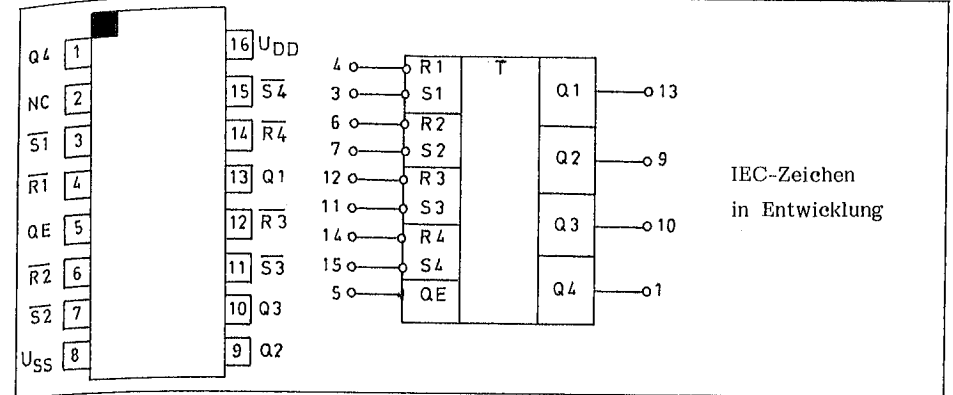
Funktionstabelle

(n = 1...4)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit D _n → Q _n	t _{PDQHL} t _{PDQLH}	U _{DD} = 5 V		220	ns
		U _{DD} = 10 V		110	ns
		U _{DD} = 15 V		80	ns
Verzögerungszeit D _n → Q _n	t _{PDQHL} t _{PDQLH}	U _{DD} = 5 V		300	ns
		U _{DD} = 10 V		150	ns
		U _{DD} = 15 V		100	ns
Verzögerungszeit C → Q	t _{PCQHL} t _{PCQLH}	U _{DD} = 5 V		450	ns
		U _{DD} = 10 V		200	ns
		U _{DD} = 15 V		160	ns
Verzögerungszeit C → Q	t _{PCQHL} t _{PCQLH}	U _{DD} = 5 V		500	ns
		U _{DD} = 10 V		230	ns
		U _{DD} = 15 V		180	ns

V 4044 D 4 RS-Flip-Flop



Anschlußbelegung und Schaltzeichen

Bauform V 4044 D: DIP-16, Plast (Bild 4)
 Bauform V 4044 S: SO-16 (Bild 29)
 Typstandard: TGL 42633

Funktionstabelle

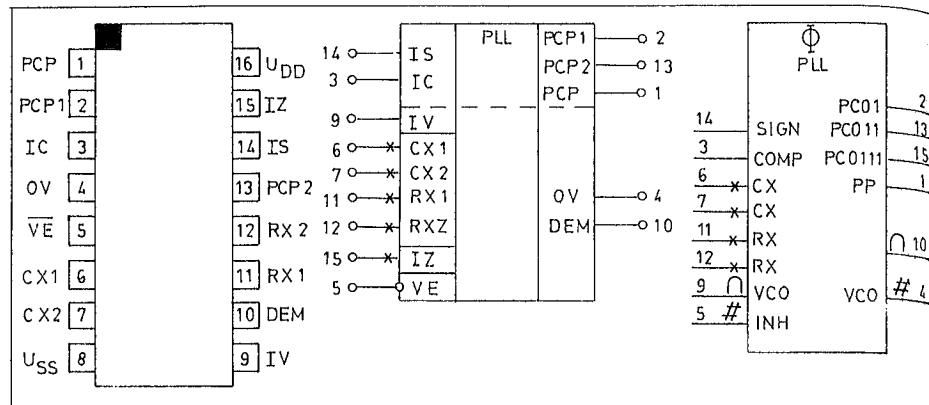
QE	Eingänge		Ausgänge Q _n
	S _n	R _n	
L	X	X	hochohmig
H	L	H	H
H	X	L	L
H	H	H	Latch

(n = 1...4,
 X = L oder H)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit R _n oder S _n zu Q	t _{P\bar{S}} t _{P\bar{R}}	U _{DD} = 5 V		300	ns
		U _{DD} = 10 V		140	ns
		U _{DD} = 15 V		100	ns
Selektions- und Deselektionszeit durch QE von Q = High	t _{PZH} t _{PHZ}	U _{DD} = 5 V		230	ns
		U _{DD} = 10 V		110	ns
		U _{DD} = 15 V		80	ns
Selektions- und Deselektionszeit durch QE von Q = Low	t _{PLZ} t _{PZL}	U _{DD} = 5 V		180	ns
		U _{DD} = 10 V		100	ns
		U _{DD} = 15 V		70	ns
SET- und RESET-Impulsbreite Low	t _{SL} t _{RL}	U _{DD} = 5 V	160		ns
		U _{DD} = 10 V	80		ns
		U _{DD} = 15 V	40		ns

V 4046 D PLL-Schaltung (Phasenregelkreis)



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 43014

Bezeichnung der Anschlüsse

PCP	Ausgang Phasenimpuls	U_{DD}	Betriebsspannung
PCP1	Ausgang Phasenkomparator 1	IZ	Z-Diode
IC	Komparatoreingang der Phasenkomparatoren	IS	Signaleingang Phasenkomparatoren
OV	Ausgang spannungsgesteuerter Oszillator	PCP2	Ausgang Phasenkomparator 2
\overline{VE}	Oszillatorfreigabe	RX1, RX2	Widerstandsanschlüsse
CX1, CX2	Kapazitätsanschlüsse	DEM	Ausgang Demodulator
U_{SS}	Bezugspotential	IV	Eingang spannungsgesteuerter Oszillator

Der Schaltkreis V 4046 D beinhaltet einen spannungsgesteuerten Oszillator (VCO) und 2 verschiedene Phasenkomparatoren, die einen gemeinsamen Eingangsverstärker und einen gemeinsamen Komparatoreingang haben. In Verbindung mit der einfachen externen Beschaltung wird der Aufbau von PLL-Schaltungen ermöglicht. Die einzelnen Schaltungskomplexe sind aber auch getrennt anwendbar. Zur Stabilisierung der externen Spannungsversorgung ist eine Z-Diode integriert.

Externe Beschaltung

	min.	max.	Einheit
RX1	5	$1 \cdot 10^3$	kOhm
RX2	5	$1 \cdot 10^3$	kOhm
CX1	$U_{DD} \geq 3 \text{ V}$	100	pF
	$U_{DD} \geq 10 \text{ V}$	50	pF
R_{DEM}		$1 \cdot 10^3$	kOhm

VCO-Teil

Der spannungsgesteuerte Oszillator (VCO) benötigt für seinen Betrieb eine externe Kapazität CX1 und einen oder zwei externe Widerstände RX1, RX2. Mit RX1 und CX1 wird der Frequenzbereich des VCO festgelegt. RX2 dient zur Erzeugung eines Frequenzoffsets. Wird dieser nicht benötigt, so bleibt der Anschluß RX2 offen. Der VCO kann entweder direkt oder über einen Frequenzteiler an den Komparatoreingang IC angeschlossen werden. Der am VCC-Ausgang OV verfügbare typische CMOS-Pegelhub erlaubt den Anschluß von Typen der CMOS-Baureihen. Über den Eingang IV wird der VCO in seinem Frequenzbereich gesteuert.

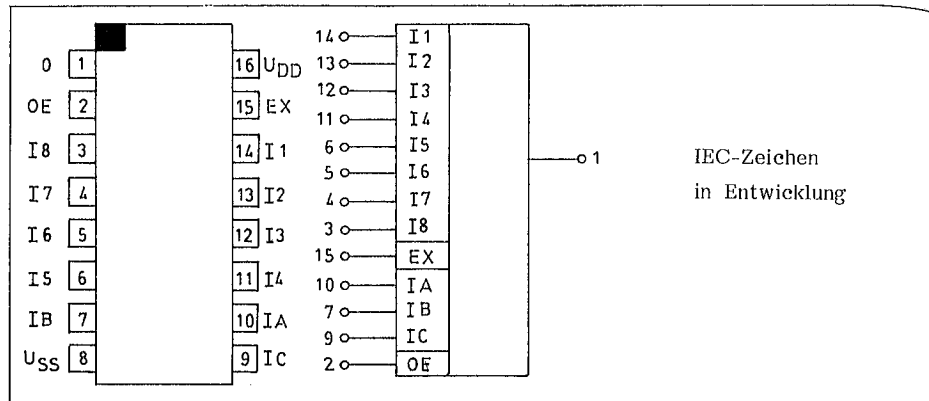
Das Tastverhältnis des Ausgangssignals beträgt 0,5. Der hohe Eingangswiderstand am Eingang IV vereinfacht den Entwurf der Tiefpaßfilter, da dann hohe Kapazitäts-zu-Widerstandsverhältnisse erlaubt sind. Die VCO-Eingangsspannung kann über einen Sourcefolger am Anschluß DEM ausgekoppelt werden. Wird dieser Anschluß benutzt, so ist er mit einem Widerstand R_{DEM} gegen Masse abzuschließen. Mit einem L-Pegel am Eingang \overline{VE} werden der VCO und der Sourcefolger aktiviert. Ein H-Pegel an diesem Eingang schaltet den VCO ab und minimiert dadurch den Leistungsbedarf des V 4046 D.

Phasenkomparatoren

Beide Phasenkomparatoren haben einen gemeinsamen Signaleingang IS und einen gemeinsamen Komparatoreingang IC. Eine direkte Kopplung am Signaleingang kann nur bei CMOS-Pegel-Ansteuerung vorgenommen werden. Unterschreitet das Eingangssignal die CMOS-Pegelwerte, so ist das Signal an IS einzukoppeln. Zu diesem Zweck ist der Signaleingang mit einem Verstärker und automatischer Gatevorspannungserzeugung ausgerüstet. Phasenkomparator 1 ist eine EX-OR-Schaltung, sie arbeitet analog zu einem übergesteuerten Brückenmischer. Um den Fangbereich maximal zu halten, müssen Signaleingangs- und Komparatorfrequenz ein Tastverhältnis von 0,5 haben. Ohne Eingangssignal hat der Phasenkomparator 1 eine Ausgangsspannung von $U_{DD}/2$.

Phasenkomparator 2 ist eine digitale, flankengesteuerte Speicherschaltung. Sie besteht aus 4 Flip-Flop, einer Steuerschaltung sowie einer Ausgabeschaltung mit Tristate-Charakteristik. Der Phasenkomparator arbeitet nur bei L/H-Flanken an Signal- und Komparatoreingängen. Das Tastverhältnis der Komparator- und Signaleingänge ist unkritisch. Ist die Signaleingangsfrequenz höher als die Komparatorfrequenz, so wird der p-Kanal-Transistor des Ausgangs PCP2 die meiste Zeit im ELN-Zustand gehalten und für die restliche Zeit zusammen mit dem n-Kanal-Transistor im AUS-Zustand, PCP2 befindet sich dann im hochohmigen Zustand. Im anderen Fall, wenn die Signaleingangsfrequenz kleiner ist, ist der n-Kanal-Transistor öfter eingeschaltet und der p-Kanal-Transistor befindet sich im AUS-Zustand.

V 4048 D Multifunktionsgatter



Anschlußbelegung und Schaltzeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 42632

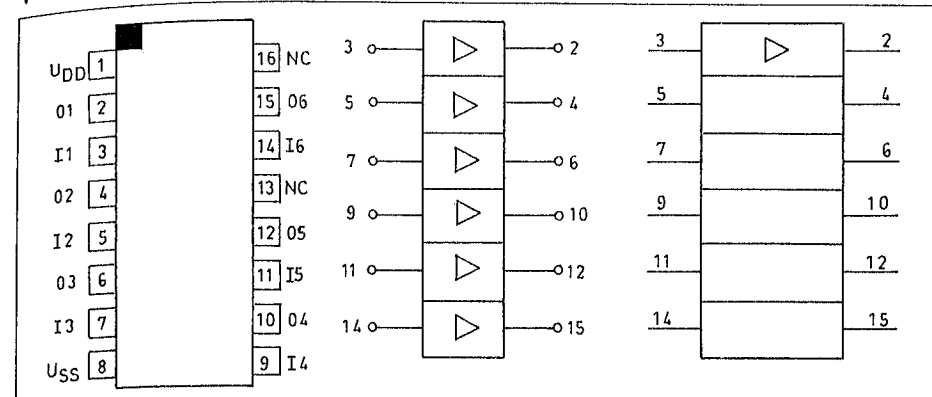
Funktionstabelle (EX = L/OE = H)

Ausgangs-funktion	Logikfunktion	IA	IB	IC	unbenutzte Eingänge
NOR	$O = \overline{I1+I2+I3+I4+I5+I6+I7+I8}$	L	L	L	U_{SS}
OR	$O = I1+I2+I3+I4+I5+I6+I7+I8$	L	L	H	U_{SS}
OR/AND	$O = (I1+I2+I3+I4) \cdot (I5+I6+I7+I8)$	L	H	L	U_{SS}
OR/NAND	$O = \overline{(I1+I2+I3+I4) \cdot (I5+I6+I7+I8)}$	L	H	H	U_{SS}
AND	$O = I1 \cdot I2 \cdot I3 \cdot I4 \cdot I5 \cdot I6 \cdot I7 \cdot I8$	H	L	L	U_{DD}
NAND	$O = \overline{I1 \cdot I2 \cdot I3 \cdot I4 \cdot I5 \cdot I6 \cdot I7 \cdot I8}$	H	L	H	U_{DD}
AND/NOR	$O = \overline{(I1 \cdot I2 \cdot I3 \cdot I4) + (I5 \cdot I6 \cdot I7 \cdot I8)}$	H	H	L	U_{DD}
AND/OR	$O = (I1 \cdot I2 \cdot I3 \cdot I4) + (I5 \cdot I6 \cdot I7 \cdot I8)$	H	H	H	U_{DD}

Ausgewählte Kennwerte

Kennwerte	Kurz-zeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit In \rightarrow O	t_{PHL}	$U_{DD} = 5 V$		600	ns
	t_{PLH}	$U_{DD} = 10 V$		300	ns
		$U_{DD} = 15 V$		240	ns
Verzögerungszeit EX \rightarrow O	t_{PEX}	$U_{DD} = 5 V$		380	ns
		$U_{DD} = 10 V$		180	ns
		$U_{DD} = 15 V$		130	ns
Selektions- und Deselektionszeit durch OE \rightarrow O	t_{PHZ}	$U_{DD} = 5 V$		160	ns
		$U_{DD} = 10 V$		70	ns
		$U_{DD} = 15 V$		50	ns

V 4050 D 6 nichtinvertierende Treiberstufen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform V 4050 D: DIP-16, Plast (Bild 4)
Bauform V 4050 S: SO-16 (Bild 29)
Typstandard: TGL 38694

Funktionstabelle

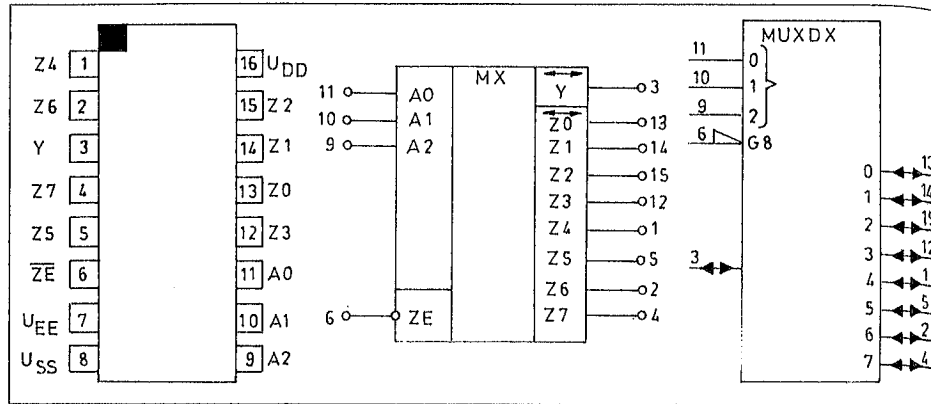
Eingang In	Ausgang On
L	L
H	H

(n = 1...6)

Ausgewählte Kennwerte

Kennwerte	Kurz-zeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit I \rightarrow O	t_{PLH}	$U_{DD} = U_{IH} = 5 V$		140	ns
		$U_{DD} = U_{IH} = 10 V$		80	ns
		$U_{DD} = U_{IH} = 15 V$		60	ns
Verzögerungszeit I \rightarrow O	t_{PHL}	$U_{DD} = U_{IH} = 5 V$		110	ns
		$U_{DD} = U_{IH} = 10 V$		55	ns
		$U_{DD} = U_{IH} = 15 V$		30	ns
Verzögerungszeit I \rightarrow O	t_{PLH}	$U_{DD} = 5 V$		90	ns
		$U_{IH} = 10 V$			
		$U_{DD} = 5 V$		80	ns
Verzögerungszeit I \rightarrow O	t_{PHL}	$U_{IH} = 15 V$			
		$U_{DD} = 5 V$		100	ns
		$U_{IH} = 10 V$			
Verzögerungszeit I \rightarrow O	t_{PHL}	$U_{DD} = 5 V$		100	ns
		$U_{IH} = 10 V$			
		$U_{DD} = 5 V$		100	ns
Verzögerungszeit I \rightarrow O	t_{PHL}	$U_{IH} = 15 V$			

V 4051 D 8-Kanal-Analog-Multiplexer/ Demultiplexer



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 43013

AO	A1	A2	Z \bar{E}	Kanal "EIN"
L	L	L	L	Z0
H	L	L	L	Z1
L	H	L	L	Z2
H	H	L	L	Z3
L	L	H	L	Z4
H	L	H	L	Z5
L	H	H	L	Z6
H	H	H	L	Z7
X	X	X	H	-

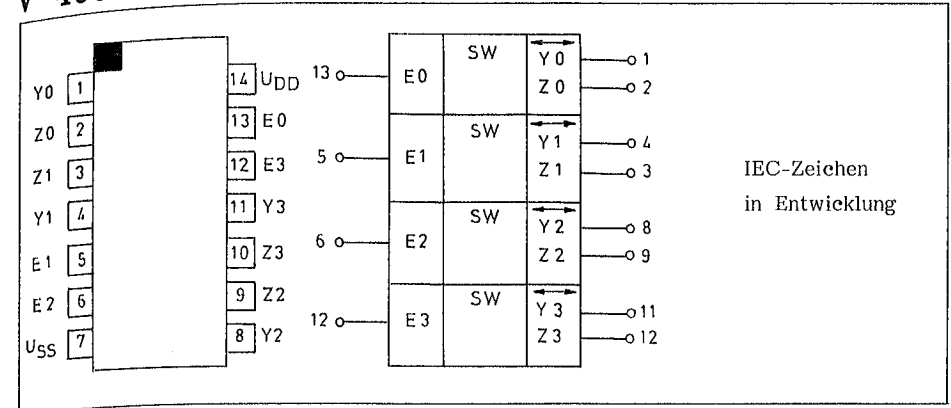
Funktionstabelle

(X = L oder H)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit Zn \rightarrow Y	t _{PZY}	U _{DD} = 5 V U _{ID} = 0 V oder U _{ID} = U _{DD}		60	ns
Y \rightarrow Zn	t _{PYZ}	U _{DD} = 10 V U _{ID} = 0 V oder U _{ID} = U _{DD}		30	ns
R _L = 10 kOhm U _{EE} = 0 V		U _{DD} = 15 V U _{ID} = 0 V oder U _{ID} = U _{DD}		20	ns

V 4066 D 4 bilaterale Analogschalter



Anschlußbelegung und Schaltzeichen

Bauform V 4066 D: DIP-14, Plast (Bild 3)
Bauform V 4066 S: SO-14 (Bild 28)
Typstandard: TGL 43014

Der Schaltkreis V 4066 D enthält 4 voneinander unabhängige bilaterale Analogschalter. Je Schalter ist ein Steuereingang E_n vorhanden, mit dem dieser vom EIN- in den AUS-Zustand und umgekehrt geschaltet werden kann.

Es gilt:

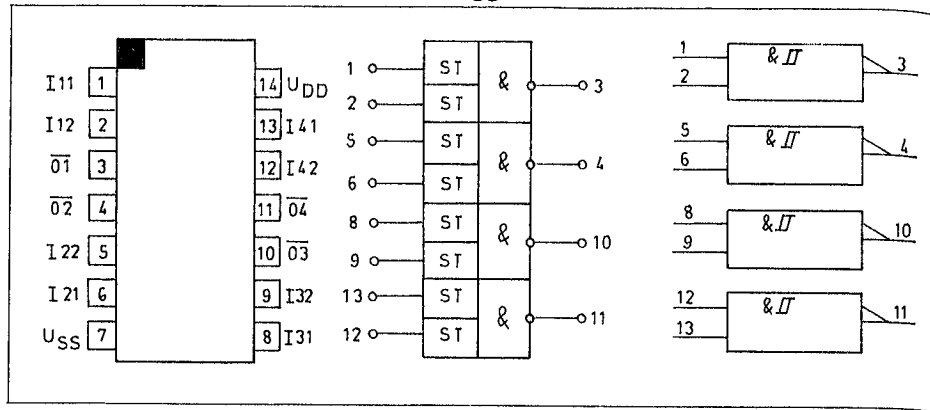
E_n = H Schalter EIN
E_n = L Schalter AUS

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit Y _n \rightarrow Z _n	t _{PYZ}	R _L = 200 kOhm U _{DD} = 5 V		40	ns
Z _n \rightarrow Y _n (n = 0...3)	t _{PZY}	U _{DD} = 10 V U _{DD} = 15 V		20 15	ns
Selektionszeit des Ausganges durch E _n	t _{PZH}	U _{ID} = 0 V U _{ID} = U _{DD} R _L = 1 kOhm U _{DD} = 5 V U _{IE} = 5 V U _{DD} = 10 V U _{IE} = 10 V U _{DD} = 15 V U _{IE} = 15 V		70 40 30	ns

IEC-Zeichen
in Entwicklung

V 4093 D 4 NAND-Gatter mit je 2 Eingängen mit Schmitt-Trigger-Verhalten



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform V 4093 D: DIP-14, Plast (Bild 3)
Bauform V 4093 S: SO-14 (Bild 28)

Typstandard: TGL 38692

Funktionstabelle

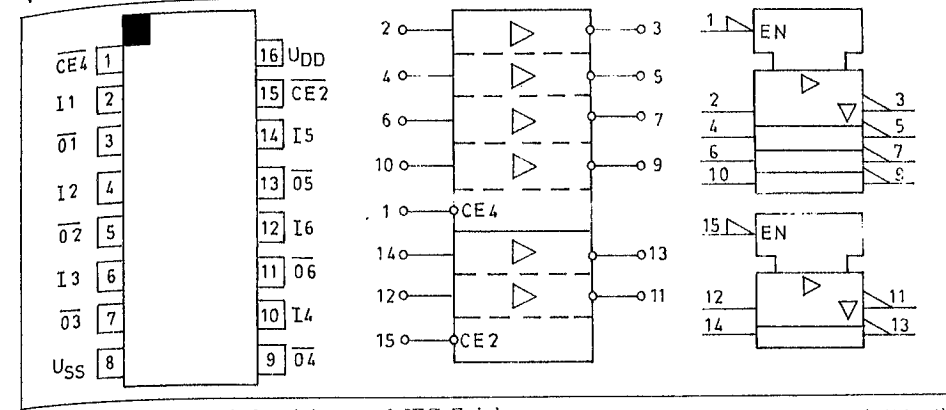
In1	In2	$\bar{O}n$
L	L	H
H	L	H
L	H	H
H	H	L

(n = 1...4)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Hysteresespannung	$U_{IP}-U_{IN}$	$U_{DD} = 5\text{ V}$	0,5	2	V
		$U_{DD} = 10\text{ V}$	1	4	V
		$U_{DD} = 15\text{ V}$	1,5	6	V
positive	U_{IP}	$U_{DD} = 5\text{ V}$	2,2	3,6	V
Triggerschwellspannung		$U_{DD} = 10\text{ V}$	4,6	7,1	V
negative	$ U_{IN} $	$U_{DD} = 15\text{ V}$	6,8	10,8	V
		$U_{DD} = 5\text{ V}$	0,9	2,8	V
Triggerschwellspannung		$U_{DD} = 10\text{ V}$	2,5	5,2	V
		$U_{DD} = 15\text{ V}$	0,4	7,4	V
		$U_{DD} = 5\text{ V}$		380	ns
Verzögerungszeit	t_{PHL}	$U_{DD} = 10\text{ V}$		180	ns
$I \rightarrow O$	t_{PLH}	$U_{DD} = 15\text{ V}$		130	ns

V 40098 D 6 invertierende Treiber mit Tristate-Ausgängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 38691

In	$\bar{C}Em$	$\bar{O}n$
L	L	H
L	H	hochohmig
H	L	L
H	H	hochohmig

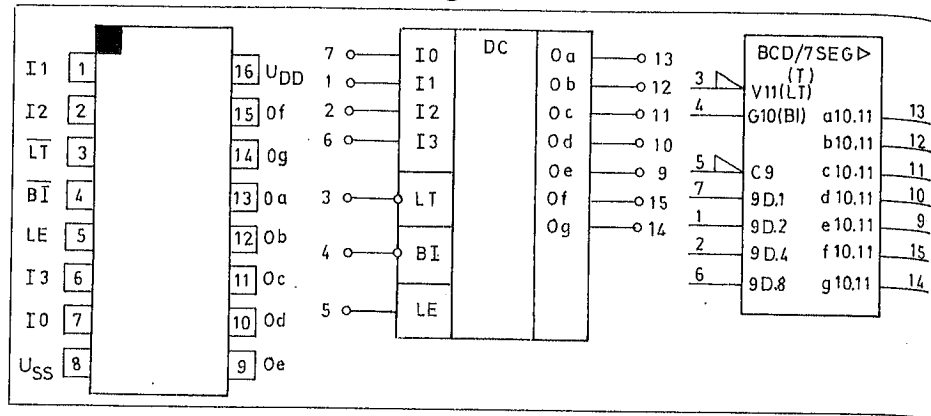
Funktionstabelle

(m = 4 für n = 1, 2, 3, 4)
(m = 2 für n = 5, 6)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Ausgangsstrom Low	I_{OL}	$U_{DD} = 5\text{ V}$	2,3		mA
		$U_{OL} = 0,4\text{ V}$			
		$U_{DD} = 10\text{ V}$	8		mA
		$U_{OL} = 0,5\text{ V}$			
Ausgangsstrom High	$ I_{OH} $	$U_{DD} = 15\text{ V}$	16		mA
		$U_{OL} = 1,5\text{ V}$			
		$U_{DD} = 5\text{ V}$	0,8		mA
		$U_{OH} = 4,6\text{ V}$			
Verzögerungszeit	t_{PHL}	$U_{DD} = 10\text{ V}$	2,5		mA
		$U_{DD} = 15\text{ V}$			
		$U_{OH} = 9,5\text{ V}$			
		$U_{DD} = 5\text{ V}$		160	ns
$I \rightarrow O$		$U_{DD} = 10\text{ V}$		70	ns
		$U_{DD} = 15\text{ V}$		50	ns

V 40511 D BCD-zu-7-Segment-Dekoder



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

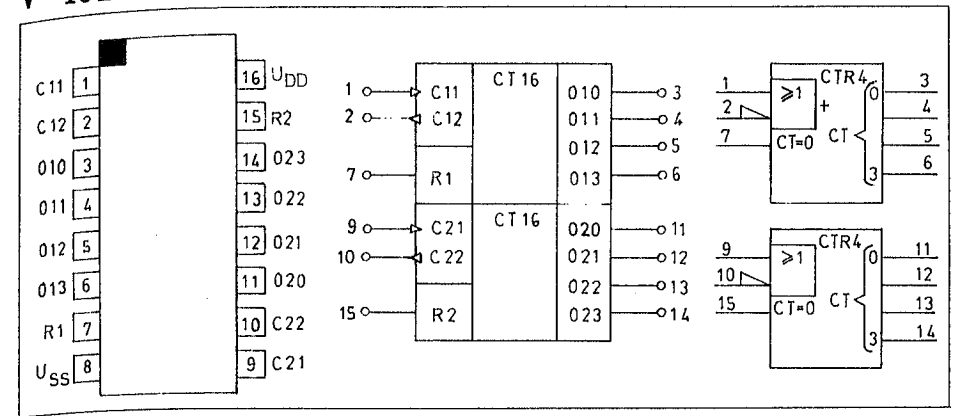
Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 38693

Funktionstabelle

LE	BI	LT	I3	I2	I1	I0	Oa	Ob	Oc	Od	Oe	Of	Og	Display
X	X	L	X	X	X	X	H	H	H	H	H	H	H	8
X	L	H	X	X	X	X	L	L	L	L	L	L	L	aus
L	H	H	L	L	L	L	H	H	H	H	H	H	L	0
L	H	H	L	L	L	H	L	H	H	L	L	L	L	1
L	H	H	L	L	H	L	H	H	L	H	H	L	H	2
L	H	H	L	L	H	H	H	H	H	L	L	H	H	3
L	H	H	L	H	L	L	L	H	H	L	L	H	H	4
L	H	H	L	H	L	H	H	L	H	H	L	H	H	5
L	H	H	L	H	H	L	H	L	H	H	H	H	H	6
L	H	H	L	H	H	H	H	H	H	L	L	L	L	7
L	H	H	H	L	L	L	H	H	H	H	H	H	H	8
L	H	H	H	L	L	H	H	H	H	L	H	H	H	9
L	H	H	H	L	H	L	H	H	H	L	H	H	H	A
L	H	H	H	L	H	H	L	L	H	H	H	H	H	b
L	H	H	H	H	L	L	H	L	L	H	H	L	L	c
L	H	H	H	H	H	L	H	H	H	H	L	H	H	d
L	H	H	H	H	H	L	H	L	L	H	H	H	H	E
L	H	H	H	H	H	H	H	L	L	L	H	H	H	F
H	H	H	X	X	X	X	+	+	+	+	+	+	+	+

(X = L oder H; + = abhängig von der bei L/H-Flanke an LE anliegenden Eingangsbelegung an I0...I3)

V 4520 D 2 binäre 4 Bit Vorwärtszähler



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 43016

Funktionstabelle

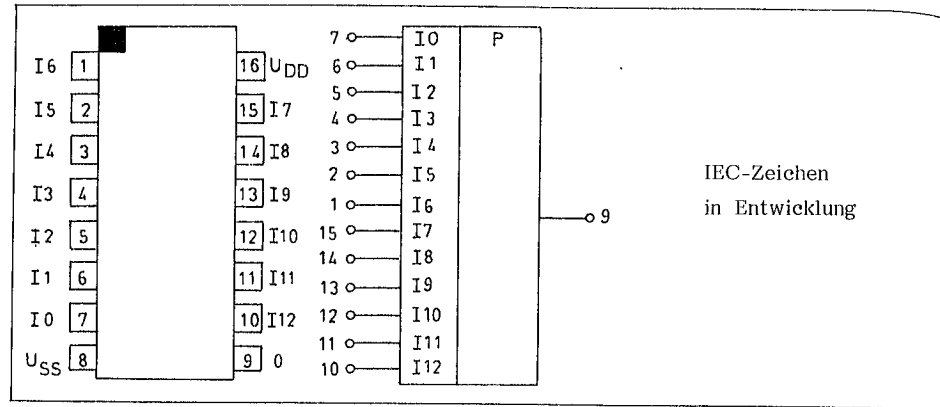
Cn1	Cn2	Rn	Zählerreaktion
L/H-Flanke	H	L	Increment Zähler
L	H/L-Flanke	L	Increment Zähler
H/L-Flanke	X	L	keine Änderung
X	L/H-Flanke	L	keine Änderung
H	H/L-Flanke	L	keine Änderung
L/H-Flanke	L	L	keine Änderung
X	X	H	On0...On3 = L

(n = 1; 2)
(X = L oder H)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit	t _{PC}	U _{DD} = 5 V		560	ns
Cnm → On		U _{DD} = 10 V		230	ns
(m;n = 1,2)	t _{PR}	U _{DD} = 15 V		160	ns
Verzögerungszeit		U _{DD} = 5 V		650	ns
Rn → On		U _{DD} = 10 V		225	ns
		U _{DD} = 15 V		170	ns

V 4531 D 13 Bit Paritätsprüfer



Anschlußbelegung und Schaltzeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 43016

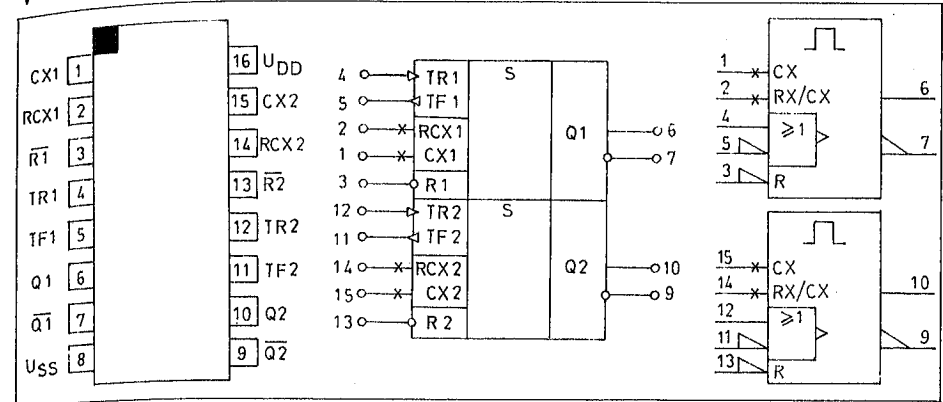
Funktionstabelle

Eingänge													Ausgang 0
I0	I1	I2	I3	I4	I5	I6	I7	I8	I9	I10	I11	I12	0
L	L	L	L	L	L	L	L	L	L	L	L	L	L
ungerade Anzahl von H-Belegungen													H
gerade Anzahl von H-Belegungen													L
H	H	H	H	H	H	H	H	H	H	H	H	H	H

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit I0...I11 → 0	t _{PHL}	U _{DD} = 5 V		580	ns
		U _{DD} = 10 V		240	ns
		U _{DD} = 15 V		180	ns
	t _{PLH}	U _{DD} = 5 V		540	ns
		U _{DD} = 10 V		220	ns
		U _{DD} = 15 V		180	ns
Verzögerungszeit I12 → 0	t _{P12HL}	U _{DD} = 5 V		420	ns
		U _{DD} = 10 V		180	ns
		U _{DD} = 15 V		140	ns
		U _{DD} = 5 V		340	ns
		U _{DD} = 10 V		140	ns
		U _{DD} = 15 V		100	ns

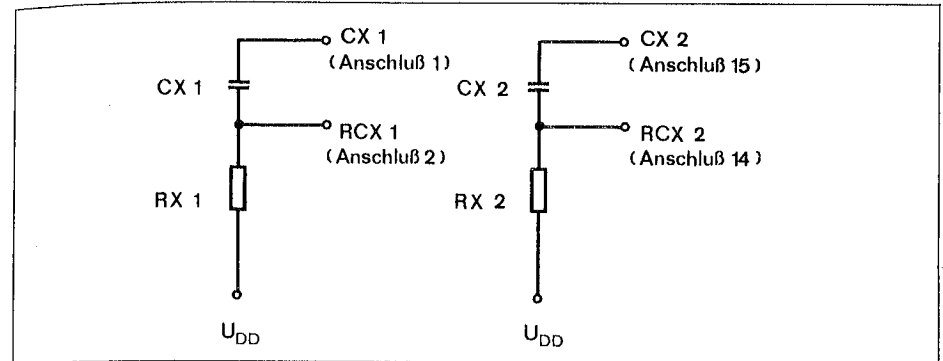
V 4538 D 2 x Monoflop



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 43017

Externe Beschaltung

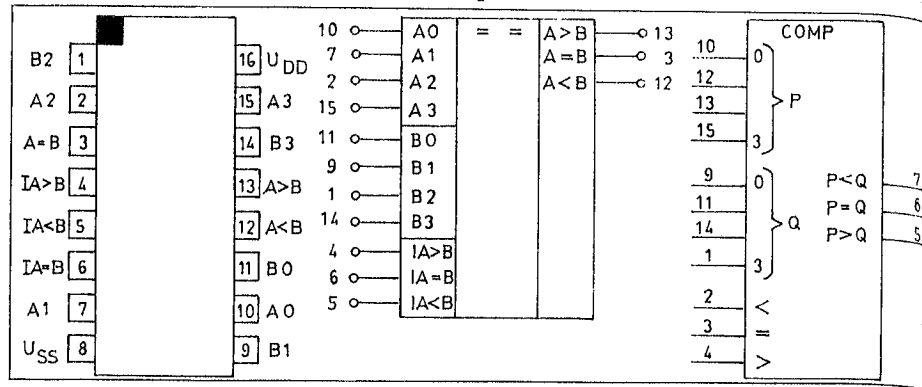


Kennwerte	Symbol	min.	max.	Einheit
externer Widerstand	RX1	4		kOhm
externer Widerstand	RX2	4		kOhm
externe Kapazität	CX1	5 · 10 ⁻³	100	µF
externe Kapazität	CX2	5 · 10 ⁻³	100	µF

Bezeichnung der Anschlüsse:

CX1, CX2	externe Kapazitäten	Q1, Q1̄,	Ausgänge	TR1, TF1,	Triggereingänge
RCX1,	externe Widerstände	Q2, Q2̄		TR2, TF2	
RCX2		U _{SS}	Bezugspotential		
R1̄, R2̄	Rücksetzeingänge	U _{DD}	Betriebsspannung		

V 4585 D 4 Bit Größenkomparator



Anschlußbelegung, Schaltzeichen und IEC-Zeichen Bauform: DIP-Plast 16, Plast (Bild 4)
Typstandard: TGL 43018

Komparatoreingänge				Übertragseingänge			Ausgänge		
A3, B3	A2, B2	A1, B1	A0, B0	IA < B	IA = B	IA > B	A < B	A = B	A > B
A3 > B3	X	X	X	X	X	H	L	L	H
A3 = B3	A2 > B2	X	X	X	X	H	L	L	H
A3 = B3	A2 = B2	A1 > B1	X	X	X	H	L	L	H
A3 = B3	A2 = B2	A1 = B1	A0 > B0	X	X	H	L	L	H
A3 = B3	A2 = B2	A1 = B2	A0 = B0	L	L	H	L	L	H
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	H	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	L	X	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 < B0	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 < B1	X	X	X	X	H	L	L
A3 = B3	A2 < B2	X	X	X	X	X	H	L	L
A3 < B3	X	X	X	X	X	X	H	L	L

X = L oder H

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit An; Bn → A > B, A = B, A < B	t _{PA} t _{PB}	U _{DD} = 5 V		600	ns
		U _{DD} = 10 V		250	ns
		U _{DD} = 15 V		160	ns
Verzögerungszeit IA = B, IA > B, IA < B → A > B, A = B, A < B	t _{PI}	U _{DD} = 5 V		400	ns
		U _{DD} = 10 V		160	ns
		U _{DD} = 15 V		120	ns

HCT-Schaltkreise

CMOS-Schaltkreise der Logikbaureihe U 74 HCT 00 DK sind durch folgende Eigenschaften gekennzeichnet:

- Kompatibilität zur internationalen CMOS-Baureihe 74 HCT 00,
- Anschluß- und Funktionskompatibilität zur internationalen LS-TTL-Baureihe 74 LS 00,
- Schaltgeschwindigkeit ähnlich der internationalen LS-TTL-Baureihe.
- Im Frequenzbereich bis etwa 5 MHz geringere Leistungsaufnahme der Schaltkreise gegenüber Schaltkreisen der LS-TTL-Baureihe, damit erhebliche Senkung des Aufwandes für die Realisierung von Stromversorgungseinheiten. Die geringere Leistungsaufnahme bildet die Voraussetzung für die Realisierung portabler, batteriegespeister, komfortabler Geräte und ermöglicht eine höhere Packungsdichte auf Leiterkarten und damit ein geringeres Gehäusevolumen.
- Die höhere Störsicherheit ermöglicht die Realisierung störsicherer Schaltungskonzepte und die Vergrößerung der Anwenderbreite von Logikschaltkreisen.
- Die Übereinstimmung in Anschlußfolge und Funktion sowie eine ähnliche Schaltgeschwindigkeit ermöglicht den Austausch mit Schaltkreisen der LS-TTL-Baureihe 74 LS 00.

Grenzwerte

Betriebsspannung	U _{CC} = -0,5 ... 7,0 V
Eingangsspannung	U _I = -0,5 ... 0,5 V
Ausgangsspannung	U _O = -0,5 ... 0,5 V
Eingangsdiodenstrom	I _{IK} ≤ 20 mA
Ausgangsdiodenstrom	I _{OK} ≤ 20 mA
Ausgangsstrom für Standardausgänge	I _O ≤ 25 mA
Ausgangsstrom für Buffer-Tristate-Ausgänge	I _O ≤ 35 mA
Betriebsstrom für IS mit Standardausgängen	I _{CC} , I _{GND} ≤ 50 mA
Betriebsstrom für IS mit Buffer-Tristate-Ausgänge	I _{CC} , I _{GND} ≤ 70 mA
Gesamtverlustleistung (DIP-Gehäuse) T _a = -40 ... 70 °C	P _{tot} ≤ 350 mW
Gesamtverlustleistung (DIP-Gehäuse) T _a = 85 °C	P _{tot} ≤ 250 mW
Lagertemperaturbereich	T _{stg} = -40 ... 85 °C

Betriebsbedingungen

Betriebsspannung	$U_{CC} = 4,5 \dots 5,5 \text{ V}$
Eingangsspannung ($t < 15 \text{ ms}$)	$U_I = -1,5 \dots U_{CC} + 1,5 \text{ V}$
($t < 15 \text{ ms}$)	$U_I = \text{GND} - 0,5 \dots U_{CC} + 0,5 \text{ V}$
Eingangsspannung H	$U_{IH} \leq 2 \text{ V}$
Eingangsspannung L	$U_{IL} \leq 0,8 \text{ V}$
Betriebstemperaturbereich	$T_a = -40 \dots 85 \text{ °C}$
Anstiegs- und Abfallzeit der Eingangsimpulse an Eingängen ohne Schmitt-Trigger-Charakteristik	$t_{LH}, t_{HL} \leq 500 \text{ ns}$

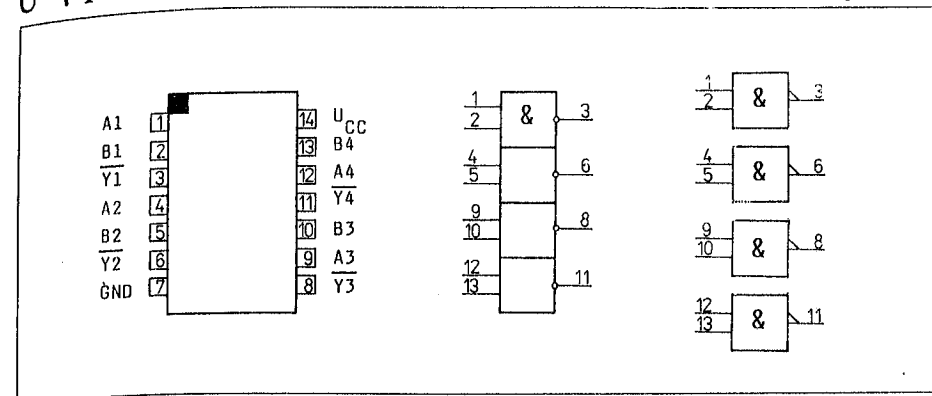
	Haltezeiten		
Taktfrequenzen	U 74 HCT 74 DK	$t_{HD} \leq 3 \text{ ns}$	
U 74 HCT 74, 175 DK	$f_c \leq 20 \text{ MHz}$	U 74 HCT 175, 374, 534 DK	$t_{HD} \leq 5 \text{ ns}$
U 74 HCT 374, 534 DK	$f_c \leq 18 \text{ MHz}$	U 74 HCT 192, 193 DK	$t_{HD} \leq 0 \text{ ns}$
Taktimpulsbreiten	Setzzeiten		
U 74 HCT 74, 175 DK	$t_{CL}, t_{CH} \leq 25 \text{ ns}$	U 74 HCT 74, 192, 193 374, 534 DK	$t_{SD} \leq 25 \text{ ns}$
U 74 HCT 192, 193, 534 DK	$t_{CL}, t_{CH} \leq 31 \text{ ns}$	U 74 HCT 175 DK	$t_{SD} \leq 20 \text{ ns}$
U 74 HCT 374 DK	$t_{CL}, t_{CH} \leq 28 \text{ ns}$		

Zählfrequenzen	
U 74 HCT 192, 193 DK	$f_{CU}, f_{CD} \leq 16 \text{ MHz}$

Statische Kennwerte

Ausgangsspannung H ($U_{CC} = 4,5 \text{ V}, -I_{OH} = 20 \text{ }\mu\text{A}$)	$U_{OH} = 4,4 \text{ V}$	Statische Stromaufnahme ($U_{CC} = 5,5 \text{ V}$)	
Ausgangsspannung H ($U_{CC} = 4,5 \text{ V}, -I_{OH} = 4 \text{ mA}$)	$U_{OH} = 3,84 \text{ V}$	für Gatter-IS	$I_{CC} = 20 \text{ }\mu\text{A}$
für IS mit Standard-Ausgängen		für Flip-Flop	$I_{CC} = 40 \text{ }\mu\text{A}$
Ausgangsspannung H ($U_{CC} = 4,5 \text{ V}, -I_{OH} = 6 \text{ mA}$)	$U_{OH} = 3,84 \text{ V}$	für MSI-IS	$I_{CC} = 80 \text{ }\mu\text{A}$
für IS mit Bus-Treiber-Ausgängen		Reststrom der Tristate-Ausgänge im hochohmigen Zustand sowie der Ein-/Ausgänge im Zustand Eingabe	
Ausgangsspannung L ($U_{CC} = 4,5 \text{ V}, I_{OL} = 20 \text{ }\mu\text{A}$)	$U_{OL} = 0,1 \text{ V}$		
Ausgangsspannung L ($U_{CC} = 4,5 \text{ V}, I_{OL} = 4 \text{ mA}$)	$U_{OL} = 0,33 \text{ V}$		$I_{ZH}, I_{ZL} = 5 \text{ }\mu\text{A}$
für IS mit Standard-Ausgängen			
Ausgangsspannung L ($U_{CC} = 4,5 \text{ V}, I_{OL} = 6 \text{ mA}$)	$U_{OL} = 0,33 \text{ V}$		
für IS mit Bus-Treiber-Ausgängen			

U 74 HCT 00 DK 4 NAND-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 00 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 00 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/02

Funktionstabelle

An	Bn	\overline{Yn}
L	L	H
H	L	H
L	H	H
H	H	L

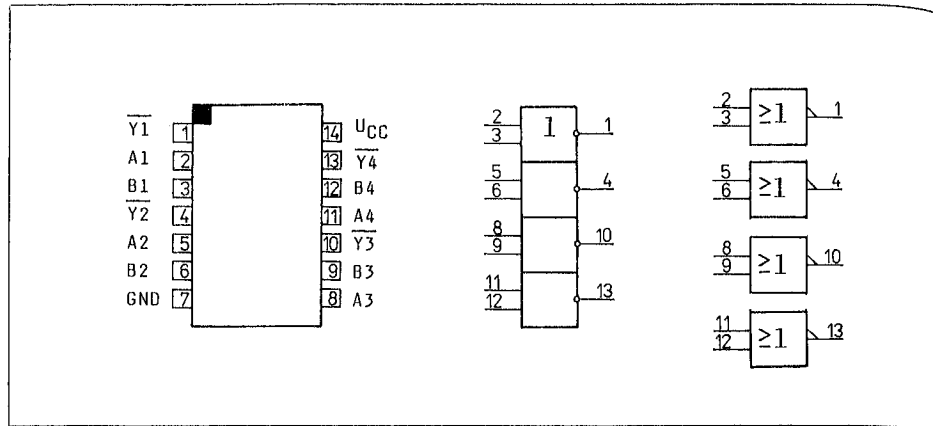
(n = 1 bis 4)

Ausgewählte Kennwerte

* Standardausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit	t_P	$T_a = -40 \text{ bis } 85 \text{ °C}$		25	ns
	t_P	$T_a = 25 \text{ °C}$		20	ns
Anstiegs- und Abfallzeit	t_T	$T_a = -40 \text{ bis } 85 \text{ °C}$		19	ns
	t_T	$T_a = 25 \text{ °C}$		15	ns
Eingangskapazität	C_I	$T_a = 25 \text{ °C}$		10	pF

U 74 HCT 02 DK 4 NOR-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 02 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 02 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/03

Funktionstabelle

An	Bn	\bar{Y}_n
L	L	H
H	L	L
L	H	L
H	H	L

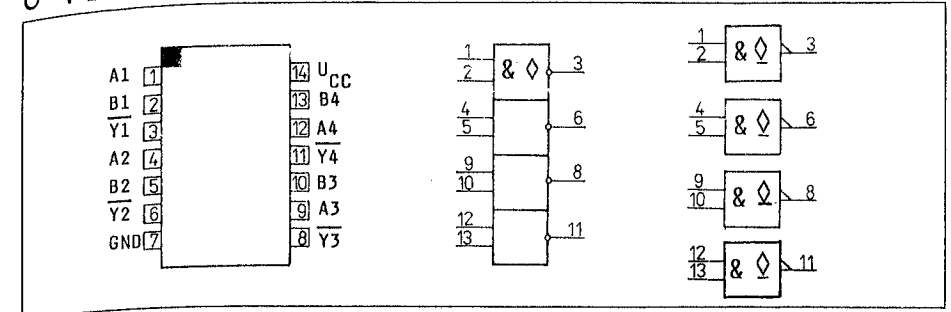
(n = 1 bis 4)

Ausgewählte Kennwerte

* Standardausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit	t_P	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		28	ns
	t_P	$T_a = 25 \text{ }^\circ\text{C}$		22	ns
Anstiegs- und Abfallzeit	t_T	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		19	ns
	t_T	$T_a = 25 \text{ }^\circ\text{C}$		15	ns
Eingangskapazität	C_I	$T_a = 25 \text{ }^\circ\text{C}$		10	pF

U 74 HCT 03 DK 4 NAND-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 03 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 03 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/22

Funktionstabelle

An	Bn	\bar{Y}_n
L	L	hochohmig
H	L	hochohmig
L	H	hochohmig
H	H	L

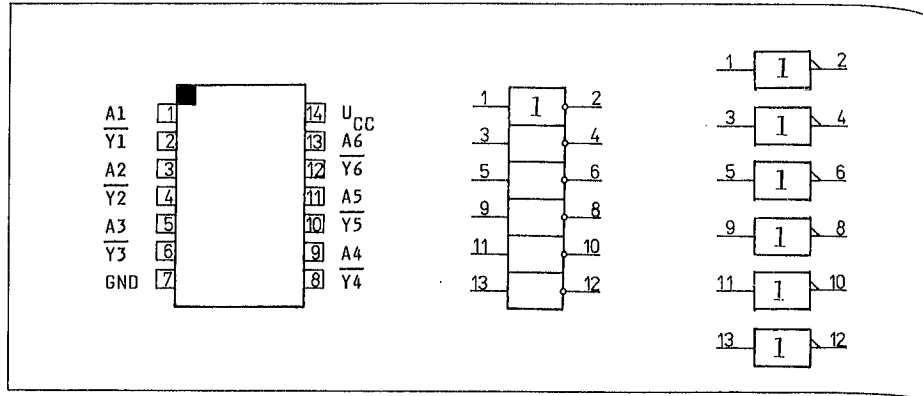
(n = 1 bis 4)

Ausgewählte Kennwerte

* Standardausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit hochohmig \rightarrow Low	t_{PZL}	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		30	ns
	t_{PLZ}	$T_a = 25 \text{ }^\circ\text{C}$		24	ns
Anstiegs- und Abfallzeit Low \rightarrow hochohmig	t_T	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		19	ns
	t_T	$T_a = 25 \text{ }^\circ\text{C}$		15	ns
Eingangskapazität	C_I	$T_a = 25 \text{ }^\circ\text{C}$		10	pF

U 74 HCT 04 DK 6 Inverter



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 04 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 04 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/04

Funktionstabelle

An	$\overline{Y_n}$
H	L
L	H

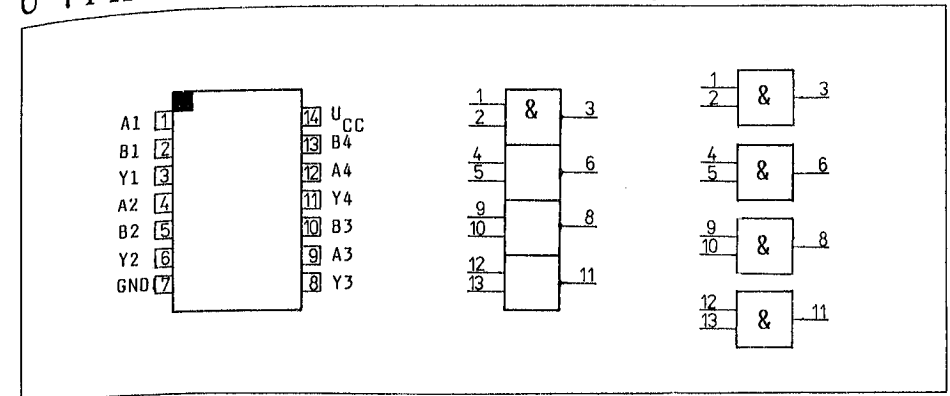
(n = 1 bis 6)

Ausgewählte Kennwerte

* Standardausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Anstiegs- und Abfallzeit	t_T	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		19	ns
	t_T	$T_a = 25 \text{ }^\circ\text{C}$		15	ns
Verzögerungszeit	t_P	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		25	ns
	t_P	$T_a = 25 \text{ }^\circ\text{C}$		20	ns
Eingangskapazität	C_I	$T_a = 25 \text{ }^\circ\text{C}$		10	pF

U 74 HCT 08 DK 4 AND-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 08 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 08 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/11

Funktionstabelle

A _n	B _n	Y _n
L	L	L
H	L	L
L	H	L
H	H	H

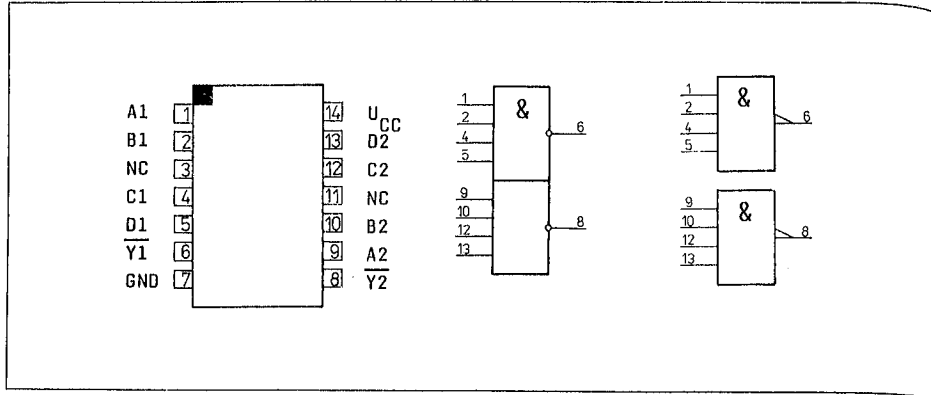
(n = 1 bis 4)

Ausgewählte Kennwerte

* Standardausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Anstiegs- und Abfallzeit	t_T	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		19	ns
	t_T	$T_a = 25 \text{ }^\circ\text{C}$		15	ns
Verzögerungszeit	t_P	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		30	ns
	t_P	$T_a = 25 \text{ }^\circ\text{C}$		24	ns
Eingangskapazität	C_I	$T_a = 25 \text{ }^\circ\text{C}$		10	pF

U 74 HCT 20 DK 2 NAND-Gatter mit je 4 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 20 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 20 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/12

Funktionstabelle

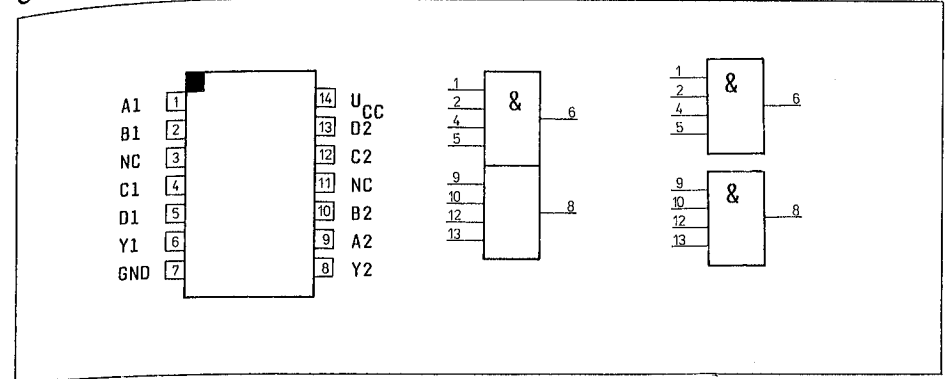
An	Bn	Cn	Dn	\bar{Y}_n
L	x	x	x	H
x	L	x	x	H
x	x	L	x	H
x	x	x	L	H
H	H	H	H	L

(n = 1, 2)
 (x = L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	* Standardausgänge *		
			min.	max.	Einheit
Verzögerungszeit	t_P	$T_a = -40 \text{ bis } 85 \text{ °C}$		35	ns
	t_P	$T_a = 25 \text{ °C}$		28	ns
Anstiegs- und Abfallzeit	t_T	$T_a = -40 \text{ bis } 85 \text{ °C}$		19	ns
	t_T	$T_a = 25 \text{ °C}$		15	ns
Eingangskapazität	C_I	$T_a = 25 \text{ °C}$		10	pF

U 74 HCT 21 DK 2 AND-Gatter mit je 4 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 21 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 21 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/13

Funktionstabelle

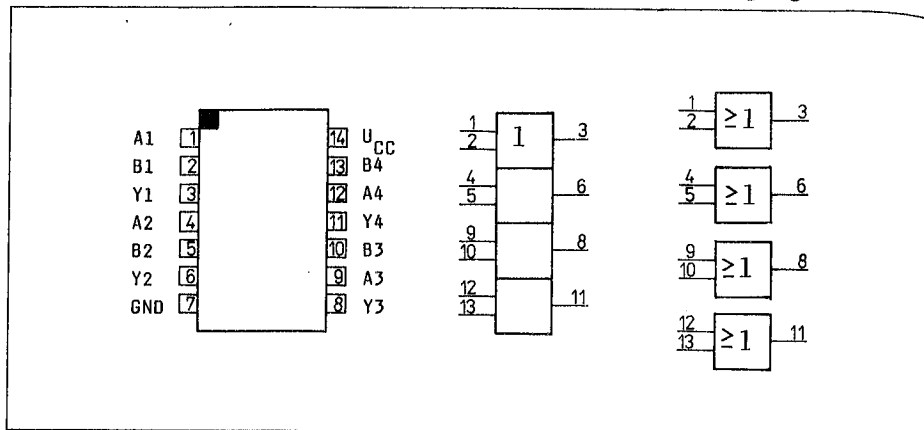
An	Bn	Cn	Dn	Yn
L	x	x	x	L
x	L	x	x	L
x	x	L	x	L
x	x	x	L	L
H	H	H	H	H

(n = 1, 2)
 (x = L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	* Standardausgänge *		
			min.	max.	Einheit
Verzögerungszeit	t_P	$T_a = -40 \text{ bis } 85 \text{ °C}$		35	ns
	t_P	$T_a = 25 \text{ °C}$		28	ns
Anstiegs- und Abfallzeit	t_T	$T_a = -40 \text{ bis } 85 \text{ °C}$		19	ns
	t_T	$T_a = 25 \text{ °C}$		15	ns
Eingangskapazität	C_I	$T_a = 25 \text{ °C}$		10	pF

U 74 HCT 32 DK 4 OR-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 32 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 32 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/14

Funktionstabelle

An	Bn	Yn
L	L	L
H	L	H
L	H	H
H	H	H

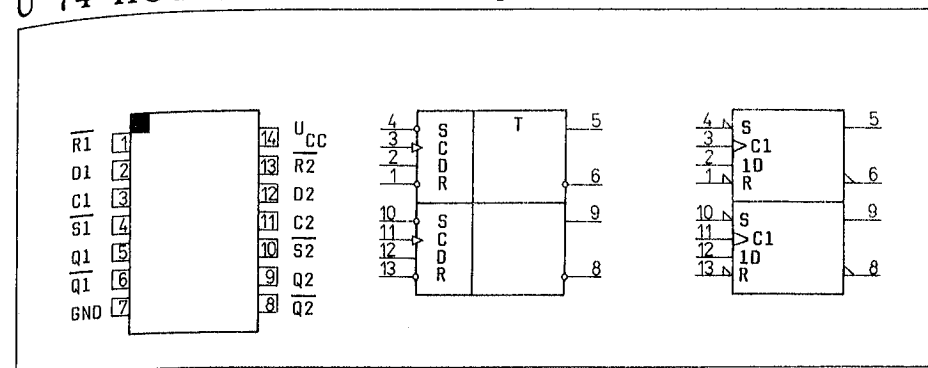
(n = 1 bis 4)

Ausgewählte Kennwerte

* Standardausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit	t_p	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		30	ns
	t_p	$T_a = 25 \text{ }^\circ\text{C}$		24	ns
Anstiegs- und Abfallzeit	t_T	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		19	ns
	t_T	$T_a = 25 \text{ }^\circ\text{C}$		15	ns
Eingangskapazität	C_I	$T_a = 25 \text{ }^\circ\text{C}$		10	pF

U 74 HCT 74 DK 2 D-Flip-Flop



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 74 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 74 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/06

Funktionstabelle

C	Eingänge			Ausgänge	
	D	\bar{S}	\bar{R}	Q_t	\bar{Q}_t
L/H-Flanke	H	H	H	H	L
L/H-Flanke	L	H	H	L	H
x	x	L	L	H ¹⁾	H ¹⁾
x	x	H	L	L	H
x	x	L	H	H	L
L	x	H	H	Q_{t-1}	\bar{Q}_{t-1}

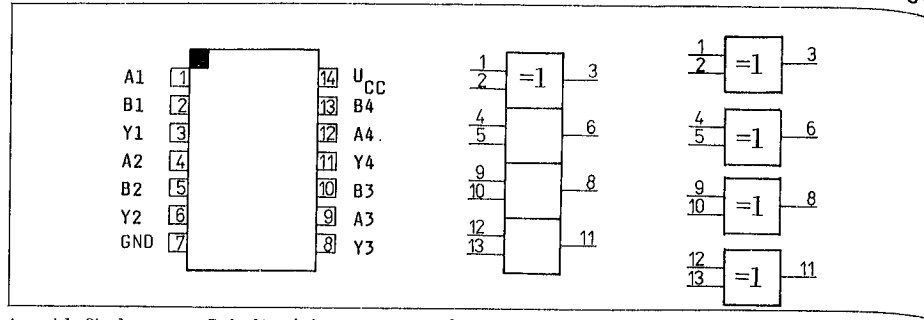
1) Zustand der Ausgänge undefiniert, wenn \bar{S} und \bar{R} gleichzeitig auf H-Potential geschaltet werden

Ausgewählte Kennwerte

* Standardausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit	t_{PC}	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		44	ns
$C_n \rightarrow Q_n, \bar{Q}_n$	t_{PC}	$T_a = 25 \text{ }^\circ\text{C}$		35	ns
Verzögerungszeit	$t_{P\bar{S}}$	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		50	ns
$\bar{S}_n, \bar{R}_n \rightarrow Q_n, \bar{Q}_n$	$t_{P\bar{S}}$	$T_a = 25 \text{ }^\circ\text{C}$		40	ns
	$t_{P\bar{R}}$	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		50	ns
	$t_{P\bar{R}}$	$T_a = 25 \text{ }^\circ\text{C}$		50	ns
Anstiegs- und Abfallzeit	t_T	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		19	ns
	t_T	$T_a = 25 \text{ }^\circ\text{C}$		15	ns
Eingangskapazität	C_I	$T_a = 25 \text{ }^\circ\text{C}$		10	pF

U 74 HCT 86 DK 4 Exklusiv-OR-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 86 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 86 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/05

Funktionstabelle

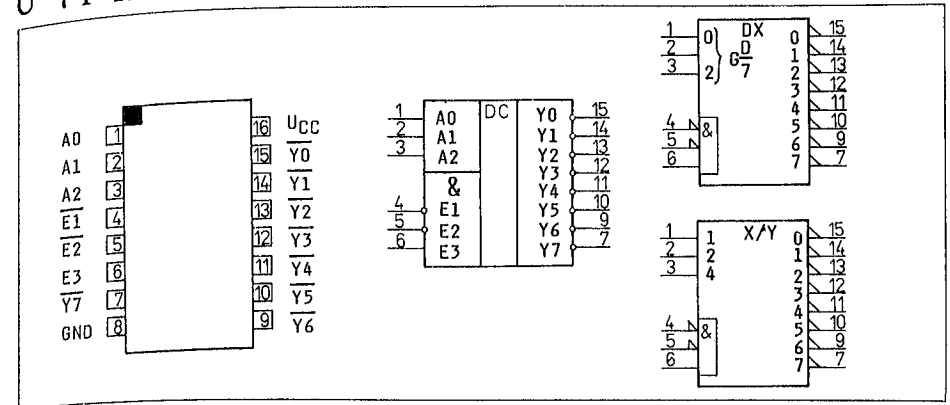
An	Bn	Yn
L	L	L
H	L	H
L	H	H
H	H	L

(n = 1 bis 4)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	* Standardausgänge *		
			min.	max.	Einheit
Verzögerungszeit	t_P	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		40	ns
	t_P	$T_a = 25 \text{ }^\circ\text{C}$		32	ns
Anstiegs- und Abfallzeit	t_T	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		19	ns
	t_T	$T_a = 25 \text{ }^\circ\text{C}$		15	ns
Eingangskapazität	C_I	$T_a = 25 \text{ }^\circ\text{C}$		10	pF

U 74 HCT 138 DK 1 aus 8 Dekoder/Demultiplexer



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 138 DK: DIP-16, Plast (Bild 4)
 Bauform U 74 HCT 138 S: SO-16 (Bild 29)
 Typstandard: TGL 42643/08

Funktionstabelle

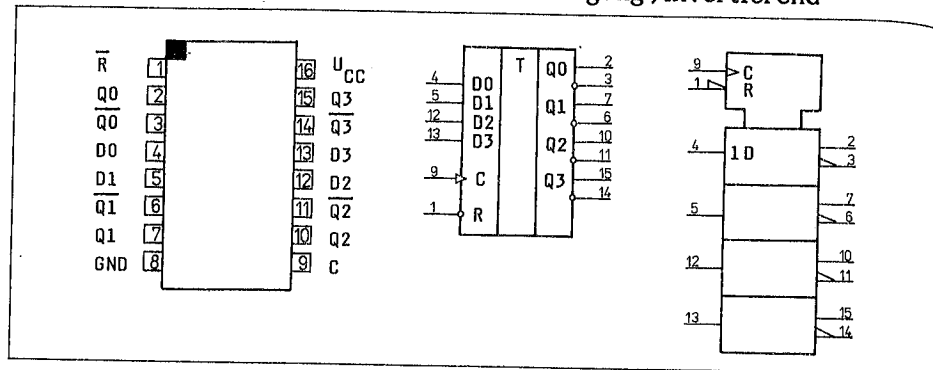
Steuereingänge Freigabe/Auswahl			Eingänge			Ausgänge							
$\bar{E}1$	$\bar{E}2$	E3	A0	A1	A2	$\bar{Y}0$	$\bar{Y}1$	$\bar{Y}2$	$\bar{Y}3$	$\bar{Y}4$	$\bar{Y}5$	$\bar{Y}6$	$\bar{Y}7$
x	x	L	x	x	x	H	H	H	H	H	H	H	H
x	H	x	x	x	x	H	H	H	H	H	H	H	H
H	x	x	x	x	x	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	* Standardausgänge *		
			min.	max.	Einheit
Verzögerungszeit	t_{PA}	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		44	ns
	t_{PA}	$T_a = 25 \text{ }^\circ\text{C}$		35	ns
Verzögerungszeit	$t_{PE} t_{P\bar{E}}$	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		50	ns
	$t_{PE} t_{P\bar{E}}$	$T_a = 25 \text{ }^\circ\text{C}$		40	ns

U 74 HCT 175 DK

4 D-Flip-Flop mit gemeinsamen Rücksetzeingang, invertierend



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 175 DK: DIP-16, Plast (Bild 4)
 Bauform U 74 HCT 175 S: SO-16 (Bild 29)
 Typstandard: TGL 42643/15

Funktionstabelle

Eingänge			Ausgänge	
C	D _n	\bar{R}	Q _n	\bar{Q}_n
L/H-Flanke	H	H	H	L
L/H-Flanke	L	H	L	H
x	x	L	L	H

(n = 0 bis 3), (x = L oder H)

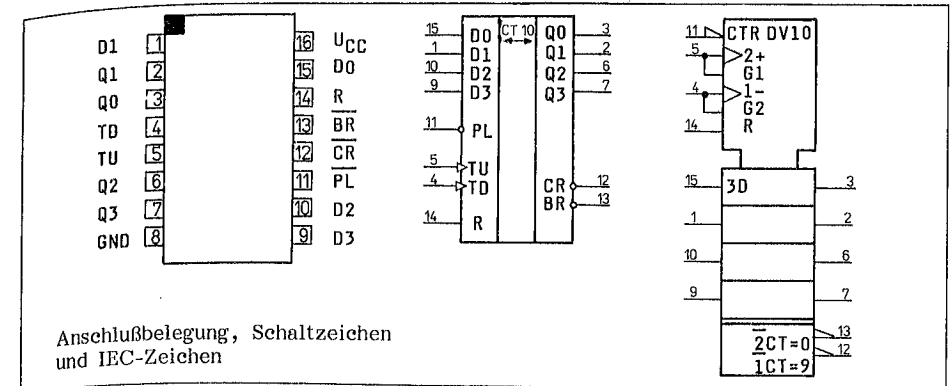
Ausgewählte Kennwerte

* Standardausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit C → Q _n , \bar{Q}_n	t _{PC}	T _a = -40 bis 85 °C		41	ns
Verzögerungszeit \bar{R} → Q _n	t _{PRHL}	T _a = 25 °C		33	ns
Verzögerungszeit \bar{R} → \bar{Q}_n	t _{PRLH}	T _a = -40 bis 85 °C		48	ns
Anstiegs- und Abfallzeit	t _T	T _a = 25 °C		38	ns
	t _T	T _a = -40 bis 85 °C		44	ns
	t _T	T _a = 25 °C		35	ns
Eingangskapazität	C _I	T _a = -40 bis 85 °C		19	ns
	C _I	T _a = 25 °C		15	ns
	C _I	T _a = 25 °C		10	pF

U 74 HCT 192 DK

Synchroner, voreinstellbarer BCD-Vor-/Rückwärtszähler



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 192 DK: DIP-16, Plast (Bild 4)
 Bauform U 74 HCT 192 S: SO-16 (Bild 29)
 Typstandard: TGL 42643/16 * Standardausgänge *

Funktionstabelle

Betriebsart	Eingänge								Ausgänge					
	R	$\bar{P}\bar{L}$	TU	TD	D0	D1	D2	D3	Q0	Q1	Q2	Q3	$\bar{C}\bar{R}$	$\bar{B}\bar{R}$
Rücksetzen	H	x	x	L	x	x	x	x	L	L	L	L	H	L
	H	x	x	H	x	x	x	x	L	L	L	L	H	H
Zähler voreinstellen	L	L	x	L	L	L	L	L	L	L	L	L	H	L
	L	L	x	H	L	L	L	L	L	L	L	L	H	H
	L	L	L	x	H	x	x	H	Q _n = D _n				L	H
	L	L	H	x	H	x	x	H	Q _n = D _n				H	H
Vorwärtszählen	L	H	↑	H	x	x	x	x	Vorwärtszählen				H ¹⁾	H
Rückwärtszählen	L	H	H	↑	x	x	x	x	Rückwärtszählen				H	H ²⁾

1) $\bar{C}\bar{R}$ = TU beim Zählerstand HxxH

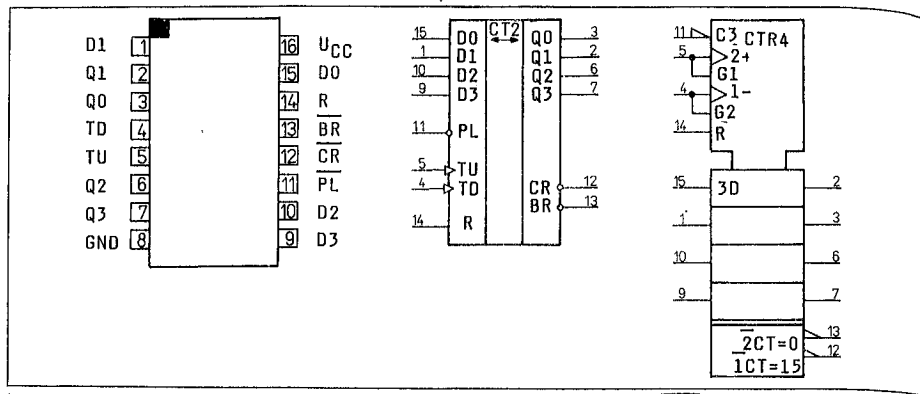
(x = L oder H, ↑ = L/H-Flanke)

Ausgewählte Kennwerte

2) $\bar{B}\bar{R}$ = TD beim Zählerstand LLLL

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit TU, TD → Q _n	t _{PTU}	T _a = -40 bis 85 °C		54	ns
Verzögerungszeit TU → $\bar{C}\bar{R}$ TD → $\bar{B}\bar{R}$	t _{PTD}	T _a = 25 °C		43	ns
Verzögerungszeit $\bar{P}\bar{L}$ → Q _n	t _p	T _a = -40 bis 85 °C		38	ns
Verzögerungszeit R → Q _n	t _p	T _a = 25 °C		30	ns
Verzögerungszeit $\bar{P}\bar{L}$ → Q _n	t _{p$\bar{P}\bar{L}$}	T _a = -40 bis 85 °C		55	ns
Verzögerungszeit R → Q _n	t _{p$\bar{P}\bar{L}$}	T _a = 25 °C		44	ns
Verzögerungszeit	t _{PR}	T _a = -40 bis 85 °C		50	ns
	t _{PR}	T _a = 25 °C		40	ns

U 74 HCT 193 DK Synchroner, voreinstellbarer 4 Bit binärer Vor-/Rückwärtszähler



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 193 DK: DIP-16, Plast (Bild 4)
 Bauform U 74 HCT 193 S: SO-16 (Bild 29)
 Typstandard: TGL 42643/17

Funktionstabelle

* Standardausgänge *

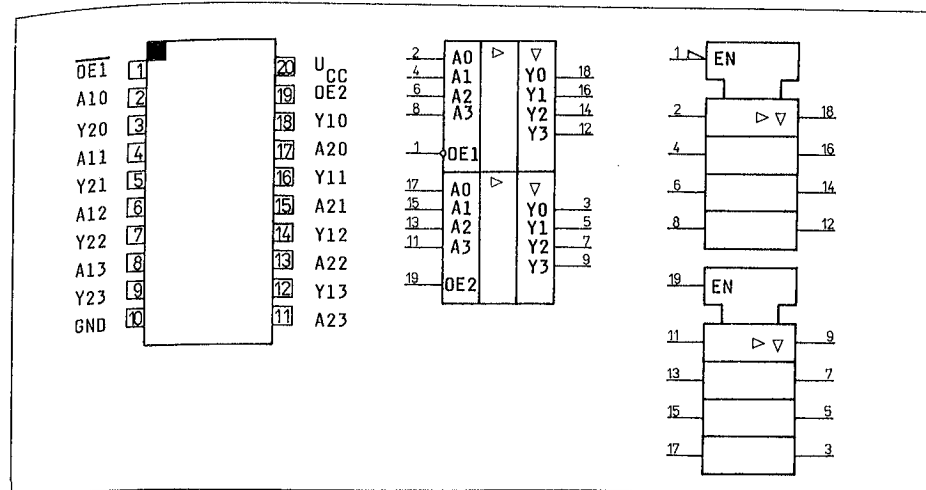
Betriebsart	Eingänge								Ausgänge					
	R	\overline{PL}	TU	TD	D0	D1	D2	D3	Q0	Q1	Q2	Q3	\overline{CR}	\overline{BR}
Rücksetzen	H	x	x	L	x	x	x	x	L	L	L	L	H	L
Zähler voreinstellen	L	L	x	L	L	L	L	L	L	L	L	L	H	L
Vorwärtszählen	L	L	x	H	L	L	L	L	L	L	L	L	H	H
	L	L	L	x	H	H	H	H	H	H	H	H	L	H
	L	L	H	x	H	H	H	H	H	H	H	H	H	H
	L	L	x	x	x	x	x	x	Qn = Dn				H	H
Rückwärtszählen	L	H	H	↑	x	x	x	x	Vorwärtszählen				H ¹⁾	H
	L	H	H	↑	x	x	x	x	Rückwärtszählen				H	H ²⁾

1) \overline{CR} = TU beim Zählerstand HHHH (x = L oder H, ↑ = L/H-Flanke)
 2) \overline{BR} = TD beim Zählerstand LLLL

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit TU, TD → Qn	t _{PTU} ;	T _a = -40 bis 85 °C		54	ns
	t _{PTD}	T _a = 25 °C		43	ns
Verzögerungszeit TU → \overline{CR} TD → \overline{BR}	t _P	T _a = -40 bis 85 °C		38	ns
	t _P	T _a = 25 °C		30	ns
Verzögerungszeit \overline{PL} → Qn	t _{P\overline{PL}}	T _a = -40 bis 85 °C		58	ns
	t _{P\overline{PL}}	T _a = 25 °C		46	ns

U 74 HCT 241 DK 2 x 4-Bit-Buffer/Leitungstreiber, nicht invertierend



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 241 DK: DIP-20, Plast (Bild 8)
 Bauform U 74 HCT 241 S: SO-20 (Bild 30)
 Typstandard: TGL 42643/18

Funktionstabelle

Eingänge		Ausgänge
$\overline{OE1}$	A1n	Y1n
L	L	L
L	H	H
H	x	hochohmig

Eingänge		Ausgänge
$\overline{OE2}$	A2n	Y2n
H	L	L
H	H	H
L	x	hochohmig

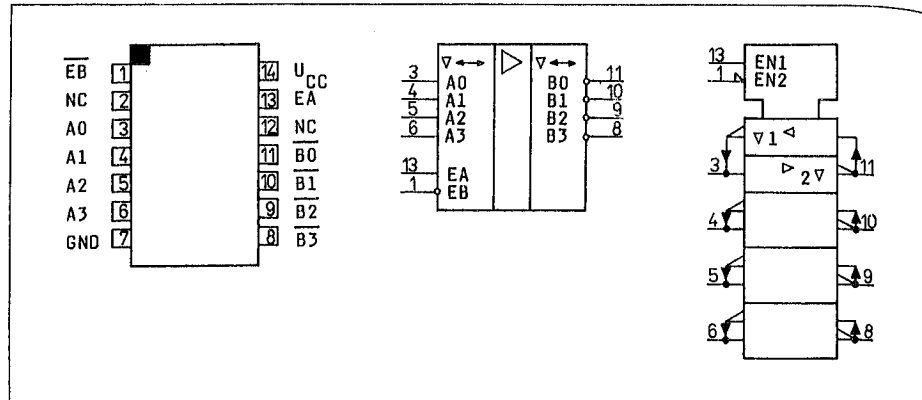
(n = 0 bis 3), (x = L oder H)

* Buffer-Tristate-Ausgänge *

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit A → Y	t _P	T _a = -40 bis 85 °C		28	ns
	t _P	T _a = 25 °C		22	ns
Selektionszeit hochohmig → High, Low	t _{PZH} ;	T _a = -40 bis 85 °C		38	ns
	t _{PZL}	T _a = 25 °C		30	ns
Deselektionszeit High, Low → hochohmig	t _{PHZ} ;	T _a = -40 bis 85 °C		38	ns
	t _{PLZ}	T _a = 25 °C		30	ns
Anstiegs- und Abfallzeit	t _T	T _a = -40 bis 85 °C		15	ns
	t _T	T _a = 25 °C		12	ns

U 74 HCT 242 DK 4 Bit Bus-Transceiver, invertierend



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 242 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 242 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/09

Steuereingänge		An	\bar{B}_n
EA	$\bar{E}\bar{B}$		
H	H	Ausgang	Eingang
H	H	H	L
H	H	L	H
L	H	hochohmig	hochohmig
H	L	hochohmig	hochohmig
L	L	Eingang	Ausgang
L	L	H	L
L	L	L	H

Funktionstabelle

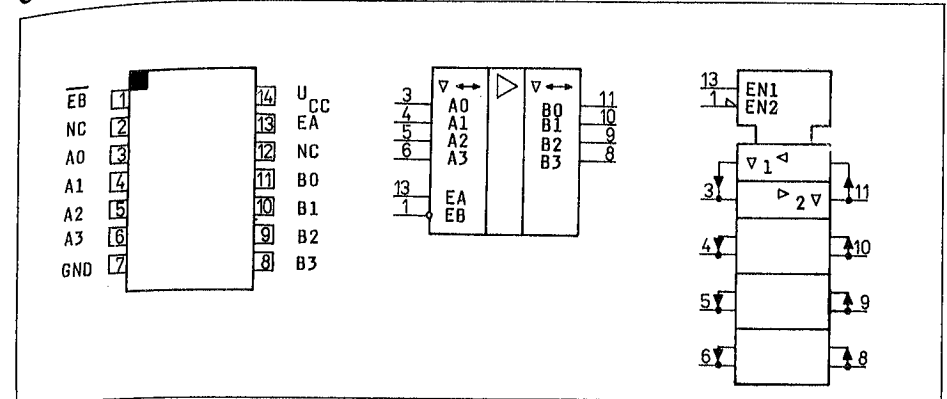
(n = 0 bis 3)

Ausgewählte Kennwerte

* Buffer-Tristate-Ausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit	t_P	$T_a = -40$ bis 85 °C		38	ns
A \rightarrow \bar{B} , $\bar{B} \rightarrow$ A	t_P	$T_a = 25$ °C		30	ns
Selektionszeit	t_{PZH}	$T_a = -40$ bis 85 °C		56	ns
hochohmig \rightarrow High, Low	t_{PZL}	$T_a = 25$ °C		45	ns
Deselektionszeit	t_{PHZ}	$T_a = -40$ bis 85 °C		56	ns
High, Low \rightarrow hochohmig	t_{PLZ}	$T_a = 25$ °C		45	ns
Anstiegs- und Abfallzeit	t_T	$T_a = -40$ bis 85 °C		15	ns
	t_T	$T_a = 25$ °C		12	ns

U 74 HCT 243 DK 4 Bit Bus-Transceiver, nicht invertierend



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 243 DK: DIP-14, Plast (Bild 3)
 Bauform U 74 HCT 243 S: SO-14 (Bild 28)
 Typstandard: TGL 42643/09

Funktionstabelle

Steuereingänge		An	Bn
EA	$\bar{E}\bar{B}$		
H	H	Ausgang	Eingang
H	H	H	H
H	H	L	L
L	H	hochohmig	hochohmig
H	L	hochohmig	hochohmig
L	L	Eingang	Ausgang
L	L	H	H
L	L	L	L

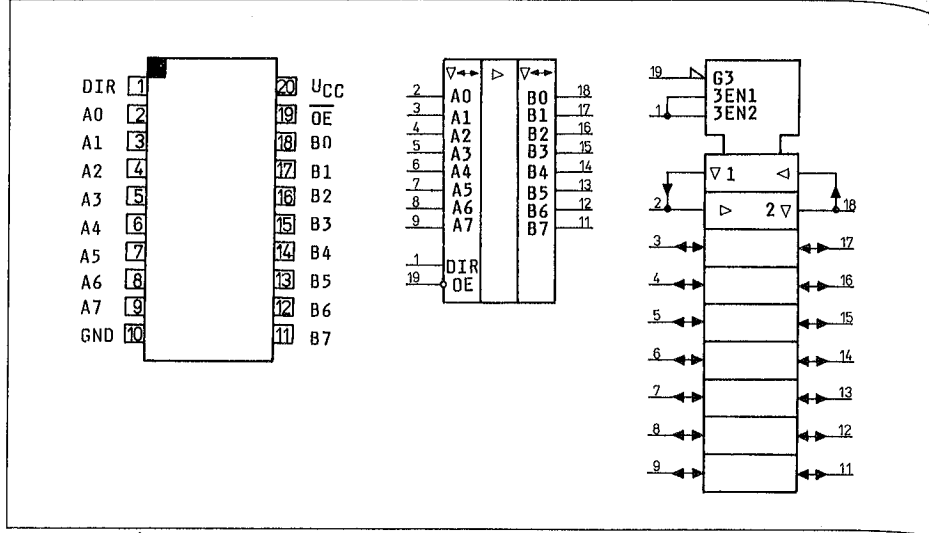
(n = 0 bis 3)

Ausgewählte Kennwerte

* Buffer-Tristate-Ausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit	t_P	$T_a = -40$ bis 85 °C		34	ns
A \rightarrow B, B \rightarrow A	t_P	$T_a = 25$ °C		27	ns
Selektionszeit	t_{PZH}	$T_a = -40$ bis 85 °C		56	ns
hochohmig \rightarrow High, Low	t_{PZL}	$T_a = 25$ °C		45	ns
Deselektionszeit	t_{PHZ}	$T_a = -40$ bis 85 °C		56	ns
High, Low \rightarrow hochohmig	t_{PLZ}	$T_a = 25$ °C		45	ns
Anstiegs- und Abfallzeit	t_T	$T_a = -40$ bis 85 °C		15	ns

U 74 HCT 245 DK 8 Bit Bus-Transceiver, nicht invertierend



Anschlußbelegung, Schaltzeichen und IEC-Zeichen
 Bauform U 74 HCT 245 DK: DIP-20, Plast (Bild: 8)
 Bauform U 74 HCT 245 S: SO-20 (Bild: 30)
 Typstandard: TGL 42643/19

Funktionstabelle

Eingänge		Ein-/Ausgänge	
\overline{OE}	DIR	An	Bn
L	L	Bn	Eingang
L	H	Eingang	An
H	x	hochohmig	hochohmig

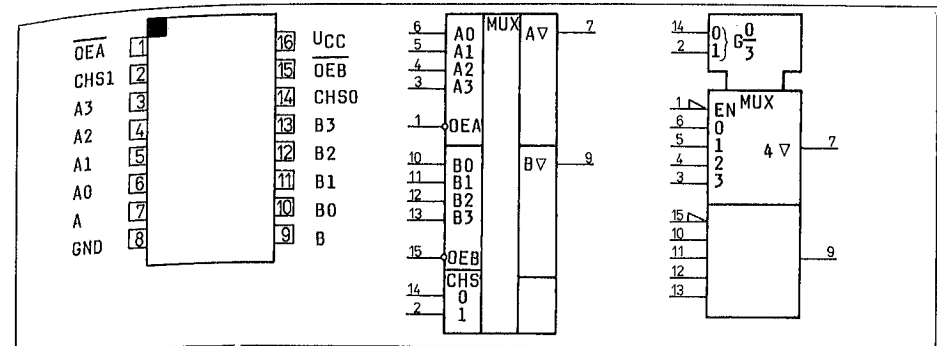
(n = 0 bis 7)
 (x = L oder H)

Ausgewählte Kennwerte

* Buffer-Tristate-Ausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit An → Bn	t_P	$T_a = -40 \text{ bis } 85 \text{ °C}$		29	ns
	t_P	$T_a = 25 \text{ °C}$		23	ns
Verzögerungszeit Bn → An	t_{PZH}	$T_a = -40 \text{ bis } 85 \text{ °C}$		38	ns
	t_{PZL}	$T_a = 25 \text{ °C}$		30	ns
Selektionszeit hochohmig → High, Low	t_{PHZ}	$T_a = -40 \text{ bis } 85 \text{ °C}$		38	ns
	t_{PLZ}	$T_a = 25 \text{ °C}$		30	ns
Anstiegs- und Abfallzeit	t_T	$T_a = -40 \text{ bis } 85 \text{ °C}$		15	ns
	t_T	$T_a = 25 \text{ °C}$		12	ns

U 74 HCT 253 DK 2 Multiplexer mit je 4 Eingängen, nicht invertierend



Anschlußbelegung, Schaltzeichen und IEC-Zeichen
 Bauform U 74 HCT 253 DK: DIP-16, Plast (Bild: 4)
 Bauform U 74 HCT 253 S: SO-16 (Bild: 29)
 Typstandard: TGL 42643/20

Funktionstabelle

Kanal-auswahl		Eingänge				Freigabe Ausgang	Ausgang
CHS0	CHS1	n0	n1	n2	n3	$\overline{OE}n$	n
x	x	x	x	x	x	H	hochohmig
L	L	L	x	x	x	L	L
L	L	H	x	x	x	L	H
H	L	x	L	x	x	L	L
H	L	x	H	x	x	L	H
L	H	x	x	L	x	L	L
L	H	x	x	H	x	L	H
H	H	x	x	x	L	L	L
H	H	x	x	x	H	L	H

(n = A oder B); (x = L oder H)

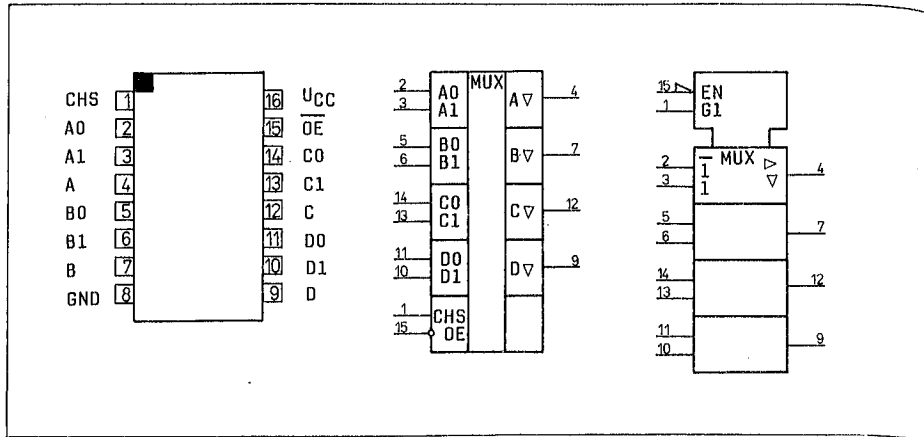
Ausgewählte Kennwerte

* Buffer-Tristate-Ausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit Daten → Ausgang	t_{PA}	$T_a = -40 \text{ bis } 85 \text{ °C}$		48	ns
	t_{PB}	$T_a = 25 \text{ °C}$		38	ns
Verzögerungszeit CHS → Ausgang	t_{PCHS}	$T_a = -40 \text{ bis } 85 \text{ °C}$		50	ns
	t_{PCHS}	$T_a = 25 \text{ °C}$		40	ns
Selektions- Deselektionszeit	t_P	$T_a = -40 \text{ bis } 85 \text{ °C}$		38	ns
	t_P	$T_a = 25 \text{ °C}$		30	ns

U 74 HCT 257 DK

4 Multiplexer mit je 2 Eingängen,
nicht invertierend



Anschlußbelegung, Schaltzeichen
und IEC-Zeichen

Bauform U 74 HCT 257 DK: DIP-16, Plast (Bild 4)
Bauform U 74 HCT 257 S: SO-16 (Bild 29)
Typstandard: TGL 42643/21

Eingänge				Ausgang
CHS	n0	n1	\overline{OE}	n
H	x	L	L	L
H	x	H	L	H
L	L	x	L	L
L	H	x	L	H
x	x	x	H	hochohmig

Funktionstabelle

(n = A, B, C oder D)
(x = L oder H)

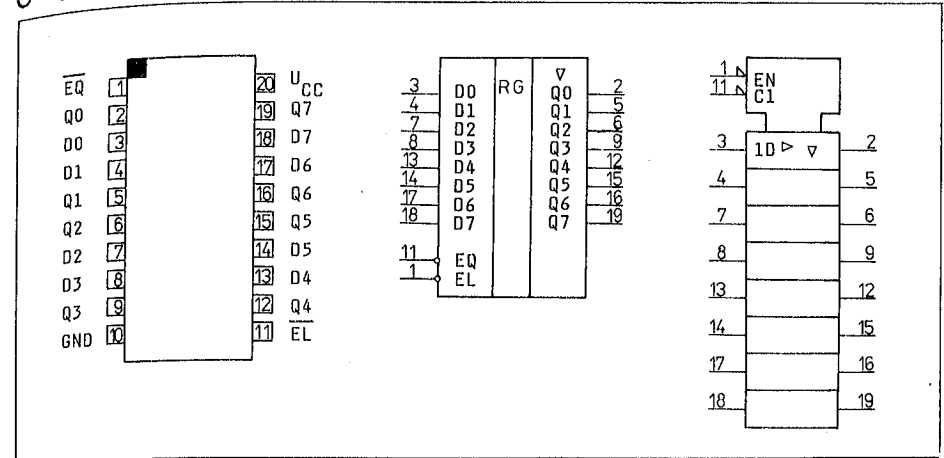
Ausgewählte Kennwerte

* Buffer-Tristate-Ausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit	t_{PA}	$T_a = -40$ bis 85 °C		38	ns
Daten \rightarrow Ausgang	t_{PB} ; t_{PC}	$T_a = 25$ °C		30	ns
Verzögerungszeit	t_{PD}	$T_a = -40$ bis 85 °C		44	ns
CHS \rightarrow Ausgang	t_{PCHS}	$T_a = 25$ °C		35	ns
Selektionszeit	t_{PZH}	$T_a = -40$ bis 85 °C		38	ns
hochohmig \rightarrow High, Low	t_{PZL}	$T_a = 25$ °C		30	ns
Deselektionszeit	t_{PHZ}	$T_a = -40$ bis 85 °C		38	ns
High, Low \rightarrow hochohmig	t_{PLZ}	$T_a = 25$ °C		30	ns

U 74 HCT 373 DK

8 Bit Transparentlatch, nicht invertierend



Anschlußbelegung, Schaltzeichen
und IEC-Zeichen

Bauform U 74 HCT 373 DK: DIP-20, Plast (Bild 8)
Bauform U 74 HCT 373 S: SO-20 (Bild 30)
Typstandard: TGL 42643/10

Funktionstabelle

Eingänge			Ausgänge
\overline{EQ}	\overline{EL}	Dn	Qn
L	H	H	H
L	H	L	L
L	L	x	Latch
H	x	x	hochohmig

(x = L oder H)

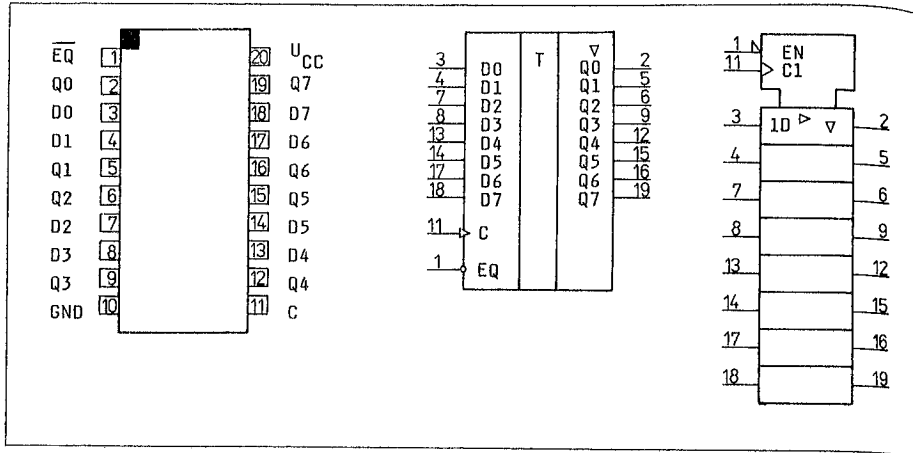
(n = 0 bis 7)

Ausgewählte Kennwerte

* Buffer-Tristate-Ausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit	t_{PD}	$T_a = -40$ bis 85 °C		44	ns
Dn \rightarrow Qn	t_{PD}	$T_a = 25$ °C		35	ns
Verzögerungszeit	$t_{P\overline{EL}}$	$T_a = -40$ bis 85 °C		44	ns
$\overline{EL} \rightarrow$ Qn	$t_{P\overline{EL}}$	$T_a = 25$ °C		35	ns
Selektionszeit	t_{PZH}	$T_a = -40$ bis 85 °C		44	ns
hochohmig \rightarrow High, Low	t_{PZL}	$T_a = 25$ °C		35	ns
Deselektionszeit	t_{PHZ}	$T_a = -40$ bis 85 °C		44	ns
Low, High \rightarrow hochohmig	t_{PLZ}	$T_a = 25$ °C		35	ns
Anstiegs- und Abfallzeit	t_T	$T_a = -40$ bis 85 °C		15	ns
	$t_{\overline{T}}$	$T_a = 25$ °C		12	ns

U 74 HCT 374 DK 8 Bit D-Flip-Flop, nicht invertierend



Anschlußbelegung, Schaltzeichen und IEC-Zeichen
 Bauform U 74 HCT 374 DK: DIP-20, Plast (Bild 8)
 Bauform U 74 HCT 374 S: SO-20 (Bild 30)
 Typstandard: TGL 42643/07

Funktionstabelle

Eingänge			Ausgänge
C	Dn	\overline{EQ}	Qn
L/H-Flanke	L	L	L
L/H-Flanke	H	L	H
x	x	H	hochohmig

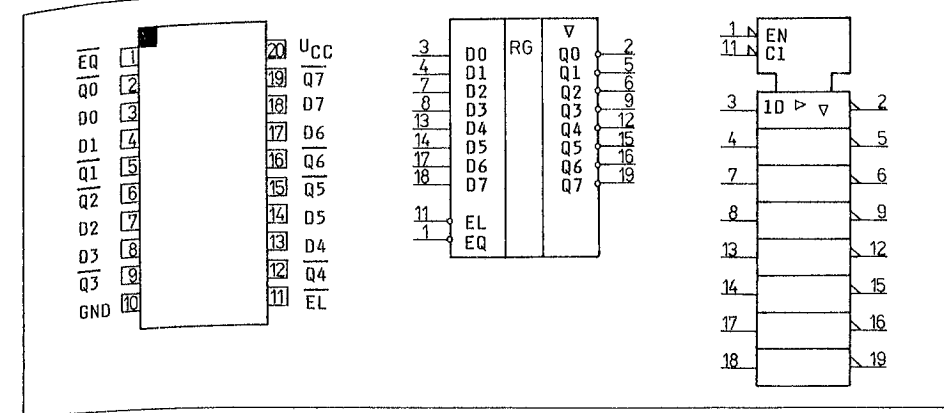
(n = 0 bis 7)
 (x = L oder H)

Ausgewählte Kennwerte

* Buffer-Tristate-Ausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit C → Qn	t _{PC}	T _a = -40 bis 85 °C		40	ns
Verzögerungszeit C → Qn	t _{PC}	T _a = 25 °C		32	ns
Selektionszeit hochohmig → High, Low	t _{PZH} ¹ t _{PZL}	T _a = -40 bis 85 °C		40	ns
Verzögerungszeit hochohmig → High, Low	t _{PZH} ¹ t _{PZL}	T _a = 25 °C		32	ns
Deselektionszeit	t _{PLZ} ¹	T _a = -40 bis 85 °C		43	ns
Verzögerungszeit Low, High → hochohmig	t _{PHZ}	T _a = 25 °C		34	ns
Verzögerungszeit Anstiegs- und Abfallzeit	t _T t _T	T _a = -40 bis 85 °C		15	ns
		T _a = 25 °C		12	ns

U 74 HCT 533 DK 8 Bit Transparentlatch, invertierend



Anschlußbelegung, Schaltzeichen und IEC-Zeichen
 Bauform U 74 HCT 533 DK: DIP-20, Plast (Bild 8)
 Bauform U 74 HCT 533 S: SO-20 (Bild 30)
 Typstandard: TGL 42643/10

Eingänge			Ausgänge
\overline{EQ}	\overline{EL}	Dn	\overline{Qn}
L	H	H	L
L	H	L	H
L	L	x	Latch
H	x	x	hochohmig

Funktionstabelle

(n = 0 bis 7)
 (x = L oder H)

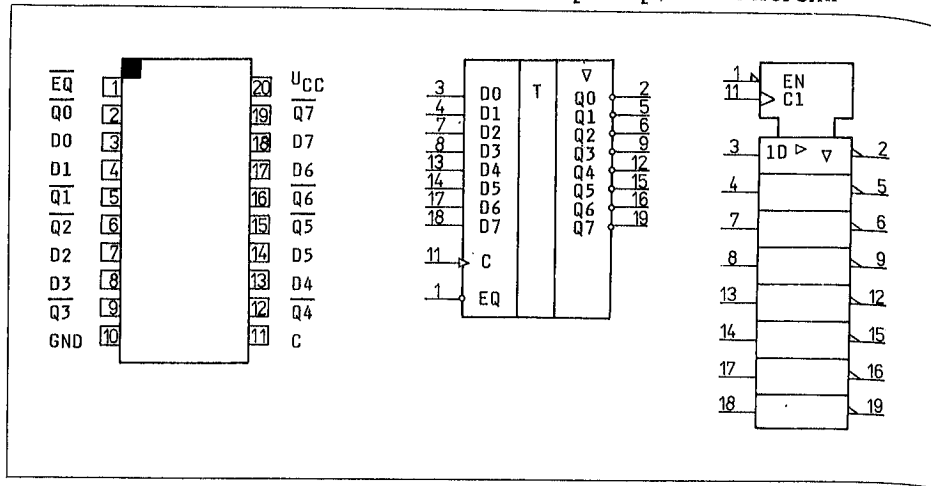
Ausgewählte Kennwerte

* Buffer-Tristate-Ausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit Dn → \overline{Qn} (H/L-Flanke)	t _{PDHL}	T _a = -40 bis 85 °C		43	ns
Verzögerungszeit Dn → \overline{Qn} (H/L-Flanke)	t _{PDHL}	T _a = 25 °C		34	ns
Verzögerungszeit Dn → \overline{Qn} (L/H-Flanke)	t _{PDLH}	T _a = -40 bis 85 °C		46	ns
Verzögerungszeit Dn → \overline{Qn} (L/H-Flanke)	t _{PDLH}	T _a = 25 °C		37	ns
Selektionszeit hochohmig → High	t _{PZH} t _{PZH}	T _a = -40 bis 85 °C		40	ns
Selektionszeit hochohmig → Low	t _{PZH} t _{PZL}	T _a = 25 °C		32	ns
Deselektionszeit	t _{PZL} t _{PZL}	T _a = -40 bis 85 °C		49	ns
Verzögerungszeit hochohmig → Low	t _{PZL} t _{PZL}	T _a = 25 °C		39	ns
Deselektionszeit	t _{PHZ} t _{PHZ}	T _a = -40 bis 85 °C		41	ns
Verzögerungszeit High → hochohmig	t _{PHZ} t _{PHZ}	T _a = 25 °C		33	ns
Deselektionszeit	t _{PLZ} t _{PLZ}	T _a = -40 bis 85 °C		45	ns
Verzögerungszeit Low → hochohmig	t _{PLZ} t _{PLZ}	T _a = 25 °C		36	ns

U 74 HCT 534 DK

8 Bit D-Flip-Flop, invertierend



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform U 74 HCT 534 DK: DIP-20, Plast (Bild 8)
 Bauform U 74 HCT 534 S: SO-20 (Bild 30)
 Typstandard: TGL 42643/07

Funktionstabelle

Eingänge			Ausgänge
C	Dn	\overline{EQ}	\overline{Qn}
L/H-Flanke	L	L	H
L/H-Flanke	H	L	L
x	x	H	hochohmig

(n = 0 bis 7)
 (x = L oder H)

Ausgewählte Kennwerte

* Buffer-Tristate-Ausgänge *

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Verzögerungszeit	t_{PC}	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		38	ns
Cn → \overline{Qn}	t_{PC}	$T_a = 25 \text{ }^\circ\text{C}$		30	ns
Selektionszeit	t_{PZH}	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		38	ns
hochohmig → High, Low	t_{PZL}	$T_a = 25 \text{ }^\circ\text{C}$		30	ns
Deselektionszeit	t_{PLZ}	$T_a = -40 \text{ bis } 85 \text{ }^\circ\text{C}$		38	ns
Low, High → hochohmig	t_{PHZ}	$T_a = 25 \text{ }^\circ\text{C}$		30	ns

Low-Power-Schottky-TTL-Schaltkreise

Die Low-Power-Schottky-TTL (LS-TTL)-Schaltkreise weisen bei gleicher Verzögerungszeit wie Standard-TTL-Schaltkreise eine um den Faktor 5 niedrigere Leistungsaufnahme auf. Daraus ergeben sich für den Anwender folgende Vorteile:

- Senkung der Verlustleistung bei konstanter Packungsdichte,
- Erhöhung der Zuverlässigkeit,
- Verkleinerung der Stromversorgungsmodule,
- kleinere Stromdichte und damit weniger Störungen.

Die LS-TTL-Reihe ist mit anderen Schaltkreisen der TTL-Familie und der HCT-CMOS-Reihe kompatibel.

Grenzwerte

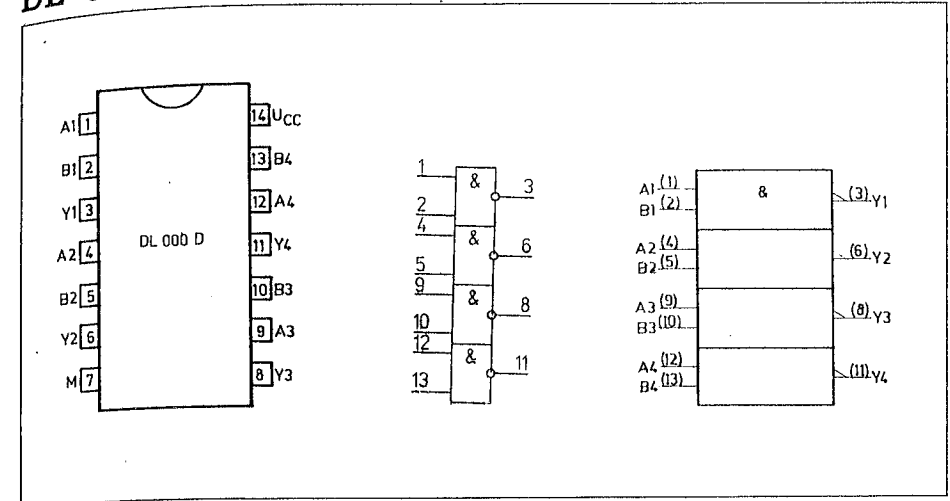
Grenzwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	7	V
Eingangsspannung	U_I	-0,5	7	V
Ausgangsspannung (aktiv)	U_O		$U_{CC} + 0,5$	V
Ausgangsspannung (Tristate)	U_{OZ}		5,5	V
Betriebstemperaturbereich	T_a	0	70	$^\circ\text{C}$
Sperrschichttemperatur	T_j		150	$^\circ\text{C}$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,75	5,0	5,25	V
High-Eingangsspannung	U_{IH}		2,0			V
Low-Eingangsspannung	U_{IL}				0,8	V
Eingangsklemmspannung	$-U_{IK}$	$U_{CC} = 4,75$ $-I_I = 18 \text{ mA}$		0,9	1,5	V
High-Ausgangsstrom	$-I_{OH}$				400	μA
Low-Ausgangsstrom	I_{OL}				8	mA
High-Ausgangsspannung	U_{OH}	$U_{CC} = 4,75 \text{ V}$ $-I_{OH} = 400 \mu\text{A}$	2,7	3,3		V
Low-Ausgangsspannung	U_{OL}	$U_{CC} = 4,75 \text{ V}$ $I_{OL} = 8 \text{ mA}$		0,35	0,5	V
Ausgangsreststrom	I_{OZH}	$U_{CC} = 5,25 \text{ V}$ $U_{OH} = 2,4 \text{ V}$			20	μA
	I_{OZL}	$U_{CC} = 5,25 \text{ V}$ $U_{OL} = 0,4 \text{ V}$			20	μA
Eingangsstrom	I_{IH}	$U_{CC} = 5,25 \text{ V}$ $U_{IH} = 2,7 \text{ V}$			20	μA
	$-I_{IL}$	$U_{CC} = 5,25 \text{ V}$ $U_{IL} = 0,4 \text{ V}$			360	μA
	I_I	$U_{CC} = 5,25 \text{ V}$ $U_I = 7 \text{ V}$			100	μA
Kurzschlußstrom ¹⁾	I_{OS}	$U_{CC} = 5,25 \text{ V}$	20		100	mA

1) Nicht mehr als ein Ausgang gleichzeitig, Dauer des Kurzschlusses < 1 sec

DL 000 D, DL 000 DG 4 NAND-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 000 D: DIP-14, Plast (Bild 3)
Bauform DL 000 S: SO-14 (Bild 28)
Typstandard: TGL 39865

Funktionstabelle

Eingang		Ausgang
A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

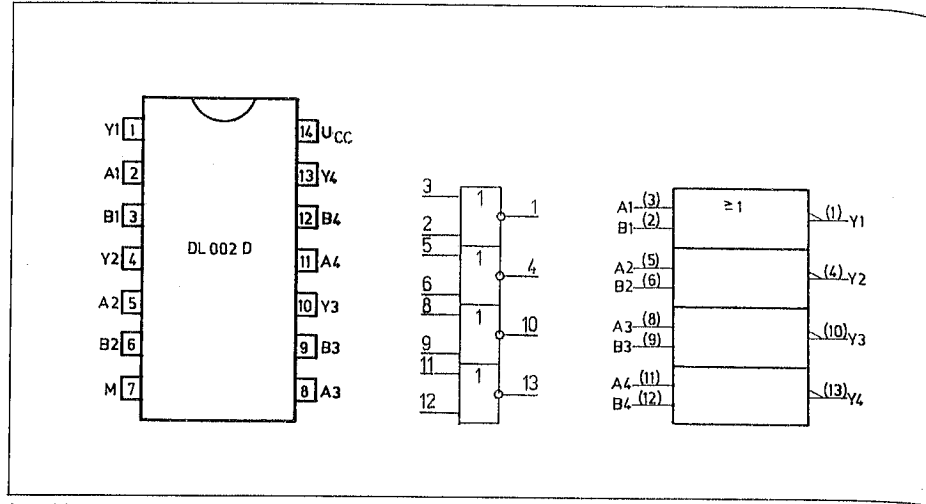
Logische Funktion

$$Y = \overline{A \cdot B}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF}$;		9	15	ns
	t_{PHL}	$R_L = 2 \text{ k}\Omega$		7	15	ns

DL 002 D,
DL 002 DG 4 NOR-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 002 D: DIP-14, Plast (Bild 3)
 Bauform DL 002 S: SO-14 (Bild 28)
 Typstandard: TGL 39865

Funktionstabelle

Eingang		Ausgang
A	B	Y
L	L	H
L	H	L
H	L	L
H	H	L

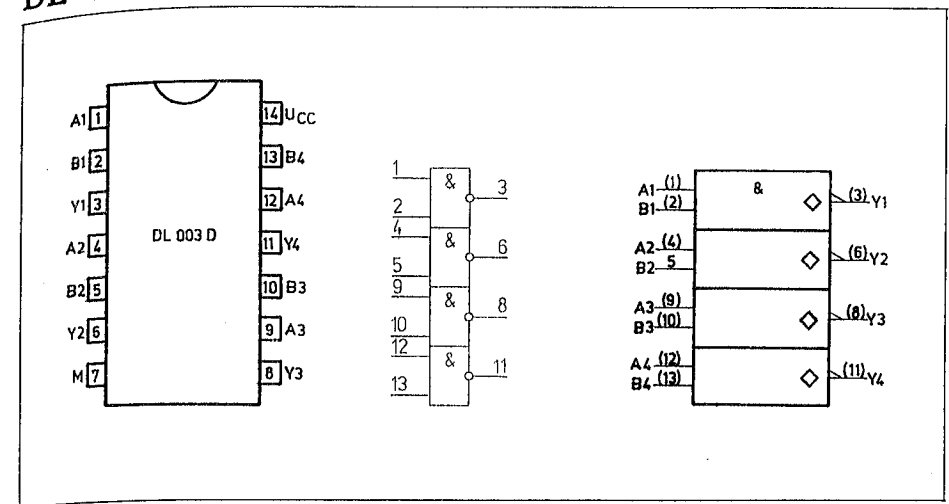
Logische Funktion

$$Y = \overline{A + B}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$ $R_L = 2 \text{ kOhm}$		6,5	15	ns
	t_{PHL}			8	15	ns

DL 003 D,
DL 003 DG 4 NAND-Gatter, offene Kollektoren



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 003 D: DIP-14, Plast (Bild 3)
 Bauform DL 003 S: SO-14 (Bild 28)
 Typstandard: TGL 39865

Funktionstabelle

Eingang		Ausgang
A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

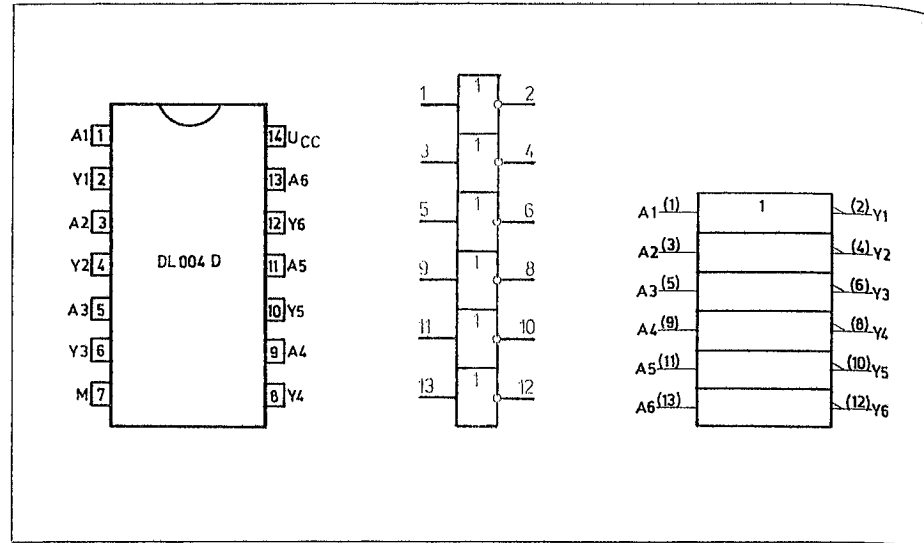
Logische Funktion

$$Y = \overline{A \cdot B}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$ $R_L = 2 \text{ kOhm}$		10	32	ns
	t_{PHL}			11	28	ns

DL 004 D, DL 004 DG 6 Inverter



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 004 D: DIP-14, Plast (Bild 3)
 Bauform DL 004 S: SO-14 (Bild 28)
 Typstandard: TGL 39865

Funktionstabelle

Eingang	Ausgang
A	Y
L	H
H	L

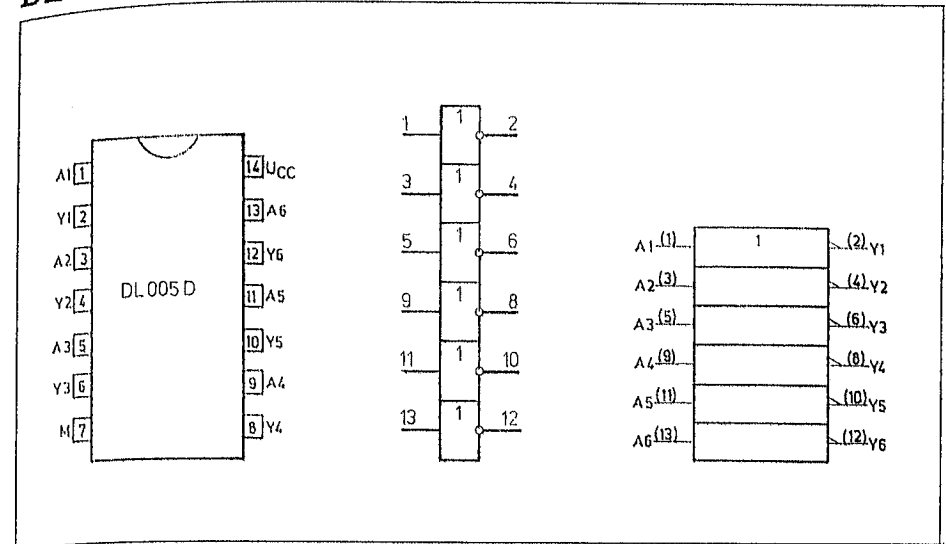
Logische Funktion

$$Y = \bar{A}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$		8	15	ns
	t_{PHL}	$R_L = 2 \text{ kOhm}$		10	15	ns

DL 005 DC 6 Inverter mit offenen Kollektoren



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-14, Plast (Bild 3)
 Typstandard: TGL 39865

Funktionstabelle

Eingang	Ausgang
A	Y
L	H
H	L

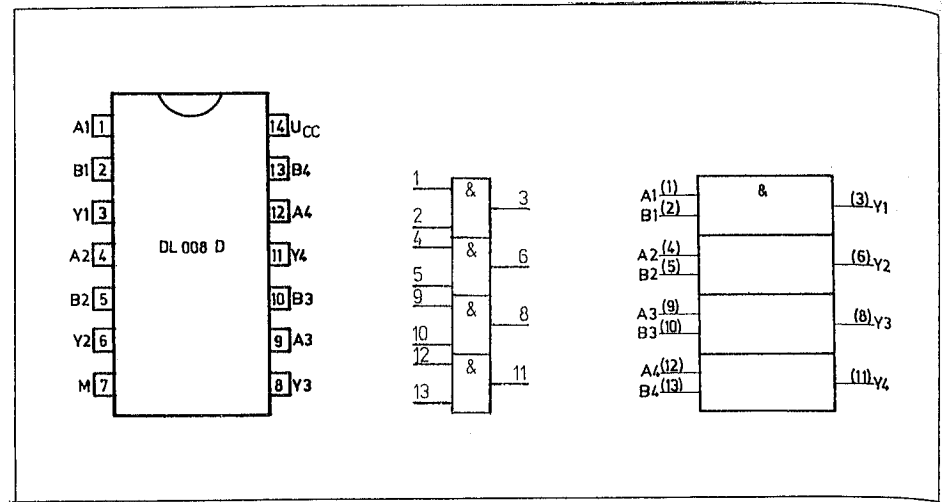
Logische Funktion

$$Y = \bar{A}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$		10	32	ns
	t_{PHL}	$R_L = 2 \text{ kOhm}$		11	28	ns

**DL 008 D,
DL 008 DG** 4 AND-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 008 D: DIP-14, Plast (Bild 3)
Bauform DL 008 S: SO-14 (Bild 28)
Typstandard: TGL 39865

Funktionstabelle

Eingang		Ausgang
A	B	Y
L	L	L
L	H	L
H	L	L
H	H	H

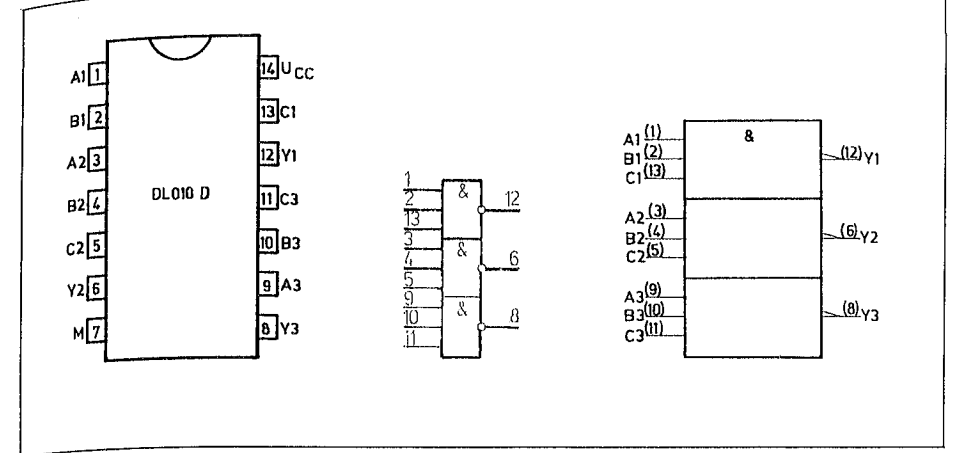
Logische Funktion

$$Y = A \cdot B$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$		9,5	15	ns
	t_{PHL}	$R_L = 2 \text{ kOhm}$		9	20	ns

DL 010 D, DL 010 DG 3 NAND-Gatter mit je 3 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 010 D: DIP-14, Plast (Bild 3)
Bauform DL 010 S: SO-14 (Bild 28)
Typstandard: TGL 39865

Funktionstabelle

Eingänge			Ausgang
A	B	C	Y
L	L	L	H
L	L	H	H
L	H	L	H
L	H	H	H
H	L	L	H
H	L	H	H
H	H	L	H
H	H	H	L

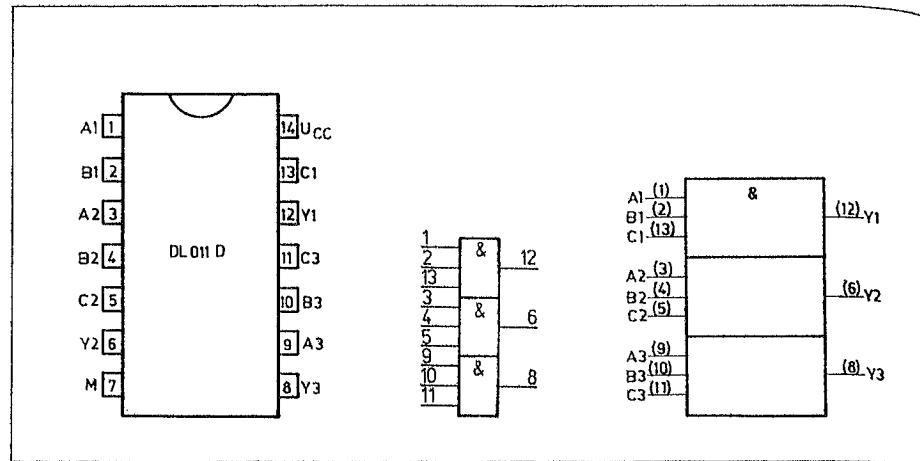
Logische Funktion

$$Y = \overline{A \cdot B \cdot C}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$		9	15	ns
	t_{PHL}	$R_L = 2 \text{ kOhm}$		11	15	ns

DL 011 D 3 AND-Gatter mit je 3 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 011 D: DIP-14, Plast (Bild 3)
 Bauform DL 011 S: SO-14 (Bild 28)
 Typstandard: TGL 39865

Funktionstabelle

Eingänge			Ausgang
A	B	C	Y
L	L	L	L
L	L	H	L
L	H	L	L
L	H	H	L
H	L	L	L
H	L	H	L
H	H	L	L
H	H	H	H

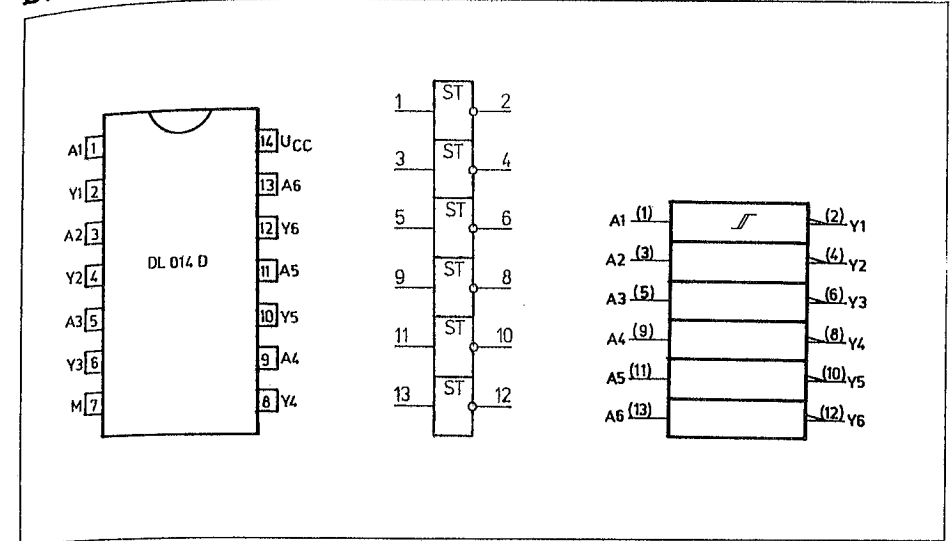
Logische Funktion

$$Y = A \cdot B \cdot C$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$		11	15	ns
	t_{PHL}	$R_L = 2 \text{ kOhm}$		11	20	ns

DL 014 D 6 invertierende Schmitt-Trigger



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 014 D: DIP-14, Plast (Bild 3)
 Bauform DL 014 S: SO-14 (Bild 28)
 Typstandard: TGL 39865

Funktionstabelle

Eingang	Ausgang
A	Y
L	H
H	L

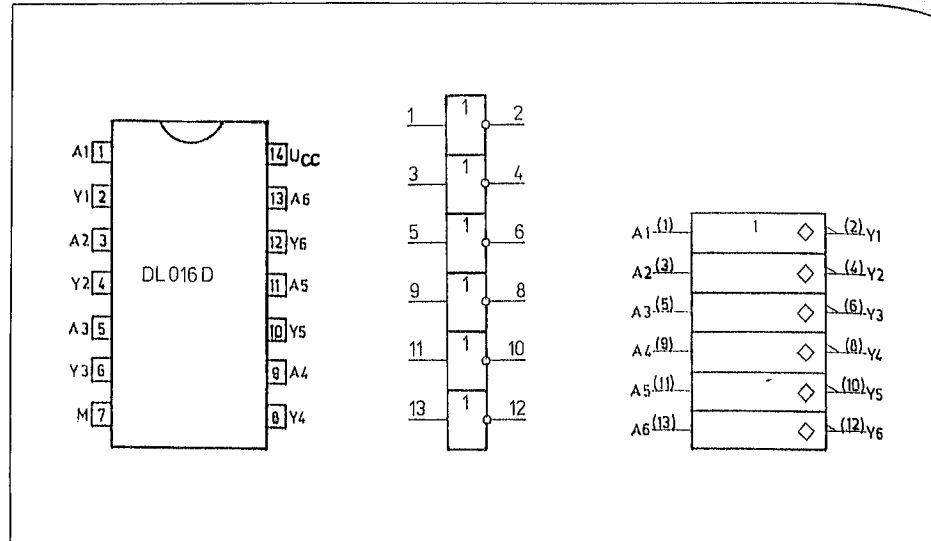
Logische Funktion

$$Y = \bar{A}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$		17	22	ns
	t_{PHL}	$R_L = 2 \text{ kOhm}$		11	22	ns

DL 016 DC 6 invertierende Treiber mit offenen Kollektoren



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 3)
Typstandard: TGL 39865

Funktionstabelle

Eingang	Ausgang
A	Y
L	H
H	L

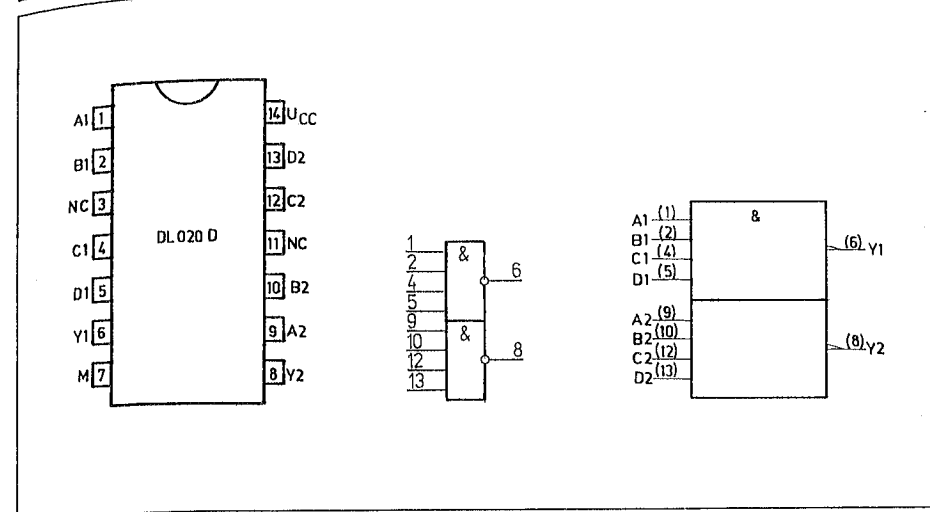
Logische Funktion

$$Y = \bar{A}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$			32	ns
	t_{PHL}	$R_L = 2 \text{ kOhm}$			28	ns

DL 020 D, DL 020 DG 2 NAND-Gatter mit je 4 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 020 D: DIP-14, Plast (Bild 3)
Bauform DL 020 S: SO-14 (Bild 28)
Typstandard: TGL 39865

Funktionstabelle

Eingänge				Ausgang
A	B	C	D	Y
L	X	X	X	H
X	L	X	X	H
X	X	L	X	H
X	X	X	L	H
H	H	H	H	L

Logische Funktion

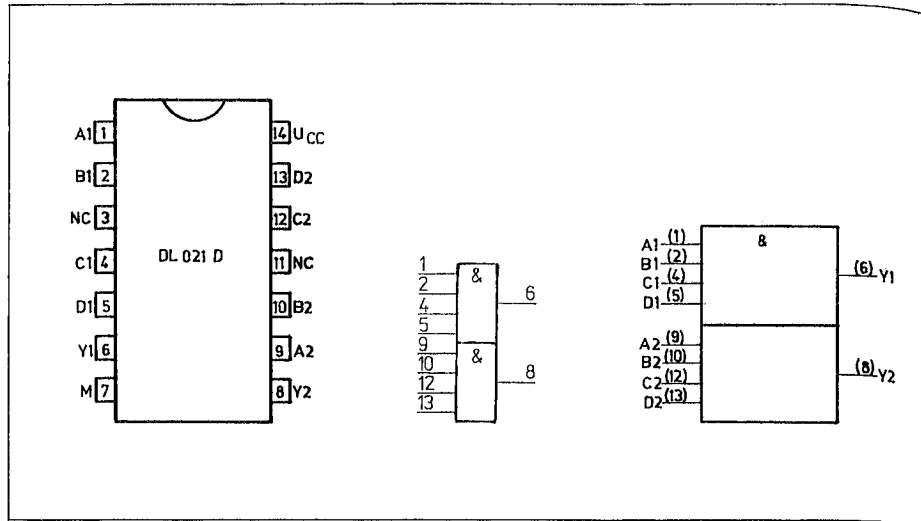
$$Y = \overline{A \cdot B \cdot C \cdot D}$$

X Pegel beliebig (L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$		9,5	15	ns
	t_{PHL}	$R_L = 2 \text{ kOhm}$		11	15	ns

DL 021 D 2 AND-Gatter mit je 4 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 021 D: DIP-14, Plast (Bild 3)
 Bauform DL 021 S: SO-14 (Bild 28)
 Typstandard: TGL 39865

Funktionstabelle

Eingänge				Ausgang
A	B	C	D	Y
L	X	X	X	L
X	L	X	X	L
X	X	L	X	L
X	X	X	L	L
H	H	H	H	H

Logische Funktion

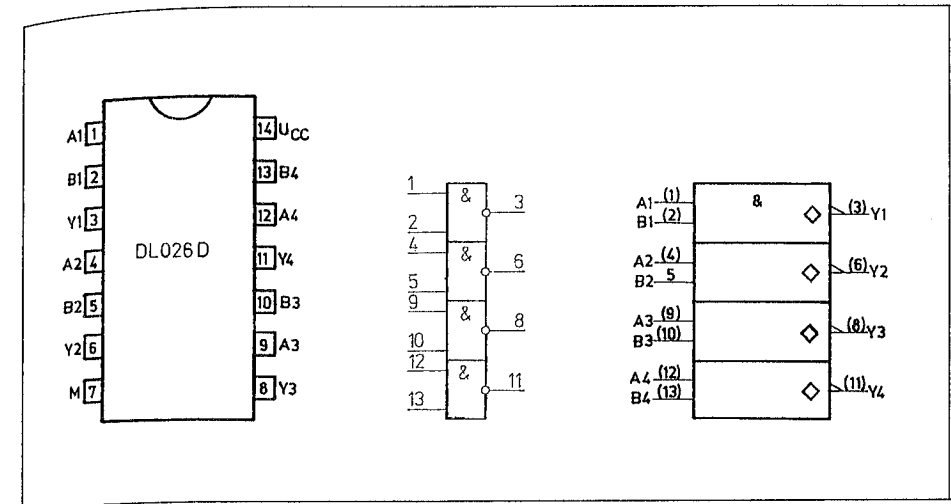
$$Y = A \cdot B \cdot C \cdot D$$

X Pegel beliebig (L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$		11	15	ns
	t_{PHL}	$R_L = 2 \text{ kOhm}$		11	20	ns

DL 026 D 4 NAND-Gatter mit offenen Kollektorausgängen für 15 V



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-14, Plast (Bild 3)
 Typstandard: TGL 39865

Funktionstabelle

Eingang		Ausgang
A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

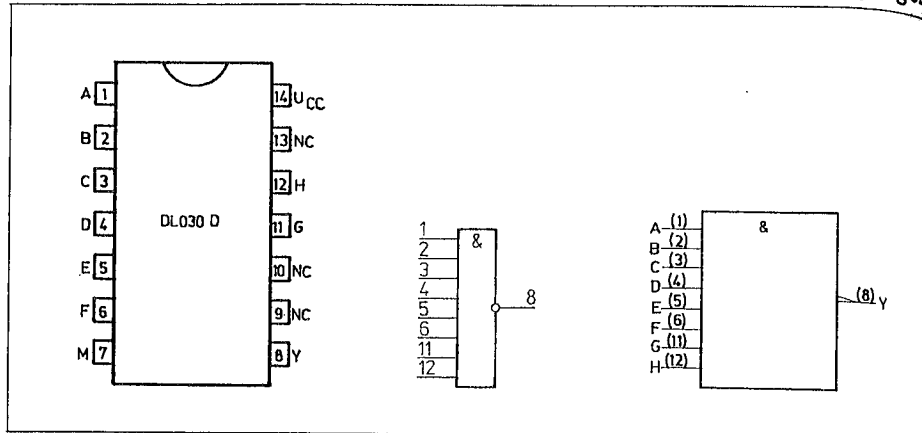
Logische Funktion

$$Y = \overline{A \cdot B}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$			32	ns
	t_{PHL}	$R_L = 2 \text{ kOhm}$			28	ns

DL 030 D, DL 030 DG 1 NAND-Gatter mit 8 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 030 D: DIP-14, Plast (Bild 3)
 Bauform DL 030 S: SO-14 (Bild 28)
 Typstandard: TGL 39865

Funktionstabelle

Eingänge								Ausgang
A	B	C	D	E	F	G	H	Y
L	X	X	X	X	X	X	X	H
X	L	X	X	X	X	X	X	H
X	X	L	X	X	X	X	X	H
X	X	X	L	X	X	X	X	H
X	X	X	X	L	X	X	X	H
X	X	X	X	X	L	X	X	H
X	X	X	X	X	X	L	X	H
X	X	X	X	X	X	X	L	H
H	H	H	H	H	H	H	H	L

Logische Funktion

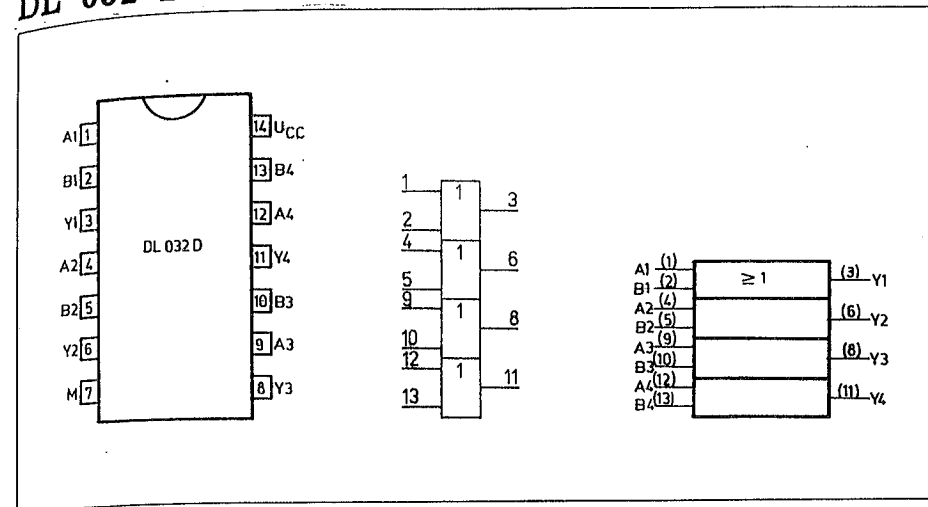
$$Y = \overline{A \cdot B \cdot C \cdot D \cdot E \cdot F \cdot G \cdot H}$$

X Pegel beliebig (L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF};$		10	15	ns
	t_{PHL}	$R_L = 2 \text{ kOhm}$		11	20	ns

DL 032 D 4 OR-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 032 D: DIP-14, Plast (Bild 3)
 Bauform DL 032 S: SO-14 (Bild 28)
 Typstandard: TGL 43606

Funktionstabelle

Eingang		Ausgang
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	H

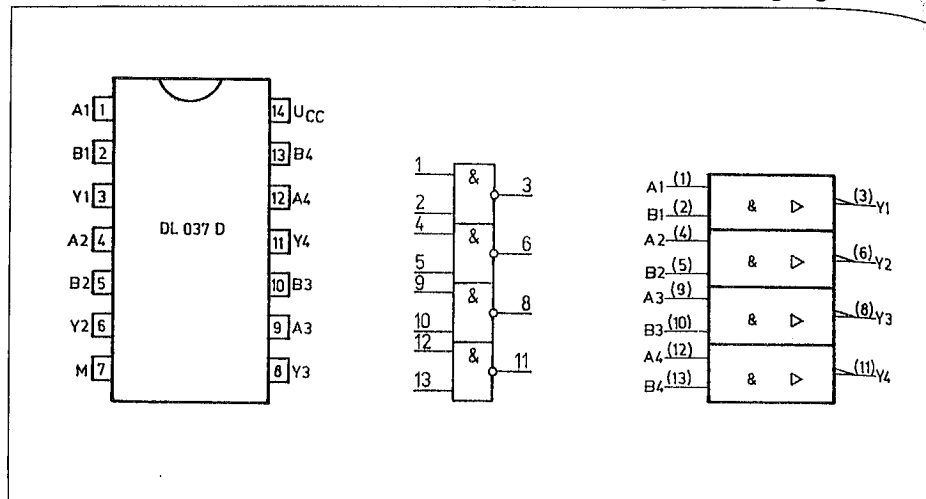
Logische Funktion

$$Y = A + B$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 50 \text{ pF};$		11	22	ns
	t_{PHL}	$R_L = 500 \text{ Ohm}$		13	22	ns

DL 037 D 4 NAND-Leistungsgatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 037 D: DIP-14, Plast (Bild 3)
 Bauform DL 037 S: SO-14 (Bild 28)
 Typstandard: TGL 39894

Funktionstabelle

Eingang		Ausgang
A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

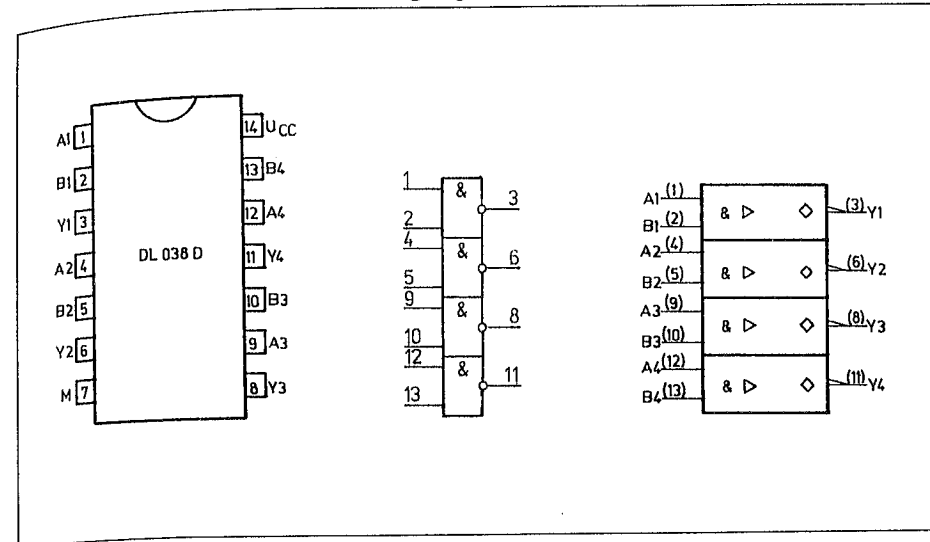
Logische Funktion

$$Y = \overline{A \cdot B}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH} t_{PHL}	$C_L = 45 \text{ pF}$; $R_L = 667 \text{ Ohm}$		7 16	24 24	ns ns

DL 038 D 4 NAND-Leistungsgatter mit offenen Kollektorausgängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 038 D: DIP-14, Plast (Bild 3)
 Bauform DL 038 S: SO-14 (Bild 28)
 Typstandard: TGL 39894

Funktionstabelle

Eingänge		Ausgang
A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

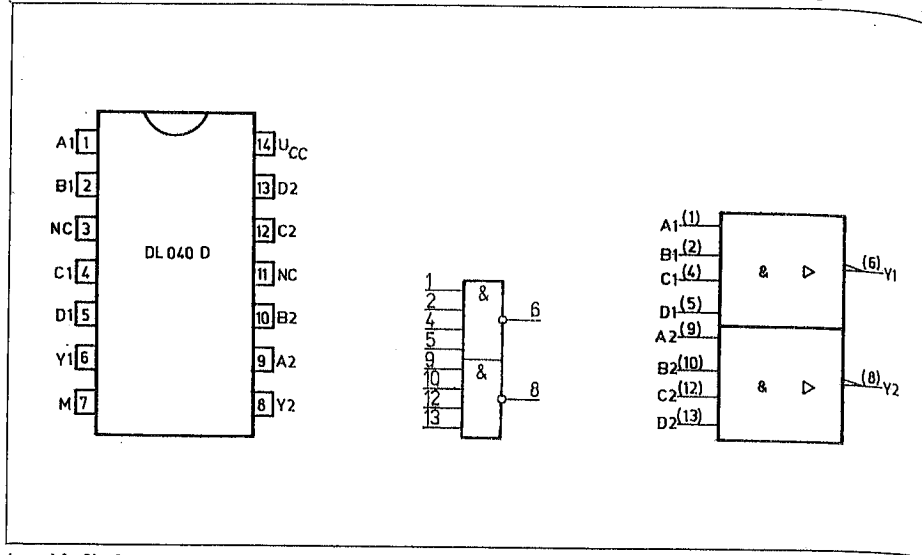
Logische Funktion

$$Y = \overline{A \cdot B}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH} t_{PHL}	$C_L = 45 \text{ pF}$; $R_L = 667 \text{ Ohm}$		18 18	32 28	ns ns

DL 040 D 2 NAND-Leistungsgatter mit je 4 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 040 D: DIP-14, Plast (Bild: 3)
 Bauform DL 040 S: SO-14 (Bild 28)
 Typstandard: TGL 39894

Funktionstabelle

Eingänge				Ausgang
A	B	C	D	Y
L	X	X	X	H
X	L	X	X	H
X	X	L	X	H
X	X	X	L	H
H	H	H	H	L

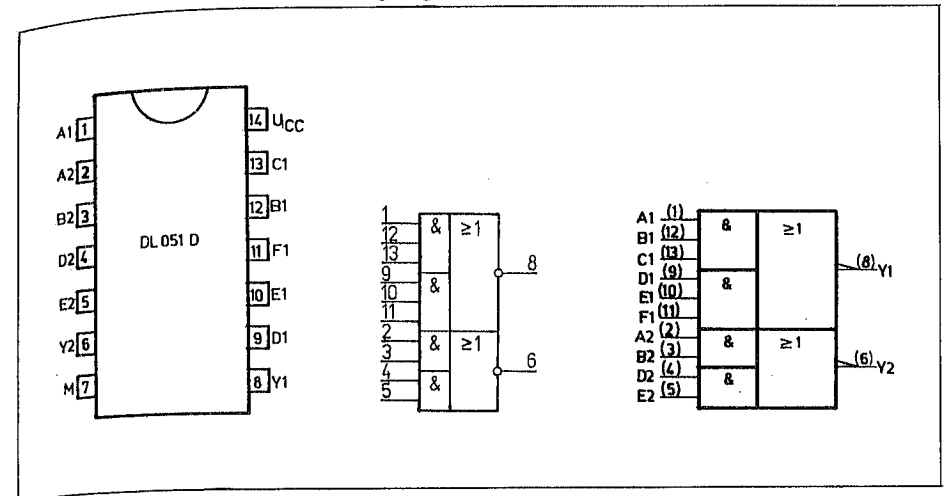
Logische Funktion

$$Y = \overline{A \cdot B \cdot C \cdot D}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 45 \text{ pF};$		7	24	ns
	t_{PHL}	$R_L = 667 \text{ Ohm}$		16	24	ns

DL 051 D 2 AND-NOR-Gatter mit je 2 x 3 bzw. 2 x 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 051 D: DIP-14, Plast (Bild 3)
 Bauform DL 051 S: SO-14 (Bild 28)
 Typstandard: TGL 43929

Funktionstabelle

Eingänge						Ausgang
A1/A2	B1/B2	C1	D1/D2	E1/E2	F1	Y1, Y2
H	H	H	X	X	X	L
X	X	X	H	H	H	L
Alle übrigen Kombinationen						H

X Pegel beliebig (L oder H)

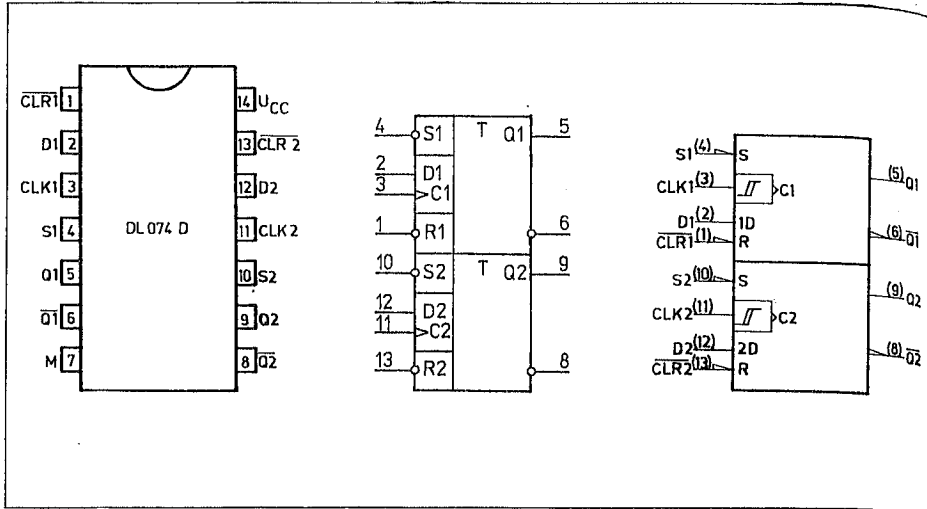
Logische Funktion $Y1 = \overline{A \cdot B \cdot C + D \cdot E \cdot F}$

$$Y2 = \overline{A \cdot B + D \cdot E}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten	t_{PLH}	$C_L = 50 \text{ pF};$		11	20	ns
	t_{PHL}	$R_L = 500 \text{ Ohm}$		12	20	ns

DL 074 D 2 D-Flip-Flop mit Setz- und Rücksetzeingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen Bauform DL 074 D: DIP-14, Plast (Bild 3)
Bauform DL 074 S: SO-14 (Bild 28)
Typstandard: TGL 39865

Funktionstabelle

Eingänge				Ausgänge	
D	\bar{S}	\overline{CLR}	CLK	Q	\bar{Q}
X	L	H	X	H	L
X	H	L	X	L	H
X	L	L	X	H*	H*
H	H	H	L-H	H	L
L	H	H	L-H	L	H
X	H	H	L	Q0	$\bar{Q}0$

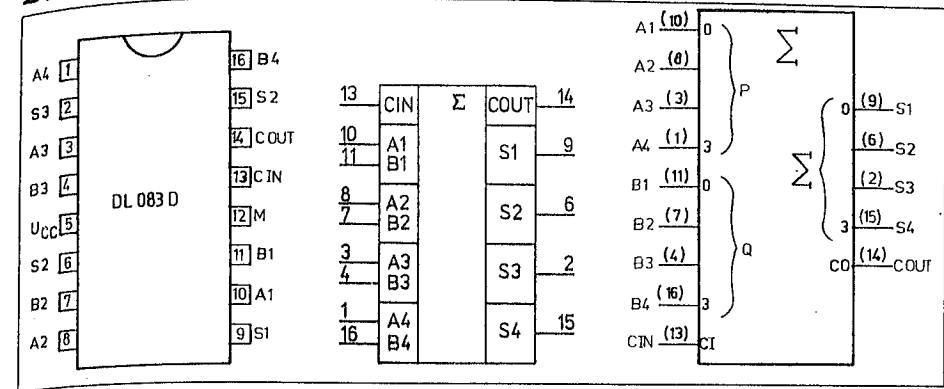
Logische Funktion

$$Q(t_{n+1}) = D(t_n)$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH}	$C_L = 15 \text{ pF}; R_L = 2 \text{ kOhm}$		14	25	ns
	t_{PHL}			17	40	ns
Taktfrequenz	$f_{max.}$	$C_L = 15 \text{ pF}; R_L = 2 \text{ kOhm}$	25	40		MHz

DL 083 D 4 Bit Volladdierer



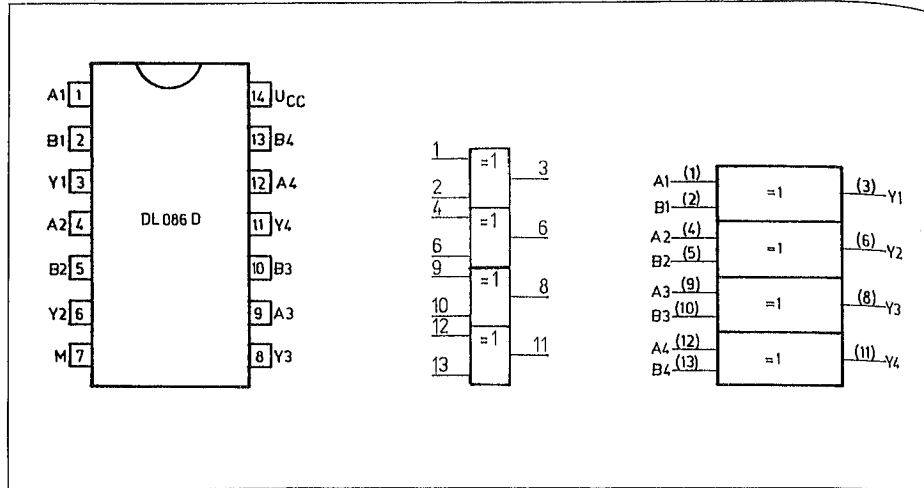
Funktionstabelle Typstandard: TGL 43608 Bauform: DIP-16, Plast (Bild 4)

Eingänge				Ausgänge					
A1/A3	B1/B3	A2/A4	B2/B4	S1/S3	S2/S4	C2/COUT	CIN = L; C2 = L		
							CIN = H; C2 = H		
A1/A3	B1/B3	A2/A4	B2/B4	S1/S3	S2/S4	C2/COUT	S1/S3	S2/S4	C2/COUT
L	L	L	L	L	L	L	H	L	L
H	L	L	L	H	L	L	L	H	L
L	H	L	L	H	L	L	L	H	L
H	H	L	L	L	H	L	H	H	L
L	L	H	L	L	H	L	L	L	H
H	L	H	L	H	H	L	L	L	H
L	H	H	L	L	L	H	H	L	H
H	H	H	L	L	L	H	H	L	H
L	L	L	H	L	H	L	L	L	H
H	L	L	H	H	H	L	L	L	H
L	H	L	H	L	L	H	H	L	H
H	L	H	H	L	L	H	L	H	H
L	H	H	H	H	L	H	L	H	H
H	H	H	H	L	H	H	H	H	H

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 50 \text{ pF}, R_L = 500 \text{ Ohm}$				
CIN --> S	t_P			22	31	ns
A, B --> S	t_{PLH}, t_{PHL}			20	28	ns
CIN --> COUT	t_{PLH}			19	23	ns
	t_{PHL}			15	20	ns
A, B --> COUT	t_{PLH}, t_{PHL}			19	23	ns

DL 086 D 4 Exklusiv-OR-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 086 D: DIP-14, Plast (Bild 3)
 Bauform DL 086 S: SO-14 (Bild 28)
 Typstandard: TGL 43291

Funktionstabelle

Eingänge		Ausgang
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L

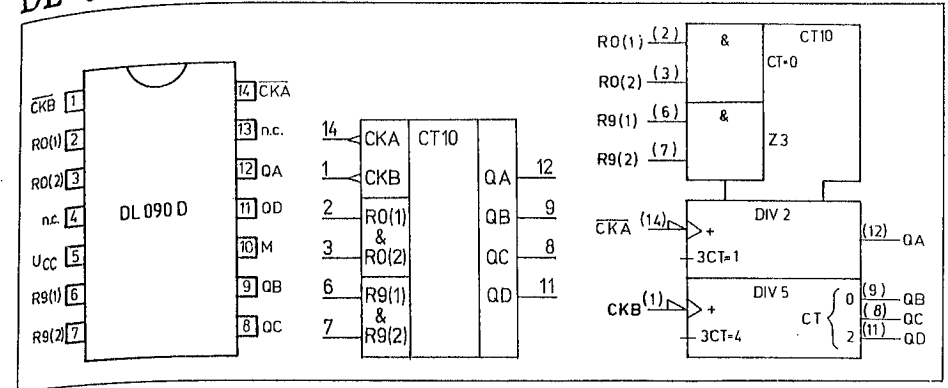
Logische Funktion

$$Y = A \cdot \bar{B} + \bar{A} \cdot B$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten anderer Eingang Low	t_{PLH}	$C_L = 50 \text{ pF};$		16	28	ns
	t_{PHL}	$R_L = 500 \text{ Ohm}$		11	18	ns
anderer Eingang High	t_{PLH}	$C_L = 50 \text{ pF};$		11	28	ns
	t_{PHL}	$R_L = 500 \text{ Ohm}$		9,5	18	ns

DL 090 D Dezimalzähler



Zähltabellen

BCD-Zählung (Ausgang OA mit Eingang \overline{CKB} verbunden)
 Symmetrische 10:1-Zählung (OD mit \overline{CKA} verbunden)

Bauform DL 090 D: DIP-14, Plast (Bild 3)
 Bauform DL 090 S: SO-14 (Bild 28)
 Typstandard: TGL 43205

Zähl- Stand	Ausgänge			
	OA	OB	OC	OD
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H

Zähl- Stand	Ausgänge			
	QA	QD	QC	QB
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

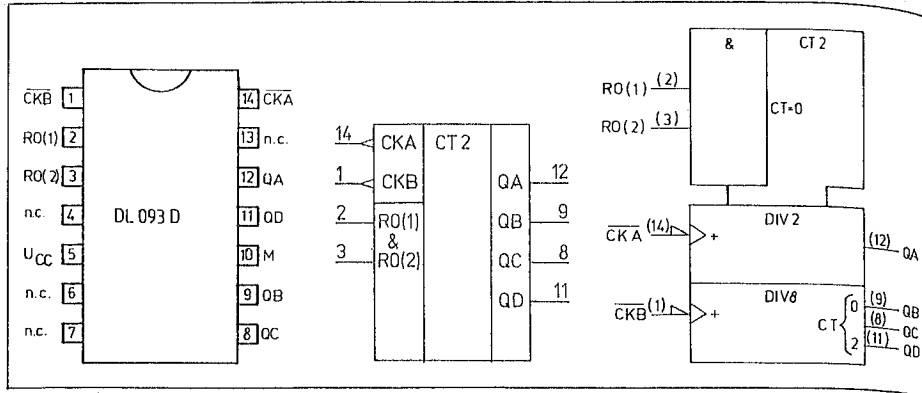
Wirkung der Steileingänge

RO(1)	RO(2)	R9(1)	R9(2)	QA	QB	QC	QD
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L	zählen			
L	X	L	X	zählen			
L	X	X	L	zählen			
X	L	L	X	zählen			

X Pegel beliebig (L oder H)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten	$\overline{CKA} \rightarrow QA$	$C_L = 15 \text{ pF};$ $R_L = 2 \text{ kOhm}$		9	16	ns
	$\overline{CKA} \rightarrow QD$					
	$\overline{CKA} \rightarrow QA$			12	18	ns
	$\overline{CKA} \rightarrow QD$					
	$\overline{CKB} \rightarrow QB$			9	16	ns
	$\overline{CKB} \rightarrow QC, QD$					
	$\overline{CKB} \rightarrow QB$			20	32	ns
	$\overline{CKB} \rightarrow QC, QD$					
Zählfrequenz	f_{max}		32	45		MHz
			16	25		MHz

DL 093 D 4 Bit Binärzähler



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 093 D: DIP-14, Plast (Bild 3)
 Bauform DL 093 S: SO-14 (Bild 28)
 Typstandard: TGL 43205

Zähltable

Binärzählung 4 Bit; QA mit \overline{CKB} verbunden

Zählstand	Ausgänge			
	QA	QB	QC	QD
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H
10	L	H	L	H
11	H	H	L	H
12	L	L	H	H
13	H	L	H	H
14	L	H	H	H
15	H	H	H	H

Wirkung der Steuereingänge

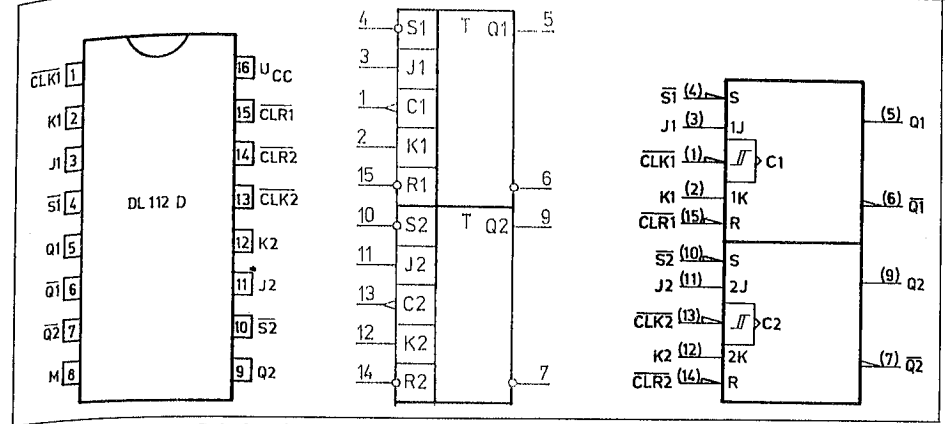
RO(1)	RO(2)	QA	QB	QC	QD
H	H	L	L	L	L
L	X	zählen			
X	L	zählen			

X Pegel beliebig (L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 15 \text{ pF};$ $R_L = 2 \text{ kOhm}$				
$\overline{CKA} \rightarrow QA$	t_{PLH}			9	16	ns
$\overline{CKA} \rightarrow QD$					70	ns
$\overline{CKA} \rightarrow QA$	t_{PHL}			12	18	ns
$\overline{CKA} \rightarrow QD$					70	ns
Zählfrequenz						
$\overline{CKA} \rightarrow QA$	f_{max}		32	45		MHz
$\overline{CKB} \rightarrow QB$			16	25		MHz

DL 112 D 2 J-K-Flip-Flop, flankengetriggert



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 112 D: DIP-16, Plast (Bild 4)
 Bauform DL 112 S: SO-16 (Bild 29)
 Typstandard: TGL 43202

Funktionstabelle

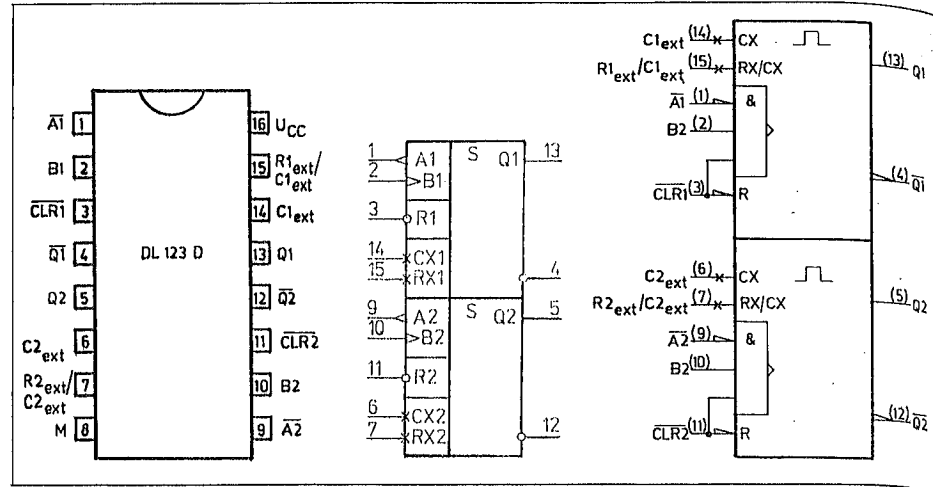
Eingänge					Ausgänge		Bedeutung
\overline{S}	J	K	\overline{CLR}	\overline{CLK}	Q	\overline{Q}	
L	X	X	H	X	H	L	Asynchrones Setzen
H	X	X	L	X	L	H	Asynchrones Rücksetzen
L	X	X	L	X	H*	H*	Instabiler Zustand
H	L	L	H	L-H	Q_n	\overline{Q}_n	Halten (keine Zustandsänderung)
H	H	L	H	L-H	H	L	Laden "1" (Setzen)
H	L	H	H	L-H	L	H	Laden "0" (Rücksetzen)
H	H	H	H	L-H	\overline{Q}_n	Q_n	Kippen
H	X	X	H	H	Q_n	\overline{Q}_n	Halten (keine Zustandsänderung)

Ausgewählte Kennwerte

X Pegel beliebig (L oder H)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 15 \text{ pF};$ $R_L = 2 \text{ kOhm}$				
$\overline{CLR} \rightarrow \overline{Q}, \overline{S} \rightarrow Q;$	t_{PLH}			11	20	ns
$\overline{CLK} \rightarrow Q, \overline{Q}$						
$\overline{CLR} \rightarrow Q; \overline{S} \rightarrow \overline{Q}$	t_{PHL}			12	20	ns
$\overline{CLK} \rightarrow Q, \overline{Q}$						
Taktfrequenz	f_{max}	$C_L = 15 \text{ pF};$ $R_L = 2 \text{ kOhm}$	30	45		MHz

DL 123 D 2 monostabile Multivibratoren



Anschlußbelegung, Schaltzeichen und IEC-Zeichen
 Bauform DL 123 D: DIP-16, (Bild 4)
 Bauform DL 123 S: SO-16 (Bild 29)
 Typstandard: TGL 43203

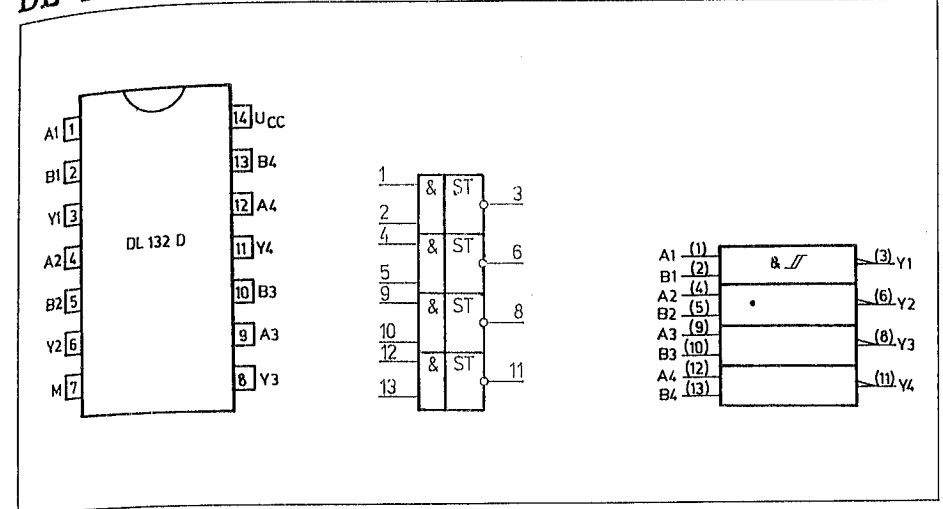
Eingänge			Ausgänge	
\bar{A}	B	\overline{CLR}	Q	\bar{Q}
X	X	L	L	H
H	X	X	L	H
X	L	X	L	H
L	\square	H	\square	\square
\square	H	H	\square	\square
L	H	\square	\square	\square

Funktionstabelle

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_{ext} = 0 \text{ pF};$ $R_{ext} = 5 \text{ kOhm}$				
$C_L = 15 \text{ pF}; R_L = 2 \text{ kOhm}$						
$\bar{A} \rightarrow Q$	t_{PLH}			23	33	ns
$B \rightarrow Q$				17	44	ns
$\overline{CLR} \rightarrow Q$				23	45	ns
$\bar{A} \rightarrow \bar{Q}$	t_{PHL}			27	45	ns
$B \rightarrow \bar{Q}$				22	56	ns
$\overline{CLR} \rightarrow \bar{Q}$				17	27	ns
Minimale Impulsbreite am Ausgang Q	t_{wQmin}			70	200	ns

DL 132 D 4 Schmitt-Trigger-NAND-Gatter mit je 2 Eingängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen
 Bauform DL 132 D: DIP-14, Plast (Bild 3)
 Bauform DL 132 S: SO-14 (Bild 28)
 Typstandard: TGL 43206

Funktionstabelle

Eingänge		Ausgang
A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

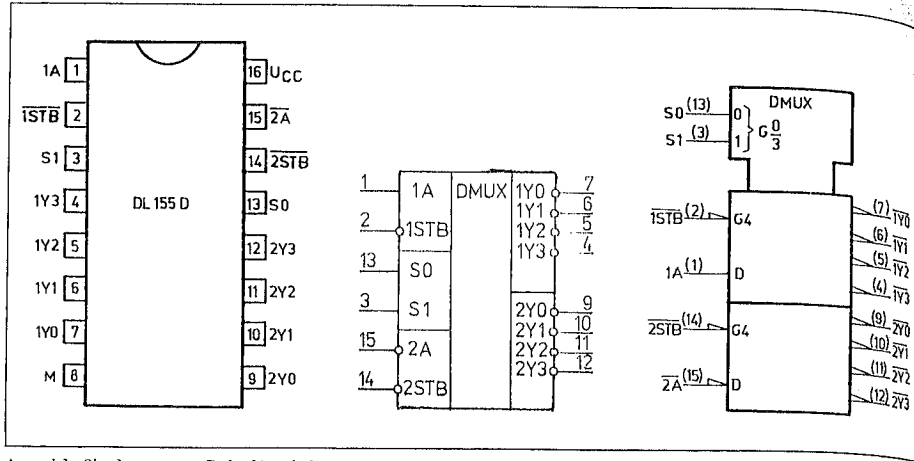
Logische Funktion

$$Y = \overline{A \cdot B}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit	t_{PLH} t_{PHL}	$C_L = 15 \text{ pF};$ $R_L = 2 \text{ kOhm}$		17 12	22 22	ns ns

DL 155 D 2 Dekoder/ Demultiplexer 2 auf 4



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 155 D: DIP-16, Plast (Bild 4)
 Bauform DL 155 S: SO-16 (Bild 29)
 Typstandard: TGL 43292

Eingänge					Ausgänge			
S0	S1	1A	2A	STB	Y0	Y1	Y2	Y3
X	X	X	X	H	H	H	H	H
L	L	H	L	L	L	H	H	H
L	H	H	L	L	H	L	H	H
H	L	H	L	L	H	H	L	H
H	H	H	L	L	H	H	H	L
X	X	L	H	X	H	H	H	H

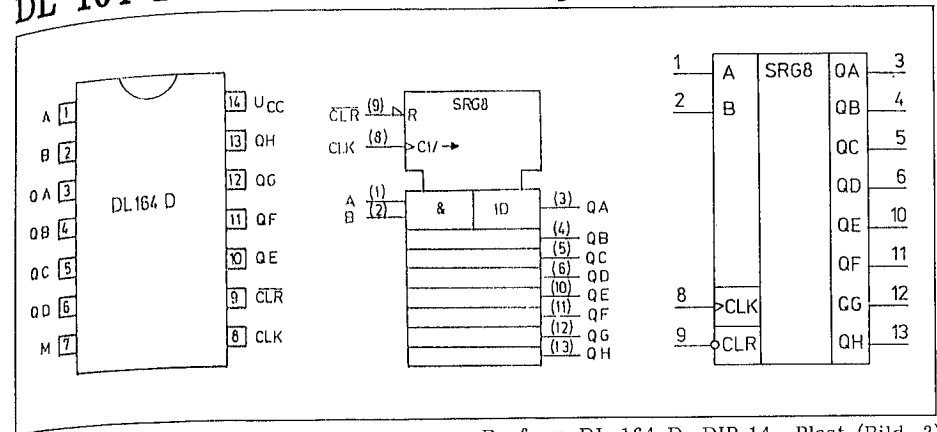
Funktionstabelle

X Pegel beliebig (L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$				
$U_{IH} = 4,5 \text{ V}; U_{IL} = 0 \text{ V}$						
$\overline{STB} \rightarrow Y$	t_{PLH}		12	18		ns
$S0, S1 \rightarrow Y$			17	30		ns
$1A \rightarrow Y$			16	30		ns
$2A \rightarrow Y$			12	17		ns
$\overline{STB}, 2A \rightarrow Y$	t_{PHL}		17	30		ns
$S0, S1 \rightarrow Y$			18	35		ns
$1A \rightarrow Y$			20	30		ns

DL 164 D Serielles 8 Bit Schieberegister mit Parallelausgängen



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 164 D: DIP-14, Plast (Bild 3)
 Bauform DL 164 S: SO-14 (Bild 28)
 Typstandard: TGL 43609

Funktionstabelle

Eingänge		Ausgänge									
A	B	CLR	CLK	QA	QB	QC	QD	QE	QF	QG	QH
X	X	L	X	L	L	L	L	L	L	L	L
X	X	H	L	QA ₀	QB ₀	QC ₀	QD ₀	QE ₀	QF ₀	QG ₀	QH ₀
H	H	H	L-H	H	QA _n	QB _n	QC _n	QD _n	QE _n	QF _n	QG _n
L	X	H	L-H	L	QA _n	QB _n	QC _n	QD _n	QE _n	QF _n	QG _n
X	L	H	L-H	L	QA _n	QB _n	QC _n	QD _n	QE _n	QF _n	QG _n

X Pegel beliebig (L oder H)

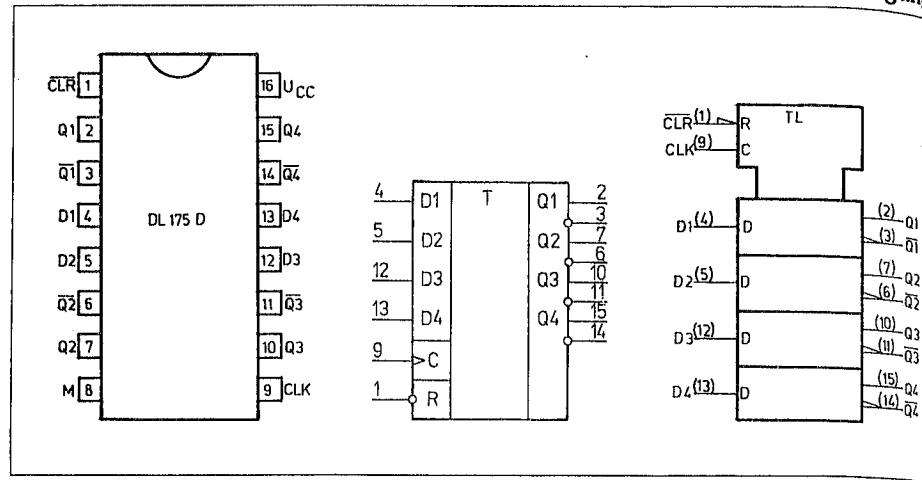
QA₀ ... QH₀ Pegel an QA ... QH vor Anlegen der statischen Eingangsbedingungen

QA_n ... QH_n Pegel an QA ... QG vor der letzten Schaltflanke an CLK

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$				
$\overline{CLR} \rightarrow Q$	t_{PHL}			20	36	ns
$CLK \rightarrow Q$	t_{PLH}			14	27	ns
	t_{PHL}			17	32	ns
Taktfrequenz	f_{max}		25	35		MHz

DL 175 D 4 D-Flip-Flop, gemeinsamer Clear- und Takteingang



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 175 D: DIP-16, Plast (Bild 4)
 Bauform DL 175 S: SO-16 (Bild 29)
 Typstandard: TGL 43293

Funktionstabelle

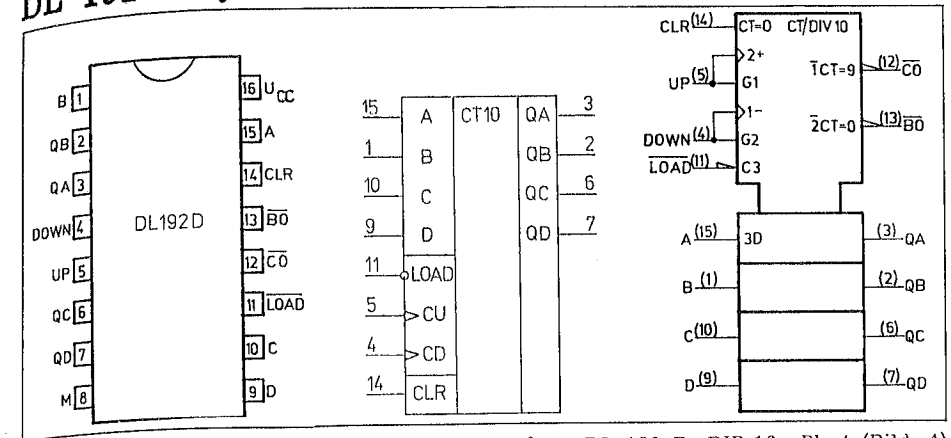
Eingänge			Ausgänge	
\overline{CLR}	CLK	D	Q	\overline{Q}
L	X	X	L	H
H	L-H	H	H	L
H	L-H	L	L	H
H	L	X	Q0	$\overline{Q0}$

X Pegel beliebig (L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$				
$\overline{CLR} \rightarrow \overline{Q}$	t_{PLH}			20	32	ns
CLK \rightarrow Q, \overline{Q}				18	30	ns
$\overline{CLR} \rightarrow$ Q	t_{PHL}			25	36	ns
CLK \rightarrow Q, \overline{Q}				21	30	ns
Taktfrequenz	f_{max}		25	40		MHz

DL 192 D Synchroner dekadischer Vor-/Rückwärtszähler mit Clear



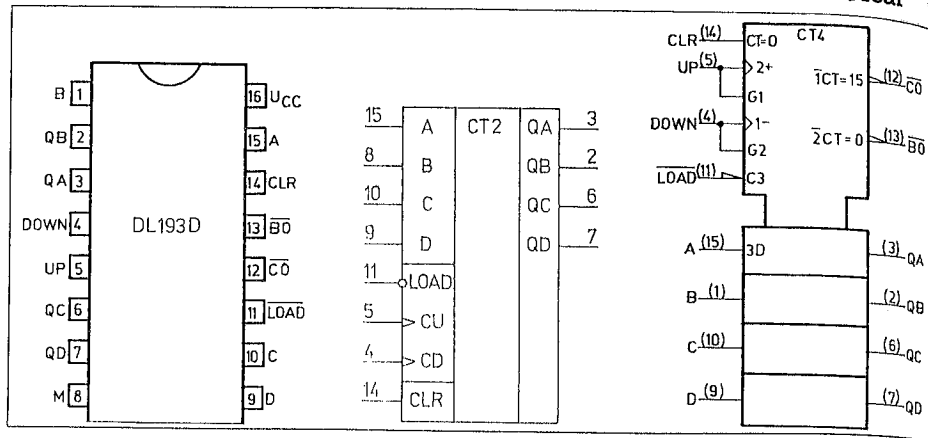
Funktionstabelle Typstandard: TGL 43204 Bauform DL 192 D: DIP-16, Plast (Bild 4)
 Bauform DL 192 S: SO-16 (Bild 29)

Betriebsart	Eingänge								Ausgänge					
	CLR	LOAD	UP	DOWN	A	B	C	D	QA	QB	QC	QD	\overline{CO}	\overline{BO}
Rücksetzen	H	X	X	L	X	X	X	X	L	L	L	L	H	L
Voreinstellen	H	X	X	H	X	X	X	X	L	L	L	L	H	H
	L	L	X	L	L	L	L	L	L	L	L	L	H	L
	L	L	X	H	L	L	L	L	L	L	L	L	H	H
	L	L	L	X	H	L	L	H	wie A ... D				L	H
	L	L	H	X	H	L	L	H	wie A ... D				H	H
Zählen	L	H	\uparrow	H	X	X	X	X	vorwärts				H ¹⁾	H ²⁾
	L	H	\downarrow	H	X	X	X	X	rückwärts				H	H

1) $\overline{CO} = UP$, vorwärts ab HLLH; 2) $\overline{BO} = DOWN$, rückwärts ab LLLL
 Ausgewählte Kennwerte \uparrow Low-High-Flanke; X Pegel beliebig (L oder H)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 15 \text{ pF};$ $R_L = 2 \text{ kOhm}$				
UP $\rightarrow \overline{CO}$	t_{PLH}			13	26	ns
DOWN $\rightarrow \overline{BO}$				13	24	ns
UP, DOWN \rightarrow Q				22	38	ns
LOAD \rightarrow Q				25	40	ns
UP $\rightarrow \overline{CO}$	t_{PHL}			15	24	ns
DOWN $\rightarrow \overline{BO}$				15	24	ns
UP, DOWN \rightarrow Q				27	47	ns
LOAD \rightarrow Q				28	40	ns
CLR \rightarrow Q				28	35	ns

DL 193 D Synchroner 4 Bit Vor-/Rückwärtszähler mit Clear



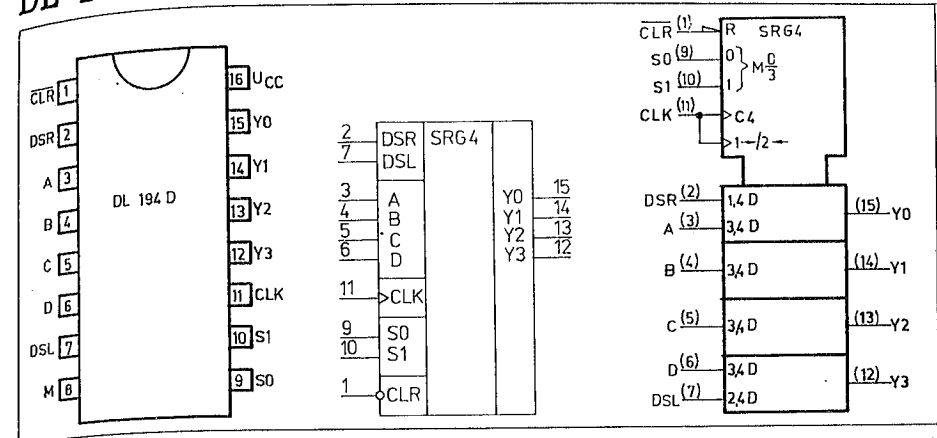
Funktionstabelle Typstandard: TGL 43204 Bauform DL 193 D: DIP-16, Plast (Bild 4)
Bauform DL 193 S: SO-16 (Bild 29)

Betriebsart	Eingänge				Ausgänge									
	CLR	LOAD	UP	DOWN	A	B	C	D	QA	QB	QC	QD	\overline{CO}	\overline{BO}
Rücksetzen	H	X	X	L	X	X	X	X	L	L	L	L	H	L
Voreinstellen	H	X	X	H	X	X	X	X	L	L	L	L	H	H
	L	L	X	L	L	L	L	L	L	L	L	L	H	L
	L	L	L	X	H	H	H	H	H	H	H	H	L	H
Zählen	L	L	H	X	H	H	H	H	H	H	H	H	L	H
	L	L	H	X	H	H	H	H	H	H	H	H	L	H
Zählen vorwärts	L	H	\uparrow	H	X	X	X	X	vorwärts				H ¹⁾	H ²⁾
	L	H	\downarrow	H	X	X	X	X	rückwärts				H	H

1) \overline{CO} = UP, vorwärts ab HHHH; 2) \overline{BO} = DOWN, rückwärts ab LLLL
 \uparrow Low-High-Flanke; X Pegel beliebig (L oder H)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten						
UP	$\rightarrow \overline{CO}$	$C_L = 15 \text{ pF};$ $R_L = 2 \text{ kOhm}$		13	26	ns
DOWN	$\rightarrow \overline{BO}$					
UP, DOWN	$\rightarrow Q$			22	38	ns
LOAD	$\rightarrow Q$					
UP	$\rightarrow \overline{CO}$			15	24	ns
DOWN	$\rightarrow \overline{BO}$					
UP, DOWN	$\rightarrow Q$			27	47	ns
LOAD	$\rightarrow Q$					
CLR	$\rightarrow Q$			28	35	ns

DL 194 D 4 Bit Rechts-Links-Schieberegister



Anschlußbelegung, Schaltzeichen und IEC-Zeichen Bauform DL 194 D: DIP-16, Plast (Bild 4)
Bauform DL 194 S: SO-16 (Bild 29)
Typstandard: TGL 43294

Funktionstabelle

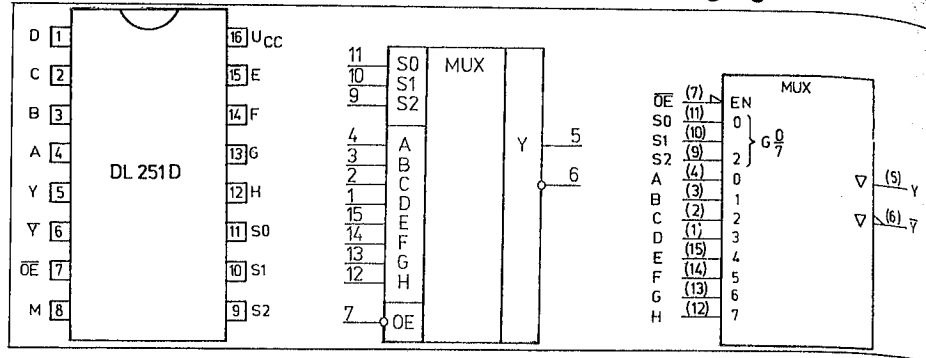
Betriebsart	Eingänge						Ausgänge							
	S0	S1	\overline{CLR}	CLK	DSL	DSR	A	B	C	D	Y0	Y1	Y2	Y3
Rücksetzen	X	X	L	X	X	X	X	X	X	X	L	L	L	L
Halten	X	X	H	L	X	X	X	X	X	X	$Y0_{t-1}$	$Y1_{t-1}$	$Y2_{t-1}$	$Y3_{t-1}$
	Laden	H	H	\uparrow	X	X	a	b	c	d	a	b	c	d
Schieben rechts	H	L	H	\uparrow	X	r	X	X	X	X	r	$Y0_{t-1}$	$Y1_{t-1}$	$Y2_{t-1}$
	Schieben links	L	H	H	\uparrow	l	X	X	X	X	$Y1_{t-1}$	$Y2_{t-1}$	$Y3_{t-1}$	l
Halten	L	L	H	X	X	X	X	X	X	X	$Y0_{t-1}$	$Y1_{t-1}$	$Y2_{t-1}$	$Y3_{t-1}$

\uparrow Low-High-Flanke; X Pegel beliebig (L oder H)
a, b, c, d, r, l statischer H- oder L-Pegel
 $Y_{n,t-1}$ Pegel vom vorhergehenden Zustand

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit				
Signalverzögerungszeiten										
$U_{IL} = 0 \text{ V}; U_{IH} = 4,5 \text{ V}$ CLK $\rightarrow Y$	t_{PHL}	$C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$		19	30	ns				
							t_{PLH}	18	26	ns
							t_{PHL}	22	31	ns
CLR $\rightarrow Y$				25	32	ns				
Taktfrequenz	f_{max}	$U_{IH} = 2,4 \text{ V}$				MHz				

DL 251 D 8-auf-1-Multiplexer, Tristate-Ausgänge



Bauform: DIP-16, Plast (Bild 4)
SO-16 (Bild 29)
Typstandard: TGL 43295

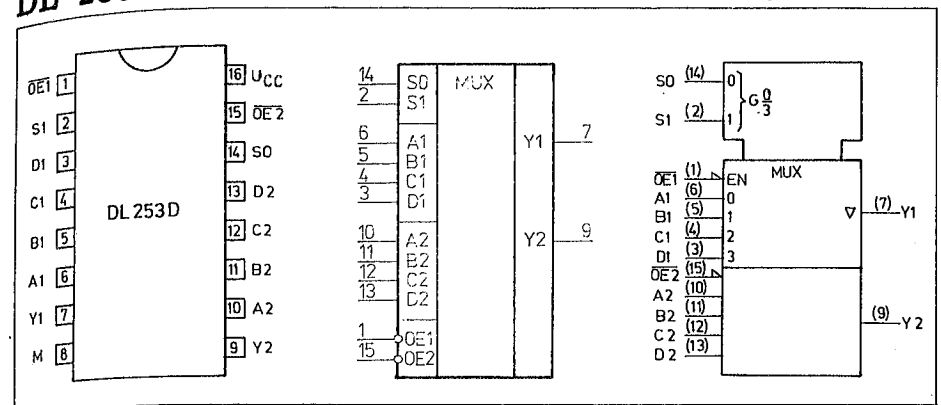
Eingänge				Ausgänge	
S0	S1	S2	OE-bar	Y	Y-bar
X	X	X	H	Z	Z-bar
L	L	L	L	A	A-bar
H	L	L	L	B	B-bar
L	H	L	L	C	C-bar
H	H	L	L	D	D-bar
L	L	H	L	E	E-bar
H	L	H	L	F	F-bar
L	H	H	L	G	G-bar
H	H	H	L	H	H-bar

Funktionstabelle

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten $U_{IL} = 0 \text{ V}; U_{IH} = 4,5 \text{ V}$ A ... H \rightarrow Y	t_{PLH} t_{PHL}	$C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$		15	33	ns
A ... H \rightarrow Y-bar	t_{PLH} t_{PHL}		18	33	ns	
S0 ... S2 \rightarrow Y	t_{PLH} t_{PHL}		8	17	ns	
OE-bar \rightarrow Y	t_{PZH} t_{PZH}' t_{PZL} t_{PHZ} t_{PLZ}		12	35	ns	
			18	35	ns	
			14	35	ns	
			18	35	ns	

DL 253 D 2 Multiplexer 4 auf 1, Tristate-Ausgänge



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 253 D: DIP-16, Plast (Bild 4)
Bauform DL 253 S: SO-16 (Bild 29)
Typstandard: TGL 43295

Eingänge			Ausgänge
S0	S1	OE1/OE2	Y1/Y2
X	X	H	Z
L	L	L	A
H	L	L	B
L	H	L	C
H	H	L	D

Funktionstabelle

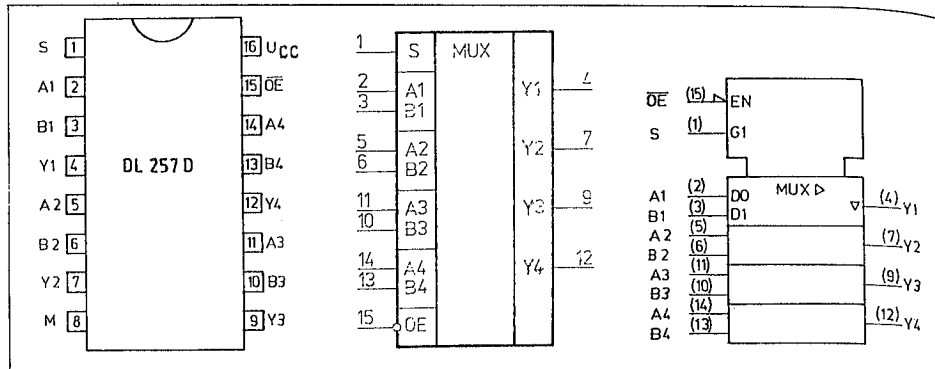
X Pegel beliebig (L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeit A bis D \rightarrow Y	t_{PLH} t_{PHL}	$C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$		12	25	ns
S0, S1, S2 \rightarrow Y ¹⁾	t_{PLH} t_{PHL}		14	21	ns	
OE-bar \rightarrow Y	t_{PZH} t_{PZH}' t_{PZL} t_{PHZ} t_{PLZ}		19	28	ns	
			18	27	ns	
			19	30	ns	

1) Die Dateneingänge A bis C sind auf L-Pegel, der Dateneingang D ist auf H-Pegel zu legen.

DL 257 D 4 Multiplexer 2 auf 1, Tristate-Ausgänge



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 257 D: DIP-16, Plast (Bild 4)
 Bauform DL 257 S: SO-16 (Bild 29)
 Typstandard: TGL 43295

Funktionstabelle

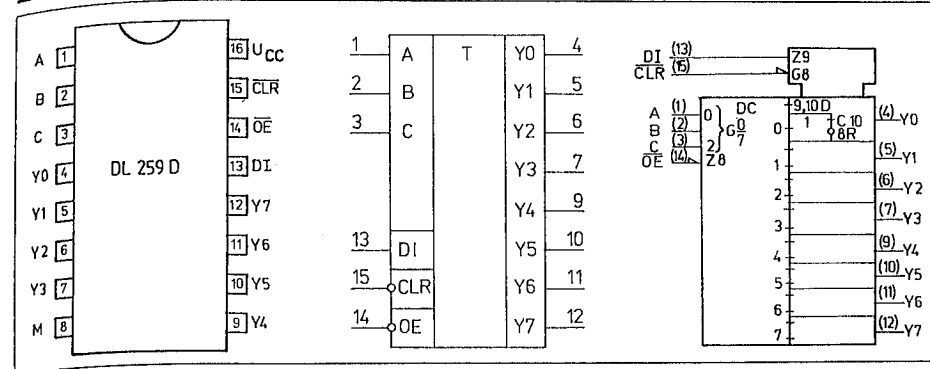
Eingänge				Ausgang
A	B	S	\overline{OE}	Y
X	X	X	H	Z
L	X	L	L	L (A)
H	X	L	L	H (A)
X	L	H	L	L (B)
X	H	H	L	H (B)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten $U_{IL} = 0\text{ V}; U_{IH} = 4,5\text{ V}$ A, B \rightarrow Y	t_{PLH} t_{PHL}	$C_L = 50\text{ pF};$ $R_L = 500\text{ Ohm}$		8	21	ns
S \rightarrow Y ¹⁾	t_{PLH} t_{PHL}			20	32	ns
\overline{OE} \rightarrow Y	t_{PLH} t_{PHL} t_{PZH} t_{PZL} t_{PHZ} t_{PLZ}			18 10,5 13,5 8,5 13	25 25 30 26 30	ns

1) Dateneingänge A auf L-Pegel, Dateneingänge B auf H-Pegel legen

DL 259 D 8-Bit-Latch, adressierbar, mit Enable und Clear



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 259 D: DIP-16, Plast (Bild 4)
 Bauform DL 259 S: SO-16 (Bild 29)
 Typstandard: TGL 43610

Latch-Adressierung

C	B	A	adressiertes Latch
L	L	L	0
L	L	H	1
L	H	L	2
L	H	H	3
H	L	L	4
H	L	H	5
H	H	L	6
H	H	H	7

Funktionstabelle

Eingänge		Ausgang des adressierten Latches	Übrige Ausgänge	Funktion
\overline{CLR}	\overline{OE}			
H	L	D	Q_0	Latch adressierbar
H	H	Q_0	Q_0	Speichern
L	L	D	L	1-aus-8-Dekoder
L	H	L	L	Rücksetzen

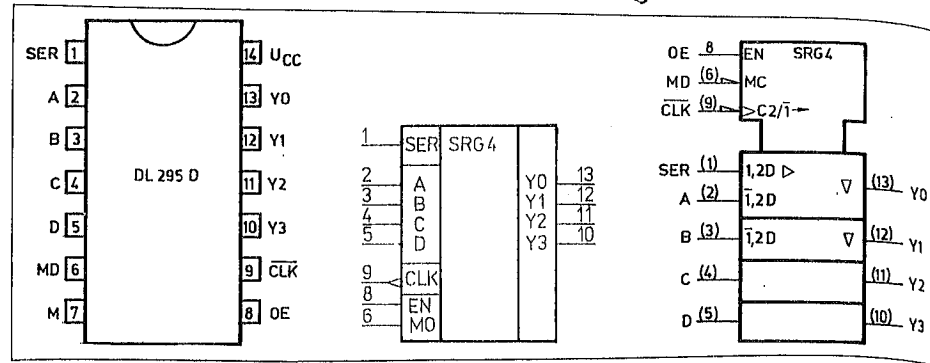
D Pegel des Dateneingangs

Q_0 Pegel des entsprechenden Ausgangs vor dem Einstellen der anliegenden Eingangspegel

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 50\text{ pF};$ $R_L = 500\text{ Ohm}$				
\overline{CLR} \rightarrow Y	t_{PHL}			20	27	ns
DI \rightarrow Y	t_{PLH}			18	28	ns
A ... C \rightarrow Y	t_{PHL} t_{PLH}			18 24	24 38	ns
\overline{OE} \rightarrow Y	t_{PHL} t_{PLH} t_{PHL}			17 22 14	29 32 24	ns

DL 295 D 4 Bit Rechts-/Links-Schieberegister



Anschlußbelegung, Schaltzeichen, IEC-Zeichen Bauforn DL 295 D: DIP-14, Plast (Bild 3)
 Bauforn DL 295 S: SO-14 (Bild 28)
 Typstandard: TGL 43611

Funktionstabelle

Eingänge				Ausgänge						
Output Enable OE	Mode MD	Takt CLK	Serieller Eingang SER	Parallel-Eingänge A B C D			Y0	Y1	Y2	Y3
L	X	X	X	X	X	X	Z	Z	Z	Z
H	X	H	X	X	X	X	$Y0_{t-1}$	$Y1_{t-1}$	$Y2_{t-1}$	$Y3_{t-1}$
H	H		X	a	b	c	a	b	c	d
H	H		X	* Y1	Y2	Y3	$Y1_{t-1}$	$Y2_{t-1}$	$Y3_{t-1}$	d
H	L		ser	X	X	X	ser	$Y0_{t-1}$	$Y1_{t-1}$	$Y2_{t-1}$

X Pegel beliebig (L oder H); Z hochohmiger Zustand; H-L-Flanke

a, b, c, d statischer H- oder L-Pegel während der H-L-Flanke

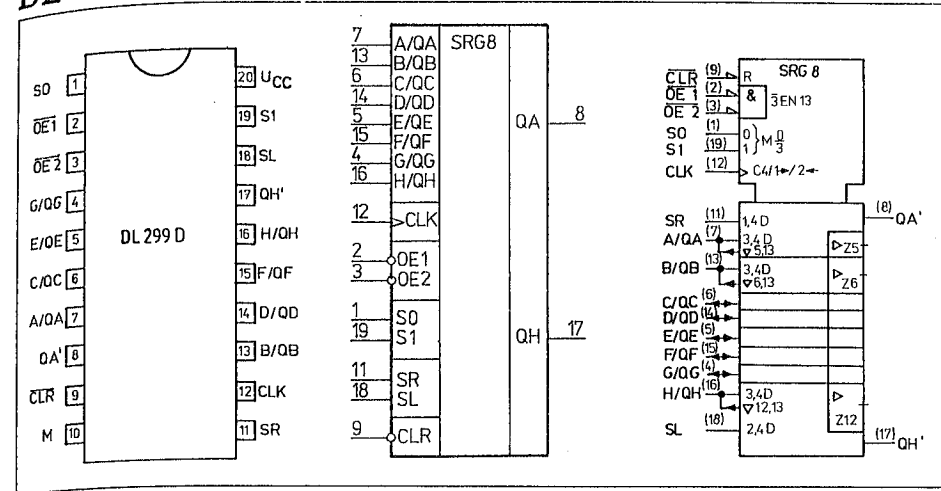
Y Ausgangszustand vor der letzten H-L-Flanke

* n-1 Linksschiebemodus; die Parallelausgänge A ... C werden jeweils mit den Ausgängen Y1 ... Y3 verbunden. Paralleleingang D wird zum seriellen Eingang der Schiebekette.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten $U_{IH} = 5 V; U_{IL} = 0 V$ CLK \rightarrow Y	t_{PLH} t_{PHL}	$C_L = 50 pF;$ $R_L = 500 \text{ Ohm}$		15 22	22 30	ns ns
OE \rightarrow Y	t_{PZH} t_{PZL} t_{PLZ} t_{PHZ}			16 20 15 10	30 35 25 20	ns ns ns ns

DL 299 D 8 Bit Universalschieberegister



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauforn: DIP-20, Plast (Bild 8)

Typstandard: TGL 43611

Funktionstabelle

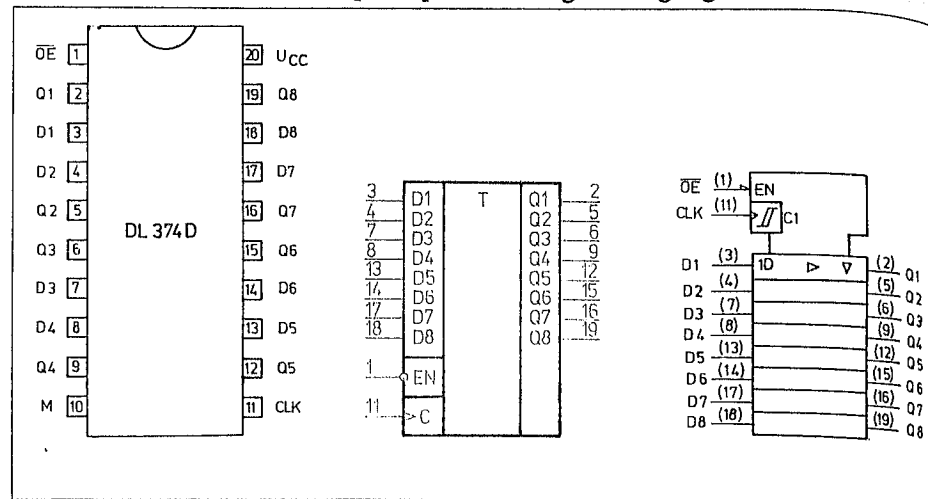
Betriebsart	Eingänge							Ein/Ausgänge								Ausgänge		
	S1	SO	SL	SR	CLK	CLR	OE1	OE2	A/OA	B/OB	C/OE	D/OQ	E/OE	F/OQ	G/OQ	H/OH	QA'	QH'
Rücksetzen	X	L	X	X	X	L	L	L	L	L	L	L	L	L	L	L	L	L
	L	X	X	X	X	L	L	L	L	L	L	L	L	L	L	L	L	L
Halten	L	L	X	X	X	H	L	L	QA0	QB0	QC0	QD0	QE0	QF0	QG0	QH0	QA0	QH0
	L	L	X	X	X	L	L	L	QA0	QB0	QC0	QD0	QE0	QF0	QG0	QH0	QA0	QH0
	L	H	X	X	L	H	L	L	QA0	QB0	QC0	QD0	QE0	QF0	QG0	QH0	QA0	QH0
	H	H	X	X	L	H	L	L	QA0*	QB0*	QC0*	QD0*	QE0*	QF0	QG0*	QH0*	QA0*	QH0*
Schieben rechts	L	H	X	H	\lceil	H	L	L	H	QA _n	QB _n	QC _n	QD _n	QE _n	QF _n	QG _n	H	OC _n
	L	H	X	L	\lceil	H	L	L	L	QA _n	QB _n	QC _n	QD _n	QE _n	QF _n	QG _n	L	OC _n
Schieben links	H	L	L	X	\lceil	H	L	L	QB _n	OC _n	OD _n	OE _n	OF _n	QG _n	QH _n	H	OB _n	H
	H	L	L	X	\lceil	H	L	L	QB _n	OC _n	OD _n	OE _n	OF _n	QG _n	QH _n	L	OB _n	L
Ein-schreiben	H	H	X	X	\lceil	H	X	X	a	b	c	d	e	f	g	h	a	h

X Pegel beliebig (L oder H); \lceil Low-High-Flanke

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten CLK \rightarrow Q	t_{PHL} t_{PLH}	$C_L = 50 pF;$ $R_L = 500 \text{ Ohm}$		22 13	27 27	ns ns

DL 374 D 8 D-Flip-Flop mit Freigabeingang



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-20, Plast (Bild 8)
Typstandard: TGL 43612

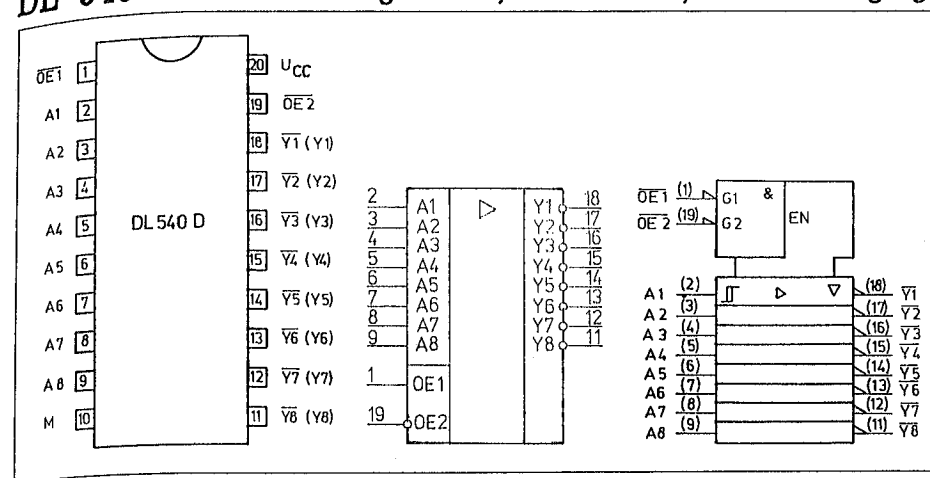
Funktionstabelle

Eingänge			Ausgang
\overline{OE}	CLK	D	Q
L		H	H
L		L	L
L	L	X	Q_0
H	X	X	Z

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$				
CLK \rightarrow Q	t_{PLH}			20	28	ns
	t_{PHL}			16	30	ns
$\overline{OE} \rightarrow$ Q	t_{PZH}			15	28	ns
	t_{PZL}			18	28	ns
	t_{PHZ}			7	20	ns
	t_{PLZ}			12	25	ns
Taktfrequenz	f_c		32	40		MHz

DL 540 D 8 Bit Leitungstreiber, invertierend, Tristate-Ausgänge



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-20, Plast (Bild 8)
Typstandard: TGL 43613

Funktionstabelle

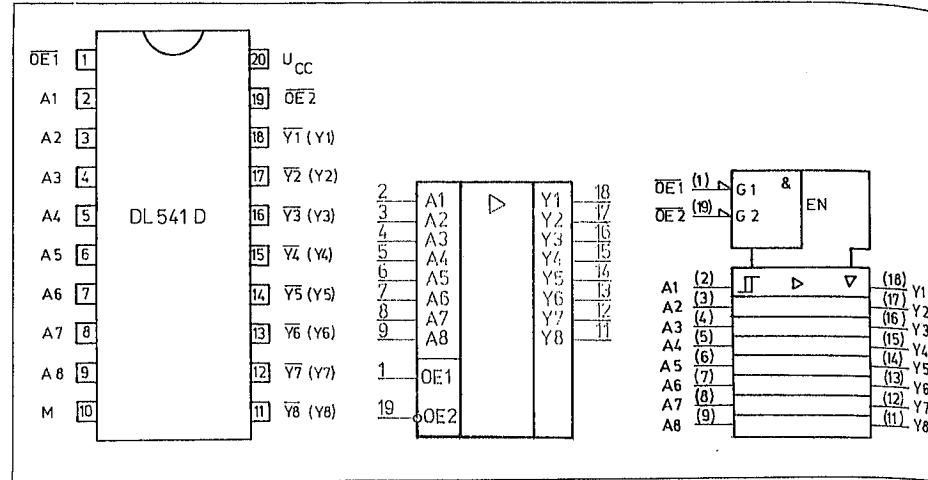
Eingänge			Ausgang
$\overline{OE1}$	$\overline{OE2}$	A	\overline{Y}
L	L	L	L
L	L	H	H
X	H	X	Z
H	X	X	Z

X Pegel beliebig (L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$				
A \rightarrow Y	t_{PLH}			10	15	ns
	t_{PHL}			13	18	ns
$\overline{OE1}, \overline{OE2} \rightarrow \overline{Y}$	t_{PZL}			19	36	ns
	t_{PZH}			12	25	ns
	t_{PLZ}			21	28	ns
	t_{PHZ}			10	18	ns

DL 541 D 8 Bit Leitungstreiber, nichtinvertierend, Tristate



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-20, Plast (Bild 8)
Typstandard: TGL 43613

Funktionstabelle

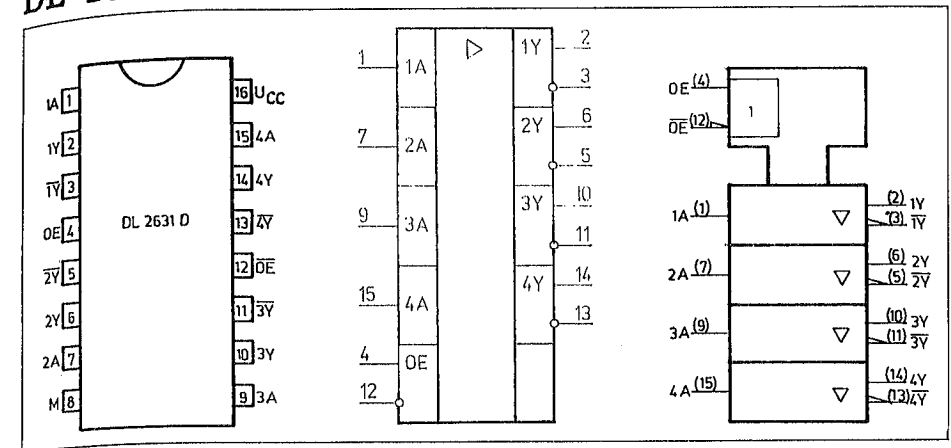
Eingänge			Ausgang
OE1	OE2	A	Y
L	L	L	H
L	L	H	L
X	H	X	Z
H	X	X	Z

X Pegel beliebig (L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$				
A → Y	t_{PLH}			10	17	ns
	t_{PHL}			13	20	ns
OE1, OE2 → Y	t_{PZL}			19	36	ns
	t_{PZH}			12	25	ns
	t_{PLZ}			22	35	ns
	t_{PHZ}			10	18	ns

DL 2631 D 4facher Leitungssender für Differenzsignale



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 2631 D: DIP-16, Plast (Bild 4)
Bauform DL 2631 S: SO-16 (Bild 29)
Typstandard: TGL 43607

Eingänge			Ausgänge	
OE	OE	A	Y	Y
H	X	H	H	L
H	X	L	L	H
X	L	H	H	L
X	L	L	L	H
L	H	X	Z	Z

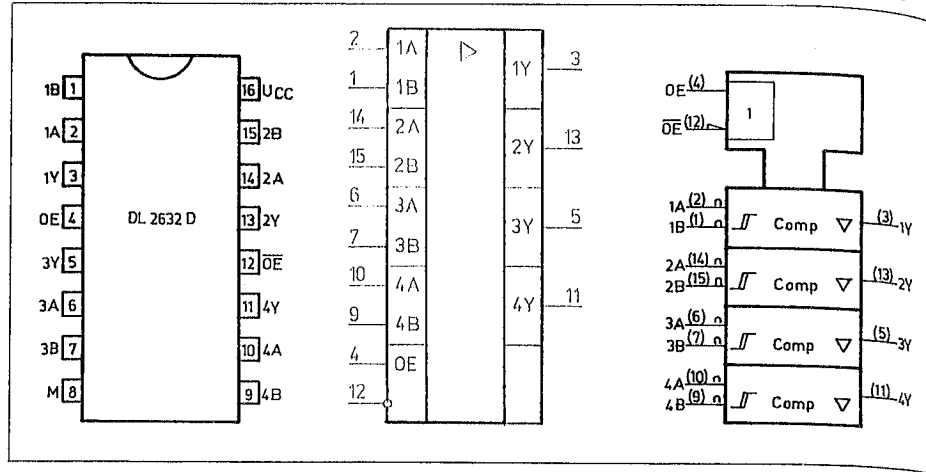
Funktionstabelle

X Pegel beliebig (L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten	t_{PLH}	$C_L = 50 \pm 5 \text{ pF};$		12	20	ns
	t_{PHL}	$R_{L1} = 500 \pm 15 \text{ Ohm}$		19	23	ns
	t_{PZH}			27	40	ns
	t_{PZL}			36	45	ns
	t_{PHZ}			13	30	ns
	t_{PLZ}			19	35	ns
Differenzsignalverzögerungszeit	t_{DD}	$R_{L2} = 100 \pm 3 \text{ Ohm}$		18	25	ns
Flankensteilheit	t_{TDLH}	$R_{L2} = 100 \pm 3 \text{ Ohm}$		7	25	ns
	t_{TDHL}			13	25	ns

DL 2632 D 4facher Leitungsempfänger für Differenzsignale



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 2632 D: DIP-16, Plast (Bild 4)
 Bauform DL 2632 S: SO-16 (Bild 29)
 Typstandard: TGL 43297

Differenz-Eingänge A, B	Steuer-Eingänge		Ausgang Y
	OE	OE	
$U_{ID} \geq 0,2 \text{ V}$	H	X	H
$-0,2 \text{ V} < U_{ID} < 0,2 \text{ V}$	X	L	H
	H	X	?
	X	L	?
$U_{ID} \leq -0,2 \text{ V}$	H	X	L
	X	L	L
X	L	H	Z
offen	H	X	H
offen	X	L	H

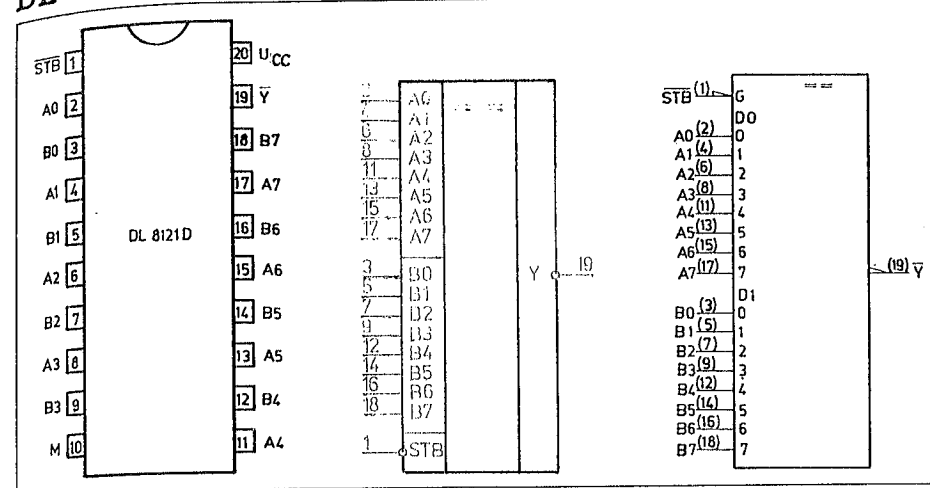
Funktionstabelle

X Pegel beliebig (L oder H)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten $U_{TS} = 7 \text{ V}$		$C_L = 50 \pm 5 \text{ pF};$ $R_{L1} = 500 \pm 15 \text{ Ohm}$				
	t_{PLH}			25	35	ns
	t_{PHL}			23	35	ns
	t_{PZH}			15	25	ns
	t_{PZL}			18	30	ns
	t_{PHZ}			13	25	ns
	t_{PLZ}			18	30	ns

DL 8121 D 8 Bit Komparator



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-20, Plast (Bild 8)
 Typstandard: TGL 43297

Funktionstabelle

Eingänge			Ausgang
An	Bn	STB	Y
L	L	L	L
H	H	L	L
L	L	H	H
H	H	H	H
L	H	L	H
H	L	L	H
L	H	H	H
H	L	H	H

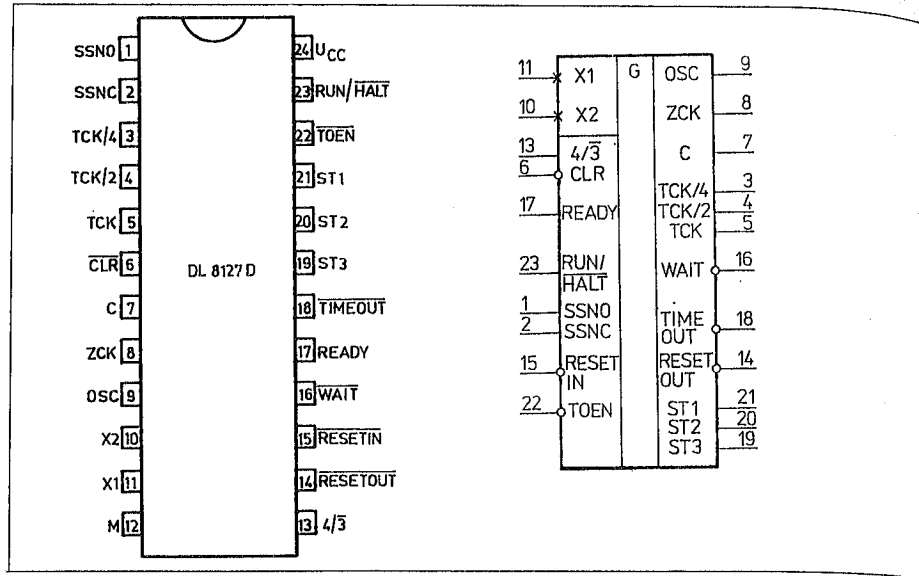
Logische Funktion

$$\bar{Y} = (A_0 + B_0) \cdot (A_1 + B_1) \dots (A_7 + B_7) \cdot \text{STB}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$				
$A_n, B_n \rightarrow \bar{Y}$	t_{PLH}				17	ns
	t_{PHL}				17	ns
$\text{STB} \rightarrow \bar{Y}$	t_{PLH}				12	ns
	t_{PHL}				10	ns

DL 8127 D Systemtaktgenerator



Anschlußbelegung und Schaltzeichen
Funktionstabelle

Bauform: DIP-24, Plast (Bild 10)
Typstandard: TGL 43298

RUN/HALT	SSNC	ST1	ST2	ST3	READY	TOEN	TIMEOUT-Zähler	TIMEOUT	WAIT
H	X	L	L	L	H	X	rückgesetzt	H	H
..	..	≥1	ST	H	H	X	H	H
..	L	L	Inhalt + 1 ¹⁾	2)	3)
L	L-H	X	X	X	X	X	gestoppt	..	L-H-L
..	4)

X Pegel beliebig (L oder H)

1) mit jeder L-H-Flanke von ZCK

2) Nach H-L-Flanke von READY 15 ZCK-Perioden H, dann 1 Periode L

3) Nach H-L-Flanke von READY 15 ZCK-Perioden L, dann 1 Periode H

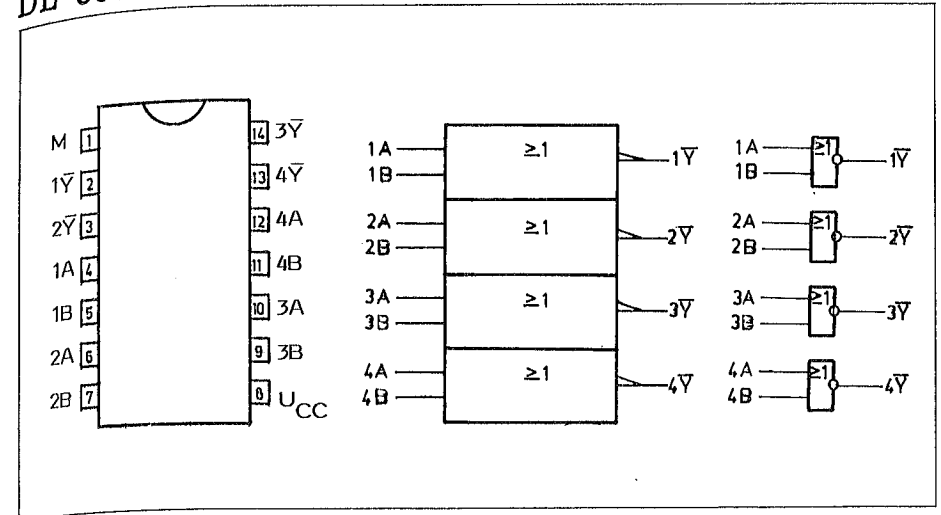
4) 1 ZCK-Periode H

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten		$C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$				
READY → WAIT	t_{PLH}				16	ns
	t_{PHL}				19	ns
ST1...ST3 → WAIT	t_{PLH}				26	ns
	t_{PHL}				24	ns

DL 8640 DC Busempfänger-Schaltkreis

* In Entwicklung *



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform DL 8640 DC: DIP-14, Plast (Bild 3)
Bauform DL 8640 S: SO-14 (Bild 28)
Typstandard: HFO-S. 805.90

Funktionstabelle

Eingänge		Ausgang
A	B	Y
L	L	H
L	H	L
H	L	L
H	H	L

H - High-Pegel

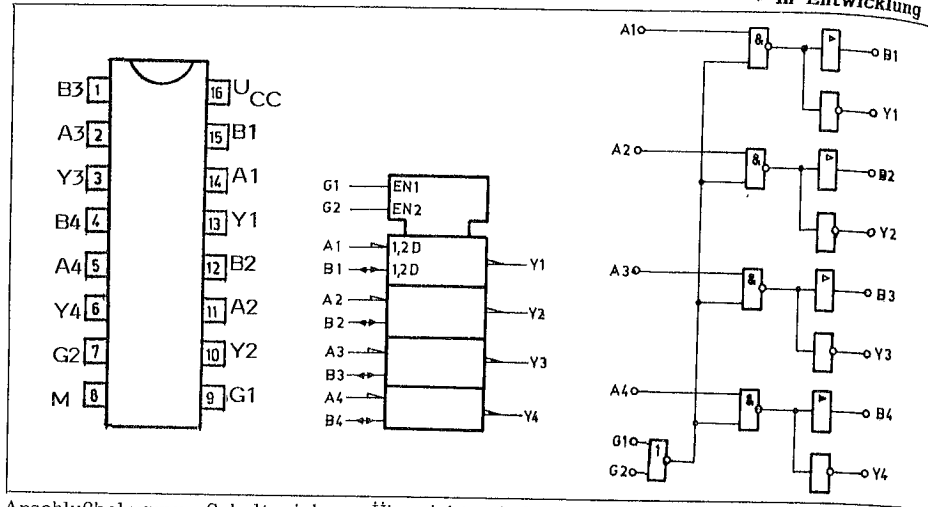
L - Low-Pegel

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
High-Ausgangsstrom	$-I_{OH}$		0,4	mA
Low-Ausgangsstrom	I_{OL}		16	mA
Signalverzögerungszeiten	t_{PHL}		30	ns
	t_{PLH}		35	ns

DL 8641 DC Busempfänger- und Treiber-Schaltkreis

* In Entwicklung *



Anschlußbelegung, Schaltzeichen, Übersichtsschaltplan Bauform: DIP-16, Plast (Bild 4) Typstandard: HFO-S. 805.61

Funktionstabelle

Funktion als	Eingänge			Ausgänge	
	Treiber-Eingang A	Disable G1 G2		Empfänger-Eingang -- B --	Empfänger-Ausgang Y
Busempfänger	X	H	X	H	L
	X	X	H	H	L
	X	H	X	L	H
	X	X	H	L	H
Bustreiber	H	L	L	L	H
	L	L	L	H	L

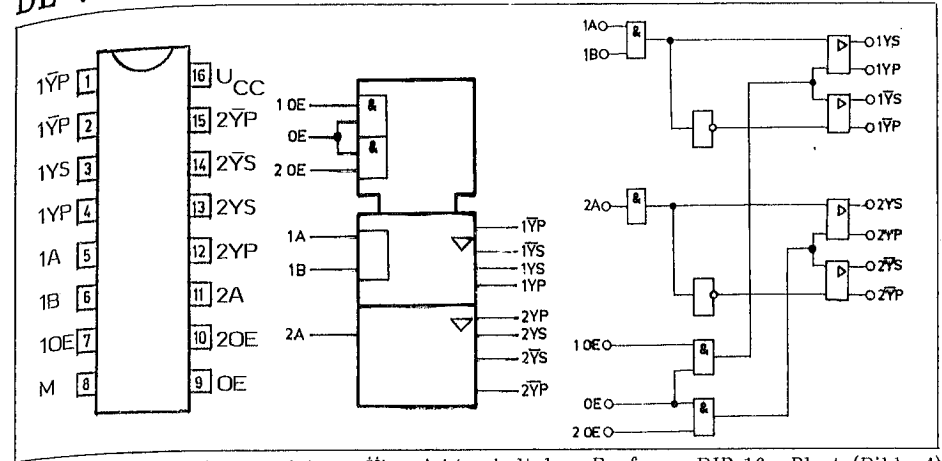
Ausgewählte Kennwerte

X - Pegel beliebig (H oder L)

Kennwert	Kurzzeichen	min.	max.	Einheit
Signalverzögerungszeiten				
G → B	t_P		30	ns
A → B	t_{PLH}		25	ns
	t_{PHL}		15	ns
B → Y	t_{PLH}		35	ns
	t_{PHL}		30	ns

DL 75113 DC Leitungssender-Schaltkreis

* In Entwicklung *



Anschlußbelegung, Schaltzeichen, Übersichtsschaltplan Bauform: DIP-16, Plast (Bild 4) Typstandard: HFO-S. 805.90

Funktionstabelle

Eingänge		Enable Eingänge		Ausgänge	
A	B*	1OE/2OE	OE	Y	\bar{Y}
X	X	L	X	Z	Z
X	X	X	L	Z	Z
L	X	H	H	L	H
X	L	H	H	L	H
H	H	H	H	H	L

B* Gilt nur für Treiber 1; Treiber 2 entfällt Zeile 4 und Eingang B.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Signalverzögerungszeiten				
	t_{PLH}		25	ns
	t_{PHL}		25	ns
	t_{PZH}		40	ns
	t_{PZL}		45	ns
	t_{PHZ}		30	ns
	t_{PLZ}		35	ns
Differenzsignalverzögerungszeit	t_{DD}		25	ns

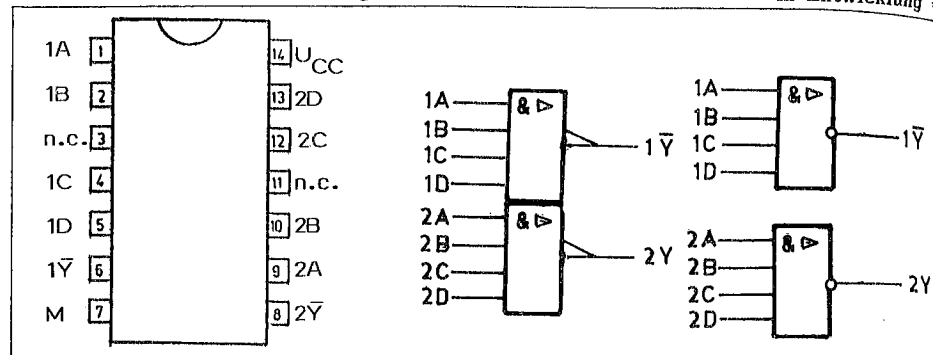
Schottky-TTL-Interface-Schaltkreise

Ausgangsstrom (DS 8205 D) $I_{OL} \leq 10 \text{ mA}$
 $-I_{OL} \leq 1,5 \text{ mA}$
 Ausgangsstrom (DS 8212 D, Y-Ausgänge)
 DS 8216 D, Y-Ausgänge) $I_{OL} \leq 15 \text{ mA}$
 $-I_{OL} \leq 1 \text{ mA}$
 Ausgangsstrom (DS 8286 D, $I_{OL} \leq 16 \text{ mA}$
 DS 8287 D, Anschluß A) $-I_{OL} \leq 1 \text{ mA}$
 Betriebsspannung $U_{CC} = 4,75 \dots 5,25 \text{ V}$
 Betriebstemperaturbereich $T_a = 0 \dots 70 \text{ }^\circ\text{C}$

Ausgangsstrom (DS 8216 D, $I_{OL} \leq 55 \text{ mA}$
 B-Ausgänge)
 Ausgangsstrom (DS 8282 D, $I_{OL} \leq 30 \text{ mA}$
 DS 8283 D, DS 8286 D,
 DS 8287 D, Anschluß B) $-I_{OL} \leq 5 \text{ mA}$

DS 140 DC Leitungstreiber-Schaltkreis

* In Entwicklung *



Anschlußbelegung, Schaltzeichen, IEC-Zeichen

Bauform: DIP-14, Plast (Bild 3)
 Typstandard: HFO-S. 806.15

Eingänge				Ausgang
A	B	C	D	Y
X	X	X	L	H
X	X	L	X	H
X	L	X	X	H
L	X	X	X	H
H	H	H	H	L

Funktionstabelle

X - Pegel beliebig (H oder L)

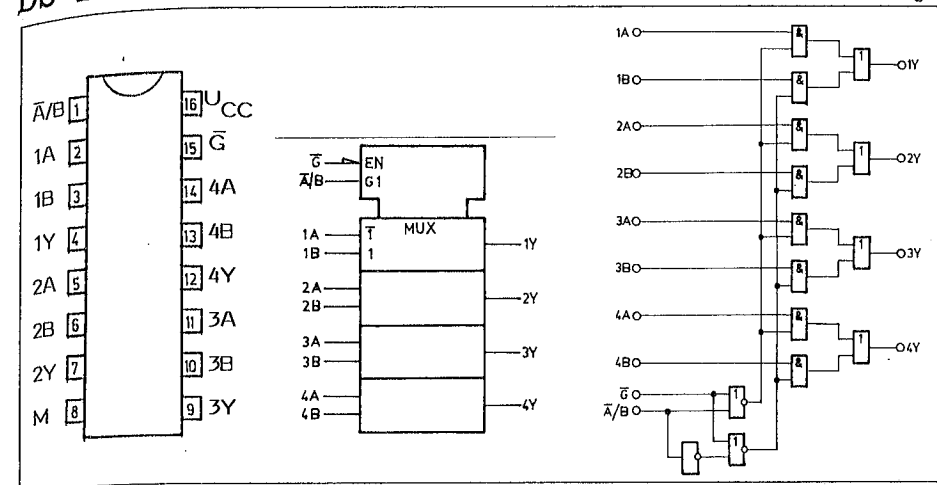
Ausgewählte Kennwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	4,5	5,5	V
High-Ausgangsstrom	$-I_{OH}$		40	mA
Ausgangskurzschlußstrom	$-I_{OS}$	50	225	mA
Signalverzögerungszeit	t_{PHL} t_{PLH}		9,5	ns

DS 157 DC

Multiplexer Schaltkreis

* In Entwicklung *



Anschlußbelegung, Schaltzeichen, Übersichtsschaltplan Bauform: DIP-16, Plast (Bild 4)
 Typstandard: HFO-S. 806.20

Funktionstabelle

Eingänge				Ausgang
\bar{G}	\bar{A}/\bar{B}	A	B	Y
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

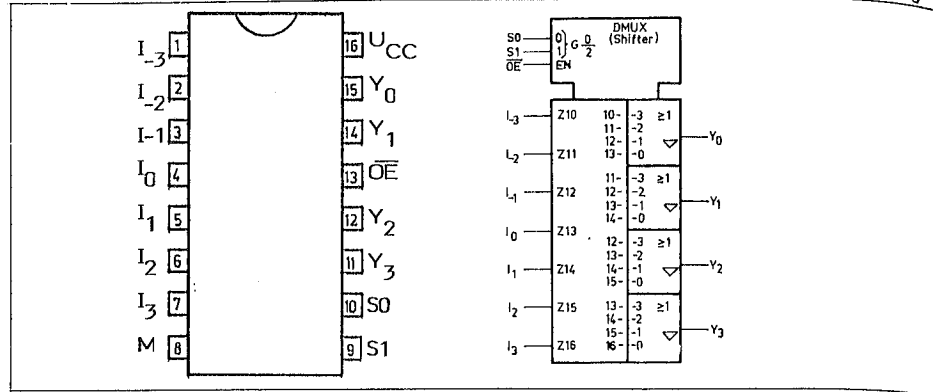
X - Pegel beliebig (H oder L)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	4,75	5,25	V
Signalverzögerungszeiten				
A, B \rightarrow Y	t_{PLH} t_{PHL}		11 10	ns ns
$\bar{A}/\bar{B} \rightarrow$ Y	t_{PLH} t_{PHL}		18 18	ns ns
$\bar{G} \rightarrow$ Y	t_{PLH} t_{PHL}		16 15	ns ns

DS 2510 DC 4 Bit Shifter-Schaltkreis

* In Entwicklung *



Anschlußbelegung und Schaltzeichen

Bauform: DIP-16, Plast (Bild 4)

Funktionstabelle

Typstandard: HFO-S. 806.50

Eingänge										Ausgänge			
OE	S ₁	S ₀	I ₃	I ₂	I ₁	I ₀	I ₋₁	I ₋₂	I ₋₃	Y ₃	Y ₂	Y ₁	Y ₀
H	X	X	X	X	X	X	X	X	X	Z	Z	Z	Z
L	L	L	D ₃	D ₂	D ₁	D ₀	X	X	X	D ₃	D ₂	D ₁	D ₀
L	L	H	X	D ₂	D ₁	D ₀	D ₋₁	X	X	D ₂	D ₁	D ₀	D ₋₁
L	H	L	X	X	D ₁	D ₀	D ₋₁	D ₋₂	X	D ₁	D ₀	D ₋₁	D ₋₂
L	H	H	X	X	X	D ₀	D ₋₁	D ₋₂	D ₋₃	D ₀	D ₋₁	D ₋₂	D ₋₃

X - Pegel beliebig (H oder L) Z - hochohmiger Zustand

Ausgewählte Kennwerte

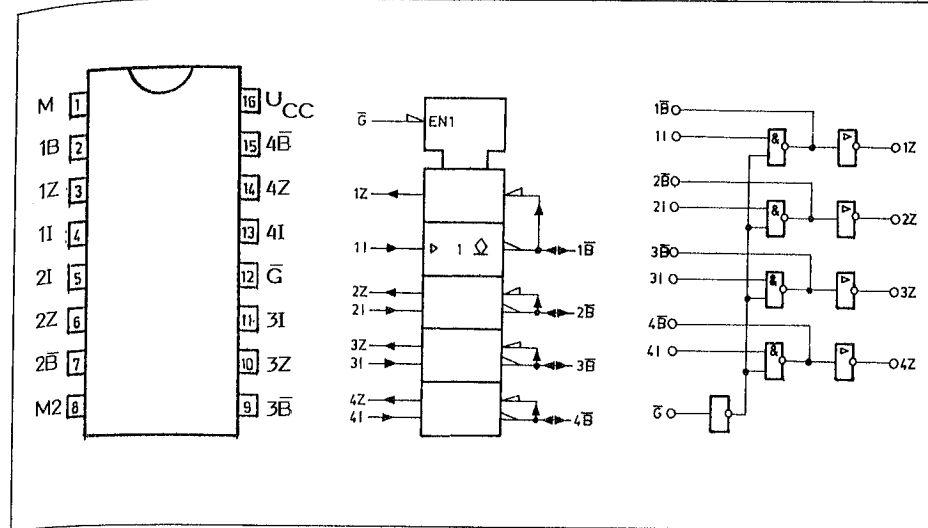
D_n - Pegel des n-ten Dateneinganges bzw. -ausganges

Kennwert	Kurzzeichen	min.	max.	Einheit
Signalverzögerungszeiten				
I → Y	t _{PLH}		12	ns
	t _{PHL}		16	ns
S → Y	t _{PLH}		20	ns
	t _{PHL}		17	ns
OE → Y	t _{PZH}		18	ns
	t _{PZL}		18	ns
	t _{PHZ}		13	ns
	t _{PLZ}		18	ns

DS 2610 DC

Vierfach Bus-Sende- und Empfänger-Schaltkreis

* In Entwicklung *



Anschlußbelegung, Schaltzeichen, Übersichtsschaltplan Bauform: DIP-16, Plast (Bild 4)

Typstandard: HFO-S. 806.56

Eingänge		Ausgänge	
Ḡ	I	B̄	Z
L	L	H	L
L	H	L	H
H	X	Y	Ȳ

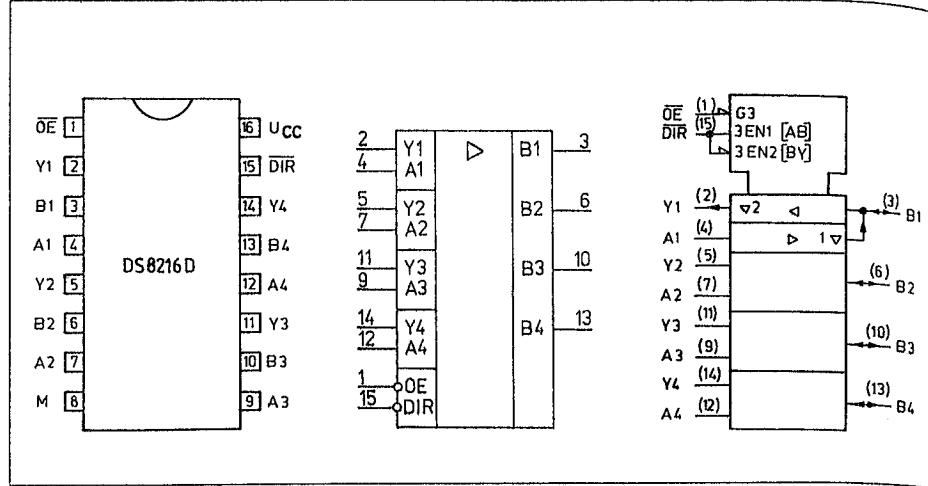
Funktionstabelle

X - Pegel beliebig (H oder L)
Y - Pegel des angeschlossenen Busses

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U _{CC}	4,75	5,25	V
Signalverzögerungszeiten				
I → B	t _{PLH}		15	ns
	t _{PHL}			
Ḡ → B̄	t _{PLH}		18	ns
	t _{PHL}			
B̄ → Z	t _{PLH}		21	ns
	t _{PHL}			

DS 8216 D Paralleler bidirektionaler 4 Bit Bustreiber, Tristate



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: TGL 42622

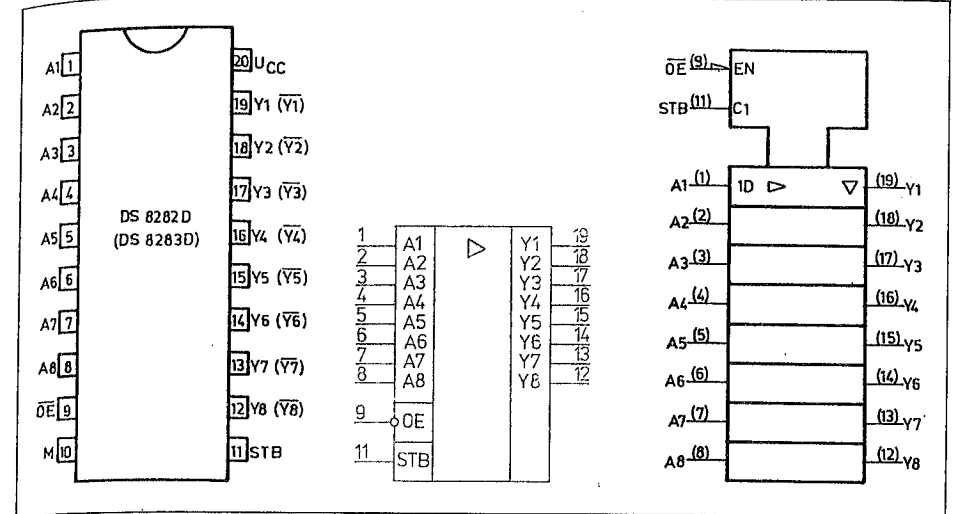
Funktionstabelle

Eingänge		Ausgänge, Datentransport
DIR	OE	
L	L	A → B
H	L	B → Y
L	H	Z
H	H	Z

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten						
A → B	t _{PLH}			16	30	ns
B → Y	t _{PHL}			18	25	ns
OE → B, Y	t _{PZH}			32	65	ns
	t _{PZL}			27	65	ns
	t _{PHZ}			6	35	ns
	t _{PLZ}			10	35	ns

DS 8282 D 8 Bit Bustreiber mit Speicher, Tristate
DS 8283 D 8 Bit Bustreiber mit Speicher, Tristate, invertierend



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-20, Plast (Bild 8)
Typstandard: TGL 42623

Funktionstabelle

OE	STB	Ausgänge, Datentransport	Zustand
L	H	A → Y (Y)	Bustreiber Speichern hochohmig hochohmig Einschreiben
L	L	A → Y (Y)	
H	H	Z	
H	L	Z	
X	X	A → Y (Y)	

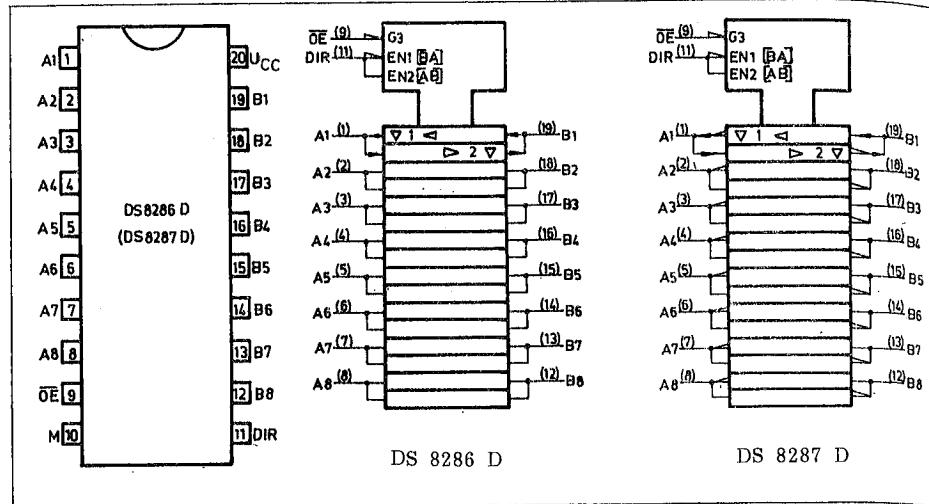
X Pegel beliebig (L oder H)
H-L-Flanke

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	min.			typ.			max.			Einheit	
		min.	typ.	max.	min.	typ.	max.	min.	typ.	max.		
Signalverzögerungszeiten		DS 8282 D (Y)						DS 8283 D (Y)				
C _L = 300 pF ± 10 %												
A → Y (Y)	t _{PLH}			23		35			15		25	ns
	t _{PHL}			19		35			17		25	ns
STB → Y (Y)	t _{PSTBL}			28		55			21		45	ns
	t _{PSTBH}			28		55			31		45	ns
OE → Y (Y)	t _{PHZ}			6		18			6		18	ns
	t _{PLZ}			12		25			12		25	ns
	t _{PZH}	10		18		35	10		20		35	ns
	t _{PZL}	10		29		50	10		34		50	ns

DS 8286 D 8 Bit Bustreiber, Tristate

DS 8287 D 8 Bit Bustreiber, Tristate, invertierend



Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-20, Plast (Bild 8)
Typstandard: TGL 42622

Funktionstabelle

\overline{OE}	DIR	Datentransport, Ausgänge	Zustand
L	H	A \rightarrow B	Aus-/Eingänge
L	L	B \rightarrow A	freigegeben
H	H	Z	hochohmiger
H	L	Z	Zustand

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten A $\leftarrow \rightarrow$ B	t_{PLH}	DS 8286 D		19	35	ns
	t_{PLH}	DS 8287 D		16	25	ns
	t_{PHL}	DS 8286 D		23	35	ns
	t_{PHL}	DS 8287 D		15	25	ns
$\overline{OE} \rightarrow$ A, B	t_{PHZ}			9	18	ns
	t_{PLZ}			15	25	ns
	t_{PZH}			17	35	ns
	t_{PZL}			30	50	ns

Mikrorechnerschaltkreise

U 880 8 Bit Mikroprozessorsystem

Das Mikroprozessorsystem U 880 umfaßt ein komplettes Sortiment an Mikrorechnerbausteinen, welches so konzipiert ist, daß komplette Mikrorechnersysteme mit minimaler Bausteinzahl realisierbar sind. Als Speicherbauelemente sind sämtliche Standardbauelemente verwendbar. Alle Bausteine des Systems benötigen nur eine einzige 5 V Stromversorgung und einen Einphasentakt.

Das 8 Bit Mikroprozessorsystem U 880 in NMOS-Technologie ist pin- und funktionskompatibel zum U 84 C 00-System in CMOS-Technologie.

Taktfrequenz	2,5 MHz		4 MHz	Bauform	Typstandard
	0 bis 70 °C	-25 bis 85 °C	0 bis 70 °C		
Temperaturbereich	0 bis 70 °C	-25 bis 85 °C	0 bis 70 °C		
Funktion					
CPU-Zentrale Verarbeitungseinheit	UB 880 D	VB 880 D	UA 880 D	DIP-40, Plast (Bild 14)	TGL 26176
PIO-Schaltkreis für parallele Ein-/Ausgabe	UB 855 D	VB 855 D	UA 855 D	DIP-40, Plast (Bild 14)	TGL 35837
SIO-Schaltkreis für serielle Ein-/Ausgabe	UB 856 D	VB 856 D	UA 856 D	DIP-40, Plast (Bild 14)	TGL 37001
DART-Asynchroner serieller Ein-/Ausgabeschaltkreis	UB 8563 D	VB 8563 D	UA 8563 D	DIP-40, Plast (Bild 14)	TGL 37029
CTC-Schaltkreis für Zähler- und Zeitgeberfunktion	UB 857 D	VB 857 D	UA 857 D	DIP-28, Plast (Bild 12)	TGL 37002
DMA-programmierbarer Peripherieschaltkreis für direkten Speicherzugriff	UB 858 D		UA 858 D	DIP-40, Plast (Bild 14)	TGL 37003

U 84 C 00 CMOS - Mikroprozessorsystem

* In Entwicklung *

Das Mikroprozessorsystem U 84 C 00 umfaßt ein Sortiment an Mikrorechnerbausteinen, welches so konzipiert ist, daß Mikrorechnersysteme mit minimaler Bausteinzahl zu realisieren sind. Als Speicherbausteine sind sämtliche Standardbauelemente verwendbar. Alle Bausteine des Systems benötigen nur eine einzige 5 V Stromversorgung und einen 5 V Einphasentakt. Hervorzuheben ist der geringe Stromverbrauch der CMOS-Schaltkreise. Das Schaltkreissystem ist für den Einsatz in einem Temperaturbereich von 0 bis 70 °C geeignet.

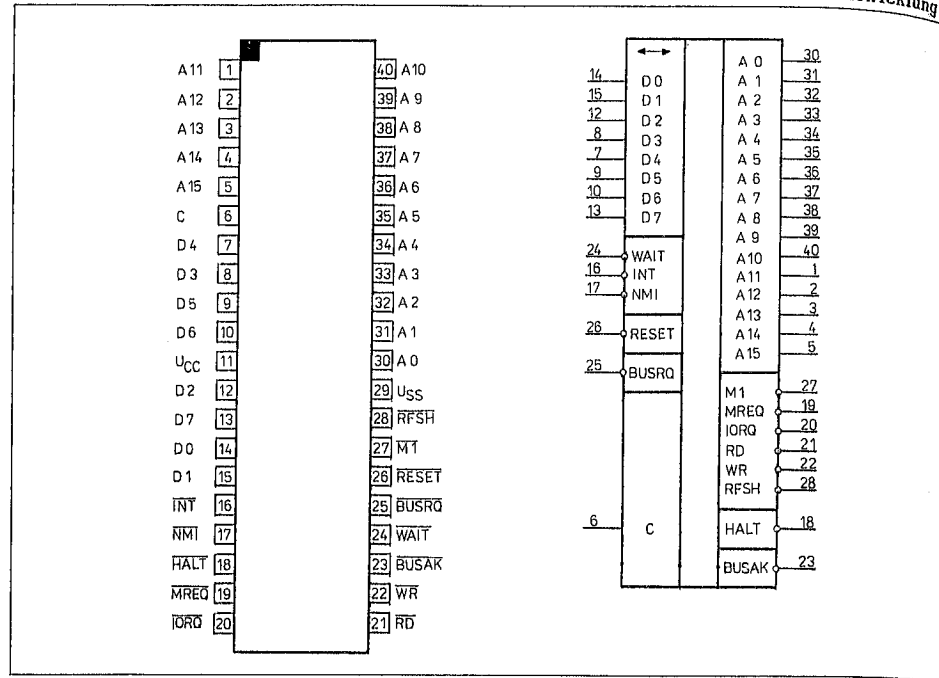
Übersicht Mikroprozessorsystem U 84 C 00

Funktion	2,5 MHz	4 MHz
CPU	U 84 C 00 DC 02	U 84 C 00 DC 04
PIO	U 84 C 20 DC 02	U 84 C 20 DC 04
CTC	U 84 C 30 DC 02	U 84 C 30 DC 04
SIO	U 84 C 40 DC 02	U 84 C 40 DC 04

Das Mikroprozessorsystem U 84 C 00 ist pin- und funktionskompatibel zum Mikroprozessorsystem U 880.

U 84 C 00 DC Zentrale Verarbeitungseinheit - CPU

* In Entwicklung *



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 42653
Bauform: DIP-40, Plast (Bild 14)

Bezeichnung der Anschlüsse

- A0 bis A15 16 Bit Adreßbus, Ausgänge
- D0 bis D7 8 Bit bidirektionaler Datenbus
- $\overline{M1}$ Maschinenzyklus M1, Ausgang
- \overline{MREQ} Speicheranforderung, Ausgang
- \overline{IORQ} Ein-/Ausgabeanforderung, Ausgang
- \overline{RD} Leseanforderung, Ausgang
- \overline{WR} Schreibanforderung, Ausgang
- \overline{RFSH} Refreshsignal, Ausgang
- \overline{HALT} CPU im Software-Halt-Zustand, Ausgang
- \overline{WAIT} Warteanforderung für die CPU, Eingang
- \overline{INT} Interruptanforderung, Eingang
- \overline{NMI} nicht maskierbare Interruptanforderung, Eingang
- \overline{RESET} Rücksetzen, Eingang
- \overline{BUSRQ} Busanforderung, Eingang
- \overline{BUSAK} Busanforderungsbestätigung, Ausgang

Die CPU ist ein in CMOS-Technologie hergestellter Einchipmikroprozessor. Sie ermöglicht den Aufbau von Mikroprozessorsystemen hoher Leistungsfähigkeit.

Folgende Varianten werden vom MME gefertigt

Typ	Taktfrequenz	Stromaufnahme (typisch)	Schlafzustand
U 84 C 00 DC 02	2,5 MHz	15 mA	möglich
U 84 C 00 DC 04	4,0 MHz	15 mA	möglich
U 84 C 00 DC 02-1	2,5 MHz	15 mA	nicht möglich

Eigenschaften

- Der Befehlssatz enthält 158 Befehle mit 16-, 8-, 4- und Einzelbit-Instruktionen sowie zusätzliche Adressierweisen (indizierte, relative und Bitadressierung),
- die minimale Befehlsausführzeit der Typen U 84 C 00 DC 02 und U 84 C 00 DC 02-1 beträgt 1,6 μ s bei einer maximalen Taktfrequenz von 2,5 MHz,
- die minimale Befehlsausführzeit des U 84 C 00 DC 04 beträgt 1 μ s bei einer maximalen Taktfrequenz von 4 MHz,
- die CPU enthält 21 interne Register und einen Befehlszähler,
- es existieren 3 schnelle Interruptbehandlungsarten und außerdem ein zusätzlicher, nicht maskierbarer Interrupt,
- 5 V Einphasentakt und eine Standard 5 V Gleichspannung,
- der Anschluß von dynamischen oder statischen Standardspeicherchips ist möglich,
- integrierte dynamische Refresh-Hardware,
- die Eingänge sind voll TTL-kompatibel, die Ausgänge können eine Standard-TTL-Last treiben,
- die CPU ist in einen Schlafzustand (Standby) überführbar, bei dem die Stromaufnahme kleiner als 10 μ A ist (außer U 84 C 00 DC 02-1).

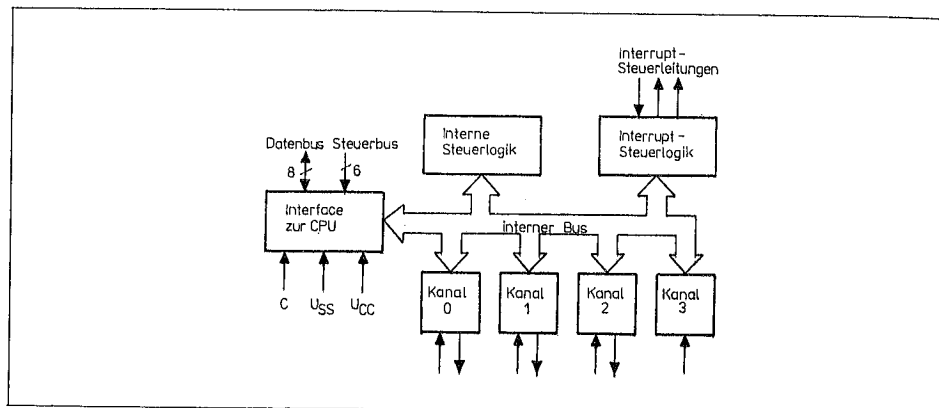
Befehlsgruppen

- 8 Bit Ladebefehle
- Registertausch
- 8 Bit arithmetische und logische Befehle
- Rotations- und Schiebepbefehle
- Ein- und Ausgabebefehle

- Rückkehrbefehle
- 16 Bit arithmetische Befehle
- 16 Bit Ladebefehle
- Blocktransport- und Suchbefehle
- Steuerbefehle
- Bitoperationen
- Rufbefehle
- Sprungbefehle

Aufbau des CPU-Registersatzes

Hauptregistersatz		Alternativsatz		
Akkumulator	Flags	Akkumulator	Flags	
A	F	A'	F'	
B	C	B'	C'	Register zur allgemeinen Verwendung
D	E	D'	E'	
H	L	H'	L'	
Interrupt Vektor I		Speicher Refresh R		
Indexregister	IX			
Indexregister	IY			Spezial- register
Kellerzeiger	SP			
Programmzähler	PC			

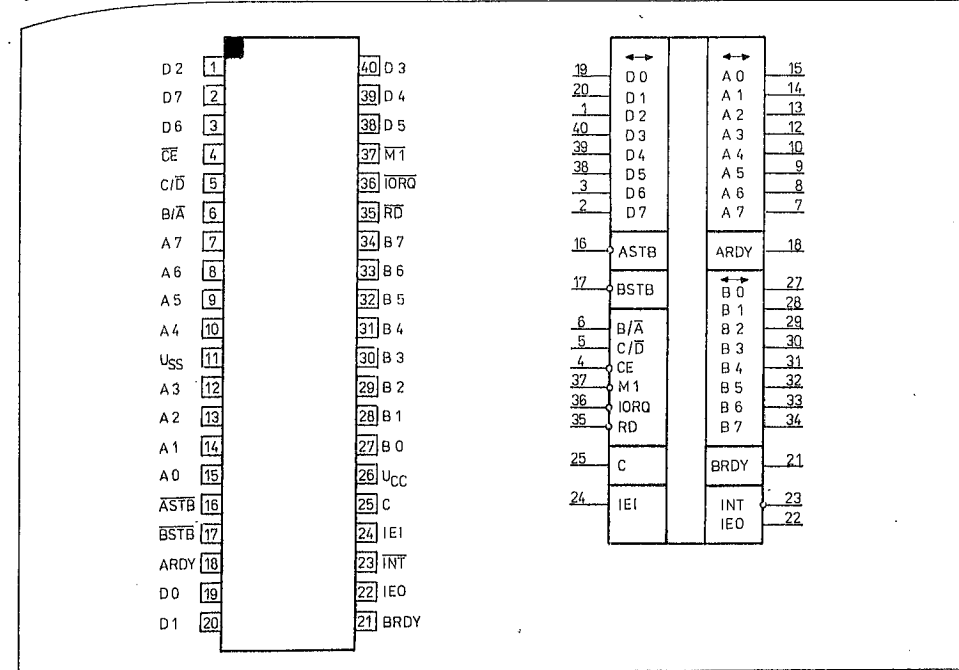


Übersichtsschaltplan der CPU

U 84 C 20 DC

Schaltkreis für parallele Ein-/Ausgabe - PIO

* In Entwicklung *



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 42649
Bauform: DIP-40, Plast (Bild 14)

Bezeichnung der Anschlüsse

RD	CPU-Leseanforderung, Eingang	INT	Interruptanforderung, Ausgang
B/A	Kanalauswahl, Eingang	ASTB	Kanal-A-Strobe, Eingang
C/D	Umschaltung Steuerwort/ Datenwort, Eingang	ARDY	Kanal-A-Quittung, Ausgang
CE	Bausteinwahl, Eingang	IEI	Interruptfreigabe, Eingang
M1	CPU-Maschinenzyklus M1, Eingang	IEO	Interruptfreigabe, Ausgang
IORQ	CPU-Ein-/Ausgabeeanforderung, Eingang	A0 bis A7	Ein-/Ausgänge Port A
BSTB	Kanal-B-Strobe, Eingang	B0 bis B7	Ein-/Ausgänge Port B
BRDY	Kanal-B-Quittung, Ausgang	D0 bis D7	8-Bit bidirektionaler Daten- bus
		C	Systemtakt

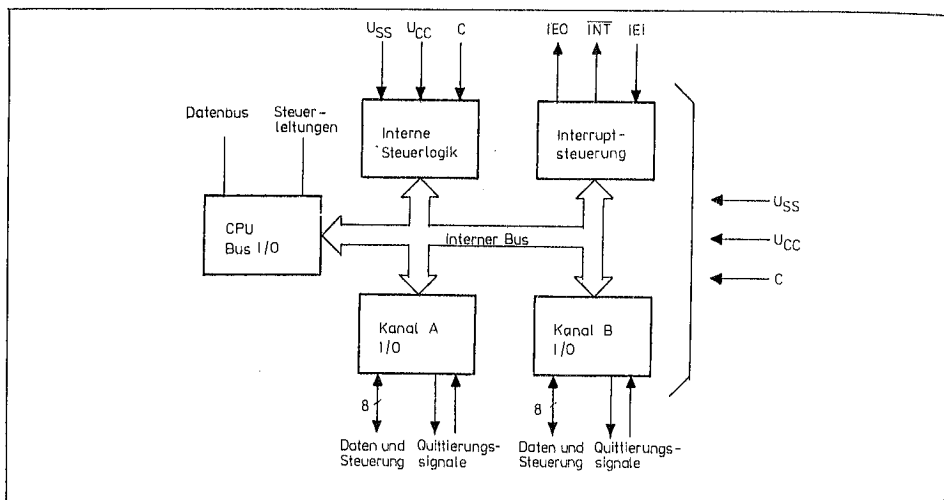
Der PIO ist ein in CMOS-Technologie hergestellter programmierbarer Ein-/Ausgabebaustein mit zwei TTL-kompatiblen Kanälen. Die PIO stellt die Verbindung zwischen der CPU und peripheren Geräten her, ohne daß zusätzliche Logik erforderlich ist.

Folgende Varianten werden vom MME gefertigt

Typ	Taktfrequenz	Stromaufnahme (typisch)	Schlafzustand
U 84 C 20 DC 02	2,5 MHz	2 mA	möglich
U 84 C 20 DC 04	4,0 MHz	2 mA	möglich
U 84 C 20 DC 02-1	2,5 MHz	2 mA	nicht möglich

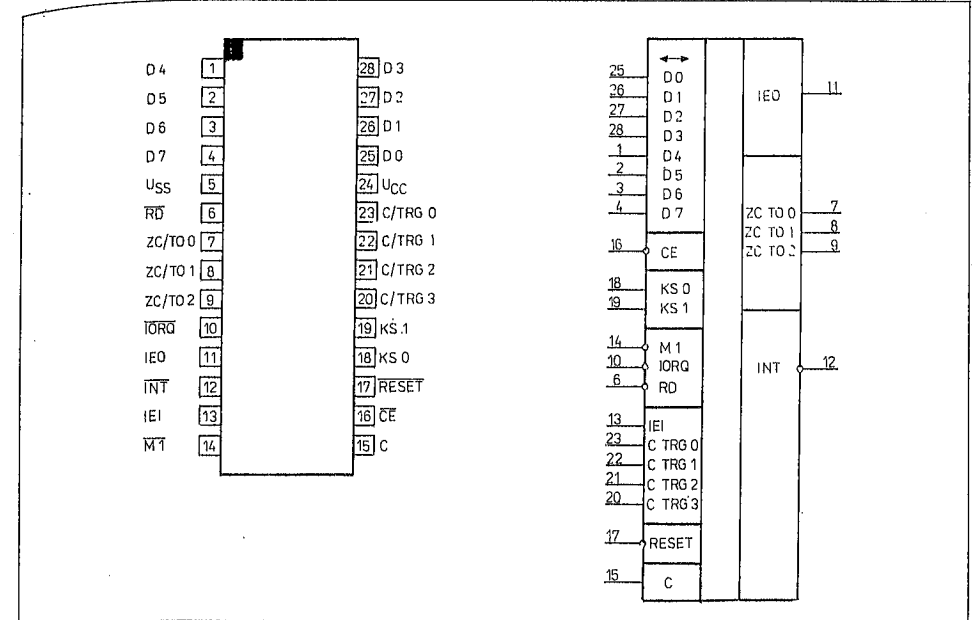
Eigenschaften

- Interruptmöglichkeit im Quittungsbetrieb für schnelle Anforderungsbearbeitung,
- folgende Betriebsarten sind möglich:
 - * Byte-Ausgabe (Betriebsart 0)
 - * Byte-Eingabe (Betriebsart 1)
 - * Byte-Ein-/Ausgabe (bidirektionaler Betrieb, nur für Port A möglich)/(Betriebsart 2)
 - * Bit-Ein-/Ausgabe (Betriebsart 3),
- der Interruptbearbeitung kann den Bedingungen des peripheren Gerätes angepaßt programmiert werden,
- die Ein- und Ausgänge sind TTL-kompatibel,
- automatische Interruptvektorerzeugung und Prioritätskodierung durch Kaskadierung der Bausteine,
- die Ausgänge des Ports B sind für den direkten Anschluß von Darlingtons-Transistoren geeignet,
- die PIO ist in einen Schlafzustand überführbar, bei dem die Stromaufnahme kleiner als 10 µA wird (außer U 84 C 20 DC 02-1).



Übersichtsschaltplan der PIO

U 84 C 30 DC Schaltkreis für Zähler- und Zeitgeberfunktion
* in Entwicklung *



Anschlußbelegung und Schaltzeichen

Bauform: DIP-28, Plast (Bild 12)
Typstandard: TGL 42234

Bezeichnung der Anschlüsse

- \overline{IORQ} Ein-/Ausgabeanforderung, Eingang
- IEI Interruptfreigabe, Eingang
- IEO Interruptfreigabe, Ausgang
- \overline{INT} Interruptanforderung, Ausgang
- \overline{RD} CPU-Leseanforderung, Eingang
- $\overline{M1}$ CPU-Maschinenzyklus, Eingang
- C Systemtakt, Eingang
- \overline{RESET} Rücksetzeingang
- C/TRG0 bis C/TRG3 Takt- bzw. Triggereingang für den jeweiligen Kanal
- D0 bis D7 8 Bit Datenbus, Ein-/Ausgänge, Tristate
- ZC/TO0 bis ZC/TO2 Nulldurchgang des Rückwärtszählers bzw. Zeitgebermeldung
- KS0, KS1 Kanalauswahl, Eingabe einer 2 Bit Adresse des vom Mikroprozessor angesprochenen Kanals

Der CTC ist ein in CMOS-Technologie hergestellter programmierbarer Zähler-/Zeitgeberbaustein, der über vier voneinander unabhängige, softwareprogrammierbare Zähler-/Zeitgeberkanäle verfügt.

Folgende Varianten werden vom MME gefertigt

Typ	Taktfrequenz	Stromaufnahme (typisch)	Schlafzustand
U 84 C 30 DC 02	2,5 MHz	3 mA	möglich
U 84 C 30 DC 04	4,0 MHz	3 mA	möglich
U 84 C 30 DC 02-1	2,5 MHz	3 mA	nicht möglich

Eigenschaften

- Alle Ein- und Ausgänge sind voll TTL-kompatibel,
- es wird nur eine 5 V Versorgungsspannung benötigt,
- es existieren vier voneinander unabhängige, softwareprogrammierbare 8 Bit Zähler/16 Bit Zeitgeberkanäle, jeder dieser Kanäle kann wahlweise als Zähler oder Zeitgeber verwendet werden,
- in der Betriebsart Zeitgeber sind Vorteiler durch 16 oder 256 für jeden Zeitgeberkanal möglich,
- es können Interrupts bei Erreichen von programmäßig festgelegten Zähler- oder Zeitgeberwerten programmiert werden,
- automatische Interruptvektorbereitstellung und Prioritätskodierung ohne zusätzlichen Schaltungsaufwand durch Kaskadierung der Bausteine,
- die Ausgänge (ZC/TO0 bis ZC/TO2) der drei herausgeführten Kanäle sind zum direkten Anschluß von Darlington-Transistoren geeignet,
- die maximale Zählfrequenz in der Betriebsart Zähler ist $f_C/2$,
- der CTC ist in einen Schlafzustand überführbar, bei dem die Stromaufnahme kleiner als 10 μ A wird.

Der Zähler-/Zeitgeberbaustein enthält folgende Funktionseinheiten (siehe Übersichtsschaltplan):

- Interface zur CPU

Der CTC kann direkt über die interne Bus-Interface-Logik an die CPU angeschlossen werden.

- Interne Steuerlogik

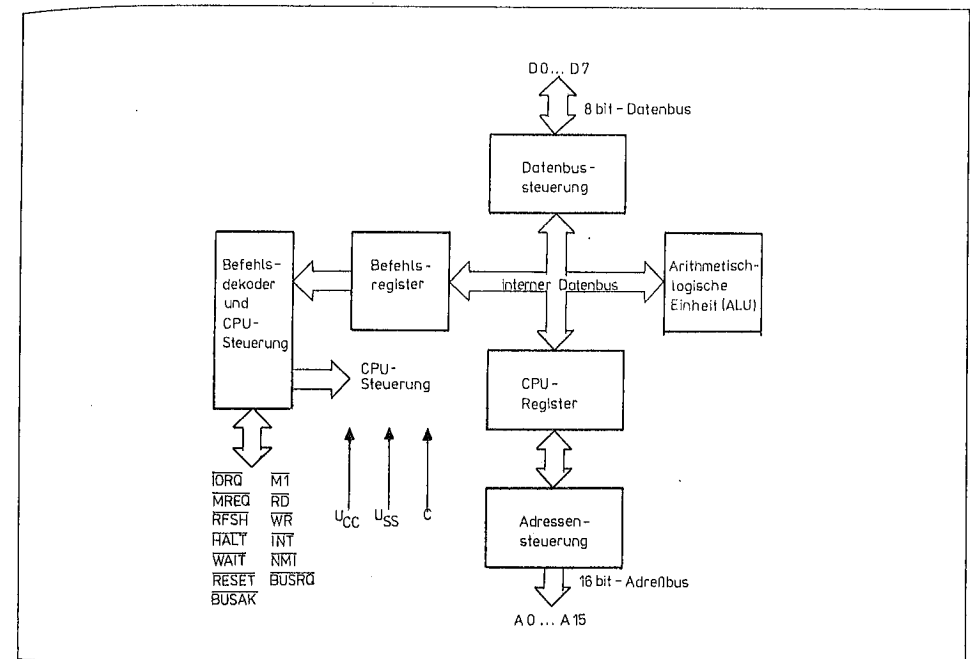
Über eine interne Steuerlogik wird der Daten- und Steuerbus mit den vier Zähler-/Zeitgeberkanälen des CTC synchronisiert.

- Interrupt-Steuerlogik

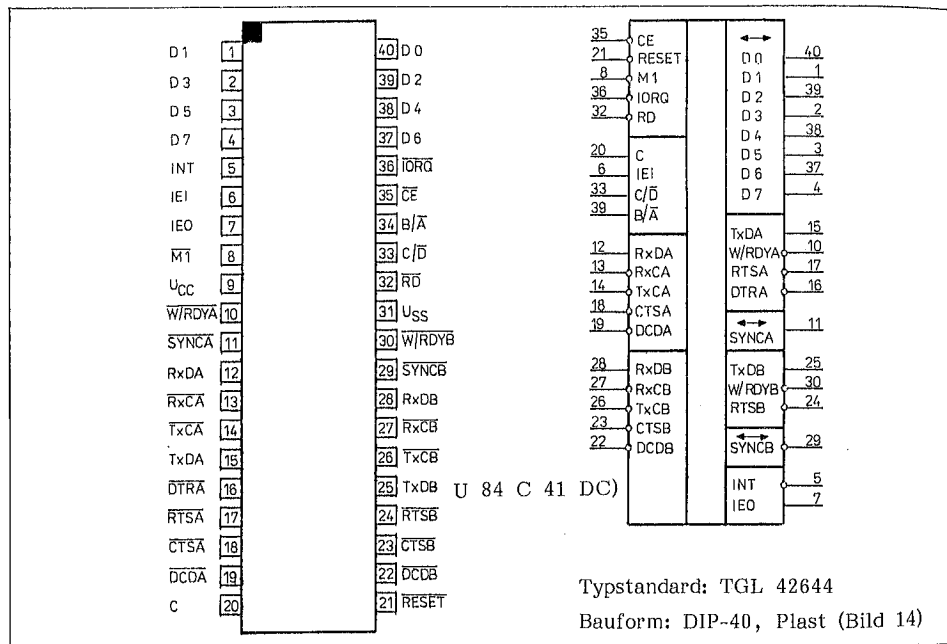
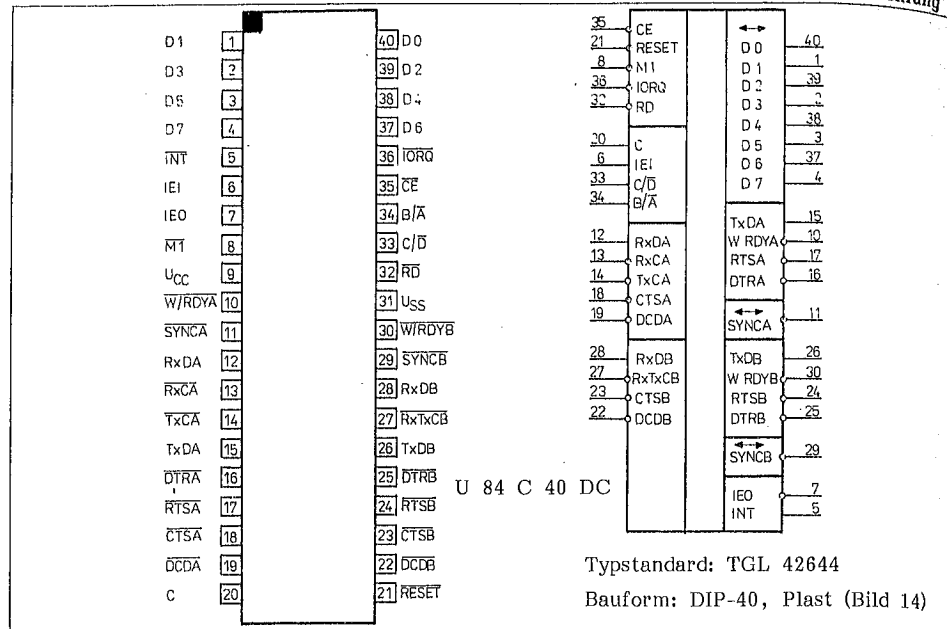
Die Interrupt-Steuerlogik behandelt die CPU-Interruptstrukturen entsprechend der festgelegten Priorität. Diese Priorität ist abhängig von der Stellung des CTC in der Prioritätskette. Jedem der vier Kanäle wird ein Interruptvektor zugeordnet, wobei der Kanal 0 die höchste Priorität besitzt.

- 4 Zähler-/Zeitgeberkanäle

Jede Kanaleinheit besteht aus einem Zeitkonstantenregister (8 Bit), einem Kanalsteuerregister (8 Bit), einem Rückwärtszähler (8 Bit), einem Vorteiler und einer eigenen Steuerlogik. Der Vorteiler (8 Bit) ist auf die Werte 16 oder 256 programmiert.



Übersichtsschaltplan des CTC



Bezeichnung der Anschlüsse

D0 bis D7

\overline{CE}

RESET

$\overline{M1}$

IORQ

\overline{RD}

RxDA, RxCB

\overline{RxCA} , \overline{RxCB}

\overline{TxCA} , \overline{TxCB}

\overline{CTSA} , \overline{CTSB}

\overline{DCDA} , \overline{DCDB}

B/\overline{A}

C/\overline{D}

IEI

Interruptfreigabe, Eingang

IEO

Interruptfreigabe, Ausgang

\overline{INT}

Interruptanforderung, Ausgang

Sendedaten, Ausgänge

TxDA, TxDB

WAIT/READY-Pin (CPU WAIT, DMA READY), Ausgänge

\overline{SYNCA} , \overline{SYNCB}

Externsynchronisation, Ein-/Ausgänge

RTSA, RTSB

Sende- und Empfangsanforderung, Ausgänge

C

Systemtakt

\overline{DTRA} , \overline{DTRB}

Bereitschaft Datenterminal, Ausgänge

1) Empfänger- und Sendetakt Kanal B gemeinsam gebündelt (U 84 C 40), \overline{RxTxCB}

8 Bit bidirektionaler Datenbus

Bausteinauswahl, Eingang

Rücksetzen, Eingang

CPU-Maschinenzyklus M1, Eingang

CPU-Ein-/Ausgabeanforderung, Eingang

CPU-Leseanforderung, Eingang

Empfangsdaten, Eingänge

Empfängertakte, Eingänge¹⁾

Sendertakte, Eingänge¹⁾

Sendebereitschaft, Eingänge

Datenträgererkennung, Eingänge

Kanalauswahl, Eingang

Umschaltung Steuerwort/Datenwort, Eingang

Interruptfreigabe, Eingang

Interruptfreigabe, Ausgang

Interruptanforderung, Ausgang

Sendedaten, Ausgänge

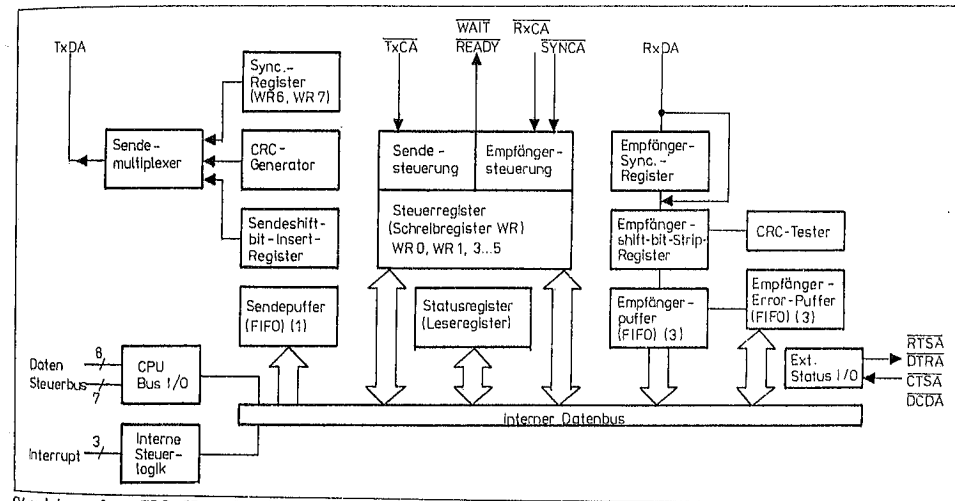
WAIT/READY-Pin (CPU WAIT, DMA READY), Ausgänge

Externsynchronisation, Ein-/Ausgänge

Sende- und Empfangsanforderung, Ausgänge

Systemtakt

Bereitschaft Datenterminal, Ausgänge



Struktur des SIO-Kanals A

Der SIO ist ein in CMOS-Technologie hergestellter, programmierbarer, zweikanaliger Baustein, der Daten in das für serielle Datenübertragung erforderliche Format umsetzt. Sie kann asynchron, synchron und bitorientiert synchron arbeiten.

Folgende Varianten werden vom MME gefertigt

Typ	Taktfrequenz	Stromaufnahme (typisch)	Schlafzustand
U 84 C 40 DC 02	2,5 MHz	7 mA	möglich
U 84 C 40 DC 04	4,0 MHz	7 mA	möglich

Eigenschaften

- Vier unabhängige serielle Ports, zwei Sender- und Empfängerports,
- asynchrone oder synchrone Arbeitsweise,
- asynchrone Daten mit 5, 6, 7 oder 8 Datenbits, 1, 1 1/2 oder 2 Stoppbits und gerader, ungerader oder keiner Paritätserzeugung bzw. Paritätsprüfung,
- Breakerzeugung und -erkennung, Paritäts-, Überlauf- und Rahmenfehlererkennung,
- alle Ein- und Ausgänge voll TTL-kompatibel,
- Taktvarianten: x 1, x 16, x 32, x 64,
- Datenübertragungsraten: 0 bis 550 kBit/sec,
- 4 Eingänge/4 Ausgänge zur MODEM-Steuerung,
- volle Fähigkeit zur Arbeit nach HDLC einschließlich Verarbeitung des I-Feld-Restes,
- interne oder externe Zeichensynchronisation mit automatischer Einfügung von Synchronisationszeichen und Flags,
- Betriebszustand "Adreßerkenntung" bei SDLC/HDLC,
- Betriebszustand "Synchronisationsbyteunterdrückung" mit mono- und bisynchroner Arbeitsweise,
- die hohen Übertragungsraten und die automatische CRC-Erzeugung gestatten die direkte Zusammenschaltung mit Floppy-Disk-Speichern doppelter Dichte, ohne daß direkter Speicherzugriff erforderlich ist,
- empfangene Daten und Fehlerregister sind vierfach, zu sendende zweifach gepuffert,
- leistungsfähige Interruptstruktur durch wahlweise festen oder variablen Interruptvektor,
- CRC-16- oder CRC-CCITT-(0 und -1)-Prüfpolynom,
- gültig empfangene Daten sind vor dem Überschreiben geschützt,
- 5 V Einphasentakt und eine einzige 5 V Gleichspannungsversorgung,
- Prioritätslogik durch Kaskadierung der Bausteine,
- die SIO kann in einen Schlafzustand überführt werden, in dem die Stromaufnahme kleiner als 10 µA wird.

Einchipmikrorechner

Die Einchipmikrorechnerschaltkreise ermöglichen auf kleinstem Raum eine große Anzahl von Funktionen, die mit herkömmlichen Mikrorechnersystemen nur durch die Verwendung mehrerer Bausteine realisiert werden können.

Einchipmikrorechner	Typstandard
UB 8820 M Einchipmikrorechner-Entwicklungsversion mit externem (2 k x 8) Bit ROM und internem (128 x 8) Bit RAM	TGL 42639
UB 8821 M Einchipmikrorechner-Entwicklungsversion mit externem (2 k x 8) Bit ROM und internem (128 x 8) Bit RAM, power down option	TGL 42639
UB 8830 D Einchipmikrorechner mit BOOTSTRAP-LADER und BASIC-INTERPRETER	TGL 38607
UB 8831 D Einchipmikrorechner mit BOOTSTRAP-LADER und BASIC-INTERPRETER, power down option	TGL 38607
UB 8840 M Einchipmikrorechner-Entwicklungsversion mit externem (4 k x 8) Bit ROM und internem (128 x 8) Bit RAM	TGL 42634
UB 8841 M Einchipmikrorechner-Entwicklungsversion mit externem (4 k x 8) Bit ROM und internem (128 x 8) Bit RAM, power down option	TGL 42634
UB 8860 D Einchipmikrorechner mit internem (128 x 8) Bit RAM, ROM-lose Version	TGL 37359
UB 8861 D Einchipmikrorechner mit internem (128 x 8) Bit RAM, ROM-lose Version, power down option	TGL 37359
U 8611 DC 08-XXX Einchipmikrorechner mit internem (4 k x 8) Bit ROM und internem (128 x 8) Bit RAM	TGL 43812
UL 8611 DC 08-XXX Einchipmikrorechner mit internem (4 k x 8) Bit ROM und internem (128 x 8) Bit RAM, power down option	TGL 43812
U 8611 DC 08/1 Einchipmikrorechner mit internem (128 x 8) Bit RAM, ROM-lose Version	TGL 43812
UL 8611 DC 08/1 Einchipmikrorechner mit internem (128 x 8) Bit RAM, ROM-lose Version, power down option	TGL 43812

U 8611 DC/UL 8611 DC/UB 8830 D/UB 8831 D/ U 8611 DC/1/UL 8611 DC/1/UB 8860 D/UB8861D

Eigenschaften

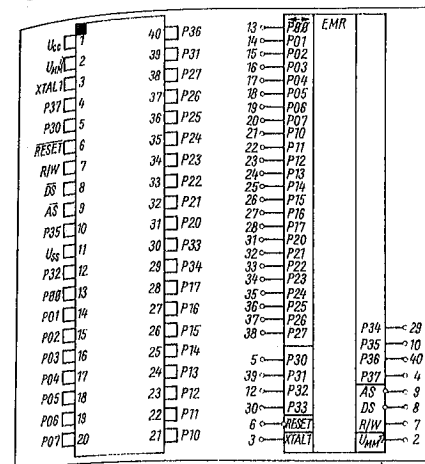
- 8 Bit Verarbeitungsbreite,
- 43 Befehlstypen,
- ROM-Kapazität: 2 kByte (UB 8830 D, UB 8831 D)
4 kByte (U 8611 DC, UL 8611 DC)
- * der UB 8860 D/UB 8861 D ist ein Einchipmikrorechner, bei dem der interne 2 k-ROM nicht benutzbar ist,
 - + durch Pegel von +7,35 bis 8 V an RESET Sprung auf externe Programmspeicheradresse 0812 H,
 - + Port 0 und 1 werden für Adressen und Datenverkehr genutzt,
- * der U 8611 DC/1, UL 8611 DC/1 ist ein Einchipmikrorechner, bei dem der interne 4 k ROM nicht nutzbar ist,
 - + durch Pegel von 7,35 bis 8 V an RESET Sprung auf externe Programmadresse 1012 H,
 - + Port 0 und 1 werden für die Adressen- und Datenverkehr genutzt;
- RAM-KAPAZITÄT: 128 Byte (144 Register; davon 124 Mehrzweckregister, 4 Ein-/Ausgaberegister, 16 Status- und Steuerregister;
- 32 Ein-/Ausgabeleitungen;
- durch internen Zeitgeber getakteter UART (voll duplex);
- 2 programmierbare 8 Bit Zähler/Zeitgeber mit je einem programmierbaren 6 Bit Vorteiler;
- On-Chip-Oszillator (Anschlußvarianten UB 8830 D, UB 8860 D, U 8611 DC, U 8611 DC/1), externer Anschluß von Quarz möglich;
- 6 priorisierte, vektorisierte Interruptquellen;
- Möglichkeit der Adressierung von externen Speichern bis 124 kByte;
- Möglichkeit zum power-down-Betrieb (Anschlußvarianten UB 8831 D, UB 8861 D, UL 8611 DC, UL 8611 DC/1);
- TTL-Kompatibilität an allen Anschlüssen;
- mittlere Befehlsausführungszeit: ca. 2,2 µs;
- die Bitmusterbestellung erfolgt beim U 8611 DC/UL 8611 DC nach dem MME-Standard FS 457.21.;
- der UB 8830 D/UB 8831 D enthält ein Bitmuster für den Betrieb mit einem externen Speicher.

UB 8820 M/UB 8821 M/UB 8840 M/UB 8841 M

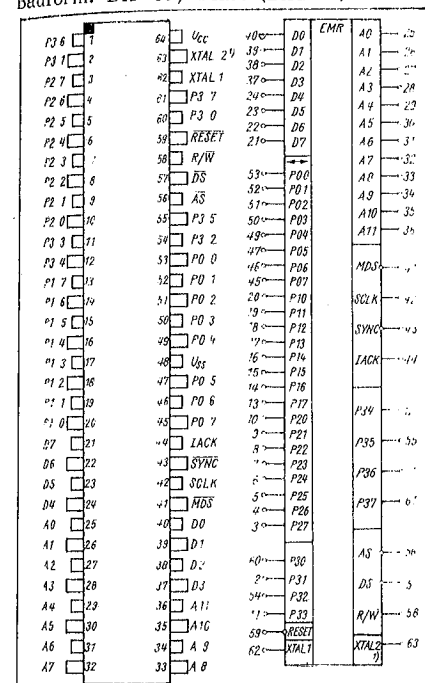
Eigenschaften

- 8 Bit Verarbeitungsbreite, 43 Befehlstypen,
- RAM-Kapazität:
 - * 128 Byte (144 Register; davon 124 Mehrzweckregister, 16 Status- und Steuerregister);
- 32 Ein- und Ausgabeleitungen,
- durch internen Zeitgeber getakteter UART (voll duplex),
- 2 programmierbare 8 Bit Zähler/Zeitgeber mit je einem 6 Bit Vorteiler,
- On-Chip-Oszillator (Anschlußvarianten UB 8820 M, UB 8840 M), externer Anschluß von Quarz möglich,
- 6 priorisierte und vektorisierte Interruptquellen,
- Möglichkeit zur Adressierung von externen Speichern bis 124 kByte,
- Möglichkeit zum power-down-Betrieb (Anschlußvarianten UB 8821 M, UB 8841 M),
- TTL-Kompatibilität an allen Anschlüssen,
- mittlere Befehlsausführungszeit: ca. 2,2 µs,
- Speicherkapazität 2 kByte (UB 8820 M, UB 8821 M) oder 4 kByte (UB 8840 M, UB 8841 M) extern direkt adressierbar/ äquivalent für interne ROM des U 8611 DC (4 kByte).

- 1) entspricht Anschlußvariante UB 8831 D, UB 8861 D, UL 8611 DC, UL 8611 DC/1; Die Schaltkreise haben die Möglichkeit zum power-down-Betrieb, ein externer Taktgenerator ist an XTAL 1 anzuschließen. Bei der Anschlußvariante UB 8830 D, UB 8860 D, U 8611 DC, U 8611 DC/1 wird dazu der On-Chip-Oszillator bei Anschluß von Quarz an XTAL und XTAL 1.
- 2) entspricht Anschlußvariante UB 8820 M, UB 8840 M; Dabei wird der On-Chip-Oszillator bei Anschluß an Quarz an XTAL 1 und XTAL 2 verwendet.

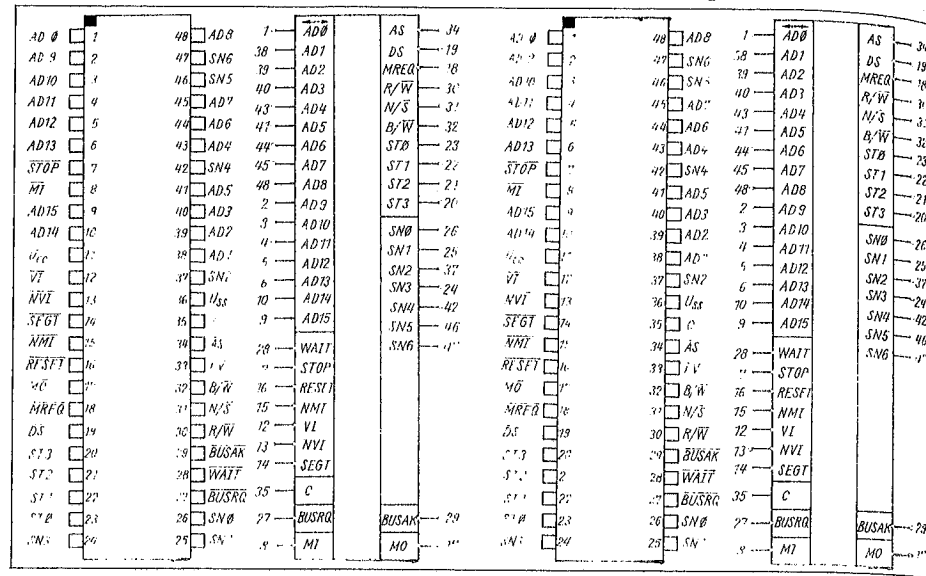


1) Anschlußbelegung und Schaltzeichen
Bauforn: DIP-40, Plast (Bild 14)



2) Anschlußbelegung und Schaltzeichen
Bauforn: QUIP-64, Plast (Bild 16)

16 Bit Mikroprozessorsystem UB 8001 C / UB 8002 D 16 Bit Mikroprozessoren



Bauform: DIP-48, Keramik (Bild 15)

Typstandard: TGL 43019 (UB 8001 C)

Eigenschaften

- 4 MHz Taktfrequenz,
- 8 Adressierungsarten,
- 8 Datentypen verarbeitbar,
- 110 verschiedene Grundbefehle können zu 414 Einzelbefehlen variiert werden,
- 2 Betriebsarten: Systemmodus und Normalmodus,
- 3 Interruptarten und 5 Traps,
- internes Refreshsteuerungssystem für dynamische Speicher,
- Einsatz von Peripherieschaltkreisen des UA 880-Systems (4 MHz) zur Hardwareunterstützung möglich,
- Adreßbus: UB 8001 C 23 Bit
UB 8002 D 16 Bit,

Bauform: DIP-40, Plast (Bild 14)

Typstandard: TGL 43019 (UB 8002 D)

- adressierbarer Speicherbereich:

UB 8001 C 8 MByte

UB 8002 D 64 kByte.

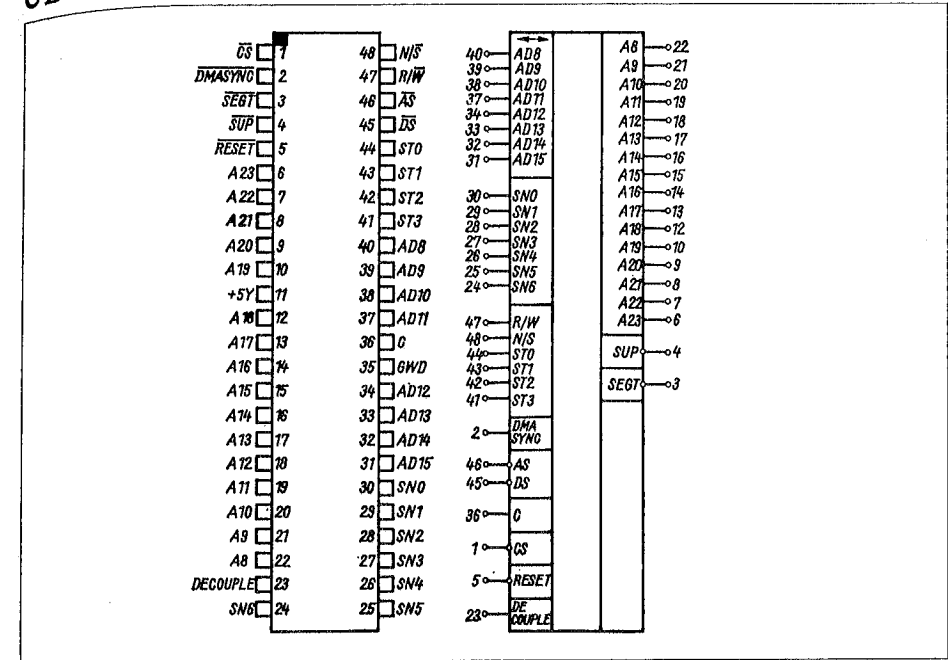
Der Schaltkreis wird in zwei Versionen angeboten:

- * UB 8001 C als 48poliger segmentierter Mikroprozessor,
- * UB 8002 D als 40poliger nichtsegmentierter Mikroprozessor.

Der Hauptunterschied besteht im Adreßbereich und in der Art der Erzeugung der Adressen:

- der UB 8001 C kann direkt 8 MByte Speicher adressieren,
- der UB 8002 D adressiert direkt 64 kByte, dies geschieht linear.

UB 8010 C MMU für 16 Bit Mikroprozessor



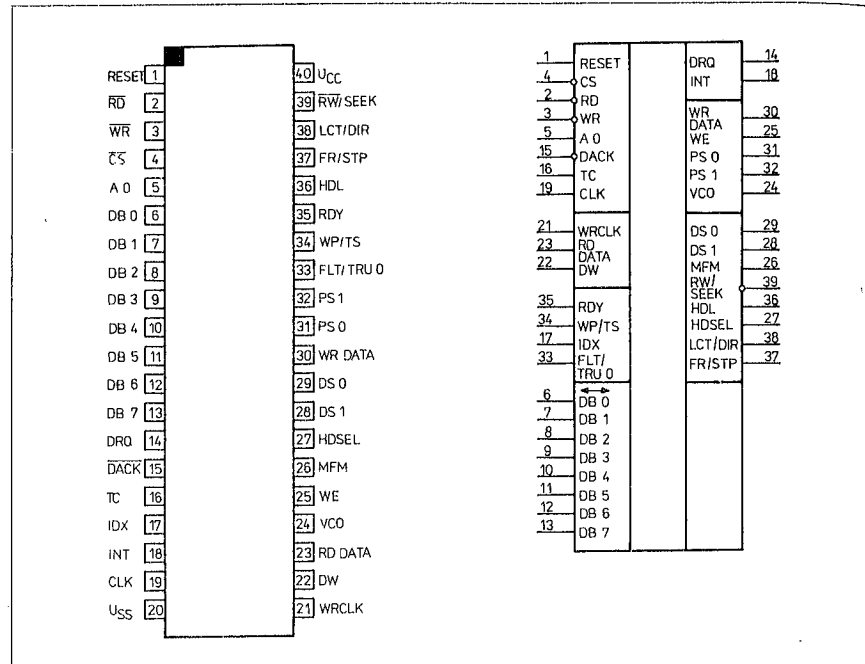
Anschlußbelegung und Schaltzeichen

Typstandard: TGL 43020
Bauform: DIP-48, Keramik (Bild 15)

Eigenschaften

- Der UB 8010 C ist ein MMU-Schaltkreis (memory management unit), der einen 8 MByte großen Adreßraum der CPU UB 8001 C verwaltet,
- er verarbeitet 16 Bit breite Daten-/Steuersignale des UB 8001 C-Busses,
- der Baustein ermöglicht sowohl eine dynamische Speichersegmentverschiebung als auch die Festlegung bestimmter Speicherschutzfunktionen,
- die dynamische Speichersegmentverschiebung erlaubt dem Anwender eine von der physischen Adressierung unabhängige Softwareadressierung und ermöglicht eine flexible und effektive Unterstützung von Multiprogrammsystemen,
- der UB 8010 C benutzt Vektortabellen zur Umsetzung der 23 Bit breiten logischen Adresse am Adreßausgang der CPU UB 8001 C in die 24 Bit Adresse des Speichers,
- die 24 Speicherelemente lassen sich im Bereich von 256 bis 64 k in 256 Byte-Schritte variieren,
- die Speicherschutzfunktionen sichern die einzelnen Speichersegmente durch Beachtung festgelegter Zugriffseinschränkungen vor nichtautorisiertem oder unbeabsichtigtem Zugriff.

U 8272 D Floppy-Disk-Controller



Anschlußbelegung und Schaltzeichen

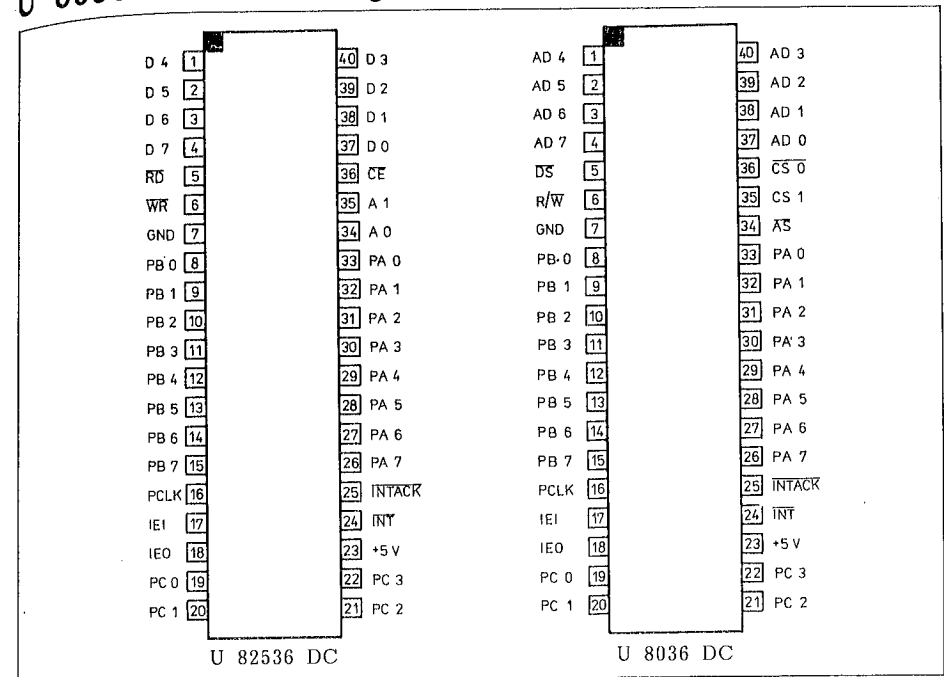
Bauform: DIP-40, Plast (Bild 14)
Typstandard: TGL 43808

Der U 8272 D ist ein Steuerhaltkreis für Folienspeicher (Floppy Disk) zur Organisation des Datenaustausches zwischen der CPU und max. 4 Floppy-Disk-Laufwerken.

Eigenschaften

- Geeignet für Standard-Floppy (8'') und Mini-Floppy (5,25"),
- programmierbare Aufzeichnungslänge von 128, 256 oder 1024 Byte/Sektor,
- Kompatibilität zum IBM-Einfach (FM) und Doppelformat (MFM),
- Mehrfachsektor- und Mehrfachspurübertragungsfähigkeit,
- Datentransport wahlweise (programmierbar) im DMA- oder NON-DMA-Modus,
- Daten- und Adressensuchfähigkeit,
- 15 einstellungsspezifische Befehle,
- Erzeugung zahlreicher Steuersignale und Statusinformationen,
- Programmierung durch CPU,
- Taktfrequenz: 8 MHz/4 MHz,
- Betriebsspannung: + 5 V.

U 82536 DC U 8036 DC Zähler/Zeitgeber- und paralleler Ein-/Ausgabebaustein

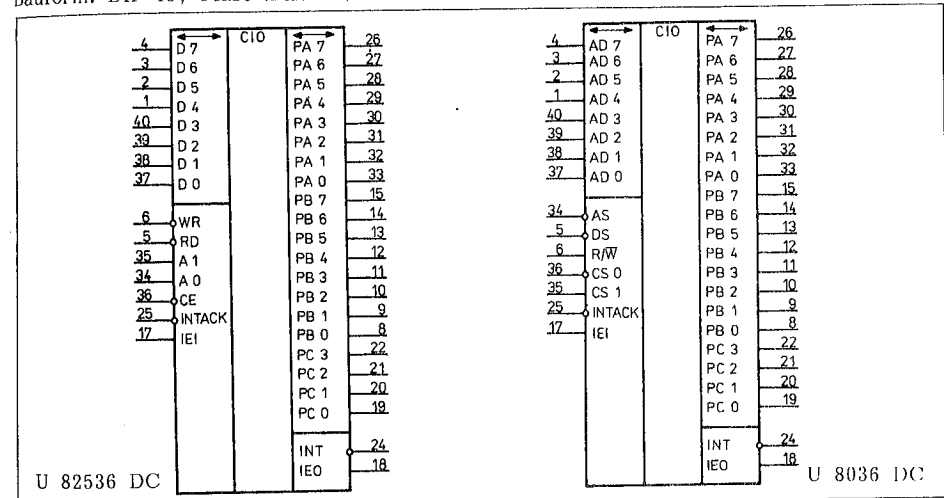


U 82536 DC

U 8036 DC

Typstandard: TGL 45235
Bauform: DIP-40, Plast (Bild 14)

Typstandard: TGL 45235
Bauform: DIP-40, Plast (Bild 14)



U 82536 DC

U 8036 DC

Anschlußbelegung und Schaltzeichen

Der Zähler/Zeitgeber- und parallele Ein-/Ausgabebaustein (Counter/Timer and parallel I/O unit) ist ein universeller Peripherieschaltkreis. Er beinhaltet 3 Ein-/Ausgabeports und 3 Zähler/Zeitgeber. Seine Funktionen sind programmierbar und können so auf spezielle Anwendungen zugeschnitten werden.

Eigenschaften

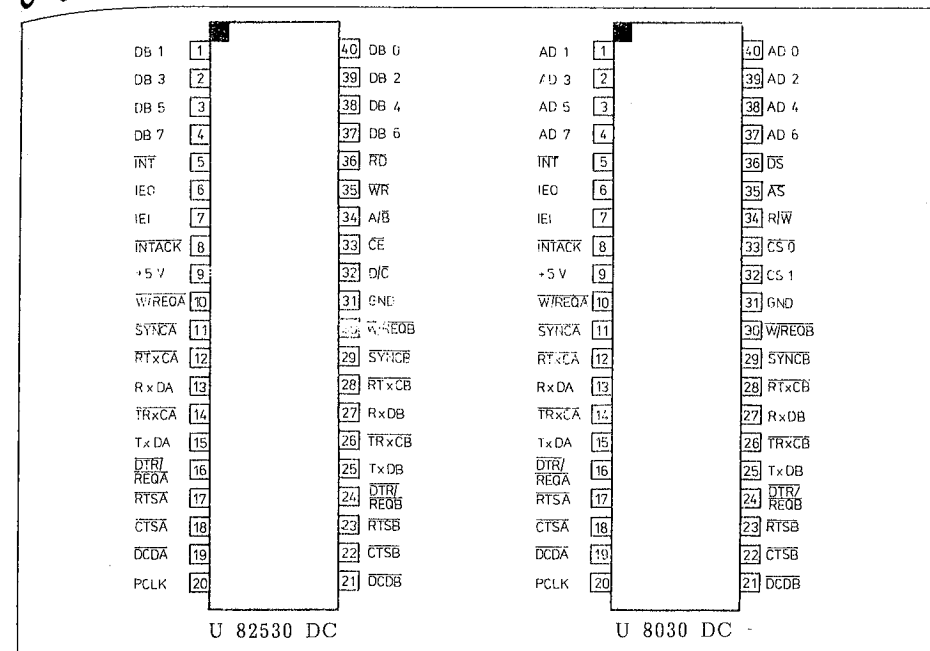
- Es werden zwei Versionen (Bondvarianten) der CIO unterschieden:
 - * der U 82536 DC mit CPU-Interface für den U 880 D und für ähnliche Prozessoren (8086, SU-Typ K 1810 WM 86),
 - * der U 8036 DC mit Multiplexbus für den U 8000 und für ähnliche Prozessoren,
- alle internen Steuer- und Datenregister sind les- und schreibbar,
- Datenträger sind direkt adressierbar, Steuerregister nur beim U 8036 DC,
- beim U 82536 DC muß auf die Steuerregister mit einer Befehlsfolge zugegriffen werden,
- Vektorinterrupt inklusive Status (Ursache), Daisy chain (IEI, IEO) und Polling möglich,
- WAIT/REQUEST-Leitung ermöglicht schnelle DMA-Blockübertragungen in beiden Richtungen (voll duplex).

Periphere Eigenschaften

- Drei unabhängige 16 Bit Zähler/Zeitgeber-Kanäle (CT),
- bis zu vier externe Leitungen je CT-Kanal programmierbar: Zählerausgang, Zähler-, Trigger- und Gateeingang (Port B und C),
- drei Signalverläufe am Zähler/Zeitgeberausgang: monostabil (one shot), getaktet (pulsed) und Rechteckimpulse (square wave),
- CT 1 und CT 2 sind intern zusammenschaltbar (kaskadierbar),
- Zähler/Zeitgeber retriggerbar oder nicht retriggerbar,
- zwei unabhängige, bidirektionale, doppelt gepufferte 8 Bit-Ein-/Ausgabewort die einzeln programmierbar sind (Sie besitzen einen Impulsfänger und programmierbare open-drain-Ausgänge. Sie sind als Bitport oder handshake-getriebener Port programmierbar),
- ein 4-Bit-Spezialport, programmierbar als Port-, Handshake- oder als externe Zähler/Zeitgeber-(CT 3)-Leitungen, Bits einzeln änderbar,
- Port A und B doppelt gepuffert,
- Interlock-, Strobe-, Impuls- und three-wire-Handshake mit Deskew-Timer,
- flexible maskierbare Zeichenerkennungslogik auf Flanken, Zustände oder Änderungen einzelner Bits von Port A und B, programmierbar wie ein 16-Bit-Vektor-Interruptcontroller,
- eine Betriebsspannung von $+5V \pm 5\%$,
- Taktfrequenz 4MHz.

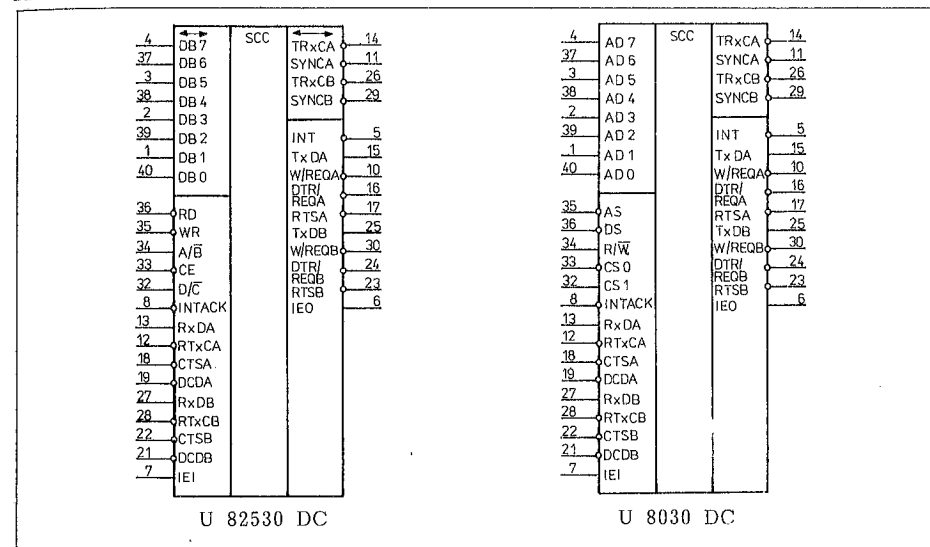
U 82530 DC / U 8030 DC

Serial Communication Controller (SCC)



Typstandard: TGL 43812
Bauform: DIP-40, Plast (Bild 14)

Typstandard: TGL 43813
Bauform: DIP-40, Plast (Bild 14)



Der Serial Communication Controller (serielle Ein-/Ausgabesteuerung) ist ein programmierbarer peripherer Schaltkreis in n-Kanal-Silicon-Gate-Technologie. Er gewährleistet eine umfassende Unterstützung für die Bearbeitung einer Vielzahl serieller Kommunikationsprotokolle.

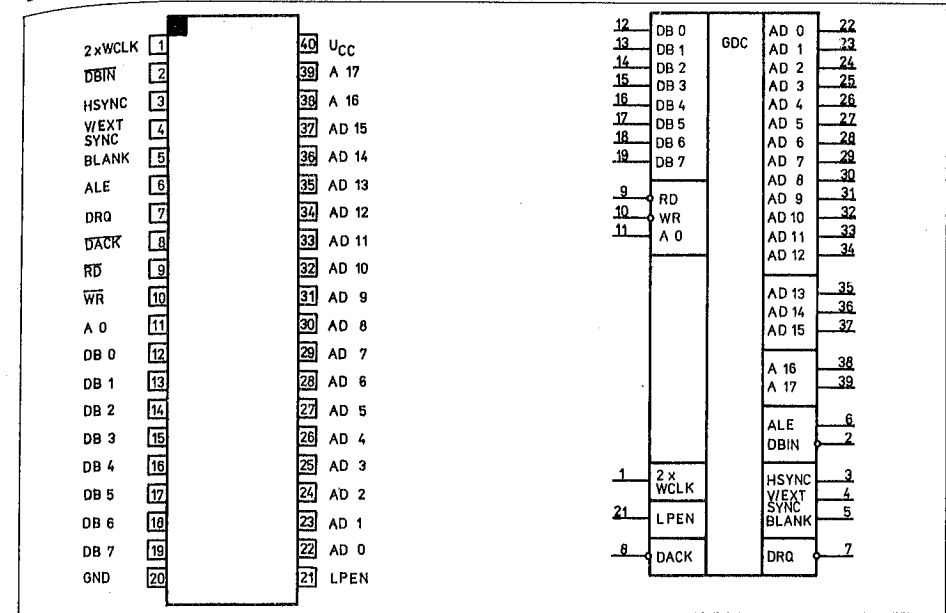
Die beiden Varianten unterscheiden sich im CPU-Interface:

- + der U 82530 DC ist für den U 880 und ähnliche Typen geeignet,
- + der U 8030 DC für den U 8000 und ähnliche Typen.

Eigenschaften

- Versorgungsspannung: $5\text{ V} \pm 5\%$,
- max. Taktfrequenz: 4 MHz (6 MHz in Vorbereitung),
- 4 unabhängige serielle Ports: 2 Sender- und 2 Empfängerports,
- synchrone/asynchrone Datenraten,
- alle internen Steuer- und Datenregister sind les- und schreibbar,
- Datenregister sind generell direkt adressierbar, Steuerregister nur beim U 8030 DC,
- beim U 82530 DC muß auf die Steuerregister mit einer Befehlsfolge zugegriffen werden,
- Vektorinterrupt inklusive Status (Ursache), daisy-chain (IEI, IEO) und Polling möglich,
- der WAIT/REQUEST-Ausgang ermöglicht schnelle CPU/DMA-Blockübertragungen, die DTR/REQUEST-Leitung ermöglicht Übertragungen unter DMA-Steuerung in beiden Richtungen (voll duplex),
- Asynchronbetrieb:
 - * 5, 6, 7 oder 8 Bits/Zeichen
 - * 1, 1 1/2 oder 2 Stoppbits,
 - * ungerade, gerade oder keine Parität,
- byteorientierter Synchronbetrieb,
- SDLC/HDLC-Betrieb
 - * Generierung und Testen von Abbruchfolgen (Abort),
 - * automatische Nulleinfügung und -löschung,
 - * automatische Einfügen von SDLC-Flags in Sendesequenzen,
 - * Adreßfeldererkennung,
- NRZ-, NRZI oder FM-Kodierung/-Dekodierung,
- Baud-Rate-Generator (BRG) in jedem Kanal,
- Digital Phase Locked Loop (DPLL) für die Taktgewinnung, Quarzoszillator.

U 82720 D Graphic-Display-Controller (GDC)



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 43808

Bauform: DIP-40, Plast (Bild 14)

Ein für Mikrorechneranwendungen angepaßter Controllerschaltkreis zur Steuerung von Rastergrafik- bzw. alphanumerischen Displays.

Der GDC wird dabei zwischen Bildwiederholpeicher und Systemmikroprozessor im Display angeordnet. Der GDC übernimmt die Verwaltung des Bildwiederholspeichers und die Erzeugung der Steuersignale für das Video-Interface.

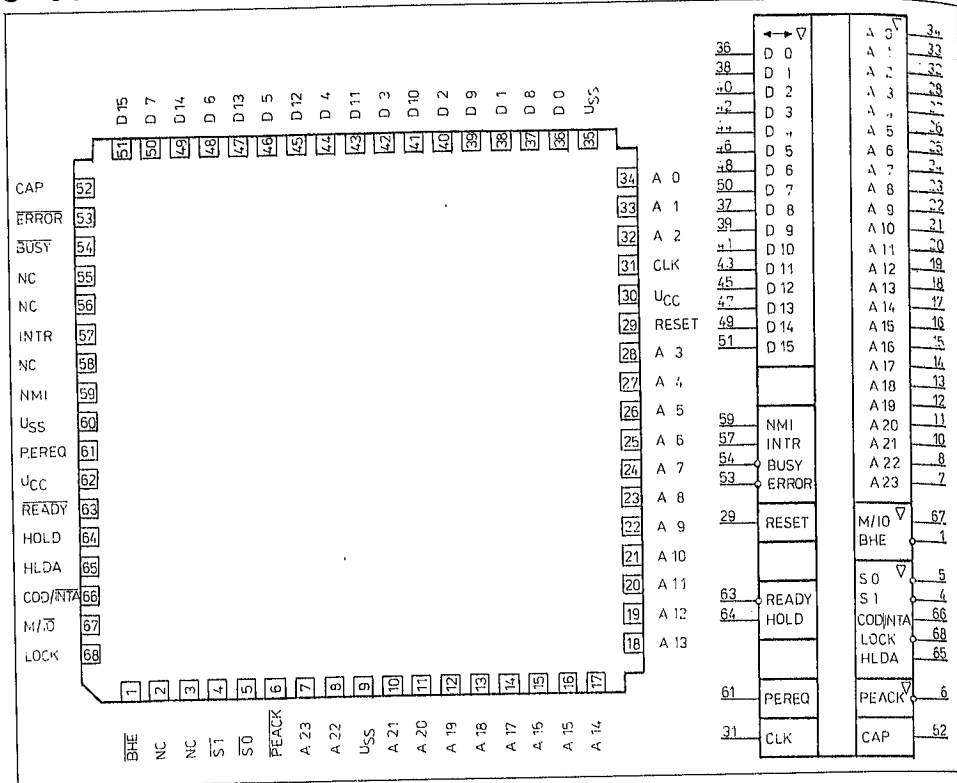
Eigenschaften

- Geeignet für hochauflösende Bildschirme, max. 1024 x 1024 Bildpunkte,
- der Bildwiederholpeicher kann in beliebiger Größe bis zu 4 MBit (256 kWorte x 16 Bit) aufgebaut werden,
- Ansteuerung von monochromen, S/W- und Farbdisplays möglich,
- Betriebsarten:
 - * Graphic Mode
 - * Alphanumerischer Mode
 - * Mixed Mode,
- in allen Betriebsarten ist Zooming, Panning und Windowing möglich,
- Darstellung alphanumerischer Zeichen, Punkte, Linien, Rechtecke und Kreisbögen,
- Lichtstifteingang,
- Taktfrequenz: 3,6 und 4 MHz
- eine Versorgungsspannung $\pm 5\text{ V}$.

U 80601

16 Bit Mikroprozessor

* In Entwicklung *



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 45903

Bauform: PLCC-68, Plast (Bild 32)

Bezeichnung der Anschlüsse

1	BHE	BYTE HIGH ENABLE, Ausgang (Low-aktiv)
4, 5	S0, S1	BUS STATUS, Ausgang (Low-aktiv)
6	PEREQ	PROCESSOR EXTENSION OPERAND REQUEST (Eingang, High-aktiv) AND ACKNOWLEDGE (Ausgang, Low-aktiv)
6	PEACK	
7 bis 34	A0 bis A23	ADDRESS BUS, Ausgänge (High-aktiv)
29	RESET	SYSTEM RESET, Eingang (High-aktiv)
31	CLK	SYSTEM CLOCK, Eingang
36 bis 51	D0 bis D15	DATA BUS, Eingänge (Low-aktiv = Ausgänge)
53, 54	BUSY	PROCESSOR EXTENSION BUSY AND ERROR, Eingänge (Low-aktiv)
53, 54	ERROR	
57	INTR	INTERRUPT REQUEST, Eingang (High-aktiv)
218		

59	NMI	NON-MASKABLE INTERRUPT REQUEST: Eingang (High-aktiv)
63	READY	BUS READY, Eingang (Low aktiv)
64	HOLD	BUS HOLD REQUEST (Eingang, High aktiv) AND
64	HLDA	HOLD ACKNOWLEDGE (Ausgang, High aktiv)
66	COD/INTA	CODE/INTERRUPT ACKNOWLEDGE, Ausgang
67	M/I/O	MEMORY I/O SELECT, Ausgang
68	LOCK	BUS LOCK, Ausgang (Low-aktiv)
30, 62	U _{CC}	Betriebsspannung (+ 5 V)
9, 35, 60	U _{SS}	Masse (0 V)
52	CAP	SUBSTRAT FILTER CAPACITOR, Eingang

Die CPU U 80601 ist ein leistungsfähiger Mikroprozessor mit der Möglichkeit des Einsatzes in Multiuser- und Multitasksystemen. Abhängig von seinem Einsatz ist die Leistungsfähigkeit des U 80601 im Vergleich zur CPU KR 1810 WM 86 bis zu 6x größer, wobei der Prozessor softwaremäßig aufwärtskompatibel zur CPU KR 1810 WM 86 ist.

Kurzbeschreibung

Die CPU U 80601 ist ein moderner, leistungsfähiger Mikroprozessor mit der Möglichkeit des Einsatzes in Multiuser- und Multitasksystemen.

Der U 80601 ermöglicht zwei Betriebsarten, den direkten Adreß-Mode (Real-Mode) und den geschützten, virtuellen Adreß-Mode (Virtual-Protected- oder Protected-Mode). Beide Betriebsarten sind mit Hilfe des leistungsfähigen Befehlssatzes des KR 1810 WM 86 programmierbar.

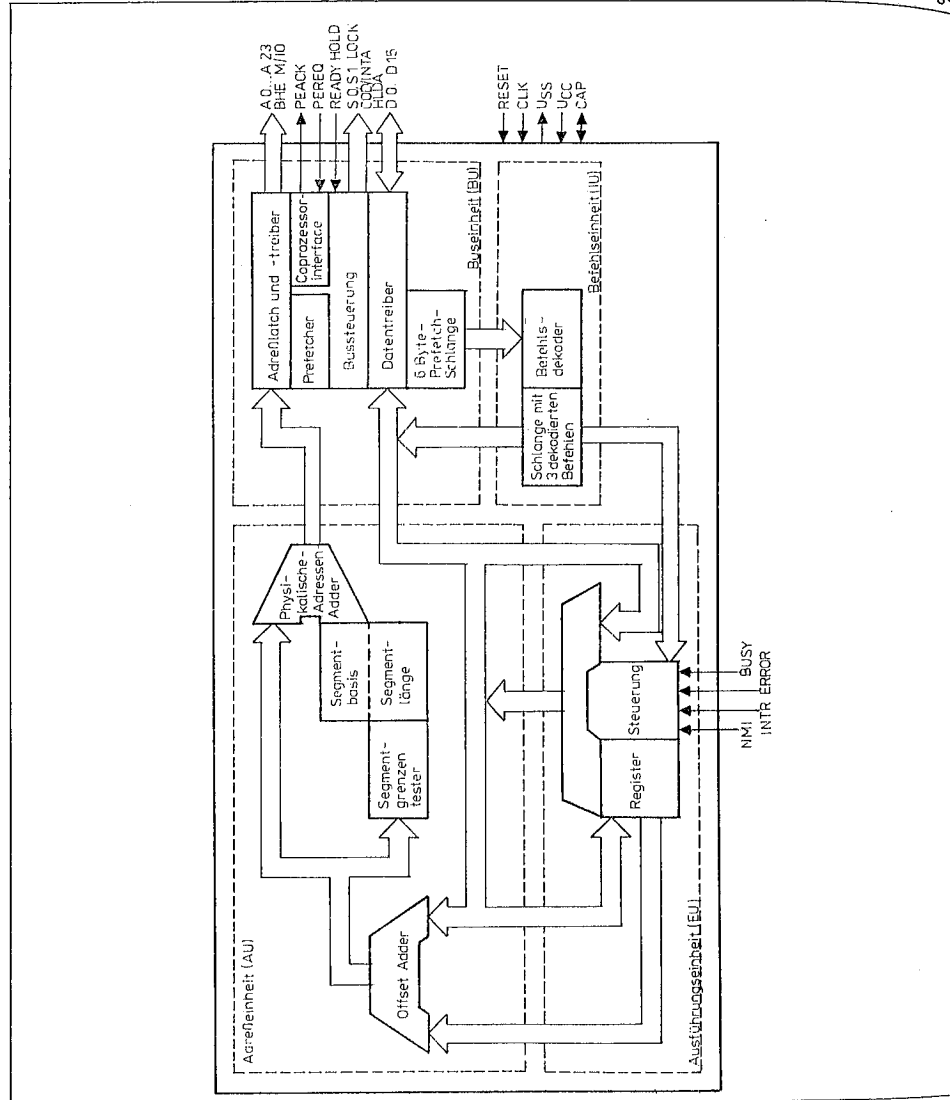
Programme des Real-Mode nutzen einen direkt adressierbaren Adreßraum bis zu 1 MByte, während der U 80601 im Protected-Mode automatisch einen virtuellen Adreßraum bis zu 1 GByte pro Task, bestehend aus Blöcken von 16 MByte direktem Adreßraum, bereitstellt. Darüberhinaus ist im Protected-Mode ein Speicherschutz realisiert, der es z. B. ermöglicht, das Betriebssystem von Nutzerprogrammen zu trennen und verschiedene Tasks sowohl programm- als auch datenmäßig unterschiedlich privilegiert zu bearbeiten. Beide Befehlsarten benutzen den gleichen Grundbefehlssatz, gleiche Register und Adressierungsmodi.

Entsprechend dem Übersichtsschaltbild des U 80601 läßt sich der Schaltkreis in folgende Baugruppen unterteilen:

- Buseinheit (Bus Unit - BU),
- Befehlseinheit (Instruction Unit - IU),
- Ausführungseinheit (Execution Unit - EU),
- Adreßeinheit (Address Unit - AU).

Verwendungszweck und wichtige Einsatzgebiete

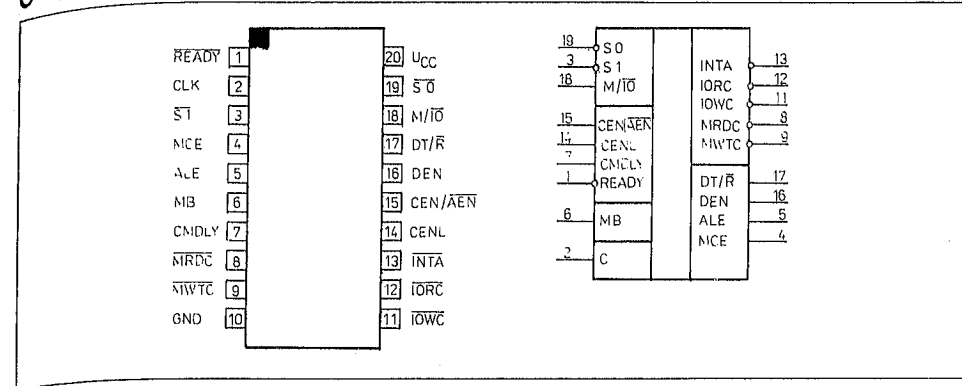
Der U 80601 ist ein schneller 16 Bit Mikroprozessor, der für den Einsatz in leistungsfähigen Personalcomputern und automatischen Steuerungen entwickelt wurde. Er zeichnet sich durch eine hohe Arbeitsgeschwindigkeit (U 80601-1 = 16 MHz Taktfrequenz) bei erhöhtem Datendurchsatz (Pipelining Prefetching) und bei einem großen Adreßbereich (1 GByte pro Task) aus. Hierbei erfüllt der U 80601 internationale PC-Standardforderungen.



Übersichtsschaltplan

U 80606 DC Buscontroller

* In Entwicklung *



Anschlußbelegung und Schaltzeichen

Bauform: DIP-20, Plast (Bild 8)
Typstandard: TGL 45904

Bezeichnung der Anschlüsse

2	CLK	CLOCK (Systemtakt), Eingang
3, 19	S0, S1	STATUS 0, STATUS 1 (Buszyklus-Statussignale, Eing.)
18	M/I0	MEMORY/I0 (Speicher/I/O-Auswahl), Eingang
6	MB	MULTIBUS MODE (Multibus-Mode-Auswahl), Eingang
14	CENL	COMMAND ENABLE LATCHED, Eingang
7	CMDLY	COMMAND DELAY (Befehlsverzögerung), Eingang
1	READY	READY, Eingang (Low-aktiv)
15	CEN/AEN	COMMAND ENABLE/ADDRESS ENABLE, Eingang
5	ALE	ADDRESS LATCH ENABLE, Ausgang
4	MCE	MASTER CASCADE ENABLE, Ausgang
16	DEN	DATA ENABLE, Ausgang
17	DT/R	DATA TRANSMIT/RECEIVE, Ausgang
11	IOWC	I/O WRITE COMMAND, Ausgang
12	IORC	I/O READ COMMAND, Ausgang
9	M/WTC	MEMORY WRITE COMMAND, Ausgang
8	M/RDC	MEMORY READ COMMAND, Ausgang
13	INTA	INTERRUPT ACKNOWLEDGE, Ausgang
20	U _{CC}	Betriebsspannung
10	GND	Bezugspotential

Der integrierte Schaltkreis U 80606 ist ein Buscontroller für das schnelle 16 Bit Mikroprozessorsystem U 80600.

Der Buscontroller stellt den angrenzenden Bussystemen die wichtigsten Befehls- und Steuersignale zur Verfügung und steigert damit die Leistungsfähigkeit der CPU U 80601 erheblich.

Beschreibung

Der U 80606 wird im U 80600-System zur Erzeugung der Adreßlatch-Steuersignale, zur Steuerung der Datenübertragung und zur Standard-Befehlsausgabe verwendet. Die Befehlsausgaben erfolgen zeitgesteuert und erfüllen alle Forderungen von MMS-16-Bus-(Multibus-) Systemen. Mittels fester Pinbeschriftung können beim U 80606 zwei Betriebsarten für das jeweilige Buszeitverhalten eingestellt werden, für

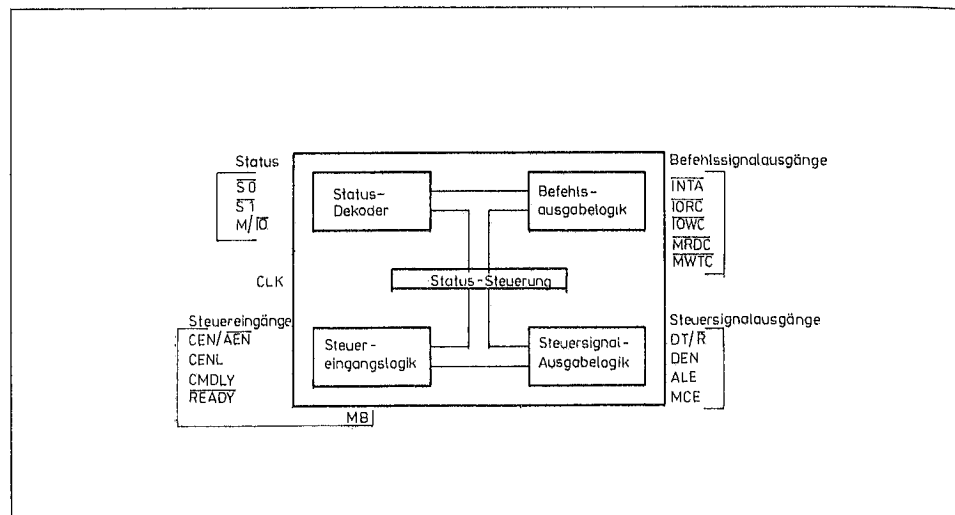
- MMS-16-Bus-(Multibus-)kompatible Buszyklen und für
- schnelle lokale Buszyklen.

Der U 80606 verfügt über

- einen Takteingang (U 80601-Systemtakt),
- 8 Status- und Steuereingänge,
- 5 Befehlsausgänge und
- 4 Steuerausgänge.

Der U 80606 liefert an den Steuersignalausgängen 16 mA und an den Befehlsausgängen 32 mA Treiberstrom bei Low-Pegel. Für Speicher- und I/O-Baugruppen stehen jeweils getrennte Befehlsausgänge zur Verfügung. Der Datenbus wird von separaten Datenfreigabesignalen und von Signalen zur Festlegung der Übertragungsrichtung gesteuert.

Der U 80606 wird im 20poligen DIL-Plastgehäuse geliefert. Er benötigt eine Betriebsspannung von + 5 V.

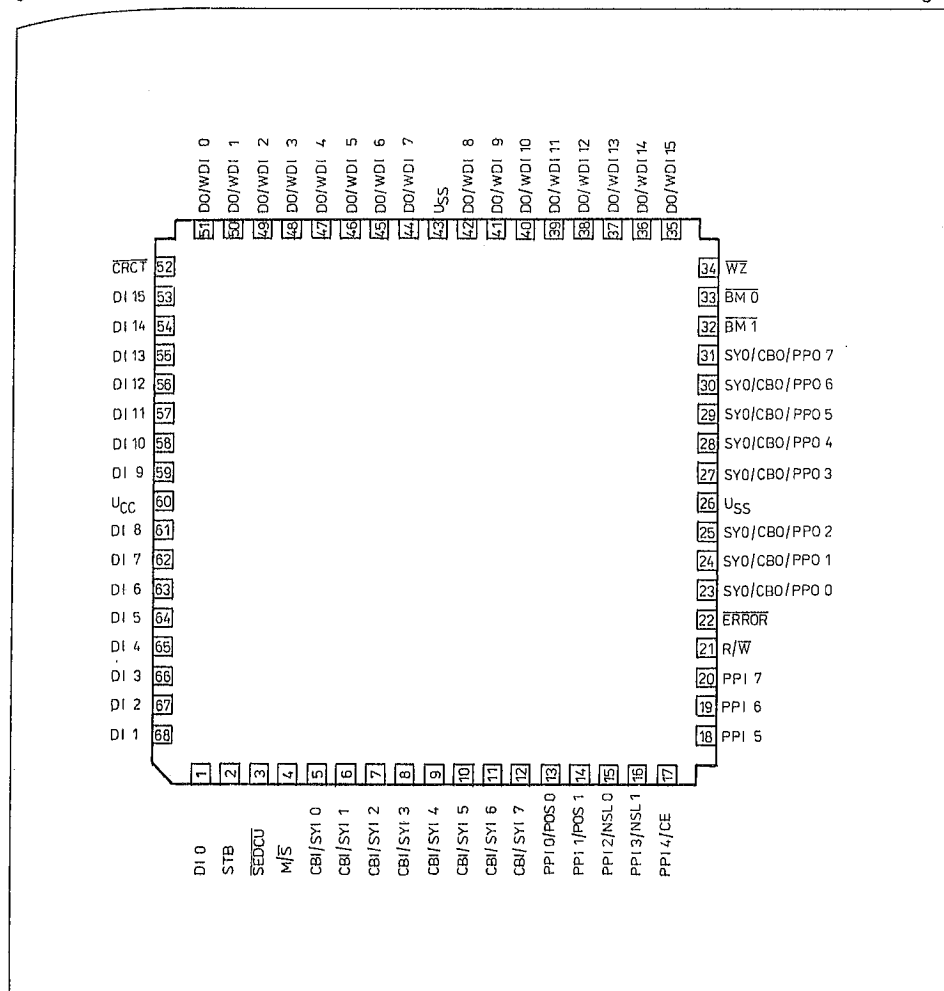


Übersichtsschaltung

U 80608

Schaltkreis für Fehlererkennung und -korrektur

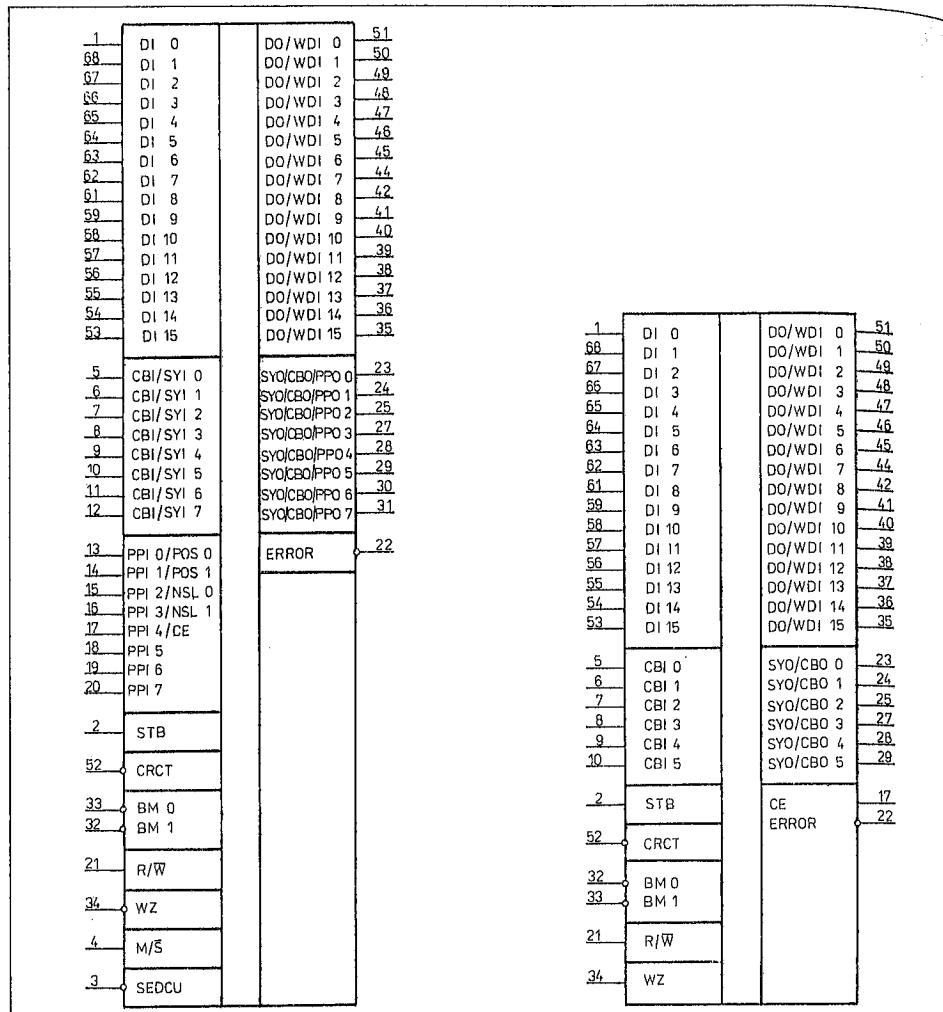
* In Entwicklung *



Anschlußbelegung

Bauform: PLCC-68, Plast (Bild 32)

Der U 80608 ist ein Schaltkreis zur Fehlererkennung und -korrektur (Error Detection and Correction, EDC), der in einem System, das eine hohe Zuverlässigkeit des Speichers erfordert, einen fehlerkorrigierenden Code erzeugt und im Falle eines Fehlers die entsprechende Korrektur vornimmt.



Schaltzeichen U 80608 und Schaltzeichen U 80608-2

Bezeichnung der Anschlüsse

1	DI0 bis DI15	DATA IN
53 bis 59		Eingänge für ein 16 Bit Datenwort vom RAM für Fehlererkennung und/oder -korrektur
61 bis 68		
5 bis 12	CBI/SYI0 bis CBI/SYI7	CHECK BITS IN/SYNDROME IN, Eingänge
35 bis 42	DO/WDI0 bis DO/WDI15	DATA OUT/WRITE DATA IN. Ein-/Ausgänge

23 bis 31	SYO/CBO/PP00 bis SYO/CBO/PP07	SYNDROME OUT/CHECK BITS OUT/PARTIAL PARITY OUT, Ausgänge
13, 14	PPI0/POS0 PPI1/POS1	PARTIAL PARITY IN/POSITION, Eingänge
15, 16	PPI2/NSL0 PPI3/NSL1	PARTIAL PARITY IN/NUMBER OF SLAVES, Eingänge
17	PPI4/CE	PARTIAL PARITY IN/CORRECTABLE ERROR, Eingang/Ausgang
18 bis 20	PPI5 bis PPI7	PARTIAL PARITY IN, Eingänge
22	ERROR	ERROR, Ausgang
52	CRCT	CORRECT, Eingang
2	STB	STROBE, Eingang
32, 33	BM0, BM1	BYTE MARKS, Eingang
21	R/W	READ/WRITE, Eingang
34	WZ	WRITE ZERO, Eingang
4	M/S	MASTER/SLAVE, Eingang
3	SEDCU	SINGLE EDC UNIT, Eingang
60	U _{CC}	Betriebsspannung + 5 V
26	U _{SS}	Masse für Logik
43	U _{SS}	Masse für Ausgänge

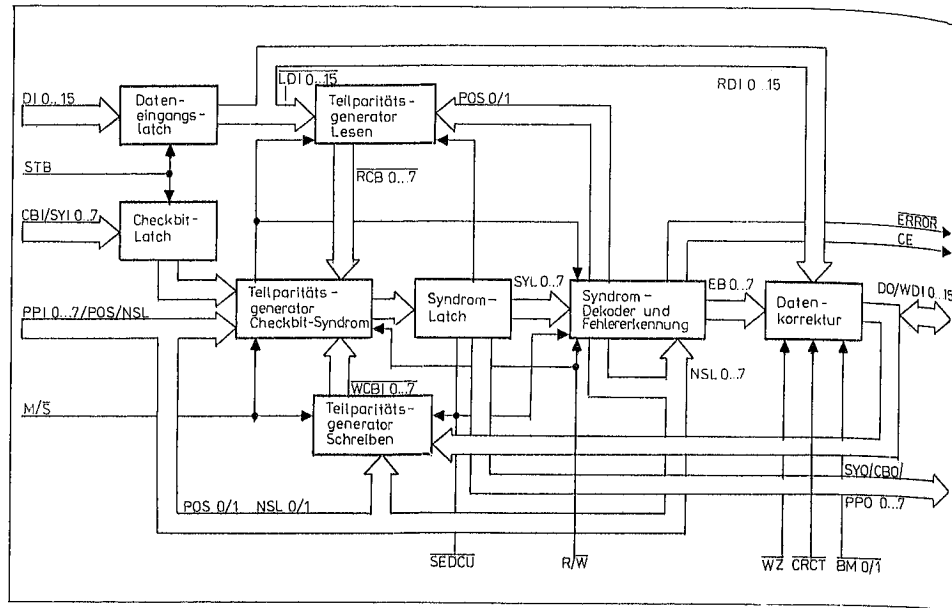
Beschreibung

Der U 80608 ist ein sehr schneller Schaltkreis für die Fehlererkennung und -korrektur in statischen und dynamischen Speichersystemen, die hohe Zuverlässigkeit und Leistung erfordern. Jeder U 80608 kann 8 oder 16 Datenbits und bis zu 8 Prüfbits verarbeiten. Durch Kaskadierung von maximal 5 Schaltkreisen U 80608 können Datenworte bis zu 80 Bit-Breite verarbeitet werden. Andere Möglichkeiten des U 80608 sind Speicherinitialisierung, Lokalisierung von Speicherfehlern und Byte-Schreiben (8 Bit).

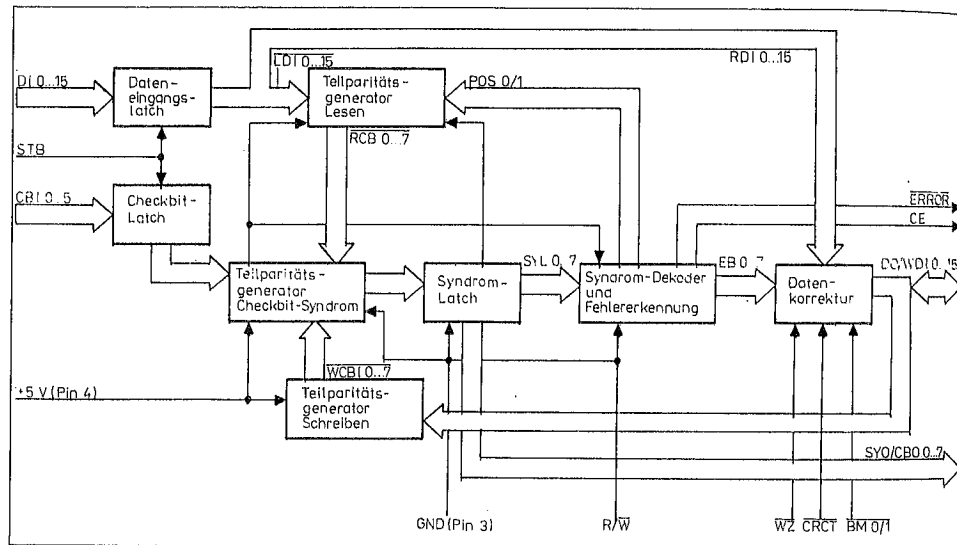
Eigenschaften

- Erkennt und korrigiert alle 1 Bit Fehler,
- erkennt alle 2 Bit- und manche Mehr-Bit-Fehler,
- benötigt max. 52 ns für Fehlererkennung und max. 67 ns für Fehlerkorrektur (16 Bit System),
- besitzt Syndromausgänge für Fehlerlokalisierung,
- ermöglicht folgende Speicherzugriffsarten:
 - * Speicherlesen mit/ohne Fehlerkorrektur
 - * Speicherschreiben
 - * Byte-Schreiben
 - * Lesen - Ändern - Schreiben

- getrennter Ein-/Ausgabebus, kein Systemtakt erforderlich,
- U 80608-2 ist nicht kaskadierbar, sein Timing entspricht den Erfordernissen von 16-Bit-CPU's.



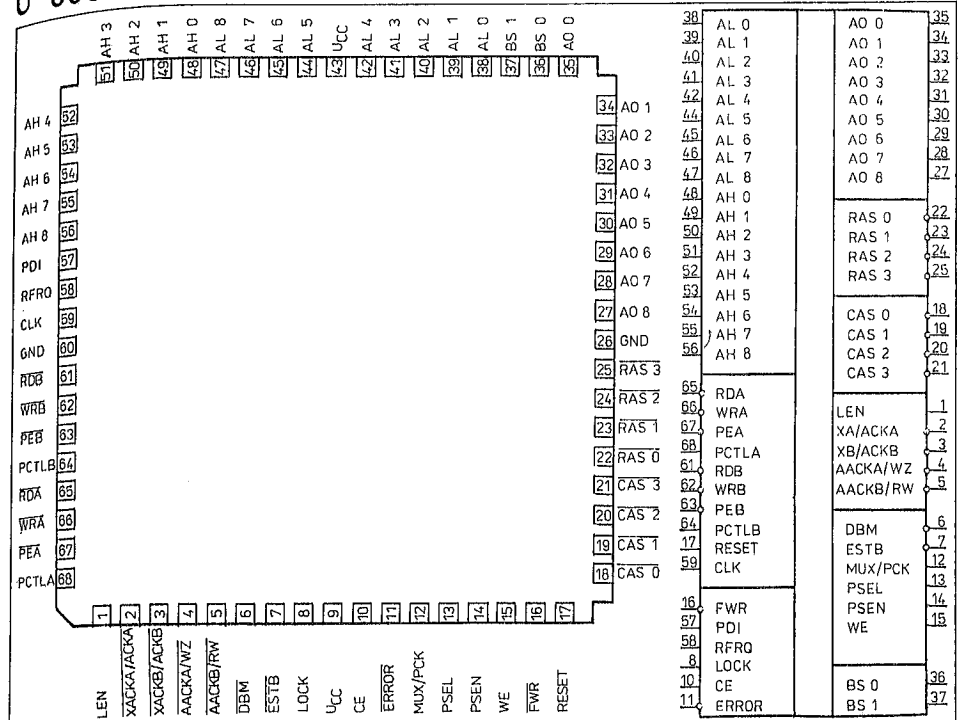
Übersichtsschaltplan U 80608



Übersichtsschaltplan U 80608-2

U 80610 DRAM-Controller

* In Entwicklung *



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 45906

Bauform: PLCC-68, (Bild 32)

Bezeichnung der Anschlüsse

- | | | |
|---|------------|---|
| 1 | LEN | LATCH ENABLE, Ausgang |
| 2 | XACKA/ACKA | TRANSFER ACKNOWLEDGE PORT A/ACKNOWLEDGE PORT A, Ausgang |
| 3 | XACKB/ACKB | TRANSFER ACKNOWLEDGE PORT B/ACKNOWLEDGE PORT B, Ausgang |
| 4 | AACKA/WZ | ADVANCED ACKNOWLEDGE PORT A/WRITE ZERO, Ausgang |
| 5 | AACKB/RW | ADVANCED ACKNOWLEDGE PORT B/READ/WRITE, Ausgang |
| 6 | DBM | DISABLE BYTE-MARKS, Ausgang |
| 7 | ESTB | ERROR STROBE, Ausgang |

Der U 80610 ist ein programmierbarer DRAM-Controller für die Ansteuerung dynamischer Speicherschaltkreise. Er unterstützt den Anschluß von 16-, 64- und 256 kBit dRAMs und kann einen Adreßraum von max. 2 MByte bedienen.

Bezeichnung der Anschlüsse

8	LOCK	LOCK, Eingang
9	U_{DD}	DRIVER POWER, Eingang
43	U_{DD}	LOGIC POWER, Eingang
10	CE	CORRECTABLE ERROR, Eingang
11	$\overline{\text{ERROR}}$	ERROR, Eingang
12	MUX/PCLK	MULTIPLEXER CONTROL/PROGRAMMING CLOCK, Ausgang
13	PSEL	PORT SELECT, Ausgang
14	PSEN	PORT SELECT ENABLE, Ausgang
15	WE	WRITE ENABLE, Ausgang
16	$\overline{\text{FWR}}$	FULL WRITE, Eingang
17	RESET	RESET, Eingang
18	$\overline{\text{CAS0}}$	COLUMN ADDRESS STROBES, Ausgänge
bis	bis	
21	$\overline{\text{CAS3}}$	
22	$\overline{\text{RAS0}}$	ROW ADDRESS STROBES, Ausgänge
bis	bis	
25	$\overline{\text{RAS3}}$	
26	GND	DRIVER GROUND, Eingang
60	GND	LOGIC GROUND, Eingang
35	AO0	ADDRESS OUTPUTS, Ausgänge
bis	bis	
27	AO8	
36,	BS0	BANK SELECT, Eingänge
37	BS1	
38	AL0	ADDRESS LOW, Eingänge
bis	bis	
47	AL8	
48	AH0	ADDRESS HIGH, Eingänge
bis	bis	
56	AH8	
57	PDI	PROGRAM DATA INPUT, Eingang
58	RFRQ	RFRQ, Eingang
59	CLK	CLOCK, Eingang
61	$\overline{\text{RDB}}$	READ FOR PORT B, Eingang
62	$\overline{\text{WRB}}$	WRITE FOR PORT B, Eingang

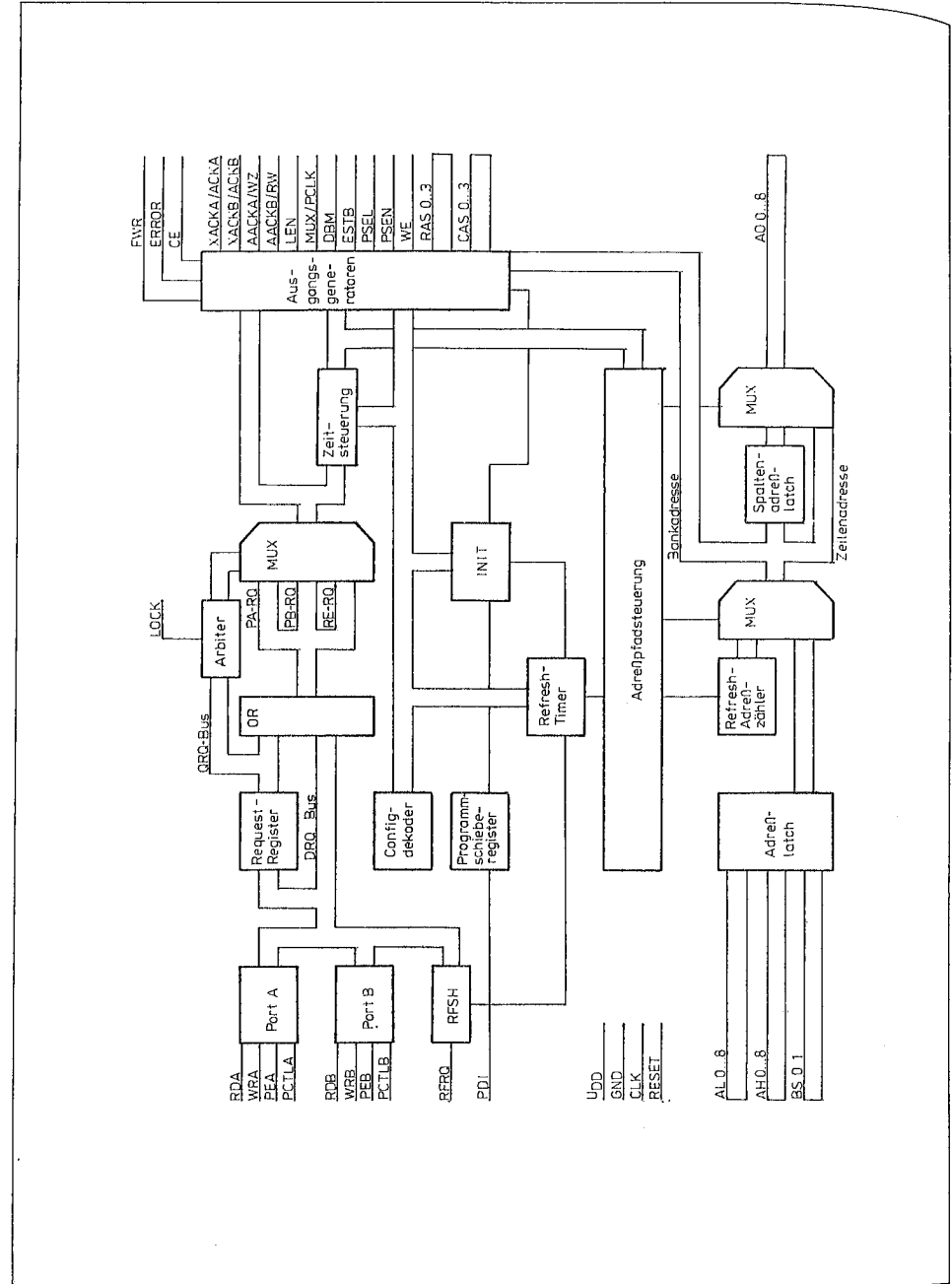
63	$\overline{\text{PEB}}$	PORT ENABLE FOR PORT B, Eingang
64	PCTLB	PORT CONTROL FOR PORT B, Eingang
65	$\overline{\text{RDA}}$	READ FOR PORT A, Eingang
66	$\overline{\text{WRA}}$	WRITE FOR PORT A, Eingang
67	$\overline{\text{PEA}}$	PORT ENABLE FOR PORT A, Eingang
68	PCTLA	PORT CONTROL FOR PORT A, Eingang

Beschreibung

Der U 80610 ist ein leistungsfähiger, systemorientierter Ansteuerschaltkreis für dRAMs bis zu einer Kapazität von 256 kBit. Er enthält die erforderliche Schaltung zur Gewährleistung eines konfliktfreien Zugriffs auf den Speicher. Ein Dual-Port-Interface ermöglicht dabei zwei getrennten Bussystemen den unabhängigen Zugriff auf die Daten im kontrollierten Adreßraum. Der DRC unterstützt ein unterschiedliches Verhalten im Mikroprozessor-Interface, er ist jedoch besonders für eine Ansteuerung durch K 1810 WM 86- oder U 80601-kompatible Prozessoren optimiert. Bei einem gemeinsamen Einsatz mit dem EDCU-Schaltkreis U 80608 wird der DRC im Korrektur-Mode (ECC) programmiert. Er liefert dann alle notwendigen Ansteuersignale zur Durchführung einer Speicherinitialisierung und transparenten Fehlerkorrektur. Der U 80610 trägt in solchen Applikationen zu einem einfachen Aufbau großer fehlerkontrollierter Speicher bei.

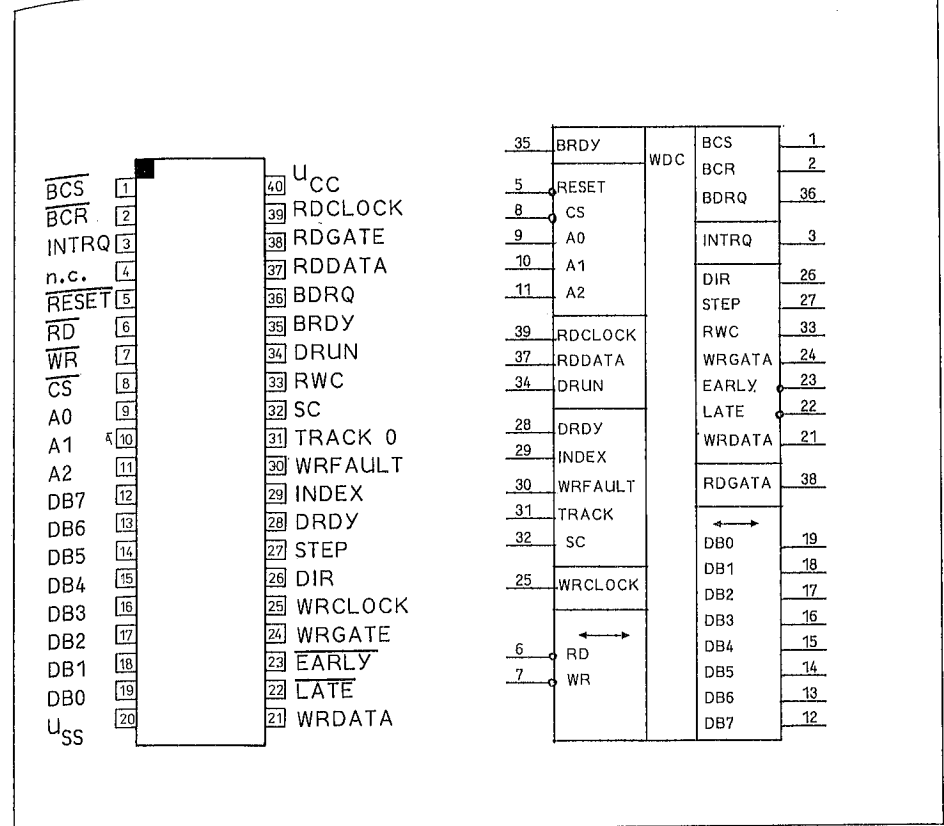
Eigenschaften

- Liefert alle zur Ansteuerung von 16 k, 64 k und 256 k dynamischen RAMs notwendigen Signale,
- bedient ohne externe Treiberstufen direkt einen Adreßraum bis zu 2 MByte,
- "Warn-up" zur Speichervorbereitung in allen Betriebsarten,
- 5 programmierbare Refreshbetriebsarten,
- unterstützt Einzel- und Dual-Port-Konfigurationen,
- realisiert auf jedem Port synchronen oder asynchronen Betrieb,
- anpaßbar an verschiedene Mikroprozessor-Interface-Bedingungen,
- automatische RAM-Initialisierung und transparente Fehlerkorrektur im ECC-Mode.



Übersichtsschaltplan
230

U 82062 DC 05 Peripherie-Controller-Schaltkreis



Anschlußbelegung und Schaltzeichen

Bauform: DIP-40, Plast (Bild 14)
Typstandard: TGL 45236

Der Schaltkreis U 82062 DC 05 ist ein hochintegrierter Peripherie-Controller, der die effektive Ansteuerung von Winchesterlaufwerken ermöglicht. Der Schaltkreis setzt über seinen Prozessoranschluß 8 Bit Paralleldaten in einem NFN-kodierten seriellen Datenstrom mit einer Übertragungsrate von 5 MBit/Sekunde um.

Der Schaltkreis U 82062 DC 05 ist ein Peripherie-Controller, der den Informationsaustausch zwischen Prozessorsystem und Festplattenlaufwerken (Winchesterlaufwerke) steuert. Zusammen mit einer extern an den Schaltkreis anzuschließenden Taktseparatorschaltung mit einer PLL für Datenleseoperationen sowie die ebenfalls extern aufzubauende Schreibpräkompensationschaltung realisiert der Winchester-Disk-Controller U 82062 DC 05 die international eingeführten Schnittstellenstandards ST506/ST412 (Seagate) oder SA 1000 (Shugart) für Festplattenlaufwerke.

Der Schaltkreis setzt beim Datenschreiben 8 Bit Datenworte vom Prozessorbus in einen MFM-kodierten seriellen Datenstrom zum Laufwerk um. Beim Datenlesen erfolgt eine Dekodierung des von der Festplatte gelesenen Daten-/Taktgemisches mit gleichzeitiger Serien-Parallel-Umsetzung der Daten.

Mit einem spezialisierten Bufferspeicherinterface unterstützt der Schaltkreis den Datenaustausch mit einem extern als RAM mit Zählereinrichtung oder als FIFO aufgebauten Sektorbufferspeicher, der in den meisten Anwendungsfällen auf Grund der hohen Datenübertragungsrate von 1 Byte je 1,6 µs zwischen Schaltkreis und Prozessorsystem geschaltet werden muß.

Der Schaltkreis übernimmt mit seinem Laufwerkinterface die Steuerung von maximal 4 Laufwerken und optimiert den erforderlichen Informationsaustausch. Darüber hinaus erzeugt bzw. verarbeitet er die Steuersignale, die zum Aufbau einer PLL und einer Schreibkompensationsschaltung notwendig sind.

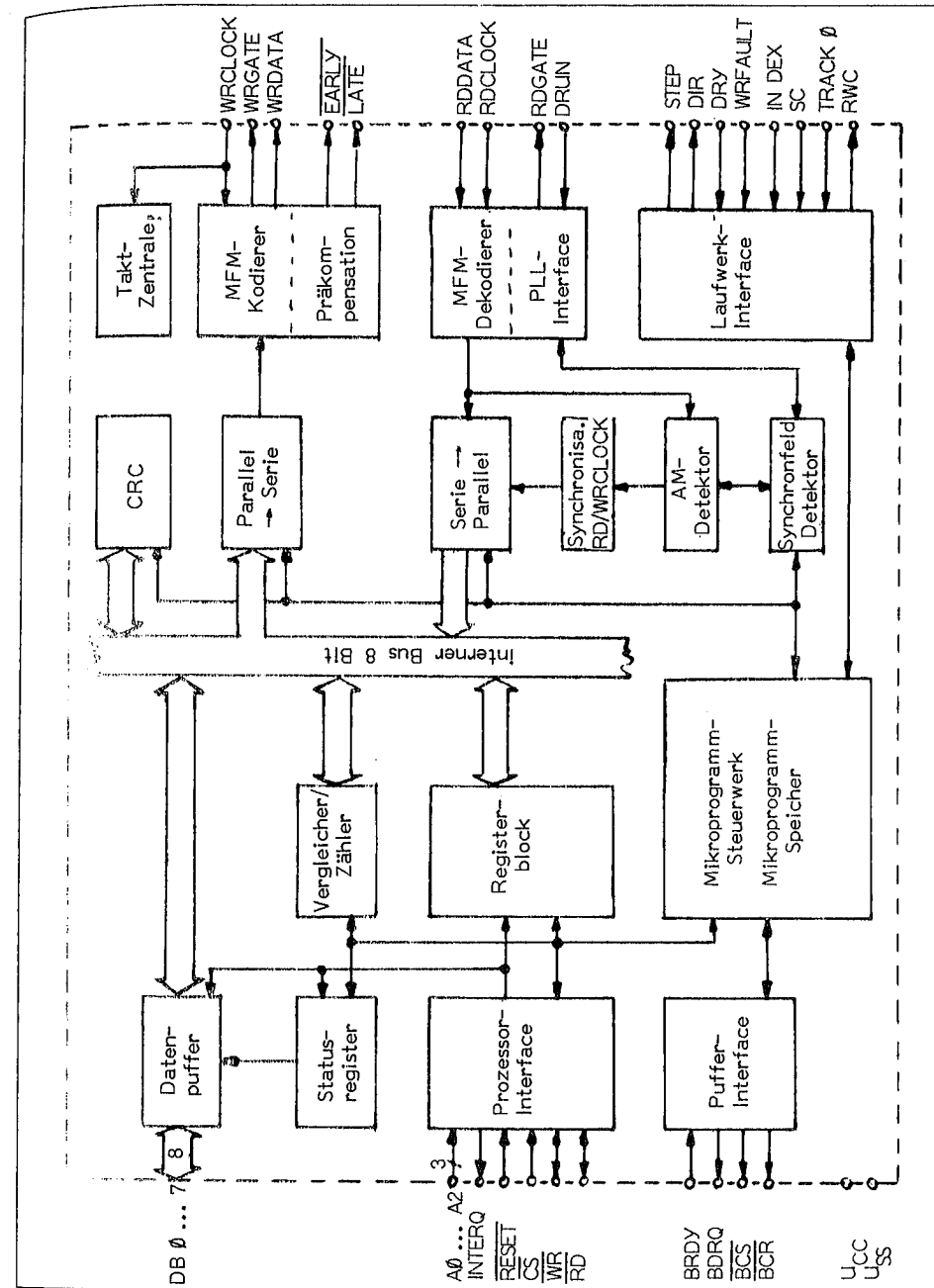
Der Schaltkreis kann 6 High-Level-Befehle ausführen. Jeder Befehl wird dazu in der Befehlsvorbereitungsphase vom Prozessor in mehreren Byte-Übertragungen, die die gewünschte Operation spezifizieren, in den Schaltkreis geladen. Anschließend wird die Befehlsausführung automatisch gestartet.

Folgende Befehle können ausgeführt werden:

RESTORE	Rücksetzen des Lese-/Schreibkopfes auf Spur 0
SEEK	Suche einer vorgegebenen Spur
READ SEKTOR	Auslesen eines oder mehrerer Sektoren von der Festplatte und Abspeichern der Daten im Bufferspeicher
WRITE SEKTOR	Beschreiben eines oder mehrerer Sektoren der Festplatte mit Daten aus dem Bufferspeicher
WR FORMAT	Formatieren einer Spur mit Formatierinformation aus dem Bufferspeicher und dem internen Registerblock
SCAN ID	Lesen eines Identifikationsfeldes und Aktualisierung der Register

Der Schaltkreis besitzt folgende Programmierungsmöglichkeiten:

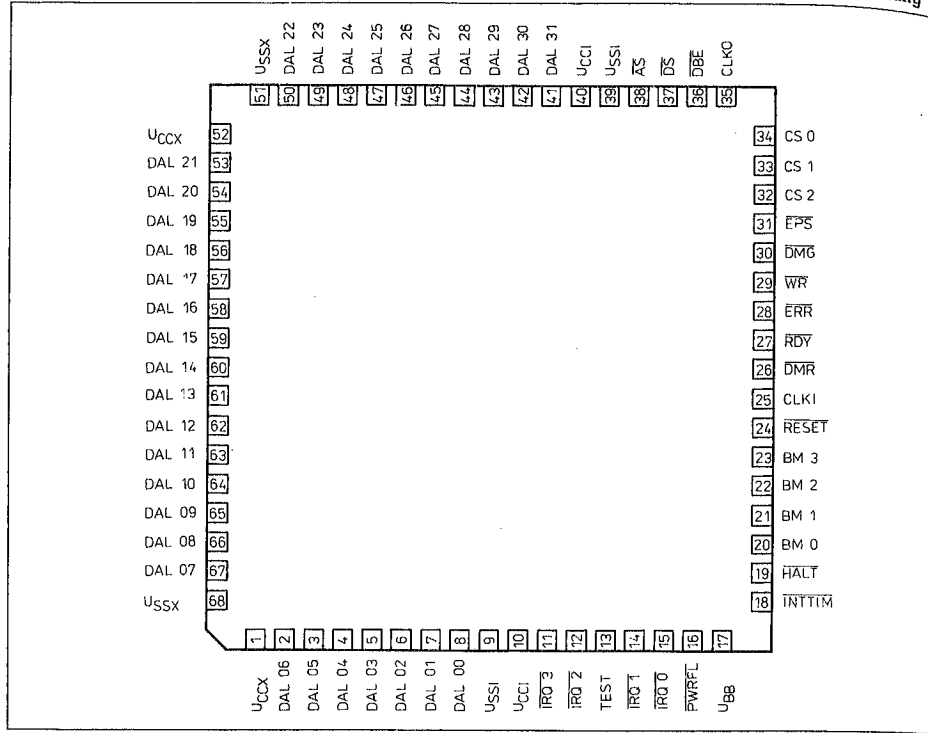
- Programmierung der Sektorlänge von 128, 256, 512 und 1024 Bytes ist möglich,
- einfach- und Mehrfach-Sektorübertragungen bei den Befehlen RD SEKTOR und WR SEKTOR sind programmierbar,
- automatische Spursuche bei den Befehlen RD SEKTOR, WR SEKTOR und WR FORMAT,
- automatisches Testen des Identifikationsfeldes bei Laufwerkwechsel bei den Befehlen RD SEKTOR, WR SEKTOR, WR FORMAT und SEEK,
- Programmierung der Anzahl der Wiederholversuche (2 oder 10), die nach dem Erkennen eines unkorrekten Identifikationsfeldes bei den Befehlen RD SEKTOR, WR SEKTOR und SCANID ausgeführt werden sollen,
- außerdem besteht damit die Möglichkeit der Unterdrückung der normalerweise automatisch ablaufenden eingeschlossenen Suche.



Übersichtsschaltplan

U 80701 FC 32 Bit Mikroprozessor

* In Entwicklung *



Anschlußbelegung

Bauform: PLCC-68, (Bild 32)

Bezeichnung der Anschlüsse

CLKI	Eingang	Eingangstakt
CLKO	Ausgang	Taktausgabe der Normalfrequenz
RESET	Eingang	RESET des Schaltkreises
BM 0 ... BM 3	Ausgänge	Byte-Maske
DAL 00 ... DAL 31	Ein-/Ausgänge, Tristate	Daten-/Adreßbus gemultiplexer, 32 Bit breiter Bus zur Adreß- u. Datenkommunikation
\overline{AS}	Ausgang, Tristate	Adress strobe
\overline{DS}	Ausgang, Tristate	Data strobe
\overline{DBE}	Ausgang, Tristate	Data buffer enable
WR	Ausgang, Tristate	Write
EPS	Ausgang	External processor strobe
CS 0, CS 1	Ausgänge, Tristate	Bus cycle status
CS 2	Ein-/Ausgang, Tristate	Bus cycle status
\overline{RDY}	Eingang	Ready

\overline{ERR}

\overline{DMR}

\overline{DMG}

HALT

INTTIM

\overline{PWRFL}

$\overline{IRQ 0} \dots \overline{IRQ 3}$

TEST

U_{CCX}

U_{SSX}

U_{CCI}

U_{SSI}

U_{BB}

Eingang

Eingang

Ausgang

Eingang

Eingang

Eingang

Eingänge

Eingang

Betriebsspannung zur Versorgung der Pinlogik d. Daten-/Adreßbusses

Bezugspotential für U_{CCX}

Betriebsspannung für

Schaltkreislogik

Bezugspotential für U_{CCI}

Bulkspannung,

intern generiert

Error

DMA request

DMA grant

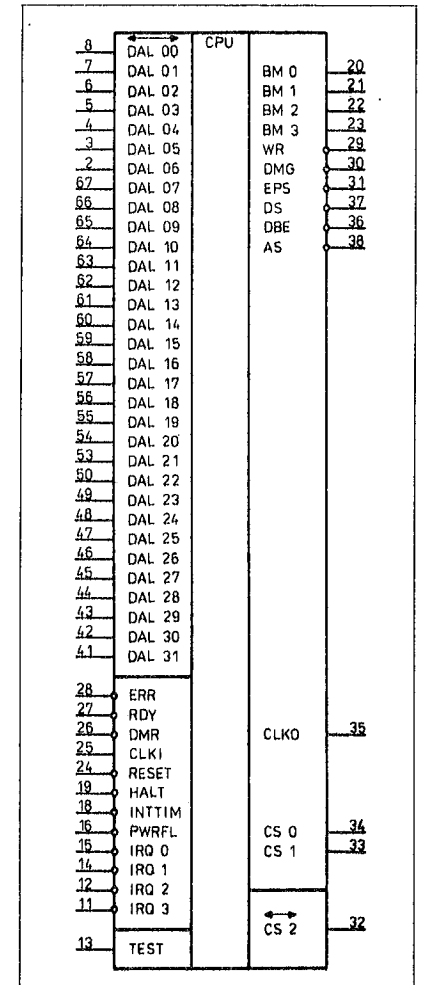
Halt-Interrupt-Anforderung

Timer-Interrupt-Anforderung

Power-Fail-Interrupt-Anforderung

Interrupt-Anforderung für Standard-IO-Interrupts

Testeingang für Bauelementhersteller



Schaltzeichen

Der U 80701 FC ist ein in nSG-Technologie hergestellter 32 Bit Mikroprozessor. Er ermöglicht den Aufbau von Rechnern hoher Leistungsfähigkeit. Er ist für Mehrnutzer und Echtzeitanwendungen geeignet.

Der Schaltkreis U 80701 FC ist ein Mikroprozessor mit voller 32 Bit Architektur, d.h. er besitzt einen externen und internen 32 Bit Daten-/Adressbus. Der Einsatz dieses Mikroprozessors zusammen mit den anderen Bausteinen des 32 Bit Mikroprozessorsystems mit hoher Verarbeitungsgeschwindigkeit (Taktfrequenz 40 MHz) erlaubt den Aufbau von Rechnern mit lokal und global vernetztem Datenaustausch.

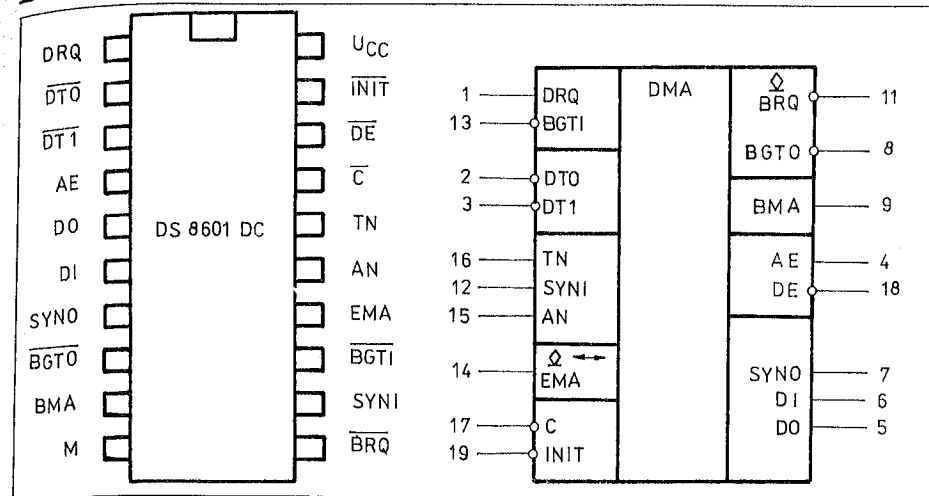
Eigenschaften

- Volle 32 Bit Architektur
 - * Realisierung der RVS-Architektur
 - * externe und interne 32 Bit Datenbusse
 - * externe und interne 32 Bit Adressbusse,
- hohe Verarbeitungsgeschwindigkeit:
 - * Bei einer Taktfrequenz von 40 MHz wird eine Durchsatzrate von ca. 1 MIPS erreicht.
 - * Die ALU liest innerhalb von 200 ns zwei Operanden, führt eine ALU- oder SHIFT-Operation aus und legt das Ergebnis in ein Register ab,
- großer Adress-Raum
 - * 16 MByte physikalischer Speicher
 - * 4 GByte virtueller Speicher,
- integrierte Speicherverwaltungseinheit (MMU) und zwei Adressumsetzpuffer virtueller physische Adressumsetzung in 25 ns bei Vorhandensein eines gültigen Eintrags im Puffer, einen 512 Byte seitenorientierten Schutzmechanismus sowie eine Verwaltung der Zugriffsrechte (Protection),
- Realisierung von 175 verschiedenen Maschinenbefehlen, alle Befehle sind orthogonal in ihrer Struktur und lassen für jeden der maximal 6 Operanden alle der 21 verschiedenen Adressenmodi zu,
- die Abarbeitung der Maschinenbefehle erfolgt mikroprogrammgesteuert, das Mikroprogramm ist in einem 62,4 kByte ROM auf dem Chip gespeichert, zur Beschleunigung der Befehlsabarbeitung ist ein acht Byte tiefer prefetch-stack integriert,
- 15 softwaremäßig programmierbare Interruptebenen (software interrupt levels) und 7 Interrupteingänge (hardware interrupt inputs) werden unterstützt,
- Registersatz
 - * 16; 32 Bit breite allgemeine Register
 - * 20 Prozessor- bzw. interne Register,
- integrierter Bulkspannungsgenerator,
- Option für Co-Prozessor Anschluss (Floating Point Unit-FPU).

DS 8601 DC

DMA-Logik-Schaltkreis

* In Entwicklung *



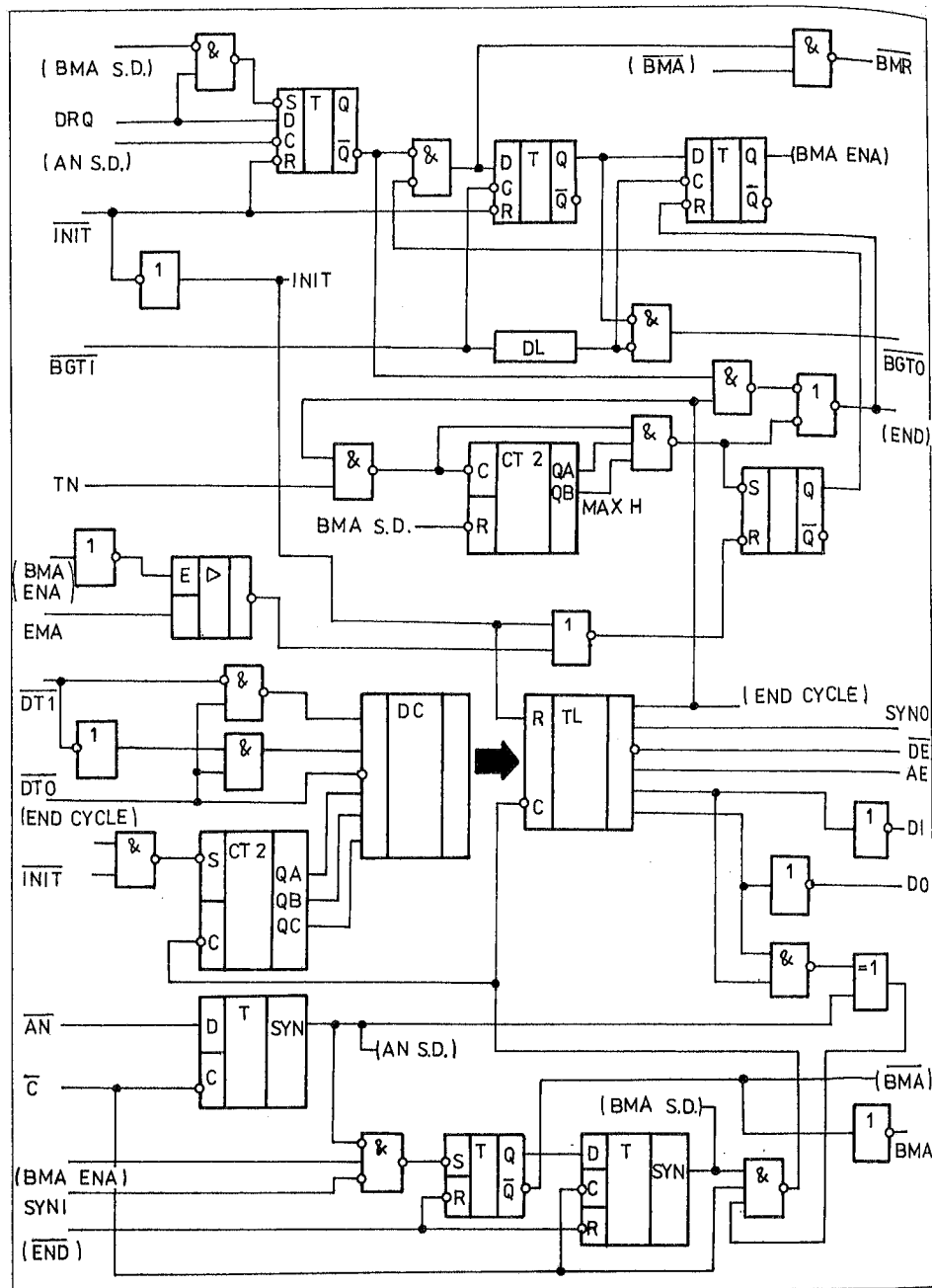
Anschlußbelegung und Schaltzeichen

Bauform: DIP-20, Plast (Bild 8)

Bezeichnung der Anschlüsse

- | | |
|--|--|
| 1 DATA-Request (DMA-Anforderung) | 11 Bus-Request (Eus-Anforderung) |
| 2 DATA-IN/OUT (Datenübertragung-Eingabe/Ausgabe) | 12 Receive Synchronize (Synchronisation/Eingang) |
| 3 DATA-IN (Datenübertragung-Eingabe) | 13 DMA-GRANT INPUT (Bus-Gewährung/Eingang) |
| 4 Adress Enable (Adressfreigabe) | 14 TIME-OUT |
| 5 DATA-OUT (Datenausgabe/Master) | 15 REPLY (Antwort) |
| 6 DATA-IN (Dateneingabe/Master) | 16 COUNT FOUR (Übertragungsanzahl) |
| 7 Transmit Synchronize (Synchronisation/Ausgabe) | 17 CLOCK (Takt) |
| 8 DMA-GRANT OUTPUT (Bus-Gewährung/Ausgang) | 18 DATA ENABLE (Datenfreigabe) |
| 9 Master (Bus-Herrschaft) | 19 INITIALIZE (Initialisierung) |
| 10 Masse | 20 Betriebsspannung (U _{CC}) |

Der DMA-Schaltkreis DS 8601 DC ist für den Einsatz in DMA-organisierten Interfacegeräten vorgesehen. Dieser Schaltkreis liefert die Logik zur Ausführung der "Handshaking"-Operation bei Ausnutzung der Steuerung des Bussystems. Hat sich die "Bus-herrschaft" der DMA durchgesetzt, erzeugt der DS 8601 DC die erforderlichen Steuersignale zur Ausführung von DI-, DO- oder MULTIPLEX-Transfers entsprechend der Einstelltabelle. Der Schaltkreis besitzt einen Steuereingang TN (Anschluß 16), welcher einerseits beliebig viele Transfers und andererseits nur vier Transfers gestattet, um dann die "Bus-herrschaft" wieder abzugeben.

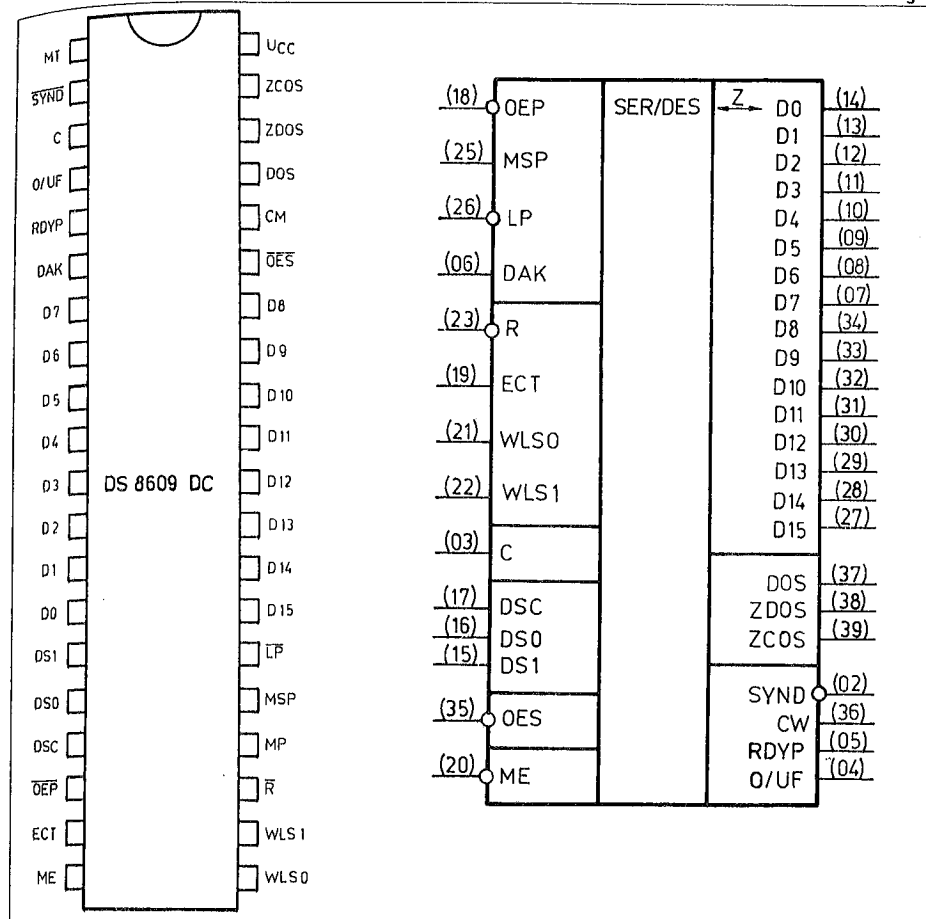


Übersichtsschaltplan

DS 8609 DC

Serien-Parallel/Parallel-Serien-Wandler-Schaltkreis

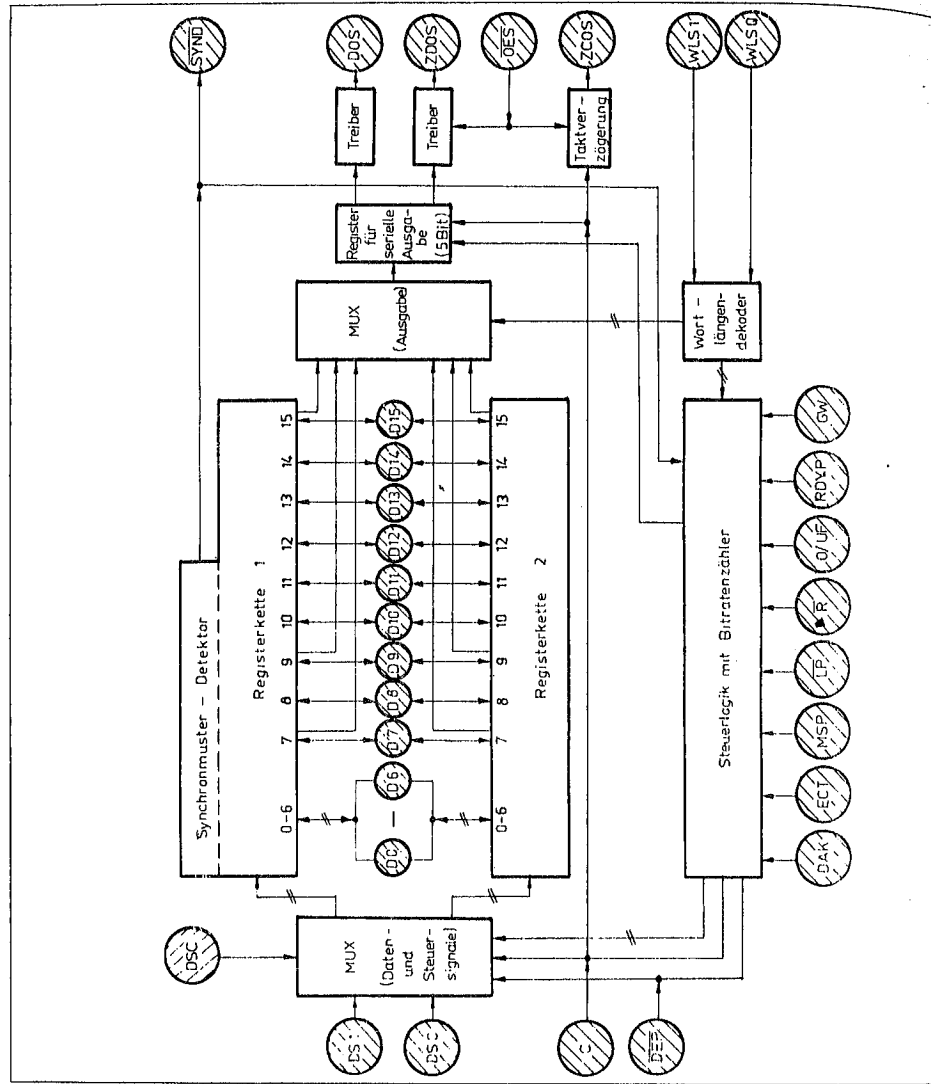
* In Entwicklung *



Anschlußbelegung und Schaltzeichen

Bauform: DIP-40, Plast (Bild 14)

Der DS 8609 DC ist ein spezieller Schaltkreis zur Realisierung eines Datenaustausches zwischen seriellem und parallelem Datenformat. Der Datenaustausch kann bis zu einer Grenzfrequenz von 28 MHz vorgenommen werden. Der Schaltkreis kann sowohl eine Serien-Parallel-Umsetzung, als auch eine Parallel-Serien-Umsetzung vornehmen. Er ist auf eine Wortlänge von 8, 10 oder 16 Bit einstellbar. Der DS 8609 DC verfügt über eine automatische Synchronworterkennung, die es gestattet, ihn auf einen seriellen Datenstrom zu synchronisieren. Es stehen ein bidirektionales paralleles Tor (16 Bit) und zwei serielle Ausgänge sowie zwei serielle Eingänge zur Verfügung. Das parallele Tor und eines der seriellen Ausgangstore besitzen Tri-state-Ausgänge, die über separate Enable-Signale angesteuert werden. Der zweite serielle Ausgang ist eine normale Totem-pole-Endstufe.



Übersichtsschaltplan

Bezeichnung der Anschlüsse

- | | | | |
|---|-------------------------------------|---------|--------------------------------------|
| 1 | TTL-Masse | 7 - 14 | Parallele Daten-Ein-/Ausgabe |
| 2 | Synchronworterkennung | 27 - 43 | Parallele Daten-Ein-/Ausgabe |
| 3 | Takt | 15, 16 | Serielle Dateneingänge |
| 4 | Transfer-Fehler | 17 | Steuerung für serielle Dateneingabe |
| 5 | Parallel-Ein-/Ausgabe-Bereitschaft | 18 | Freigabe für die parallelen Ausgänge |
| 6 | Daten empfangen (Quittung für RDYP) | 19 | Zählerfreigabe |

- | | | | |
|--------|--|----|--------------------------------|
| 20 | Masse für interne Spannungsreferenzen und ECL-/EFL-Stufen | 26 | Laden |
| 21, 22 | Wortlängeauswahl | 35 | Freigabe für serielle Ausgänge |
| 23 | Rücksetzen | 36 | Worttakt |
| 24 | Masse für die Ausgangstreiber des parallelen Ausgangstores | 37 | Serieller Datenausgang |
| 25 | Betriebsart | 38 | Serieller Datenausgang |
| | | 39 | Taktausgang |
| | | 48 | Betriebsspannung |

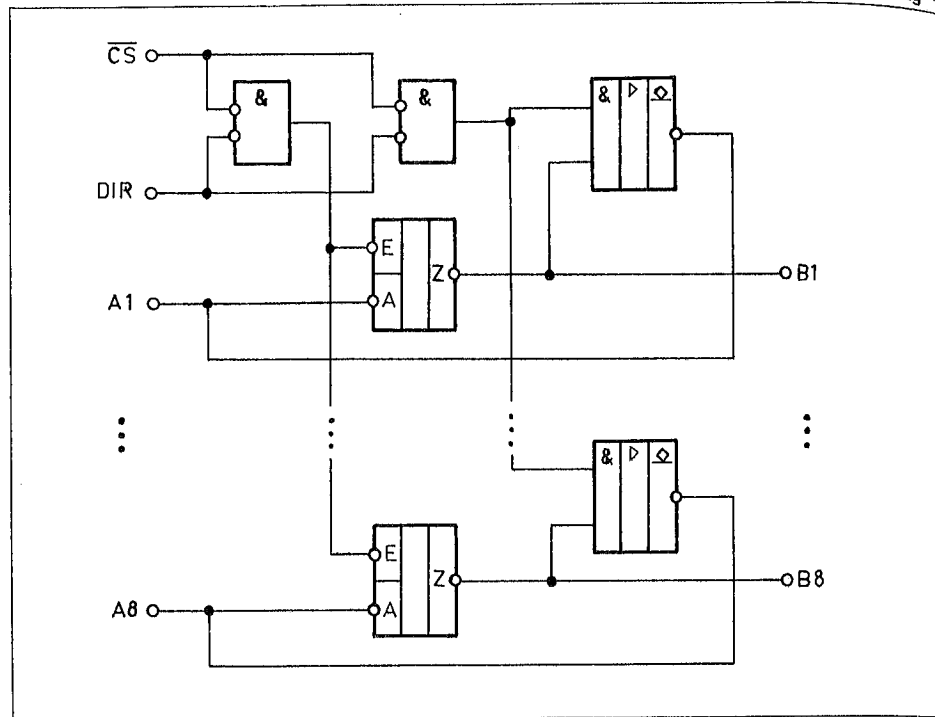
Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	7	V
Eingangsspannung D-Eingänge	U_I		5,5	V
Eingangsspannung übrige-Eingänge	U_I		7	V
Ausgangsspannung im Tristate-Zustand	U_{OZ}		5,5	V
Verlustleistung $T_a = 70^\circ C$	P_{tot}		3,0	W
Sperrschichttemperatur	T_j		150	$^\circ C$

Betriebsbedingungen

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	4,75	5,25	V
Ausgangsspannung High	U_{OH}		5,5	V
Ausgangsstrom High Ausgänge	$-I_{OH}$			
ZCOS, ZDOS, DOS	$-I_{OH}$		1,0	mA
D, O/UF, RDYP, CW	$-I_{OH}$		0,4	mA
Ausgangsstrom Low Ausgänge	I_{OL}			
ZCOS, ZDOS, DOS	I_{OL}		8,0	mA
D, CW	I_{OL}			
O/UF, RDYP	I_{OL}		4,0	mA
Taktfrequenz	f_{max}		28	MHz
Umgebungstemperatur	T_a		70	$^\circ C$

DS 8638 DC 8 Bit bidirektionaler Bustreiber * In Entwicklung *



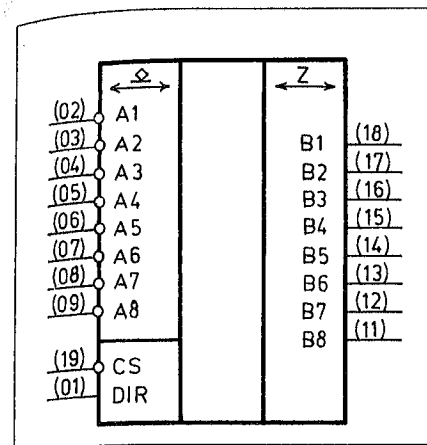
Übersichtsschaltplan

Bauform: DIP-20, Plast (Bild 8)

Bezeichnung der Anschlüsse

- 1 Richtungssteuerung DIR
- 2 bis 9 Datenein-/ausgänge A1 bis A8 (Open-collector)
- 10 Masse M
- 11 bis 18 Datenein-/ausgänge B8 bis B1 (Tristate)
- 19 Chip Select (Output Enable) \overline{CS}
- 20 Betriebsspannung

Der Schaltkreis DS 8638 DC enthält 8 Bustreiber, die einer asynchronen Zweiwege-Kommunikation zwischen Open-collector- und Tristate-Bussen dienen. Es werden Daten von einem A-Bus (Open-collector) zu einem B-Bus (Tristate) oder von einem B-Bus zu einem A-Bus in Abhängigkeit des Pegels am Richtungssteuereingang (DIR) übertragen. Der Enable-Eingang \overline{CS} kann zum Trennen der beiden Busse voneinander benutzt werden.



Schaltzeichen

Funktionstabelle

Steuereingänge		Operation
\overline{CS}	DIR	
L	L	\overline{B} -Daten zum A-Bus
L	H	\overline{A} -Daten zum B-Bus
H	X	Bus-Trennung

H - High

L - Low

X - High oder Low

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	7	V
Eingangsspannung				
Steuereingänge	U_I		7	V
A-Eingänge	U_I		7	V
B-Eingänge	U_I		5,5	V
Verlustleistung	P_{tot}		1,6	W
$T_a = 70$ °C				
Sperrschichttemperatur	T_j		150	°C

Betriebsbedingungen

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	4,75	5,25	V
Eingangsspannung High	U_{IH}	2,0		V
Eingangsspannung Low	U_{IL}		0,8	V
Ausgangsspannung High	U_{OH}		5,5	V
A-Ausgänge				
Ausgangsstrom High	$-I_{OH}$		3	mA
Ausgangsstrom Low				
A-Ausgänge	I_{OL}		70	mA
B-Ausgänge	I_{OL}		24	mA
Umgebungstemperatur	T_a	0	70	°C

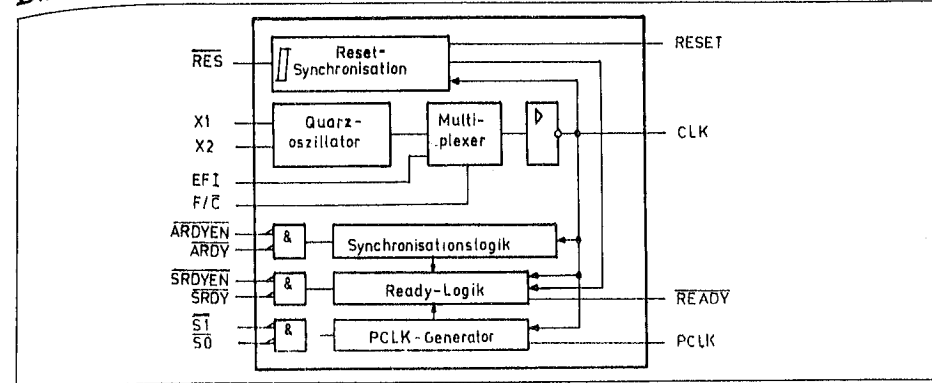
Ausgewählte Kennwerte ($T_a = 0$ bis 70 °C)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Ausgangsspannung High	U_{OH}	$U_{CC} = 4,75$ V $U_{IL} = 0,8$ V $U_{IH} = 2,0$ V $-I_{OH} = 3,0$ mA	2,4			V
Ausgangsspannung Low		$U_{CC} = 4,75$ V $U_{IH} = 2,0$ V $U_{IL} = 0,8$ V				
A-Ausgänge	U_{OL}	$I_{OL} = 70$ mA			0,7	V
B-Ausgänge	U_{OL}	$I_{OL} = 25$ mA			0,5	V
Ausgangsstrom High	I_{OH}	$U_{CC} = 4,75$ V $U_{OH} = 3,5$ V			100	μ A
A-Ausgänge		$U_{CC} = 5,25$ V				
Eingangsstrom High		$U_{CC} = 5,25$ V				
Steuereingänge	I_{IH}	$U_{IH} = 3,8$ V		0,05		mA
B-Eingänge	I_{IH}	$U_{IH} = 3,8$ V		0,05		mA
A-Eingänge	I_{IH}	$U_{IH} = 3,8$ V		0,10		mA
Eingangsstrom Low		$U_{CC} = 5,25$ V				
Steuereingänge	$-I_{IL}$	$U_{IL} = 0$ V		0,36		mA
B-Eingänge	$-I_{IL}$	$U_{IL} = 0,4$ V		1,6		mA
A-Eingänge	$-I_{IL}$	$U_{IL} = 0,4$ V		0,05		mA
Ausgangsströme bei Tristate		$U_{CC} = 5,25$ V				
	I_{OZH}	$U_O = 2,7$ V		50		μ A
	$-I_{OZL}$	$U_O = 0,4$ V		50		μ A
Flußspannung der Eingangsdiode	$-U_{IK}$	$U_{CC} = 4,75$ V $-I_{IK} = 18$ mA		1,5		V
Ausgangskurzschlußstrom 1)	$-I_{OS}$	$U_{CC} = 5,25$ V $U_O = 2,25$ V	5		70	mA
Stromaufnahme	I_{CCL}	$U_{CC} = 5,25$ V		230		mA
	I_{CCH}			200		mA
	I_{CCZ}			230		mA

1) Nicht mehr als einen Ausgang gleichzeitig kurzschließen,
Dauer des Kurzschlusses ≤ 1 s

DS 80612 DC Taktgenerator-Schaltkreis

* In Entwicklung *



Übersichtsschaltplan

Bauform: DIP-18, Plast (Bild 6)

Bezeichnung der Anschlüsse

Pin	Signal	Pin	Signal
1	ASYNCHRON-READY (\overline{ARDY})	10	Sytemtakt (CLK)
2	SYNCHRON-READY (\overline{SRDY})	11	RESET-Eingang (\overline{RES})
3	SYNCHRON-READY-Freigabe (\overline{SRDYEN})	12	RESET-Ausgang (RESET)
4	\overline{READY}	13	Peripherer Takt (PCLK)
5	Externer Frequenz-Eingang (EFI)	14	nicht belegt (n.c.)
6	Frequenz-/Quarz-Auswahl (F/\overline{C})	15	STATUS-Eingang ($\overline{S0}$)
7	Quarzanschluß (X1)	16	STATUS-Eingang ($\overline{S1}$)
8	Quarzanschluß (X2)	17	ASYNCHRON-READY-Freigabe (\overline{ARDYEN})
9	Masse (M)	18	Betriebsspannung

Der Schaltkreis DS 80612 DC erzeugt die Takt-, Ready- und Reset-Signale für 16 Bit Prozessoren und deren Hilfskomponenten. Hauptbestandteile des Schaltkreises sind der quartzgesteuerte Oszillator, der Taktgenerator mit MOS-kompatiblen Ausgangssignalen, die Ready-Synchronisation und die System-Reset-Generierung.

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Spannung am Anschluß U_{CC}	U_{CC}	0	7	V
Eingangsspannung	U_I		5,5	V
Spannung an den Ausgängen	U_O	-0,5	5,5	V
Eingangsgleichstrom	$-I_I$		10	mA
Verlustleistung	P_{tot}		1,0	W

Statische Kennwerte ($T_a = 0$ bis 70 °C)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Ausgangsspannung High		$U_{CC} = 4,75$ V, $U_{IL} = 0,8$ V, $U_{IH} = 2,0$ V,				
Ausgänge RESET, PCLK	U_{OH}	$-I_{OH} = 1,0$ mA	2,4			V
Ausgang CLK	U_{OH}	$-I_{OH} = 0,8$ mA	4,0			V
Ausgangsspannung Low		$U_{CC} = 4,75$ V, $U_{IH} = 2,0$ V, $U_{IL} = 0,8$ V,				
Ausgänge RESET, PCLK, CLK	U_{OL}	$I_{OL} = 5$ mA			0,45	V
Ausgang \overline{READY}	U_{OL}	$I_{OL} = 7$ mA			0,45	V
Flußspannung der Eingangsdiode ¹⁾	$-U_{IK}$	$U_{CC} = 4,75$ V, $-I_{IK} = 5$ mA			1,0	V
Eingangsstrom High ¹⁾	I_{IH}	$U_{CC} = 5,25$ V, $U_{IH} = 5,5$ V			50	μ A
Eingangsstrom Low ¹⁾	$-I_{IL}$	$U_{CC} = 5,25$ V, $U_{IL} = 0,45$ V			0,5	mA
Stromaufnahme	I_{CC}	$U_{CC} = 5,25$ V			145	mA

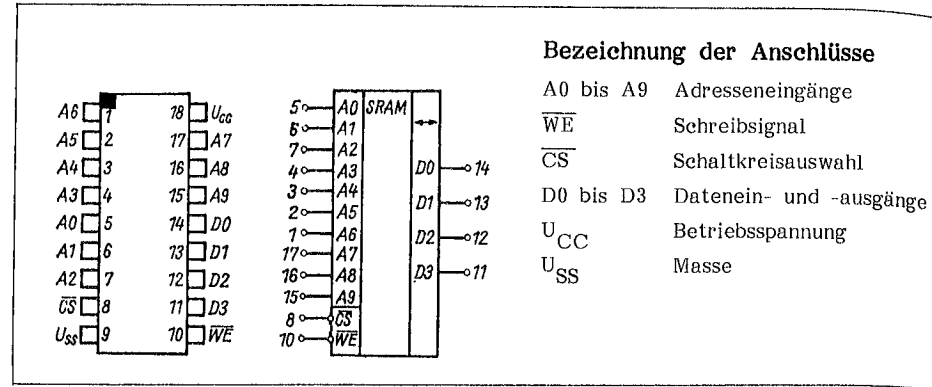
1) alle Eingänge, außer X1 und X2

Dynamische Kennwerte ($U_{CC} = 5$ V \pm 0,1 V, $T_a = 25$ °C - 5 K)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Signalverzögerungszeiten						
EFI \rightarrow CLK	t_{PHL}	$C_L = 150$ pF			35	ns
Ausgang CLK, Anstiegszeit	t_{TLH}	$C_L = 150$ pF			10	ns
Abfallzeit	t_{THL}	$C_L = 150$ pF			10	ns
CLK \rightarrow PCLK	t_{PLH}	$R_L = 750$ Ohm,	0		45	ns
	t_{PHL}	$C_L = 75$ pF	5		50	ns
CLK \rightarrow RESET	t_{PLH}	$R_L = 750$ Ohm,	5		50	ns
	t_{PHL}	$C_L = 75$ pF	5		50	ns
CLK \rightarrow \overline{READY}	t_{PLH}	$R_L = 910$ Ohm,	5			ns
	t_{PHL}	$C_L = 150$ pF	0		33	ns

Speicherschaltkreise

U 214 D Statischer (1 k x 4) Bit RAM



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 42232

Bauform: DIP-18, Plast (Bild 6)

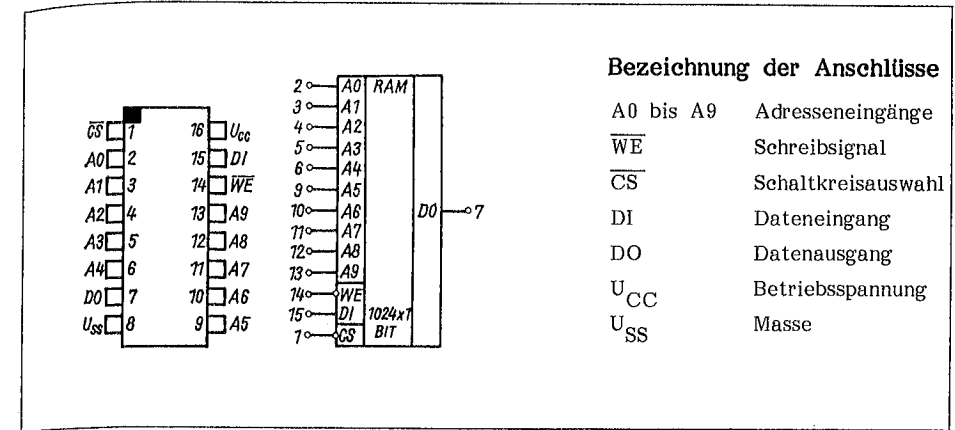
Eigenschaften

- NMOS-Technologie,
- alle Ein- und Ausgänge TTL-kompatibel,
- Reduzierung der Stromaufnahme im Ruhezustand auf 40 %,
- Tristate-Ausgänge.
- Der Übersichtsschaltplan besteht aus folgenden Teilschaltungen:
 - * Speichermatrix mit 64 Zeilen und 64 Spalten,
 - * Adresseneingangsschaltungen für 10 Adressenleitungen,
 - * Zeilendekoder (64), Spaltendekoder (16),
 - * 4 bidirektionale Datenein-/ausgangsstufen mit Leseverstärker,
 - * Chipauswahlsteuerung (Power-down-Steuerung),
 - * Schreib-Lese-Steuerung,
 - * Substratvorspannungsgenerator.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,75		5,25	V
Adressenzugriffszeit	t_{AVDV}	U 214 D 20			200	ns
	t_{AVDV}	U 214 D 30			300	ns
	t_{AVDV}	U 214 D 45			450	ns
	t_{AVDV}	U 214 D 20			120	mA
Stromaufnahme	I_{CCO}	U 214 D 30			95	mA
	I_{CCO}	U 214 D 45			95	mA
	I_{CCR}				40	mA

U 215 D/U 215 D 1 Schneller statischer (1 k x 1) Bit RAM U 225 D/U 225 D 1 Schneller statischer (1 k x 1) Bit RAM



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 38995

Bauform: DIP-16, Plast (Bild 4)

Eigenschaften

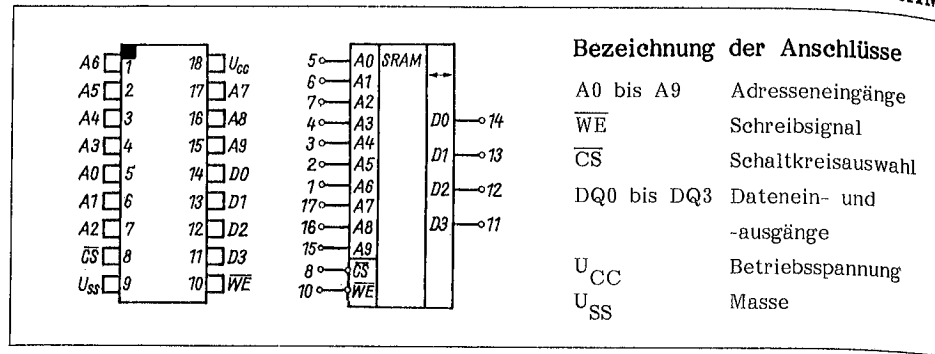
- NMOS-Technologie,
- open-drain-Ausgänge (U 215 D/U 215 D 1),
- Tristate-Ausgänge (U 225 D/U 225 D 1),
- alle Ein- und Ausgänge TTL-kompatibel.
- Der Übersichtsschaltplan besteht aus folgenden Teilschaltungen:
 - * Speichermatrix mit 32 Zeilen und 32 Spalten,
 - * Adresseneingangsschaltung für 10 Adressenleitungen,
 - * Spaltendekoder mit Schreib-Lese-Verstärker, Zeilendekoder,
 - * Ein-/Ausgabesteuerung,
 - * Substratvorspannungserzeugung.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,75		5,25	V
Stromaufnahme	I_{CC}	$U_{CC} = 5,25 \text{ V}$			100	mA
	I_{CC}				95	ns
Zugriffszeit	t_{AA}	U 215 D/U 225 D			95	ns
	t_{AA}	U 215 D 1/ U 225 D 1			140	ns

**US 224 D/VL 224 D/
UL 224 D**

Statischer (1 k x 4) Bit CMOS RAM



Eigenschaften Anschlußbelegung und Schaltzeichen Typstandard: TGL 42233
 - CMOS-Technologie, Bauform: DIP-18, Plast (Bild 6)
 - Adressenzwischenspeicherung,
 - Tristate-Ausgänge.

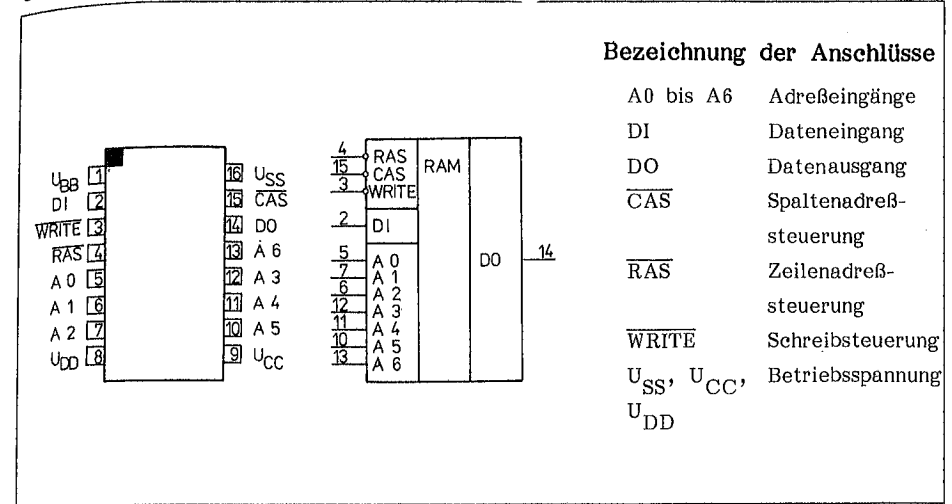
- Der Übersichtsschaltplan besteht aus folgenden Teilschaltungen:

- * Speichermatrix mit 64 Zeilen und 64 Spalten,
- * Adreßeingangsschaltung (Adreßlatch) für 10 Adressen,
- * Spaltendekoder mit 4 Schreib-Lese-Verstärkern,
- * Zeilendekoder,
- * 4 bidirektionale Datenein-/ausgänge, Taktsteuerung.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,75		5,25	V
Schlafspannung	U_{CCS}		2			V
Betriebstemperatur	T_a	US 224 D 20; UL 224 D 30	0		70	°C
		VL 224 D 20	-25		85	°C
\overline{CS} -Zugriffszeit	t_{CLDV}	US 224 D 20; VL 224 D 20			200	ns
		UL 224 D 30			300	ns
Stromaufnahme	I_{CC}	US 224 D 20; VL 224 D 20			3	mA
		UL 224 D 30			6	mA
Schlafstromaufnahme	I_{CCR}	US 224 D 20			5	µA
		VL 224 D 20; UL 224 D 30			50	µA

U 256 D Dynamischer (16 k x 1) Bit RAM



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 38690
 Bauform: DIP-16, Plast (Bild 4)

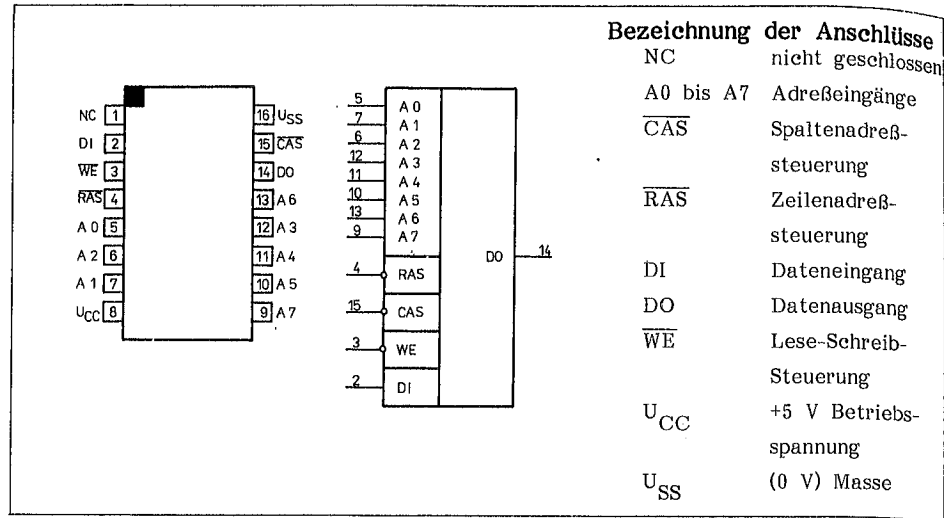
Eigenschaften

- nSGT-Technologie,
- 3 unterschiedliche Betriebsspannungen.
- Betriebsarten:
 - * READ,
 - * \overline{WRITE} ,
 - * READ-MODIFY- \overline{WRITE} ,
 - * RAS-ONLY-REFRESH.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannungen	$-U_{BB}$		4,5		5,5	V
	U_{CC}		4,5		5,5	V
	U_{DD}		10,8		13,2	V
Stromaufnahme	I_{DD}				35	mA
	I_{BB}				200	µA
Zugriffszeit	t_{RAC}				200	ns
	t_{CAC}				100	ns

U 2164 DC Dynamischer (64 k x 1) Bit RAM



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 42234

Bauform: DIP-16, Plast (Bild 4)

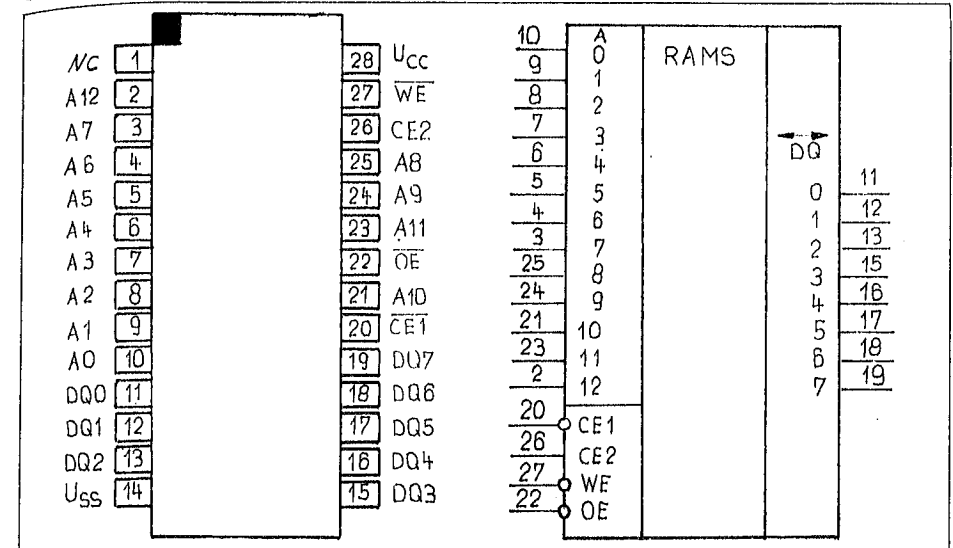
Eigenschaften

- NMOS-Technologie,
- Ein- und Ausgänge TTL-kompatibel,
- Datenausgang über das Signal CAS gesteuert,
- 128 Refreshzyklen, 2 ms Refreshzeit,
- Betriebsarten: * READ,
* WRITE,
* READ-MODIFY-WRITE,
* PRAGE-MODE,
* RAS-ONLY-REFRESH.

Ausgewählte Kennwerte

Kennwert	Kurz- zeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U _{CC}	U 2164 DC 15; U 2164 DC 20	4,5		5,5	V
	U _{CC}	U 2164 DC 25; U 2164 DC 20/1	4,75		5,25	V
RAS-Zugriffszeit	t _{RLOV}	U 2164 DC 15			150	ns
	t _{RLOV}	U 2164 DC 20			200	ns
	t _{RLOV}	U 2164 DC 25			250	ns
	t _{RLOV}	U 2164 DC 20/1			200	ns

U 6264 DG Statischer Schreib-Lese-Speicher (SRAM)



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 42563

Bauform: DIP-28, Plast (Bild 12)

Eigenschaften

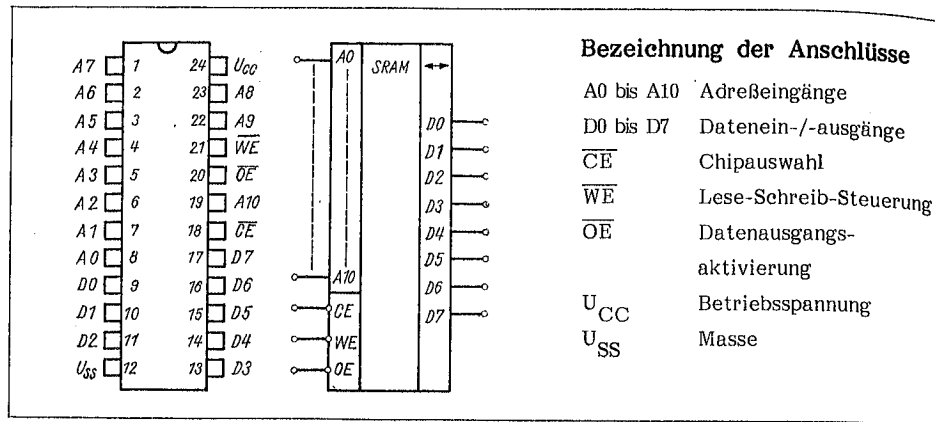
- CMOS-Technologie,
- Speicherkapazität 65 536 Bit (8 k x 8 Bit),
- Betriebsspannung + 5 V ± 10 %,
- gemeinsame bidirektionale Datenein-/ausgänge,
- Tristate-Ausgangsstufen,
- Ein und Ausgänge TTL-kompatibel,
- pinkompatibel zum 64 k EPROM,
- Datenerhalt bis U_{CC} = 2 V (Schlafzustand).

Ausgewählte Kennwerte

Kennwerte	DG 05 Selektionstyp	DG 07 Grundtyp	DG 10 Anfallzeit
Zugriffszeit	55 ns	70 ns	100 ns
Zykluszeit	55 ns	70 ns	100 ns
Stromaufnahme bei minimaler Zykluszeit	200 mA	170 ns	120 ns
Betriebsspannung	U _{CC} = 4,5 bis 5,5 V		
Schlafstromaufnahme	I _{CCS} ≤ 10 µA		
Ruhestromaufnahme	I _{CCR} ≤ 100 µA		
Betriebstemperaturbereich	T _a = -25 bis 85 °C		

**U 6516 DG /
UL 6516 DG**

Statischer (2 k x 8) Bit CMOS RAM



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 43922
Bauform: DIP-24, Plast (Bild 10)

Eigenschaften

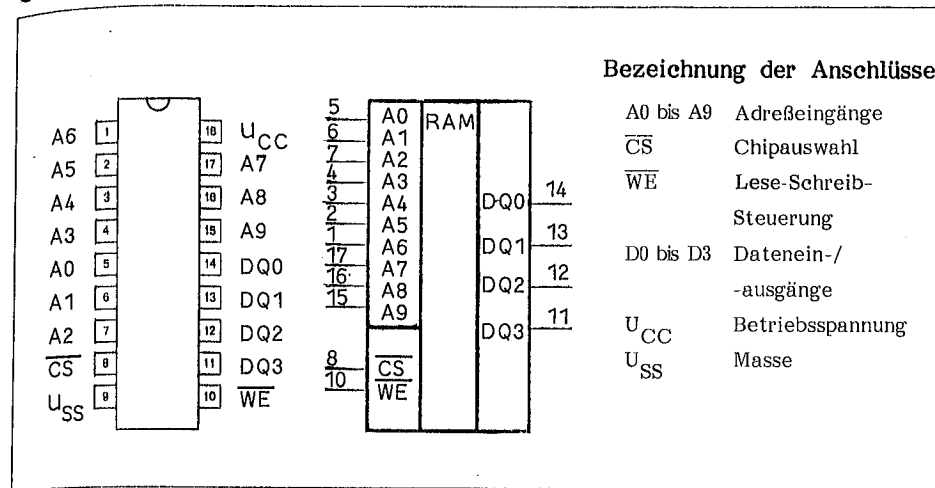
- CMOS-Technologie,
- geringer Leistungsverbrauch, äußerst geringe Ruheleistung,
- bidirektionale Datenein-/ausgänge,
- 2 Enable-Signale,
- Tristate-Ausgangsstufen,
- Adreßlatch, damit nur getakteter Betrieb möglich ist,
- TTL-Kompatibilität aller Anschlüsse,
- Datenerhalt bis zu einer Betriebsspannung von $U_{CC} = 2\text{ V}$ (Schlafzustand) nur bei UL 6516 DG,
- pinkompatibel zum EPROM-Typ U 2716 C.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,75		5,25	V
Betriebstemperaturbereich	T_a		-25		85	°C
Zugriffszeit	t_{CLQV}	U 6516 DG 15; UL 6516 DG 15			150	ns
	t_{CLQV}	UL 6516 DG 25			250	ns
Schlafstromaufnahme	I_{CCS}	UL 6516 DG 15; UL 6516 DG 25			6	µA

U 4548 DC

Schneller statischer (1 k x 4) Bit CMOS RAM



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 42562
Bauform: DIP-18, Plast (Bild 6)

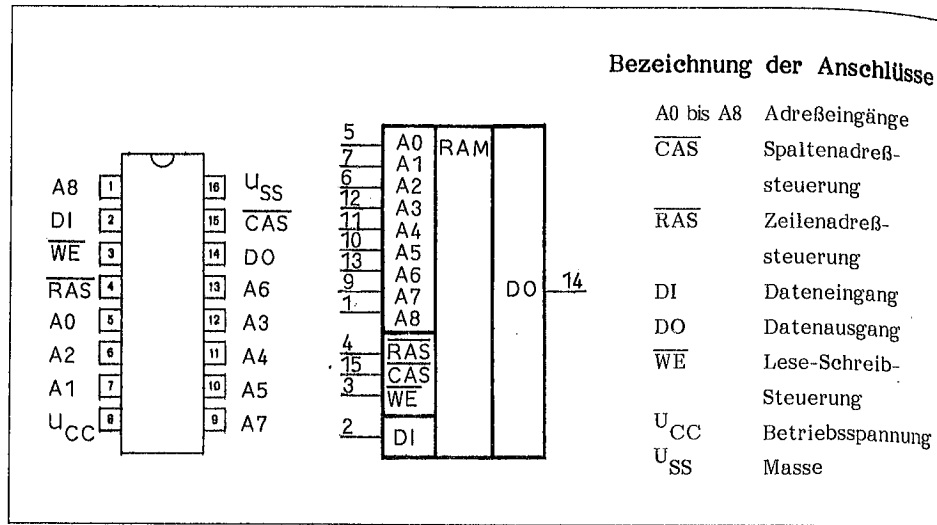
Eigenschaften

- CMOS-Technologie,
- gemeinsame (bidirektionale) Datenein-/ausgänge,
- Tristate-Ausgangsstufen,
- Ein- und Ausgänge für den Typ U 6548 DC 35 TTL-kompatibel,
- Adressenzwischenspeicherung,
- Datenerhalt bis $U_{CC} = 2\text{ V}$,
- pinkompatibel zum U 224 D und U 214 D.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,5		5,5	V
Zugriffszeit	t_{CLQV}	U 6548 DC 20			20	ns
	t_{CLQV}	U 6548 DC 35			35	ns
Zykluszeit	t_{CLCL}	U 6548 DC 20			30	ns
	t_{CLCL}	U 6548 DC 35			50	ns
Stromaufnahme bei 10 MHz	I_{CCO}				20	mA
Ruhestromaufnahme	I_{CCR}				50	µA
Schlafstromaufnahme	I_{CCS}				10	µA
Betriebstemperaturbereich	T_a		-25		85	°C

U 61256 DC Dynamischer (256 k x 1) Bit CMOS RAM



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 42561
Bauform: DIP-16, Plast (Bild 4)

Eigenschaften

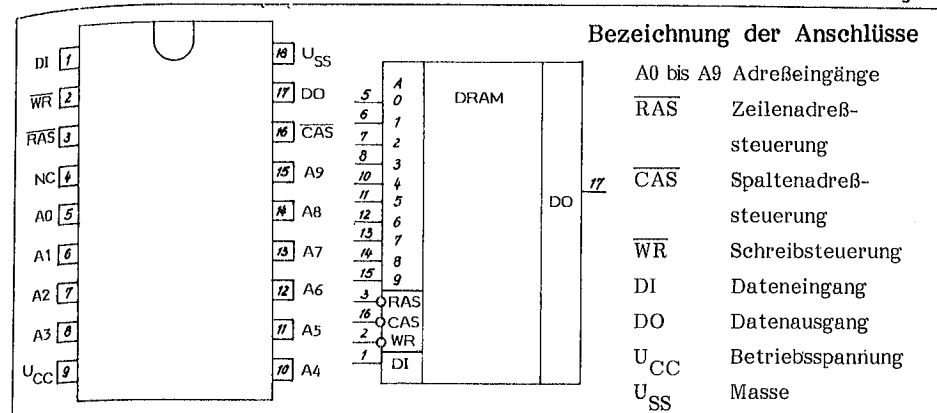
- CMOS-Technologie,
- Tristate-Ausgangsstufen; Datenausgang durch $\overline{\text{CAS}}$ -Signal,
- Betriebsarten: Schreibzyklus, Lese-Schreib-Zyklus, Statischer Seitenzugriff (Lesen, Schreiben), Refreshzyklus, $\overline{\text{RAS}}$ - ONLY-REFRESH,
- 256 Refreshzyklen; Refreshzeiten 4 ms.

Ausgewählte Kennwerte

Kennwert	DC 08	DC 10	DC 12	DC15
	Selektionstyp		Grundtyp	Anfalltyp
Zugriffszeit (RAS)	80 ns	100 ns	120 ns	150 ns
Zugriffszeit (CAS)	25 ns	30 ns	35 ns	45 ns
Adreßzugriffszeit	45 ns	55 ns	65 ns	80 ns
Zykluszeit	160 ns	190 ns	220 ns	260 ns
Betriebsspannung	U _{CC} = 4,5 bis 5,5 V			
Betriebstemperaturbereich	T _a = 0 bis 70 °C			

U 61000 DC Dynamischer CMOS RAM 1 MBit x 1

* In Entwicklung *



Anschlußbelegung und Schaltzeichen

Typstandard: MDS 108
Bauform: DIP-18, Plast (Bild 6)

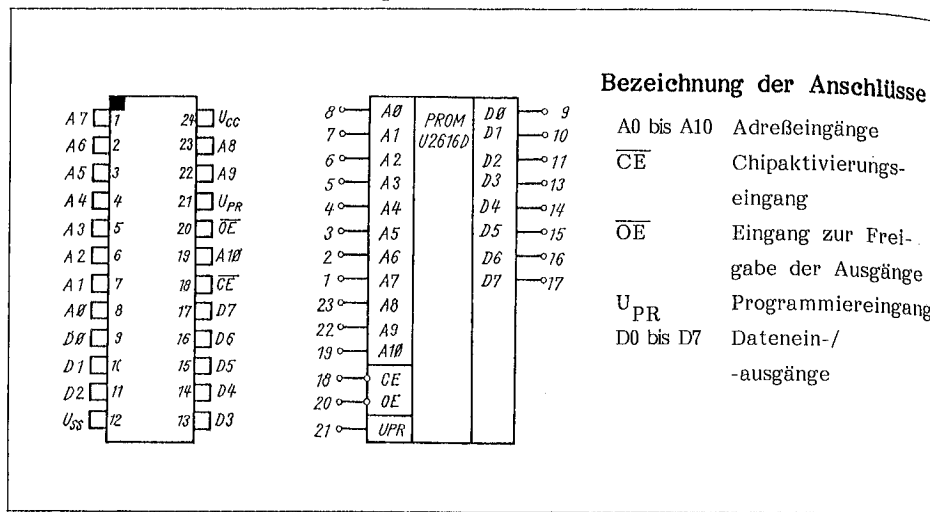
Eigenschaften

- Speicherorganisation: 1.048.576 x 1 Bit,
- hohe Arbeitsgeschwindigkeit, geringe Verlustleistung,
- TTL- und CMOS-Kompatibilität der Ein- und Ausgänge,
- Tristate-Ausgangsstufen,
- Betriebsspannung: 5 V \pm 10 %,
- 512 Refreshzyklen; Refreshzeit 8 ms,
- Betriebs- und Refresharten: READ CYCLE, EARLY WRITE CYCLE, READ-WRITE CYCLE, FAST PAGE MODE CYCLE (READ und WRITE), FAST PAGE READ-WRITE CYCLE, $\overline{\text{RAS}}$ ONLY REFRESH CYCLE, $\overline{\text{CAS}}$ BEFORE $\overline{\text{RAS}}$ REFRESH CYCLE, HIDDEN REFRESH CYCLE (READ und WRITE), $\overline{\text{CAS}}$ BEFORE $\overline{\text{RAS}}$ COUNTER TEST CYCLE.

Ausgewählte Kennwerte

	U 61000 DC 12 Grundtyp	U 61000 DC 10 Selektionstyp
$\overline{\text{RAS}}$ -Zugriffszeit	120 ns	100 ns
$\overline{\text{CAS}}$ -Zugriffszeit	45 ns	35 ns
FPM-Zugriffszeit	60 ns	50 ns
Zykluszeit	220 ns	190 ns
FPM-Zykluszeit	70 ns	55 ns
Betriebsspannung	4,5 bis 5,5 V	
Betriebsstrom	max. 50 mA	max. 60 mA
Ruhestrom bei CMOS-Pegel	max. 1 mA	
bei TTL-Pegel	max. 2 mA	
Betriebstemperaturbereich	0 bis 70 °C	

U 2616 D (2 k x 8) Bit herstellerprogrammierter Festwertspeicher (PROM)



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 43078
Bauform: DIP-24, Plast (Bild 10)

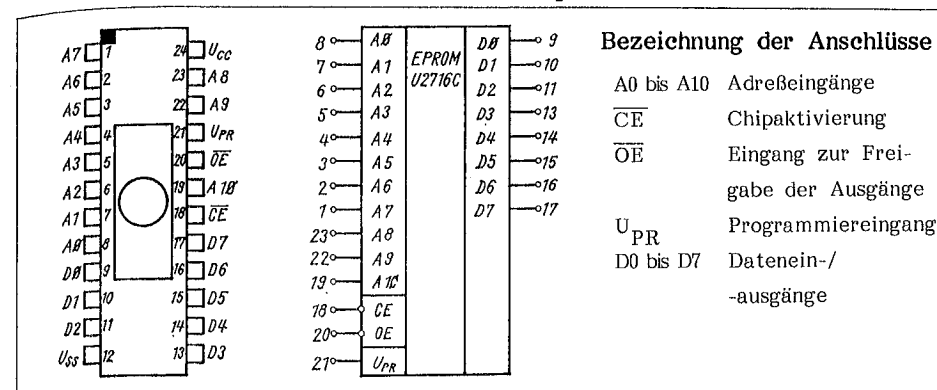
Eigenschaften

- Die Bestellung beim Hersteller erfolgt nach Werkstandard FS 457.38 des VEB Mikroelektronik Erfurt,
- pin- und funktionskompatibel zum U 2716 C,
- die Grenzwerte, statischen und dynamischen Kennwerte des U 2616 D entsprechen den Werten des U 2716 C gleicher Zugriffszeit im Lesebetrieb,
- alle Ein- und Ausgänge sind TTL-kompatibel,
- Tristate-Ausgänge,
- Reduzierung der Stromaufnahme im Standby-Modus auf ca. 25 %.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,75		5,25	V
Zugriffszeit	t_{AVDV}	U 2616 D 39			390	ns
	t_{AVDV}	U 2616 D 45			450	ns

U 2716 C Elektrisch programmierbarer, UV-löschbarer (2 k x 8) Bit Festwertspeicher (EPROM)



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 43077
Bauform: DIP-24, Keramik (Bild 11)

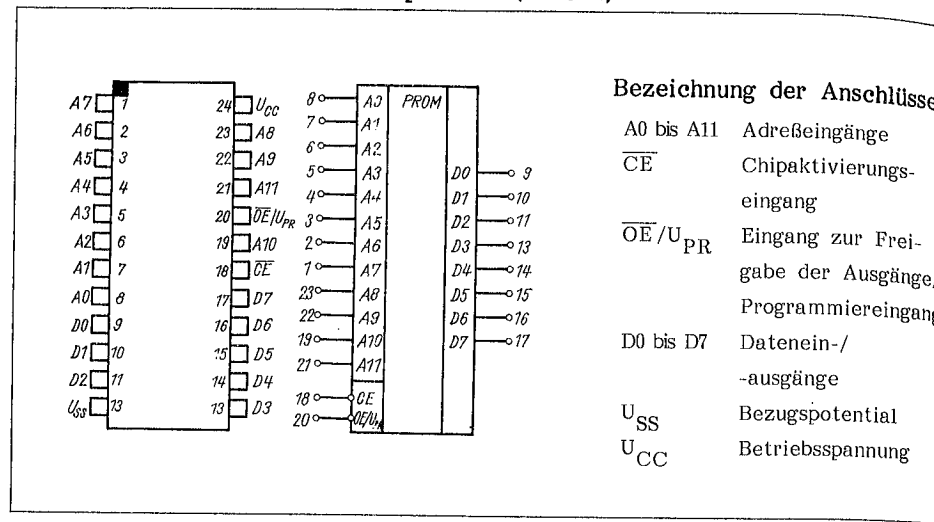
Eigenschaften

- Alle Ein- und Ausgänge sind TTL-kompatibel,
- Tristate-Ausgänge, bidirektionale Datenpins,
- Reduzierung der Stromaufnahme im Standby-Modus auf ca. 25 %,
- zum Programmieren werden 50 ms-Impulse mit TTL-Pegel verwendet,
- byteweises Programmieren ist möglich,
- 24poliges DIL-Keramikgehäuse mit UV-durchlässigem Fenster.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,75		5,25	V
Programmiererspannung im Nichtprogrammierzustand	U_{PRR}		$U_{CC}-0,6$		$U_{CC}+0,6$	V
Stromaufnahme	I_{CCOP}	U 2716 C 39; U 2716 C 45			100	mA
Stromaufnahme im Ruhebetrieb	I_{CCR}	U 2716 C 35; U 2716 C 45			25	mA
Programmiererspannung	U_{PR}	U 2716 C 35			30	mA
Zugriffszeit	t_{AVDV}	U 2716 C 35			25±1	V
	t_{AVDV}	U 2716 C 39			350	ns
	t_{AVDV}	U 2716 C 39			390	ns
	t_{AVDV}	U 2716 C 45			450	ns

U 2632 DC (4 k x 8) Bit herstellerprogrammierter Festwertspeicher (PROM)



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 43810
Bauform: DIP-24, Plast (Bild 10)

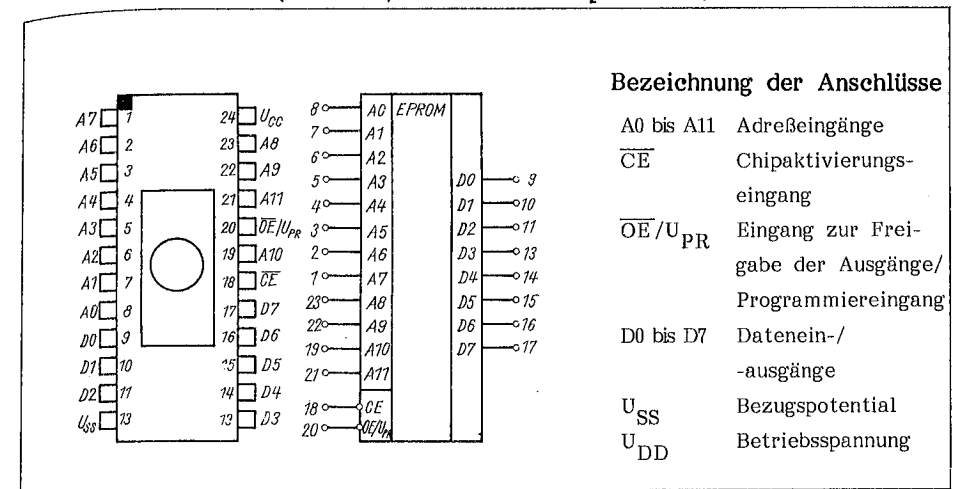
Eigenschaften

- Die Bestellung beim Hersteller erfolgt nach Werkstandard FS 457.38 des VEB Mikroelektronik Erfurt,
- pin- und funktionskompatibel zum U 2732 C,
- Tristate-Ausgänge,
- bidirektionale Datenpins,
- Reduzierung der Stromaufnahme im Standby-Modus auf ca. 20 %,
- die Grenzwerte, statischen und dynamischen Kennwerte des U 2732 DC 45 entsprechen den Werten des U 2732 C 45 im Lesebetrieb.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}	U 2632 DC 45	4,75		5,25	V
Zugriffszeit	t_{AVDV}				450	ns
Statische Stromaufnahme aktiv	I_{CC}				150	mA
Statische Stromaufnahme im Ruhezustand	I_{CC}				30	mA

U 2732 CC Elektrisch programmierbarer, UV-löschbarer (4 k x 8) Bit Festwertspeicher (EPROM)



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 43809
Bauform: DIP-24, Keramik (Bild 11)

Eigenschaften

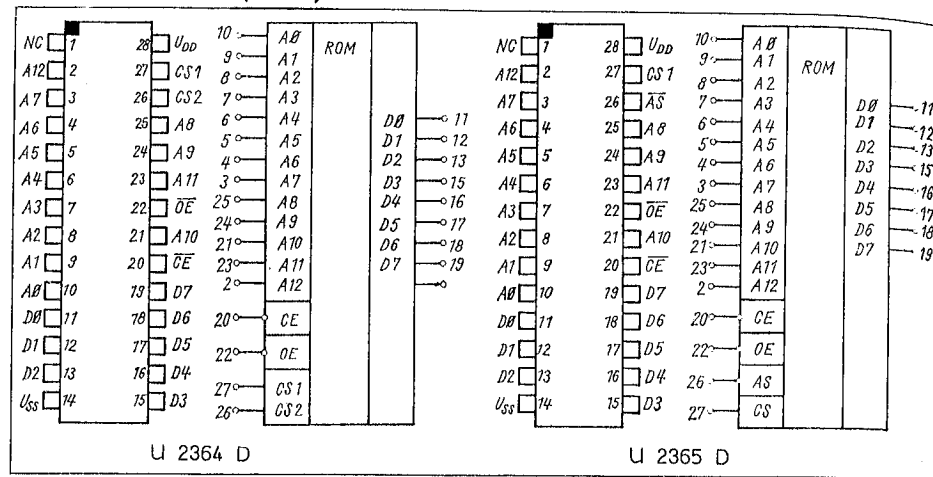
- Tristate-Ausgänge, bidirektionale Datenpins,
- im Standby-Modus ca. 80 % geringerer Betriebsstromverbrauch,
- Programmierimpulsdauer von 50 ms,
- byteweises Programmieren möglich,
- Programmierung direkt auf der Leiterplatte möglich,
- 24poliges DIL-Keramikgehäuse mit UV-durchlässigem Fenster.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit	
Betriebsspannung	U_{CC}		4,75		5,25	V	
Statische Stromaufnahme aktiv	I_{CC}				150	mA	
Statische Stromaufnahme im Ruhezustand	I_{CCR}	U 2732 CC 35			30	mA	
Programmierspannung	U_{PR}				25 ±1	V	
Adressenzugriffszeit	t_{AVDV}		U 2732 CC 35			350	ns
	t_{AVDV}		U 2732 CC 39			390	ns
	t_{AVDV}	U 2732 CC 45			450	ns	

U 2364 D Maskenprogrammierter (8 k x 8) Bit Festwertspeicher

U 2365 D (ROM)



Anschlußbelegung und Schaltzeichen

Eigenschaften

- maskenprogrammierte Festwertspeicher,
- Speicherkapazität von 65 536 Bit,
- n-Kanal-Silicon-Gate-Technologie,
- Bestellung des Bitmusters nach FS 457.21,
- im Ruhezustand nur 30 % der Stromaufnahme,
- Lastfaktor: 2 TTL- oder 8 LS-TTL-Lasten.

Typstandard: TGL 43076
 Bauform: DIP-28, Plast (Bild 12)

Bezeichnung der Anschlüsse

- A0 bis A12 Adreßeingänge
- D0 bis D7 Datenein-/ausgänge
- U_{SS} Bezugspotential
- U_{DD} Betriebsspannung
- \overline{CE} ; CS 1; Chipaktivierungseingänge
- \overline{OE} Datenausgang-Freigabe
- \overline{AS} Adressenstrobe
- NC Nicht angeschlossen

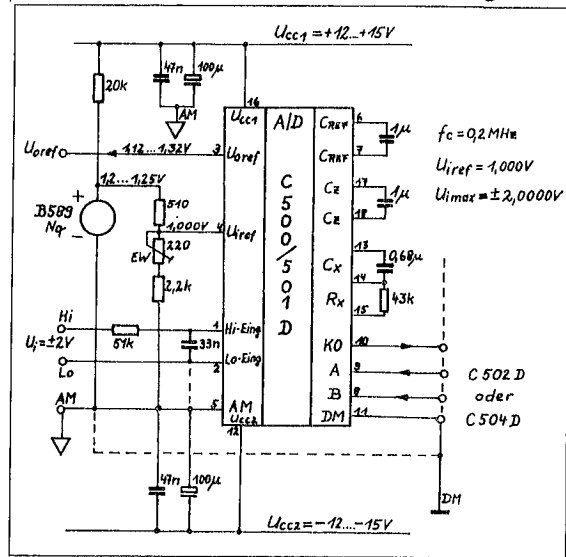
Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Statische Stromaufnahme aktiv	I_{CC1}				140	mA
Statische Stromaufnahme standby	I_{CC2}				40	mA
Verzögerungszeit Adressen zu D	t_{AVDV}	U 2364 D 45; U 2365 D 45			450	ns
	t_{AVDV}	U 2364 D 30; U 2365 D 30			300	ns

Schaltkreise für die industrielle Elektronik

Analog-/Digital-, Digital-/Analog-Wandler

C 500 D/C 501 D Analog- bzw. Digitalprozessor



- Bezeichnung der Anschlüsse**
- 1 AXW Analogeingang High
 - 2 AXL Analogeingang Low
 - 3 U_{Reff0} Referenzausgang
 - 4 U_{Reff1} Referenzeingang
 - 5 AGND Analogmasse
 - 6 CH2 Referenzkapazität
 - 7 CH1 Referenzkapazität
 - 8 B Steuereingang B
 - 9 A Steuereingang A
 - 10 KO Komparatorausgang
 - 11 DGND Digitalmasse
 - 12 U_{CC-} neg. Betriebsspannung
 - 13 IO Integratorausgang
 - 14 IJ Integratoreingang
 - 15 BO Treiberausgang
 - 16 U_{CC+} pos. Betriebsspannung
 - 17 C_{x1} Nullpunktkapazität
 - 18 C_{c2} Nullpunktkapazität

Typstandard: TGL 43084
 Bauform: DIP-18, Plast (Bild 6)

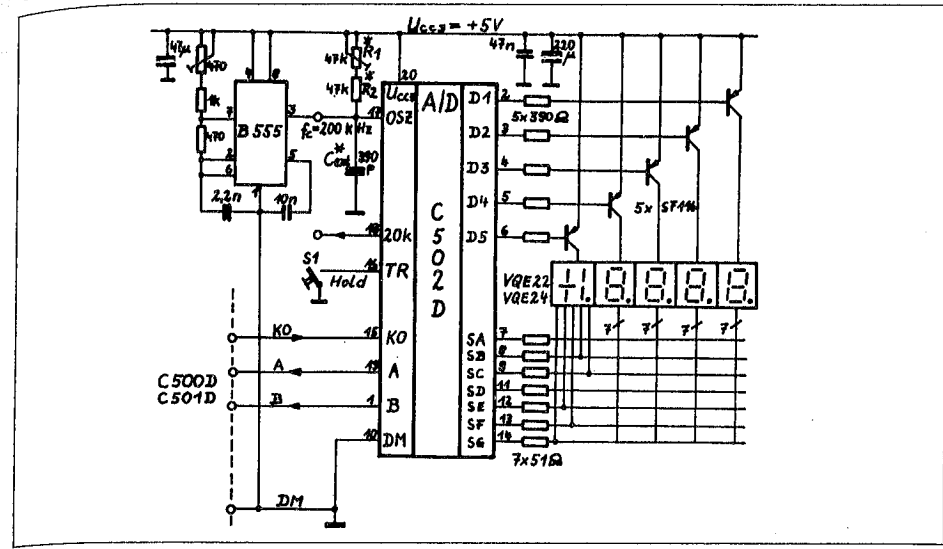
Applikationsbeispiel: C 500 D für 4 1/2-stelligen Betrieb

Die integrierten Schaltkreise C 500 D, C 501 D und C 502 D sind Bestandteile eines integrierten A/D-Umsetzersystems für den Aufbau eines hochwertigen Digitalvoltmeters. Der C 500 D ist ein Analogprozessor für den A/D-Umsetzer mit 14 Bit Genauigkeit (4 1/2 digit). Der C 501 D ist ein Analogprozessor, der Bestandteil eines A/D-Umsetzers mit einer Genauigkeit von 11 Bit (3 1/2 digit) ist.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U _{CC+}	U _{CC} = 12 V	11,4		15	V
	U _{CC-}		11,4		15	V
Stromaufnahme	I _{CC+}	U _{CC} = 12 V			20	mA
"full-scale"-Linearitätsfehler	F _{lin}	C 500 D	-1			LSB
	F _{lin}	C 501 D	-5			LSB
Umpolfehler	F _R	C 500 D			1	LSB
	F _R	C 501 D			5	LSB
	F _{CM}	C 500 D			1	LSB
	F _{CM}	C 501 D			5	LSB

C 502 D Analog- bzw. Digitalprozessor



Applikationsbeispiel: 4 1/2-stelliges Anzeigesystem
 Typstandard: TGL 43058

Bezeichnung der Anschlüsse

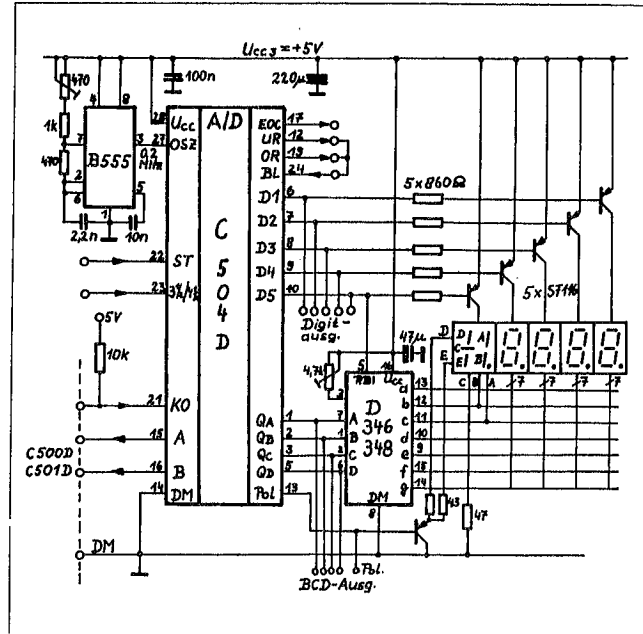
- 1 B Steuereingang
- 2 D1 Digit 1, LSD
- 3 D2 Digit 2
- 4 D3 Digit 3
- 5 D4 Digit 4
- 6 D5 Digit 5
- 7 SA Segment A
- 8 SB Segment B
- 9 SC Segment C
- 10 Masse
- 11 SD Segment D
- 12 SE Segment E
- 13 SF Segment F
- 14 SG Segment G
- 15 KO Komparatorausgang
- 16 TR Trigger-Eingang
- 17 OSZ Oszillatoreingang
- 18 2 OK Ausgang
- 19 A Steuerausgang A
- 20 U_{CC} Betriebsspannung

Der C 502 D ist ein Digitalprozessor mit BCD-gemultiplexten 7-Segment-Ausgängen für max. 4 1/2 digit.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U _{CC}		4,75		5,25	V
Stromaufnahme	I _{CC}				110	mA
Low-Ausgangsstrom für Digittreiber	I _{OL}		18			mA
Betriebstemperaturbereich	T _a		0		70	°C

C 504 D I²-L-Digitalprozessor für 14 Bit breite Ausgangsinformation



C 504 D mit 4 1/2-stelliger Anzeige und BCD-Ausgängen

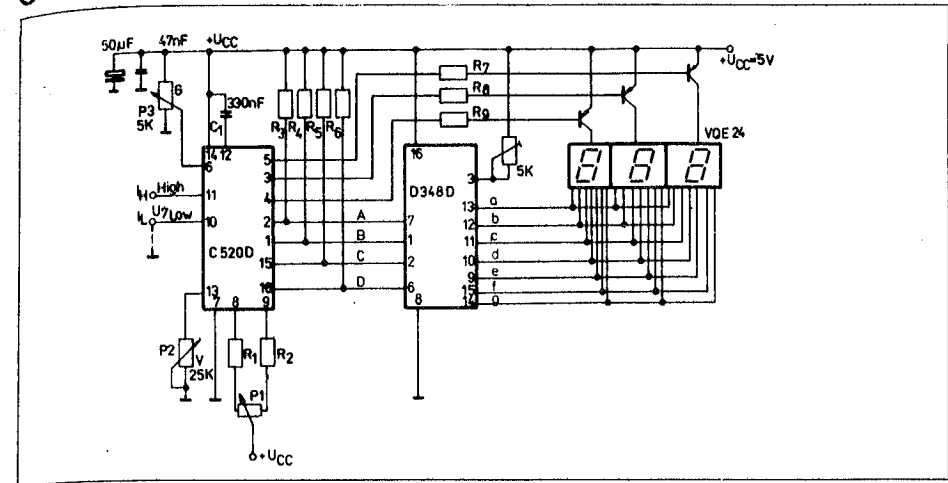
Typstandard: TGL 43268
Bauform: DIP-28, Plast (Bild 12)

I²-L-Digitalprozessor mit 3 1/2 und 4 1/2 digit Auflösung, Meßwertausgabe mit einer gemultiplexten Ausgabe des Meßwertes im BCD-Format, zusätzliche Steuer und Ausgabemöglichkeiten wie Digitumschaltung, Sperren der BCD- und Digitausgänge, Start, Vorzeichen, Über-/Unterlauf, End of Conversion, spezielle Auslegung zur Steuerung der Analogprozessoren C 500 D und C 501 D.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U _{CC}		4,75		5,25	V
Stromaufnahme	I _{CC}				55	mA
Betriebstemperaturbereich	T _a		0		70	°C
Eingangsspannung der Logikeingänge	U _I				5,5	V
Ausgangsstrom L	I _{OL}				10	mA
Ausgangsstrom L an P	I _{OL13}				20	mA

C 520 D 3-digit-Analog-/Digital-Wandler



Applikationsbeispiel: Einsatzschaltung des C 520 D in Verbindung mit LED-Anzeigeelementen

Bezeichnung der Anschlüsse

- 1 - BCD-Datenausgang QB
- 2 - BCD-Datenausgang QA
- 3 - NSD-Digitausgang (folgendes Digit)
- 4 - MSD-Digitausgang (höchstwertiges Digit)
- 5 - LSD-Digitausgang (letztes Digit)
- 6 - Hold-Geschwindigkeitsumschaltung
- 7 - Masse
- 8 - Nullpunktgleich

Typstandard: TGL 38014

Bauform: DIP-16, Plast (Bild 4)

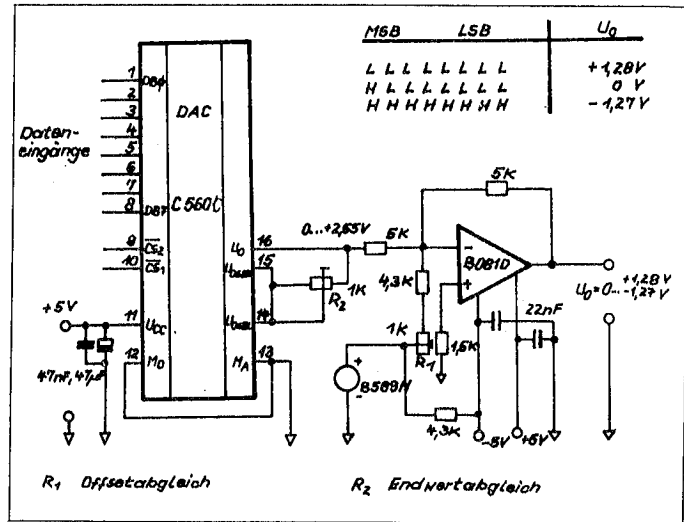
- 9 - Nullpunktgleich
- 10 - Eingang "Low"
- 11 - Eingang "High"
- 12 - Integrationskondensator
- 13 - Endwertabgleich
- 14 - Betriebsspannung U_{CC}
- 15 - BCD-Datenausgang QC
- 16 - BCD-Datenausgang QD

Analog-/Digital-Wandler nach dem Zweiflanken-Integrationsverfahren (Dual-Slope) für 3-stellige digitale Meßwertanzeigen, Einstellbarkeit der Umsetzrate von "hold" bis "schnell", TTL-angepaßt, integrationszeitabhängige Störspannungsunterdrückung, relative Unempfindlichkeit gegenüber Taktfrequenzschwankungen.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U _{CC}		4,5		5,5	V
Stromaufnahme	I _{CC}				20	mA
Meßeingangsspannung	U _{10/11}		-0,099		0,999	V
Linearitätsfehler	F _{lin}				0,1 %±1	digit
Geschwindigkeitsumschaltung						
* Normal-Betrieb	U ₆		0		0,4	V
* Hold-Betrieb	U ₆		0,8		1,6	V
* High-Speed-Betrieb	U ₆		3,2		5,5	V

C 560 C 8 Bit Digital-/Analog-Wandler, mikroprozessorkompatibel



- Bezeichnung der Anschlüsse
- Dateneingang DB 0, LSB
 - Dateneingang DB 1
 - Dateneingang DB 2
 - Dateneingang DB 3
 - Dateneingang DB 4
 - Dateneingang DB 5
 - Dateneingang DB 6
 - Dateneingang DB 7, MSB
 - Chip Select 2, $\overline{CS} 2$
 - Chip Select 1, $\overline{CS} 1$
 - Betriebsspannung U_{CC}
 - Digitalmasse M_D
 - Analogmasse M_A
 - Auswahleingang U_{OSEL}
 - Sense-Anschluß U_{OSEN}
 - Spannungsausgang Force U_O

Applikationsbeispiel: 8 Bit D/A-Wandler mit bipolarer Ausgangsspannung

Typstandard: TGL 43792
Bauform: DIP-16, Plast (Bild 4)

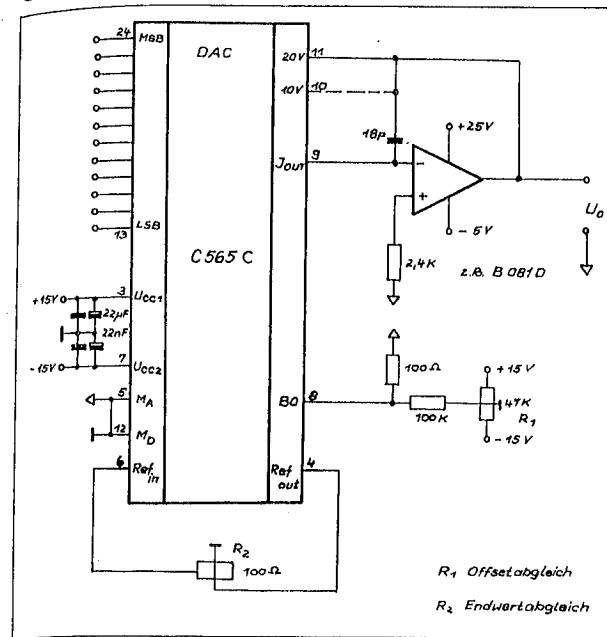
Der C 560 C setzt einen 8 Bit breiten Digitalwert in eine analoge Ausgangsspannung mit einem max. Fehler von 0,4 % vom Endwert um. Der Ausgangsspannungsbereich ist mit dem Anschluß 14 (U_{OSEL}) anschlussprogrammierbar. Das Zwischenspeichern der Eingangsdaten über $\overline{CS} 1$, $\overline{CS} 2$ und die Betriebsspannung von 5 V ermöglichen eine optimale D/A-Schnittstelle in 8 Bit Mikrorechnersystemen.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}	2,5 V-Bereich	4,5		16,5	V
	U_{CC}	10 V-Bereich	11,4		16,5	V
Stromaufnahme	I_{CC}				25	mA
Ausgangsstrom	I_O				5	mA
Eingangsspannung Low	U_{IL}				0,8	V
Eingangsspannung High	U_{IH}		2,0		5,5	V
Endwertausgangsspannung	U_{OFS}	$U_{CC} = 5 V$	2,25		2,5	V
	U_{OFS}	$U_{CC} = 10 V$	9		10	V
Offsetfehler	F_O				± 1	LSB
Linearitätsfehler	F_L				0,5	LSB

C 565 C Digital-/Analog-Wandler, 12 Bit Genauigkeit

C 5650 C Digital-/Analog-Wandler, 10 Bit Genauigkeit



- Bezeichnung der Anschlüsse
- nicht belegt
 - nicht belegt
 - positive Betriebsspannung (U_{CC1})
 - Referenzspannung-Ausgang
 - Referenzspannung-Masse
 - Referenzeingang
 - negative Betriebsspannung (U_{CC2})
 - Bipolaroffset-Eingang
 - Stromausgang DAU
 - Widerstand 10V-Bereich
 - Widerstand 20V-Bereich
 - Masse
 - Bit 12 nur C 565 D
 - Bit 11 nur C 565 D
 - Bit 10
 - Bit 9
 - Bit 8
 - Bit 7
 - Bit 6
 - Bit 5
 - Bit 4
 - Bit 3
 - Bit 2
 - Bit 1

Applikationsbeispiel: 12 Bit Digital-/Analog-Wandler mit interner Referenz

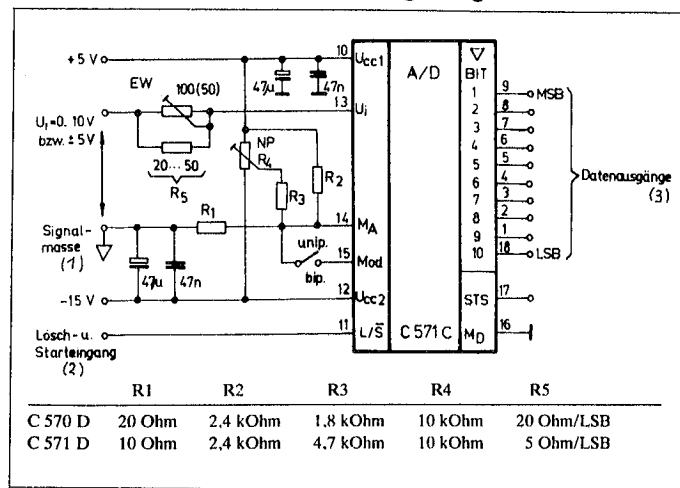
Typstandard: TGL 43159
Bauform: DIP-24, Plast (Bild 10)

Digital-/Analog-Wandler mit einer Auflösung von 12-Bit (C 565 C) und 10 Bit (C 5650 C), interne temperaturkompensierte Z-Dioden-Referenzspannungserzeugung, Stromausgang, Gegenkopplungswiderstände für I/U-Wandlung mittels externem OPV vorhanden.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
positive Betriebsspannung	U_{CC1}		11,4		16,5	V
negative Betriebsspannung	U_{CC2}		-16,5		-11,4	V
Stromaufnahme	I_{CC1}				5	mA
	$-I_{CC2}$				25	mA
Linearitätsfehler	F_L	C 565 C	-0,75		0,75	LSB
	F_L	C 5650 C	-0,5		0,5	LSB
Ausgangsspannung für un-gepufferten Betrieb des Wandlersausganges	U_O		-1,5		10	V

C 570 C 8 Bit Analog-/Digital-Wandler
C 571 C 10 Bit Analog-/Digital-Wandler



Bezeichnung der Anschlüsse

- 1 - Ausgang Bit 9¹⁾
- 2 - Ausgang Bit 8
- 3 - Ausgang Bit 7
- 4 - Ausgang Bit 6
- 5 - Ausgang Bit 5
- 6 - Ausgang Bit 4
- 7 - Ausgang Bit 3
- 8 - Ausgang Bit 2
- 9 - Ausgang Bit 1 (MSB)
- 10 - UCC1
- 11 - Eingang Löschen/Starten (L/S)
- 12 - UCC2
- 13 - Analogeingang
- 14 - Analogmasse
- 15 - Betriebsartenumschaltung
- 16 - Digitalmasse M_D
- 17 - STATUS-Ausgang (STS)
- 18 - Ausgang Bit 10 (LSB)¹⁾

1) nur C 570 C i.V.

Applikationsbeispiel: Einsatzschaltung des C 571 C mit Abgleichkomponenten

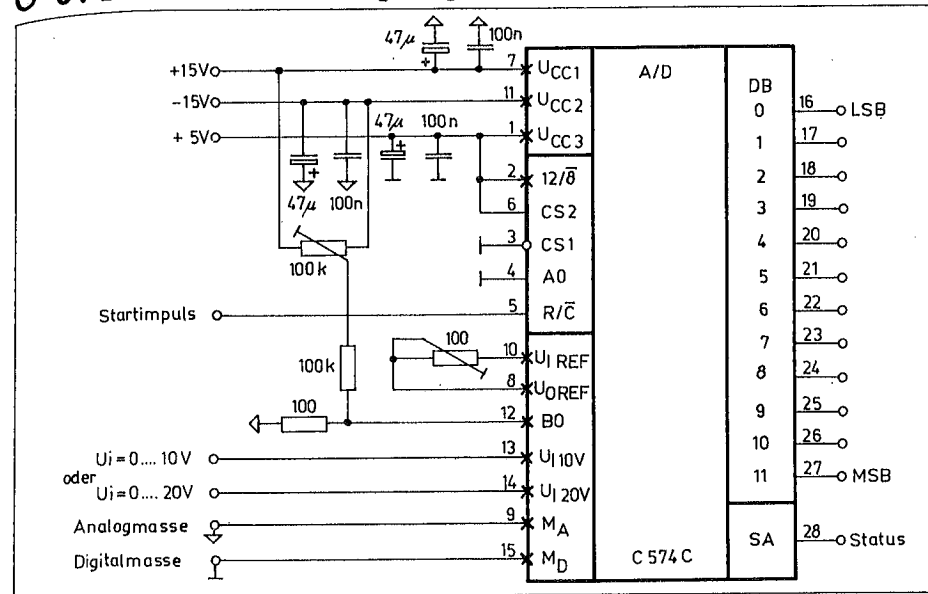
Typstandard: TGL 43269
 Bauform: DIP-18, Plast (Bild 6)

Analog-/Digital-Wandler 8 Bit (C 570 C) und 10 Bit (C 571 C) nach dem sukzessiven Approximationsverfahren zur Umsetzung von Eingangsspannungen zwischen 0 und 10 V bzw. -5 und 5 V, Tristate-Datenausgänge, TTL-kompatibel, kurze Umsetzzeit.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
positive Betriebsspannung	U _{CC1}		4,5		5,5	V
negative Betriebsspannung	U _{CC2}		-13,5		-16,5	V
Stromaufnahme	I _{CC1}	U ₁₁ = L			10	mA
	-I _{CC2}				15	mA
Linearitätsfehler	F _L	C 570 C			0,5	LSB
	F _L	C 571 C			1	LSB
Umsetzzeit	t _C	C 570 C	15		40	µs
	t _C	C 571 C	15		30	µs

C 574 C 12 Bit Analog-/Digital-Wandler



Applikationsbeispiel: Mikroprozessorgesteuerter A/D-Wandler für unipolare Eingangsspannungen (C 574 D/U 880 D)

Typstandard: TGL 43299
 Bauform: DIP-24, Plast (Bild 10)

Bezeichnung der Anschlüsse

- 1 Betriebsspannung für Logikteil U_{CC3}
- 2 Eingang 12/8
- 3 Eingang CS 1
- 4 Eingang A0
- 5 Eingang R/C
- 6 Eingang CS 2
- 7 Betriebsspannung für Referenz U_{CC1}
- 8 Referenzspannungsausgang U_{OREF}
- 9 Analogmasse M_A
- 10 Referenzspannungseingang U_{IREF}
- 11 negative Betriebsspannung -U_{CC2}
- 12 Eingang BO
- 13 Eingang für 10 V Spannungsbereich U_I 10 V
- 14 Eingang für 20 V Spannungsbereich U_I 20 V
- 15 Digitalmasse M_D
- 16 Datenbit 0 (LSB)
- 17-26 Datenbit 1 - 10
- 27 Datenbit 11 (MSB)
- 28 Ausgang Status SA

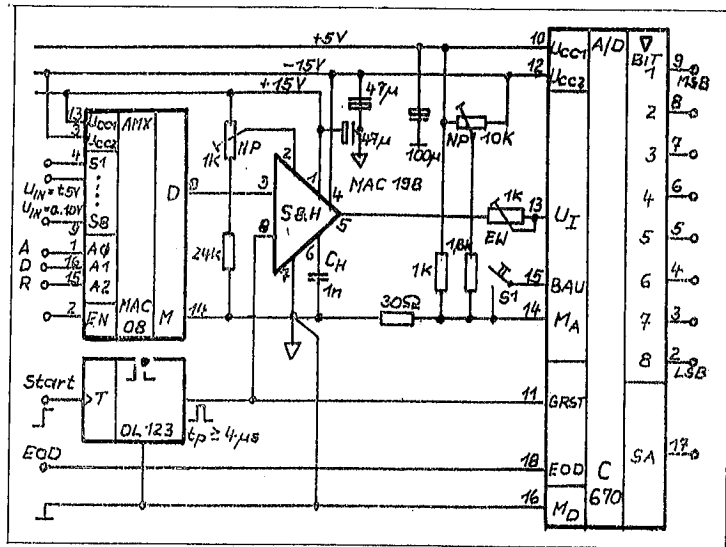
Der C 574 C kann ohne zusätzliche Treiber- und Peripheriebausteine mit 8 Bit oder 16 Bit Mikroprozessoren zusammengeschaltet werden. Dabei werden Lese- und Umsetzkommandos unmittelbar dem Steuerbus entnommen. Die Ausgangsdaten können entweder als ein 12 Bit-Wort oder zwei 8 Bit Bytes gelesen werden.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Linearitätsfehler	F _L				1	LSB
Umsetzzeit	t _C				40	µs
Nullpunktfehler (Bipolarbetrieb)	F _{ZP}				12	LSB
Fullscale-Fehler	F _{FS}				21	LSB

C 670 C / C 670 Cn

8 Bit A/D-Wandler



Bezeichnung der Anschlüsse

- 1 i. V.
- 2 Ausgang Bit 8 (LSB)
- 3 Ausgang Bit 7
- 4 Ausgang Bit 6
- 5 Ausgang Bit 5
- 6 Ausgang Bit 4
- 7 Ausgang Bit 3
- 8 Ausgang Bit 2
- 9 Ausgang Bit 1 (MSB)
- 10 UCC1
- 11 Eing. Löschen/Starten (GRST)
- 12 UCC2
- 13 Analogeingang
- 14 Analogmasse
- 15 Betriebsartenumschaltung (MC)
- 16 Digitalmasse
- 17 Status-Ausgang (SA)
- 18 Enable-Eingang (EOD)

Anwendungsbeispiel: Meßwerterkennung mit 8 Eingangskanälen

Typstandard: TGL 45135

Bauform: DIP-18, Plast (Bild 6)

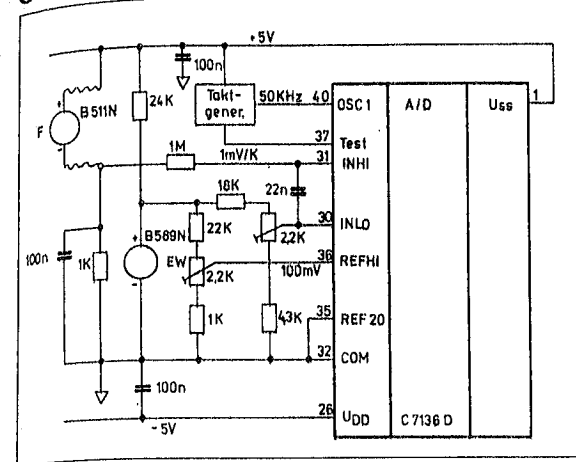
8 Bit Analog-/Digital-Wandler nach dem sukzessiven Approximationsverfahren zur Umsetzung von Eingangsspannungen zwischen 0 und 10 V bzw. -5 und 5 V, Tristate-Bit-Ausgänge, TTL-kompatibel, kurze Umsetzzeit, pinkompatibel zum C 570 C, wenn der Enable-Eingang auf die Digitalmasse gelegt wird.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
positive Betriebsspannung	U_{CC1}		4,5		5,5	V
negative Betriebsspannung	$-U_{CC2}$		13,5		16,5	V
Stromaufnahme	I_{CC1}	$U_{11} = L$			10	mA
	$-I_{CC2}$				18	mA
Nullpunktfehler	$ F_{ZP} $	C 670 C			2	LSB
	$ F_{ZP} $	C 670 Cn			1	LSB
Linearitätsfehler	$ F_L $	C 670 C			1	LSB
	$ F_L $	C 670 Cn			0,5	LSB
Umsetzzeit	t_C		10		40	μs

C 7136 D

3 1/2-digit-CMOS-Analog-/Digital-Wandler



Bezeichnung der Anschlüsse

- | | |
|------------|------------|
| 1 Uss | 21 BP |
| 2 1 D | 22 100 G |
| 3 1 C | 23 100 A |
| 4 1 B | 24 100 C |
| 5 1 A | 25 10 G |
| 6 1 F | 26 UDD |
| 7 1 G | 27 C INT |
| 8 1 E | 28 BUFF |
| 9 10 D | 29 C A/Z |
| 10 10 C | 30 IN LO |
| 11 10 B | 31 IN HI |
| 12 10 A | 32 COMMON |
| 13 10 F | 33 C REF - |
| 14 10 E | 34 C REF + |
| 15 100 D | 35 REF LO |
| 16 100 B | 36 REF HI |
| 17 100 F | 37 TEST |
| 18 100 E | 38 OSC 3 |
| 19 1000 AB | 39 OSC 2 |
| 20 POL | 40 OSC 1 |

Anwendungsbeispiel: Thermometerschaltung

Typstandard: TGL 43408

Bauform: DIP-40, Plast (Bild 14)

Vollständiger 3 1/2-digit-Analog-/Digital-Wandler nach dem Zweiflankenverfahren mit automatischem Nullpunktgleich in CMOS-Technik. Der C 7136 D zeichnet sich insbesondere durch seine geringe Stromaufnahme, seine geringe Außenbeschaltung und den Betrieb aus nur einer Spannungsquelle aus. Der C 7136 D kann direkt eine Flüssigkeitsanzeige für Parallelansteuerung (z.B. FAR 09) treiben.

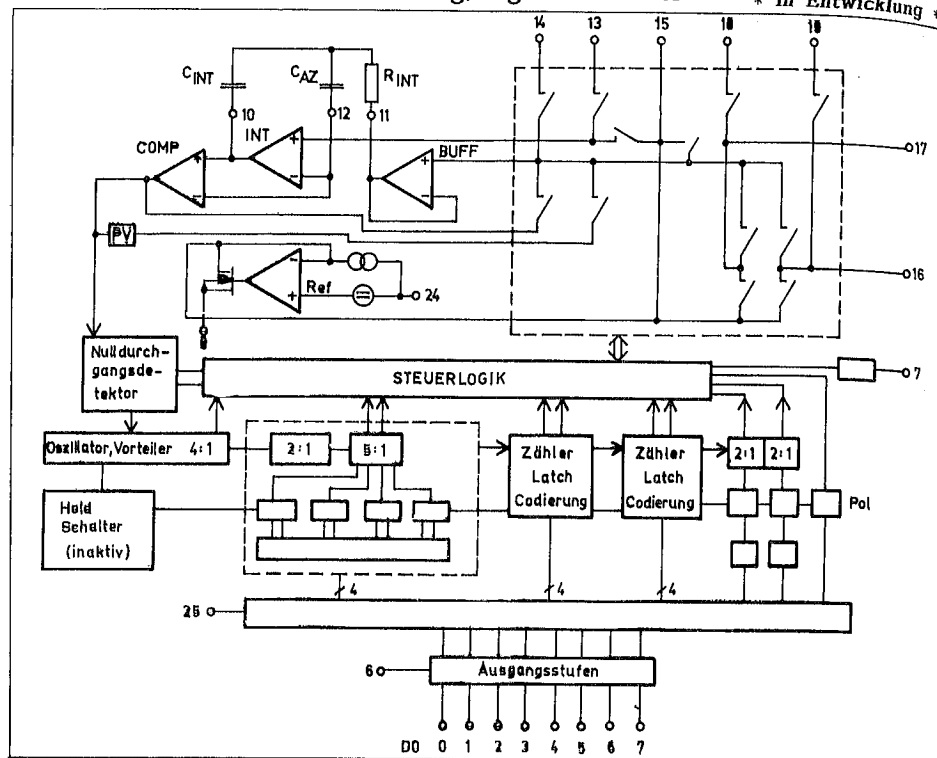
Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		7,2		12	V
Stromaufnahme (Auto-Zero-Phase)	I_{CC}				200	μA
Linearitätsfehler	$ F_L $				1	Digit
Segment- und Backplane-Ausgangsspannung	U_O		2,5		7,5	V
Umpolfehler	$ F_{RO} $				1	Digit
Common-Spannung	$-U_{COM}$		2,6		3,4	V
TK der Common-Spannung	U_{COM}				150	ppm/K
Taktfrequenz	f_{OSZ}				50	kHz
Analogeingangsspannung	$U_{I 35/36}$		U_{CC}		U_{SS}	V
	$U_{I 30/31}$					
Verhältnismessung	R_R		999		1001	

U 739 DC

12 Bit Analog/Digital-Wandler

* In Entwicklung *



Übersichtsschaltung

Bauform: DIP-28, Plast (Bild 12)

Bezeichnung der Anschlüsse

Typstandard: TGL 45443

1...5; 26...28	Datenausgang	12	Auto-Zero-Kapazität	18	Referenzeingang Low
6	Ausgangsaktivierung	13	Eingang Low	19	Referenzeingang High
7	Abschluß der Umsetzg.	14	Eingang High	20	Testeingang
8	Digitalmasse	15	Analogmasse	21...23	Oszillatoranschluß
9	neg. Betriebsspannung	16	Referenzkapazität neg.	24	pos. Betriebsspannung
10	Integratorausgang	17	Referenzkapazität pos.	25	Adresseingang

Der U 739 DC ist ein datenbuskompatibler integrierender 12 Bit CMOS-Analog/Digital-Wandler mit byteweiser Datenausgabe im gepackten BCD-Format. Die Datenübertragung wird vom Mikrorechner aus gesteuert (passives Verhalten des Wandlers). Zur Steuerung der Datenübertragung dienen die Eingänge "Ausgangsaktivierung" (\overline{OEL} , Ausgang hochohmig oder aktiv) und der "Adresseingang" (Low/High/Byte/Select) LHS. Der Abschluß einer Umsetzungen und die Aktualisierung der Latchinhalte wird vom Ausgang "Abschluß der Umsetzungen" (\overline{EOC}) angezeigt, der zur Interruptanforderung genutzt werden kann. Die Umsetzungen erfolgen bei anliegender Betriebsspannung fortlaufend.

274

Funktionstabelle

\overline{OEL}	LHS	DO0	DO1	DO2	DO3	DO4	DO5	DO6	DO7
H	x	hochohmig							
L	L	A1	B1	C1	D1	A2	B2	C2	D2
L	H	A3	B3	C3	D3	A4	B4	B4	P

A, B, C, D

BCD-Kodierung (mit Stellenangabe)

P

Polarität (MSD, H bei positivem Ergebnis)

Grenzwerte

	Kurzzeichen	min.	max.	Einheit
positive Betriebsspannung	U_{CC1}	0	6	V
negative Betriebsspannung	$-U_{CC2}$	0	9	V
Spannung an Pin 23	U_{23}	0	U_{CC1}	V
Spannung an Pin 1 bis 5	U_{1-5}	0	U_{CC1}	V
Spannung an Pin 26 bis 28	$U_{26-28}^{1)}$			
Spannung an Pin 7	$U_7^{1)}$	0	U_{CC1}	V
Spannung an Pin 25	U_{25}			
Spannung an Pin 6	U_6			
Spannung an Pin 13	$U_{13}^{2)}$	U_{CC2}	U_{CC1}	V
Spannung an Pin 14	$U_{14}^{2)}$			
Spannung an Pin 18	$U_{18}^{2)}$			
Spannung an Pin 19	U_{19}			
Strom Datenausgänge	I_{DOL}	0	1	mA
	$-I_{DOH}$			
Strom des Ausganges	I_{EOCL}	0	2	mA
Abschluß der Umsetzungen	$-I_{EOCH}$			
Verlustleistung	P_{tot}		100	mW

1) Kurzschluß < 1 s

2) Überschreitung an INL, INH (13, 14) zulässig, wenn $I_{13}, I_{14} \leq 100 \mu A$

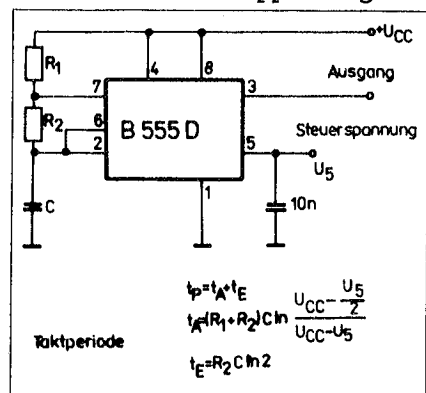
Ausgewählte Kennwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC1} $-U_{CC2}$	4,75	5,25	V
Umgebungstemperatur	T_a	0	+70	°C

Zeitgeber- und Zeitsteuerschaltkreise

B 555 D Zeitgeberschaltkreis

B 556 D Doppelzeitgeberschaltkreis



Bezeichnung der Anschlüsse

B 555 D

- 1 Masse
- 2 Triggereingang Komp. 1
- 3 Ausgang
- 4 Rücksetzeingang
- 5 Kontrollspannung
- 6 Eingang des Schwellenwertschalters (Komp. 2)
- 7 Ausgang für Entladung
- 8 Betriebsspannung

B 556 D

- 1 Ausgang für Entladung 1. System
- 2 Eingang des Schwellenwertschalters 1. System
- 3 Kontrollspannung 1. System
- 4 Rücksetzeingang 1. System
- 5 Ausgang 1. System
- 6 Triggereingang 1. System
- 7 Masse
- 8 Triggereingang 2. System
- 9 Ausgang 2. System
- 10 Rücksetzeingang 2. System
- 11 Kontrollspannung 2. System
- 12 Eingang des Schwellenwertschalters 2. System
- 13 Ausgang für Entladung 2. System
- 14 Betriebsspannung

Applikationsbeispiel: Astabiler Multivibrator

Bauform:

B 555 D: DIP-8, Plast (Bild 2)

B 556 D: DIP-14, Plast (Bild 3)

Typstandard:

B 555 D: TGL 34160

B 556 D: TGL 42466

Einfach- und Doppelzeitgeberschaltkreise für präzise Zeitverzögerungen im Bereich von Mikrosekunden bis Stunden, extern trigger- und rücksetzbar, Funktionsweise im astabilen oder monostabilen Betrieb sowie als Pegelumsetzer von TTL auf 1.5-V-CMOS möglich.

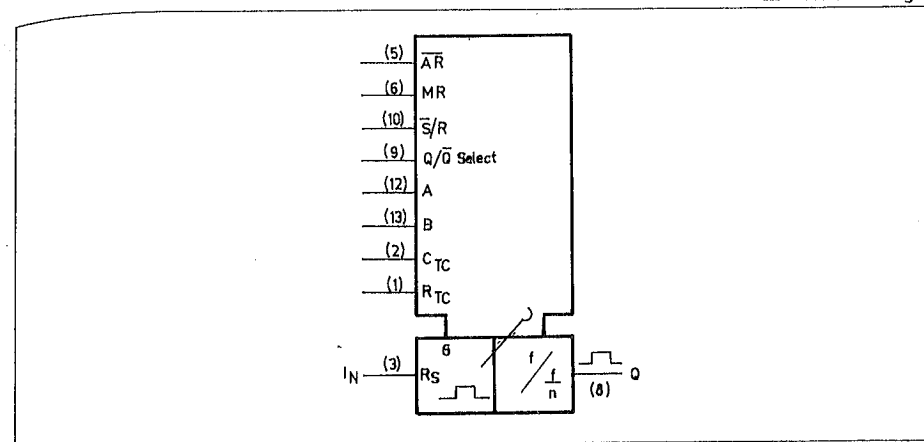
Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,5		16	V
Stromaufnahme	I_{CC}	B 555 D			15	mA
	I_{CC}	B 556 D			30	mA
Ausgangsstrom	$I_3; I_{5,9}$		-200		200	mA
Schwellstrom	$I_6; I_{2,12}$				0,25	μ A
Triggerstrom	$-I_2; -I_{6,8}$				2	mA
Entladeleckstrom	$I_7; I_{1,13}$				100	nA

U 4541 DG

Programmierbarer CMOS Timerschaltkreis

* In Entwicklung *



Logiksymbol

Bezeichnung der Anschlüsse

- | | | | |
|---|--|----|---|
| 1 | Anschluß für Widerstand R_{TC} | 9 | Eingang für Auswahl Q/\bar{Q} |
| 2 | Anschluß für Kondensator C_{TC} | 10 | Betriebsartenauswahl (Mode) |
| 3 | Oszillatoreingang, Anschluß für Widerstand R_S | 11 | nicht belegt |
| 4 | nicht belegt | 12 | Eingang zum Programmieren des Teilverhältnisses n |
| 5 | Auto-RESET | 13 | Eingang zum Programmieren des Teilverhältnisses n |
| 6 | Master-RESET | 14 | Betriebsspannung |
| 7 | Masse | | |
| 8 | Ausgang | | |

Typstandard: TGL 45134

Bauform: DIP-14, Plast (Bild 3)

Der U 4541 DG ist ein in CMOS-Technologie gefertigter programmierbarer Zeitgeberschaltkreis, der sich durch eine geringe Stromaufnahme und einfache Programmierbarkeit auszeichnet. Er ist in der Lage, mit einer externen Beschaltung von zwei Widerständen und einem Kondensator eine Taktfrequenz im Bereich von 1 Hz bis mindestens 100 kHz zu erzeugen. Ein dem Oszillator nachgeschalteter Teiler teilt diese Frequenz wahlweise durch 2^8 , 2^{10} , 2^{13} oder 2^{16} , abhängig von der Programmierung der Adresseingänge. Die geteilte Oszillatorfrequenz ist am Ausgang verfügbar. Es besteht die Möglichkeit, den Timer als Teiler des Oszillortaktes oder als Mono-Flop zu betreiben.

Es sind zwei RESET-Modi möglich: RESET bei Anlegen der Betriebsspannung und durch einen extern an das vorgesehene Pin anzulegenden Impuls. Mit Hilfe einer Ausgangssteuerung kann festgelegt werden, welchen Pegel der Ausgang bei einem RESET-Impuls annimmt. Im Mono-Flop-Betrieb sind damit Einschalt- bzw. Ausschaltverzögerungen realisierbar. Somit gestattet der U 4541 Verzögerungszeiten von 1,5 ms bis 9 Stunden, die durch Kaskadierung mehrerer U 4541 noch vergrößert werden können.

Programmiermöglichkeiten

Pin 12	Pin 13	Zahl der Teilerstufen	2^N
High	Low	8	256
Low	High	10	1024
Low	Low	13	8192
High	High	16	65536

Zustandstabelle

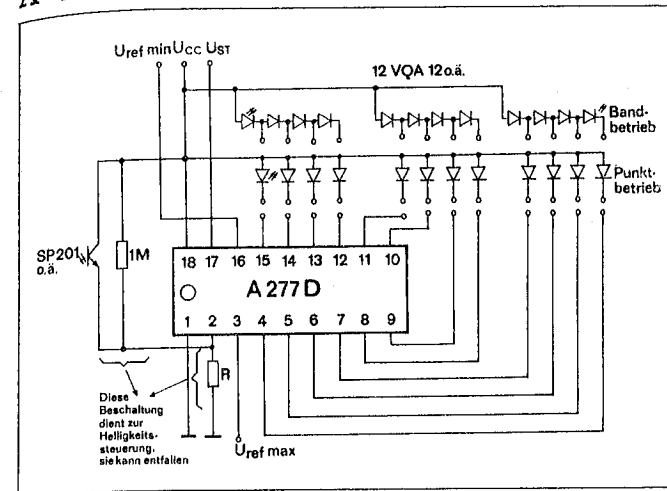
Pin	Low	High
5	Auto-RESET arbeitet	kein Auto-RESET möglich
6	Timer arbeitet	Master-RESET
9	Ausgang Low nach RESET	Ausgang High nach RESET
10	Mono-Flop-Betrieb	Teilerbetrieb

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{DD}		3		15	V
Betriebsspannung zur Gewährleistung der Auto-RESET-Funktion	U_{DD}		8,5			V
Stromaufnahme (Pin 5 = High)	I_{DD}	$U_{DD} = 5\text{ V}$			20	μA
		$U_{DD} = 10\text{ V}$			40	μA
		$U_{DD} = 15\text{ V}$			80	μA
Stromaufnahme (Pin 5 = Low)	I_{DD}	$U_{DD} = 5\text{ V}$			200	μA
		$U_{DD} = 10\text{ V}$			250	μA
		$U_{DD} = 15\text{ V}$			500	μA
Verzögerungszeiten nach 8 Teilerstufen	t_{PLH}	$U_{DD} = 5\text{ V}$		3,5		μs
	t_{PHL}	$U_{DD} = 10\text{ V}$		1,25		μs
Verzögerungszeit nach 16 Teilerstufen	t_{PLH}	$U_{DD} = 15\text{ V}$		0,90		μs
	t_{PHL}	$U_{DD} = 5\text{ V}$		6,00		μs
Taktfrequenz	f_c	$U_{DD} = 10\text{ V}$		3,5		μs
		$U_{DD} = 15\text{ V}$		2,5		μs
		$U_{DD} = 5\text{ V}$		5		MHz
		$U_{DD} = 10\text{ V}$		11		MHz
		$U_{DD} = 15\text{ V}$		14		MHz

Ansteuer- und Treiberschaltkreise

A 277 D LED-Ansteuerschaltkreis



Bezeichnung der Anschlüsse

- 1 Masse
- 2 Helligkeitssteuerung
- 3 max. Referenzspannung
- 4 LED 12
- 5 LED 11
- 6 LED 10
- 7 LED 9
- 8 LED 8
- 9 LED 7
- 10 LED 6
- 11 LED 5
- 12 LED 4
- 13 LED 3
- 14 LED 2
- 15 LED 1
- 16 min. Referenzspannung
- 17 Steuerspannung
- 18 Betriebsspannung U_{CC}

Applikationsbeispiel: A 277 D für Punkt- und Bandbetrieb

Typstandard: TGL 38011

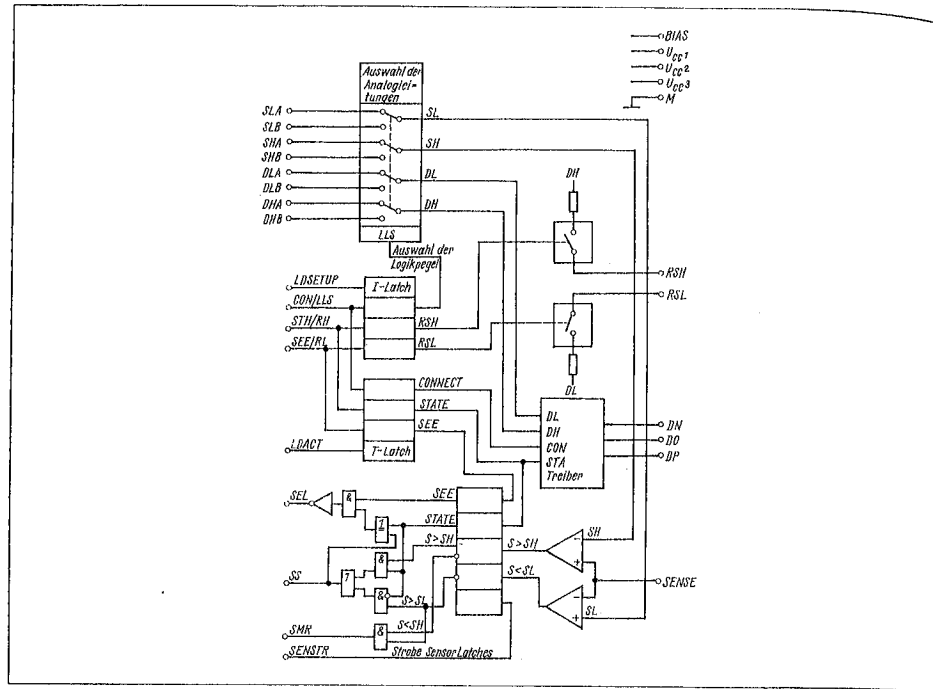
Bauform: DIP-18, Plast (Bild 6)

LED-Ansteuerschaltkreis für Quasi-Analog-Anzeigen mit max. 12 LED, wahlweise im Punkt- oder Bandbetrieb je nach LED-Anschaltung, Kaskadierbarkeit, Helligkeitssteuerung, Arbeitsweise zwischen gleitend und abrupt einstellbar.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung						
Bandbetrieb	U_{CC}		10,5		18	V
Punktbetrieb	U_{CC}		5,5		18	V
Eingangsspannungen	U_I		0		6,2	V
LED-Strom	I_{LED}		0		20	mA
Eingangsströme	$-I_3; -I_{17}$				2	μA
	$-I_{16}$					
Stromaufnahme	I_{CC}				10	mA
Verlustleistung pro Treiber	P_V				350	mW

B 3040 DA Treiber - Sensor - Schaltkreis



Übersichtsschaltplan

Typstandard: TGL
Bauform: DIP-28, Plast (Bild 12)

Der B 3040 DA ist in In-Circuit-Testern zur Prüfung von bestückten Leiterplatten hoher Komplexität vorgesehen.

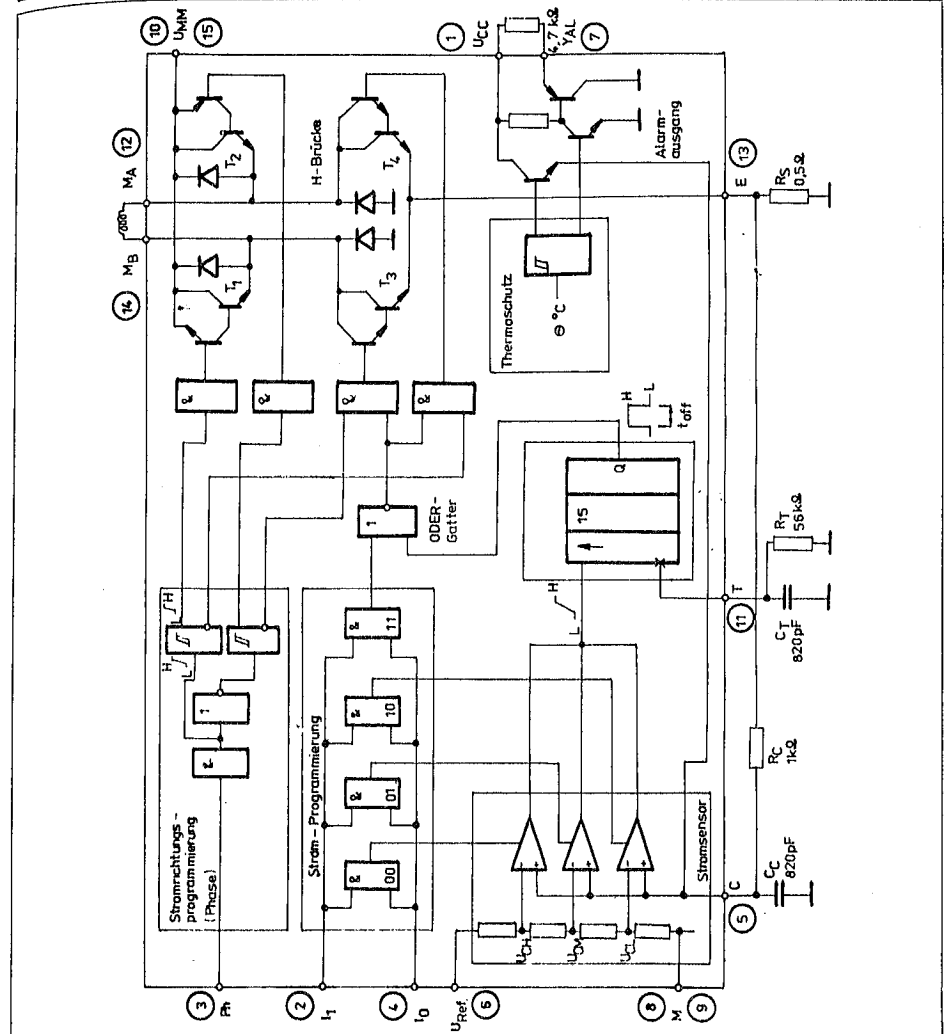
- Funktionsgruppen: * Analogeingänge für Treiber- und Sensorteil
* Treiber
* Sensor mit Auswertelogik
* Steuerlatches

Ein- und Ausgänge sind TTL-kompatibel.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC1}		4,75		5,25	V
	U_{CC2}		23,75		24,25	V
	$-U_{CC3}$		19,75		20,25	V
Analogeingangsspannung	U_I		-8		16	V
Ausgangsströme	I_{DN}		1,5			mA
	I_{DP}				1,5	mA
Betriebstemperaturbereich	$I_{RSL}; I_{RSH}$				10	mA
	T_a		10		70	°C

B 3718 VC Bipolarer Schrittmotor-Treiberschaltkreis



Übersichtsschaltplan

Bauform: TO 220-Plast 15polig (Bild 22)

Bezeichnung der Anschlüsse

- | | | | |
|---|--|----|---------------------------------------|
| 1 | Betriebsspannung (U_{CC}) | 8 | Masse (M) |
| 2 | Strom-Programmierung (I_1) | 9 | Masse (M) |
| 3 | Stromrichtungs-Programmierung (Phase) (Ph) | 10 | Motorversorgungsspannung (U_{MM}) |
| 4 | Strom-Programmierung (I_0) | 11 | Monofloeingang (T) |
| 5 | Komparatoreingang (C) | 12 | Motorwicklungsanschluß (M_A) |
| 6 | Referenzeingang (U_{Ref}) | 13 | Stromsensorausgang (E) |
| 7 | Alarmausgang (Y_{A1}) | 14 | Motorwicklungsanschluß (M_B) |
| | | 15 | Motorversorgungsspannung (U_{MM}) |

Der Schaltkreis B 3718 VC ist für die Steuerung einer Wicklung eines bipolaren Schrittmotors in Vollbrückenschaltung bestimmt. Die H-Brücke besteht aus zwei Push-Pull-Gegentaktendstufen mit je zwei integrierten Freilaufdioden gegen Masse und Motorversorgungsspannung.

Die Senkentransistoren werden stromgechoppert. Zwei Schaltkreise in Verbindung mit wenigen externen Bauelementen sind in der Lage, einen zweipoligen bipolaren Schrittmotor zu steuern.

Logische Zuordnung:

Ph	H	H	H	H	L	L	L	L
I ₀	H	L	H	L	H	L	H	L
I ₁	H	H	L	L	H	H	L	L
M _A	Quelle				/	Senke ¹⁾		
M _B	/	Senke ¹⁾			Quelle			
Quellentransistor T1	X	X	X	X	*	*	*	*
Quellentransistor T2	*	*	*	*	X	X	X	X
Senkentransistor T3	X	+	+	+	X	X	X	X
Senkentransistor T4	X	X	X	X	X	+	+	+

H .. hoher Spannungspegel (≥ 2 V)

X .. Transistor gesperrt

* .. Transistor leitend

/ .. Ausgang hochohmig

L .. niedriger Spannungspegel

($\leq 0,8$ V)

+ .. Transistor leitend,
stromgechoppert

1) .. während t_{off} hochohmig

Der B 3718 VC besitzt LS-TTL-kompatible Steuereingänge. Er besteht aus der durch UND-Gatter gesteuerten H-Brücke mit integrierten Freilaufdioden, den Stufen Stromprogrammierung, Stromrichtungsprogrammierung, Stromsensor und Chopperung, dem ODER-Gatter und dem integrierten Thermoschutz mit Alarmausgang.

Die Stromprogrammierstufe gestattet bei vorgegebenem Stromsensorwiderstand R_S eine Einstellung des Brückengleichstromes in folgenden Stufen.

I ₀	I ₁	Brückengleichstrom
H	H	kein Strom
L	H	kleiner Strom (U_{CL})
H	L	mittlerer Strom (U_{CM})
L	L	max. Strom (U_{CH})

Das Kurzschließen der Ausgänge M_A und M_B gegen Masse, Motorversorgungsspannung und untereinander ist unzulässig. Die Kühlfahne führt Massepotential.

Betriebsbedingungen

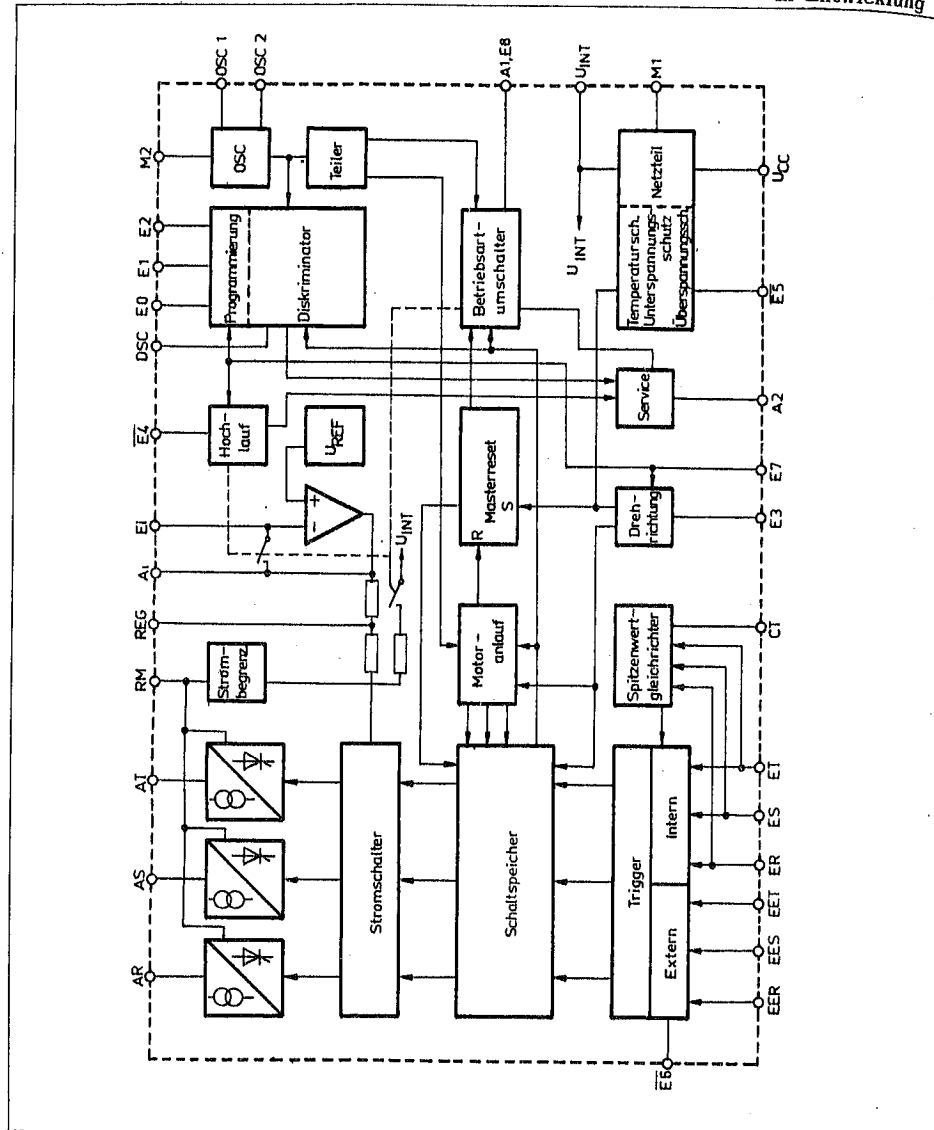
Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U _{CC}	4,75	5,25	V
Motor-Versorgungsspannung	U _{MM}	10	40	V
Eingangsspannung High	U _{IH}	2,0		V
Eingangsspannung Low	U _{IL}		0,8	V
Diodensperrspannung	U _R	0	42	V
Ausgangsströme				
Anschlüsse M _A , M _B	I _{MA} , I _{MB}	-1,2	1,2	A
Ausgang E	I _E	-1,2		A

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Stromaufnahme	I _{CC}				25	mA
Eingangsstrom High	I _{IH}				20	µA
Eingangsstrom Low	-I _{IL}	Eingang I ₀ , I ₁			250	µA
	-I _{IL}	Eingang Ph			20	µA
Komparatoreingangsstrom	-I _{IC}				20	µA
Ausgangsrestströme	I _{MAR} , I _{MBR}				200	µA
Ausgangsättigungsspannung	U _{sat}	-I _{MA} = -I _{MB} = 1 A			1,9	V
	U _{sat}	I _{MA} = I _{MB} = 1 A			1,6	V
Diodenflußspannung	U _F	U _{Ph} = 0,4 V, I _{MA} = 1 A			1,8	V
		U _{Ph} = 2,4 V, I _{MB} = 1 A			1,8	V
		U _{Ph} = 0,4 V, -I _{MA} = 1 A			2,0	V
		U _{Ph} = 2,4 V, -I _{MB} = 1 A			2,0	V
Referenzeingangsstrom	I _{URef}	U _{Ref} = 5 V	250		650	µA
Komparatorschwellen	U _{CL}		65		90	mV
	U _{CM}		230		270	mV
	U _{CH}		390		440	mV

B 3925 DD Motorprozessor für Diskettenlaufwerke

* In Entwicklung *



Übersichtsschaltplan

Bauform: DIP-20, Plast (Bild 8)

Der B 3925 DD ist ein monolithisch integrierter Motorprozessor mit Keramikresonator und internen Leistungstreibern. Er ist zur Ansteuerung und Regelung von Elektromotoren für den Einsatz in Diskettenlaufwerken mit zwei Drehzahlen geeignet.

Bezeichnung der Anschlüsse

- | | |
|---|--|
| 1 Ausgang System S (AS) /
Triggereingang System S (ES) | 11 Drehzahlprogrammierung (E0) |
| 2 Ausgang System R (AR) /
Triggereingang System R (ER) | 12 Drehzahlprogrammierung (E1) |
| 3 Meßwiderstand (RM) | 13 Oszillator 1 (OSC1) |
| 4 Masseanschluß 1 (M1) | 14 Oszillator 2 (OSC2) |
| 5 Invertierender Integrator-
eingang (-EI) | 15 Masseanschluß 2 (M2) |
| 6 Integratorausgang (AI) | 16 Siebkondensatoranschluß (CT) |
| 7 STOP-Eingang (E5) | 17 nicht belegt |
| 8 Filteranschluß (REG) | 18 Betriebsspannung (U_{CC}) |
| 9 Digitaler Fehlerausgang (DSC) | 19 Interne Versorgungsspannung
(U_{INT}) |
| 10 Serviceanschluß (A2) | 20 Ausgang System T (AT) /
Triggereingang System T (ET) |

Der Schaltkreis besteht aus folgenden Funktionsgruppen:

Netzteil:

Band-Gap-Referenz, 4,2 V Aufstockung, Anlauf- und Stopp-Schaltung, Unterbetriebsspannungsabschaltung (< 6 V), Überbetriebsspannungsabschaltung (> 22 V) und Übertemperaturabschaltung (> 125 °C), Bezugswertzerzeugung (ca. 2,1 V),

Regelverstärker:

Diskriminatorstufe (DSC), Integrator mit Hochohmeingang, automatische Vorverstärkungsreduzierung im Anlauf auf 0 dB, Anlaufstromerzeugung, Endstufenstrombegrenzung und Motorstromabschaltung bei Ansprechen einer Schutzschaltung.

Endstufenkomplex:

Stromschalter zur Umschaltung der drei Endstufen, 3 strombegrenzte Treiberstufen, 3 Endstufen und 3 Abkommutierungsstufen mit Hochpässen und Thyristornachbildung.

Triggerkomplex:

3 identische Triggerstufen zur Ermittlung des optimalen Kommutierungspunktes, 3 Schmitt-Trigger mit C-Umladung zur Störunterdrückung und Drehstromgleichrichter.

Digitalkomplex:

Betriebsartenumschalter, Anlaufregister, Schaltspeicher, Anlaufteiler, Zähldiskriminator, Drehrichtungsschalter, Drehzahlschalter und Drehzahlmatrix sowie

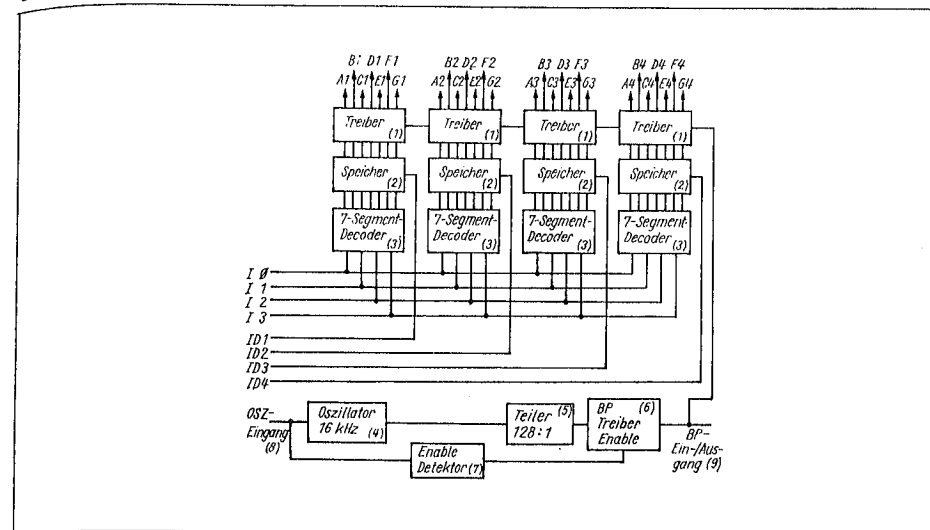
Servicekomplex:

Hochlaufschalter.
Kennzeichnung des drehzahlgeregelten Motorlaufes, Ausgabe der Drehzahlfrequenz und Ausgabe der Gleichlaufqualität.

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	22	V
Spannung der Ausgangsstufen und Triggereingänge	$U_{AR'}$	0	36	V
	$U_{AS'}$			
	U_{AT}			
	$U_{ER'}$	0	36	V
Spannung an den Anschlüssen EER, EES, EET, ECT	$U_{ES'}$			
	U_{ET}			
	U_{EE}	0	5,5	V
	U_{CT}	0	U_{CC}	V
Spannung an den Anschlüssen E5, E6, E7, E0, E1, E2, E3, E4	U_E	0	5,5	V
A2	U_{A2}	0	U_{CC}	V
REG	U_{REG}	0	4,0	V
Dauerendstufenstrom	$I_{AR'}$	0	600	mA
	$I_{AS'}$			
	I_{AT}			
	$I_{AR'}$	0	800	mA
Spitzenendstufenstrom (t < 4 s)	$I_{AS'}$			
	I_{AT}			
	I_{AI}	-10	10	mA
	I_{A1}	-1	1	mA
Integratorausgangsstrom	I_{AI}	-10	10	mA
Strom des Betriebsartenumschalters	I_{A1}	-1	1	mA
Sperrschichttemperatur	T_j		150	°C
Umgebungstemperaturbereich	T_a	-10	70	°C
Gesamtverlustleistung	P_{tot}		750	mW

UL 7211 D/UP 7211 D LCD-Ansteuerschaltkreis



Übersichtschaltplan

Typstandard: UL 7211 D: TGL 42635

UP 7211 D: TGL 42638

Bauform: DIP-40, Plast (Bild 14)

Die Schaltkreise ermöglichen die Aufbereitung von BCD-Eingangsinformationen für die Ansteuerung einer 7-Segment-LCD-Anzeige mit 4 Stellen. Die Schaltkreise unterscheiden sich hinsichtlich der Dateneingabe:

UL 7211 D - Die 4 Bit Dateninformation (I0 bis I3) und die Digitinformation (codiert auf 2 Bit) werden in Abhängigkeit von 2 ODER-verknüpften Chip-Select-Eingängen in Zwischenspeicher übernommen. Einschreiben in den Speicher mit $CS1 = CS2 = U_{IL}$; Dekodierung und Übernahme in den Ausgangsspeicher mit der Anstiegsflanke $U_{IL} \rightarrow U_{IH}$ von CS 1 oder CS 2.

UP 7211 D - Das zu jeweiligen BCD-Eingangsinformation an I0 bis I3 gehörende Digit wird über $U_I = H$ am entsprechenden Digitauswahleingang ID1 bis ID4 selektiert.

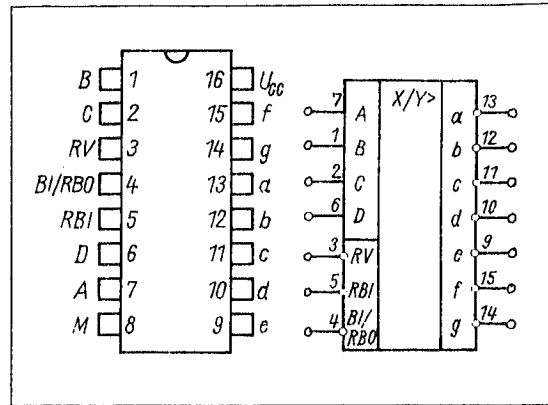
Im Schaltkreis sind integriert:

- Oszillator und Teiler
- Anzeigespeicher
- Backplane-Treiber-Eingang
- BCD-zu-7-Segment-Dekoder
- Segmenttreiber
- Eingangslatch und 2-zu-4-Dekoder (nur UL 7211 D)

D 345 D/D 346 D/E 345 D/E 346 D

D 347 D/D 348 D/E 347 D/E 348 D

BCD-zu-7-Segment-Dekoder/Treiber



Bezeichnung der Anschlüsse

- 1 Eingang "B"
- 2 Eingang "C"
- 3 nicht belegt bei D/E 345 D, D/E 347 D, Ausgangsstromsteuerung bei D/E 346 D, D/E 348 D
- 4 Eingang BI; Ausgang RBO
- 5 Eingang RBI
- 6 Eingang "D"
- 7 Eingang "A"
- 8 Masse
- 9 Ausgang "e"
- 10 Ausgang "d"
- 11 Ausgang "c"
- 12 Ausgang "b"
- 13 Ausgang "a"
- 14 Ausgang "g"
- 15 Ausgang "f"
- 16 U_{CC} - Betriebsspannung

Anschlußbelegung und Schaltzeichen

Typstandard: TGL 42075

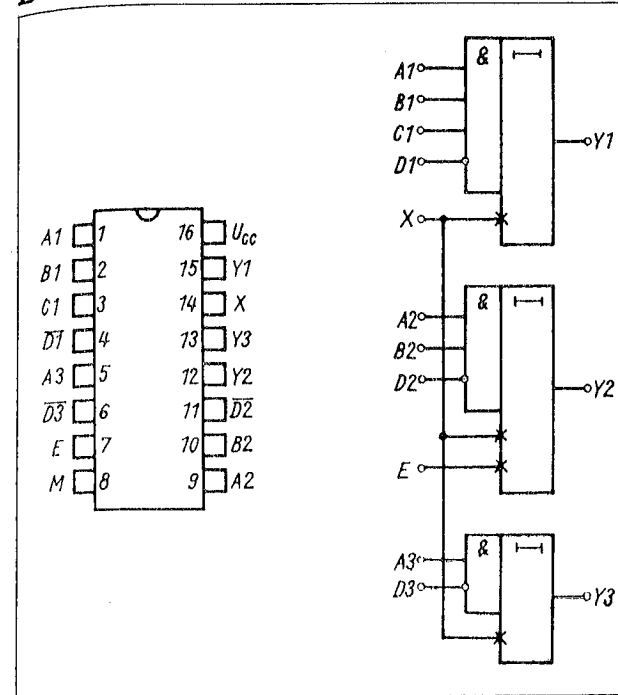
Bauform: DIP-16, Plast (Bild 4)

Integrierte BCD-zu-7-Segment-Dekoder/Treiber in I²L-Technik mit Konstantstrom-Ausgangsstufen. Die Eingangsstufen sind TTL-, LS-TTL- und CMOS-kompatibel. Die Ausgangsstufen sind als Konstantstromsenken ausgelegt, die beim D/E 345 D und D/E 347 D intern fest eingestellt, beim D/E 346 D und D/E 348 D extern über einen Widerstand bzw. Einstellregler linear von 0 bis 40 mA einstellbar sind.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	E-Typen	U _{CC}	4,75		6	V
	D-Typen	U _{CC}	4,5		5,5	V
Stromaufnahme		I _{CC}			8	mA
		I _{CC}	D/E 345 D; D/E 347 D		25	mA
Ausgangsstrom		I _{Oon}	D/E 345 D; D/E 347 D	8	14	mA
		I _{Oon}	D/E 346 D; D/E 348 D	40		mA
Betriebstemperaturbereich	D-Typen	T _a	0		70	°C
	E-Typen	T _a	-25		85	°C

D 410 D 3 Treiber, kurzschlußfest



Bezeichnung der Anschlüsse

- A, B, C - nicht negierende Eingänge
- D - negierende Eingänge
- E - Anschluß für externen Kondensator zur Einstellung der Signalverzögerungszeit der 2. UND-Funktion
- Y - Ausgänge
- X - Anschluß zum Einstellen der H-Ausgangsspannung
- M - Masse

Typstandard: TGL 37512

Bauform: DIP-16, Plast (Bild 4)

Anschlußbelegung und Übersichtsschaltplan

- Kurzschlußfester Treiberschaltkreis
- 3 AND-Gatter mit 2, 3 und 4 Eingängen, wobei je ein Eingang invertierend wirkt.

Logische Funktion: $Y1 = A1 \times B1 \times C1 \times \bar{D1}$

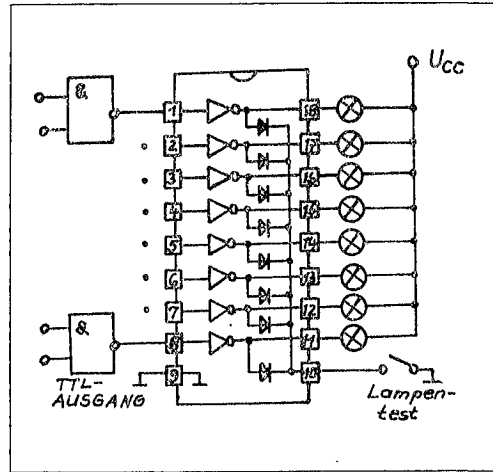
$$Y2 = A2 \times B2 \times \bar{D2}$$

$$Y3 = A3 \times \bar{D3}$$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U _{CC}		14		32	V
Eingangsspannung an	U _{IL}		-0,15		5	V
	U _{IH}	A, B, C, D	7,5		44	V
Ausgangslastfaktor	N _O				10	
Kurzschlußstrom	-I _{OSH}				18	mA

D 4803 DC 8 Bit Treiberschaltkreis



Applikationsbeispiel: Glühlampentreiber

Typstandard: TGL 45250

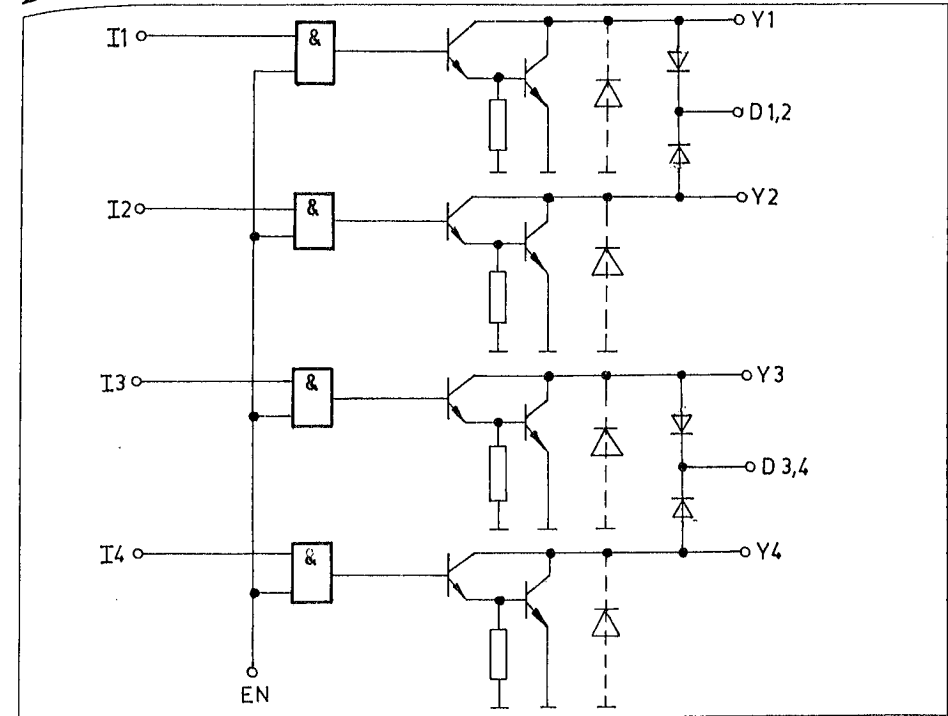
Bauform: DIP-18, Plast (Bild 6)

Der 8 Bit Treiberschaltkreis D 4803 DC ist ein Darlington-Array mit offenen Kollektorausgängen und integrierten Freilaufdiolen für induktive Lasten; Eingänge sind TTL- oder 5 V CMOS-kompatibel; die Ausgänge haben einen hohen Kollektorstrom (bis 500 mA) und hohe Spannungsfestigkeit (50 V).

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Ausgangsspannung	U_Y		0		50	V
Ausgangsstrom	I_Y		0		400	mA
	I_{YM}	$\leq 0,5; t_{on} \leq 10 \text{ ms}$			500	mA
Verlustleistung je Treiber	P_X				700	mW
Gesamtverlustleistung	P_{tot}				1,7	W
Verzögerungszeit	t_{PLH}				1000	ns
	t_{PHL}					
Betriebstemperaturbereich	T_a		0		70	°C

D 6221 VC Bipolarer 4fach-Treiberschaltkreis * In Entwicklung *



Übersichtsschaltplan

Bauform: TO 220-Plast 15polig (Bild 22)

Der Schaltkreis D 6221 VC ist ein bipolarer monolithischer 4fach-Treiberschaltkreis zur Ansteuerung induktiver oder ohmscher Lasten, insbesondere zur Steuerung des Stromes in Druckmagnetspulen eines Nadeldruckkopfes. Mit 6 Schaltkreisen kann die Nadelauswahl eines 24-Nadeldruckkopfes realisiert werden. Die npn-Darlington-Ausgänge mit offenem Kollektor und integrierten schnellen Freilaufdiolen sind zum Schalten induktiver Lasten für Ströme bis 1,5 A und Spannungen bis 46 V ausgelegt. Die Substratdiolen dürfen mit max. 360 mA belastet werden. Für die Eingangslogik beträgt die Betriebsspannung 4,5 V bis 5,5 V. Die Steuereingänge sind TTL-kompatibel. Ein gemeinsamer Enable-Eingang erlaubt das gleichzeitige Sperren aller vier Ausgänge. Zum Zweck logischer Verknüpfungen darf bei Einhaltung des zulässigen Ausgangsstromes pro Treiber eine beliebige Anzahl von Ein- und Ausgängen jeweils parallel geschaltet werden. Ein Kurzschluß der Ausgänge ist unzulässig. Das 15polige Multiwattgehäuse erlaubt eine Verlustleistung von 30 W. Die Kühlfahne liegt auf Massepotential.

Bezeichnung der Anschlüsse

1	Ausgang Treiber 2 (Y2)	9	Enable-Eingang (EN)
2	Freilaufdioden Treiber 1 und 2 (D1, D2)	10	nicht belegt
3	Ausgang Treiber 1 (Y1)	11	Eingang Treiber 3 (I3)
4	Eingang Treiber 1 (I1)	12	Eingang Treiber 4 (I4)
5	Eingang Treiber 2 (I2)	13	Ausgang Treiber 4 (Y4)
6	nicht belegt	14	Freilaufdioden Treiber 3 und 4 (D3, D4)
7	Betriebsspannung (U_{CC})	15	Ausgang Treiber 3 (Y3)
8	Masse (M)		

Funktionstabelle

Enable	Eingang	Ausgang
H	H	ON
H	L	OFF
L	X	OFF

H ... High-Pegel
 L ... Low-Pegel
 X ... Pegel beliebig (H oder L)

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Eingangsstrom	$-I_I$		16	mA
Ausgangsspannung	U_Y		50	V
Betriebsspannung	U_{CC}	0	7	V
Eingangsspannung	U_I	-0,15 ¹⁾	U_{CC} ²⁾	V
Ausgangsstrom je Treiber	I_Y		1,3 ²⁾ 1,8 ³⁾	A
Ausgangsspitzenstrom je Treiber	I_{YM}		2,5	A
Treiber $t_{on} \leq 10$ ms, $T_V \leq 1$ % ⁴⁾				
Diodenflußstrom je Diode	I_F	0	1,8	A
Diodensperrspannung	U_R	0	50	V
Ausgangssubstratstrom, gesamt	$-I_{sub}$		360	mA
Verlustleistung je Treiber ⁵⁾	P_T	0	3,25	W
Verlustleistung je Diode ⁵⁾	P_D	0	3,6	W

Grenzwert	Kurzzeichen	min.	max.	Einheit
Gesamtverlustleistung $T_C \leq 60$ °C ⁶⁾	P_{tot}	0	30	W
Innerer Wärmewiderstand Sperrschicht-Gehäuse	R_{thje}	0	3	K/W
Wärmewiderstand Sperrschicht-Umgebung	R_{thja}		40	K/W
Sperrschichttemperatur	T_j		150	°C

- 1) Eine Unterschreitung dieses Wertes ist zulässig, wenn der Eingangsstrom $-I_I$ auf max. 16 mA begrenzt wird
- 2) Mehr als 2 Treiber sind gleichzeitig leitend
- 3) Höchstens 2 Treiber (Treiber 1 und 4, 2 und 4, 1 und 3 oder 2 und 3) sind gleichzeitig leitend
- 4) Tastverhältnis $T_V = t_{on} : t_{off} = 0,01$
- 5) Statische Dauerverlustleistung
- 6) T_C ... Gehäusetemperatur

Betriebsbedingungen

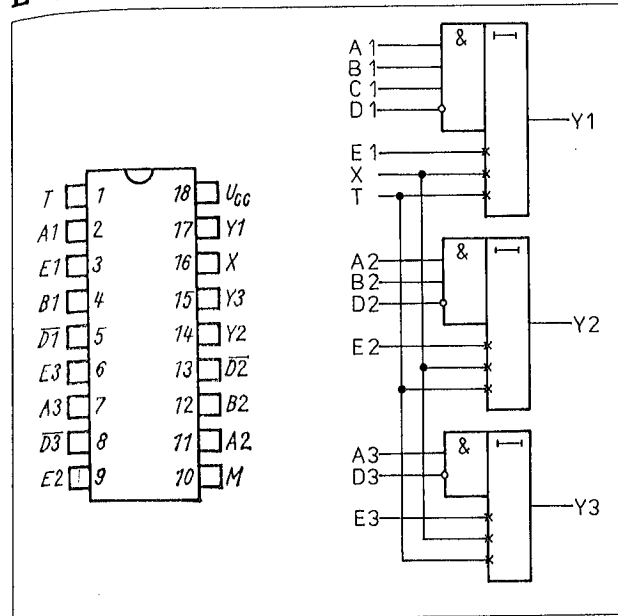
Kennwert	Kurzzeichen	min.	max.	Einheit
Ausgangsspannung	U_Y		46	V
Betriebsspannung	U_{CC}	4,5	5,5	V
Eingangsspannung High	U_{IH}	2,0		V
Eingangsspannung Low	U_{IL}		0,8	V
Ausgangsstrom je Treiber	I_Y		1,1 ¹⁾ 1,5 ²⁾	A
Diodenflußstrom	I_F	0	1,5	A
Diodensperrspannung	U_R	0	46	V
Ausgangssubstratstrom	$-I_{sub}$		300	mA
Verlustleistung je Treiber ³⁾	P_T	0	2,4	W
Verlustleistung je Diode ³⁾	P_D	0	2,7	W
Betriebstemperaturbereich	T_a	0	70	°C

- 1) Mehr als 2 Treiber sind gleichzeitig leitend
- 2) Höchstens 2 Treiber (Treiber 1 und 4, 2 und 4, 1 und 3 oder 2 und 3) sind gleichzeitig leitend
- 3) Statische Dauerverlustleistung

Ausgewählte Kennwerte ($U_{CC} = 5 \text{ V}$, $T_a = 25 \text{ }^\circ\text{C} - 5 \text{ K}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Eingangsstrom High	$+I_{IH}$	$U_{IH} = 2,4 \text{ V}$, Y und D offen			10	μA
Eingangsstrom Low	$-I_{IL}$	$U_{IL} = 0,4 \text{ V}$, Y und D offen			20	μA
Ausgangssättigungsspannung		(jeweils nur 1 Treiber leitend) $U_{CC} = 4,5 \text{ V}$, $U_{IH} = 2 \text{ V}$, D offen				
Ausgangsreststrom	U_{Ysat}	$I_Y = 0,6 \text{ A}$		1,3		V
	U_{Ysat}	$I_Y = 1,0 \text{ A}$		1,5		V
	U_{Ysat}	$I_Y = 1,5 \text{ A}$		1,7		V
Diodenflußspannung	I_{YR}	$U_{IL} = 0,8 \text{ V}$, $U_Y = U_D = 50 \text{ V}$, $U_{EN} = 2 \text{ V}$		1		mA
	U_F	(jeweils nur 1 Diode leitend) $U_{IL} = 0,4 \text{ V}$, $U_D = 0 \text{ V}$,				
	U_F	$I_Y = 1,0 \text{ A}$		1,6		V
Diodensperrstrom	I_R	$I_Y = 1,5 \text{ A}$ (jeweils nur 1 Diode)			100	μA
		$U_{IL} = 0,4 \text{ V}$, $U_Y = 0 \text{ V}$, $U_D = 50 \text{ V}$				
Stromaufnahme	I_{CC}	$U_{IL} = 0,4 \text{ V}$, $U_{IH} = 2,4 \text{ V}$ Y und D offen			20	mA

E 412 D Treiber, kurzschlußfest, Tristate-Ausgänge



Bezeichnung der Anschlüsse

- 1, 4 Oszillator
- 2, 3 Frequenzkorrektur
- 5 Lampentreiberausgang 1
- 6 C für Schwingunterdrückung
- 7 Lampentreiberausgang 2
- 8 Masse
- 9 Relais-treiberausgang
- 10 Lampentreiberausgang 3
- 11 Stabilisierte Spannung
- 12 Start/Stop
- 13 Sperre für Verdopplung
- 14 Einstellung Komparatorschwelle
- 15 Eingang Verstärker für Lampenkontrolle
- 16 Betriebsspannung U_{CC}

Anschlußbelegung und Übersichtsschaltplan

Typstandard: TGL 39000 Bauform: DIP-18, Plast (Bild 6)

Kurzschlußfester Treiberschaltkreis mit 3 AND-Gattern, Störunterdrückung und Tristate-Ausgängen.

Logische Funktion:

$$Y1 = A1 \times B1 \times \overline{D1}$$

$$Y2 = A2 \times B2 \times \overline{D2}$$

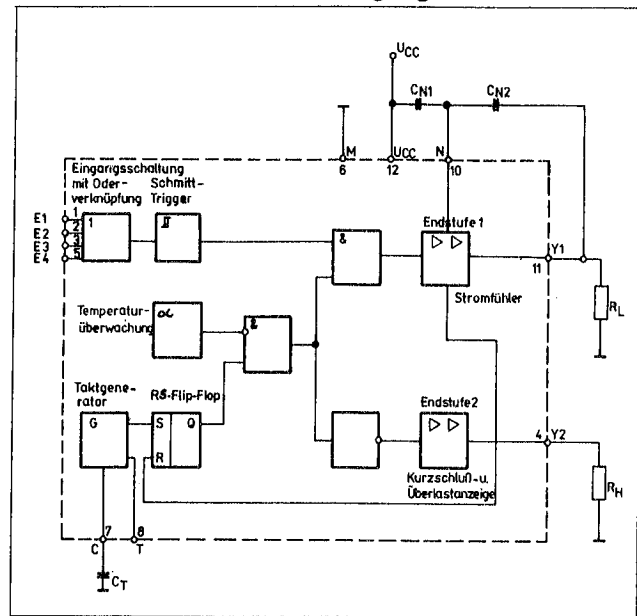
$$Y3 = A3 \times \overline{D3}$$

H an T = Tristate

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		14		32	V
Spannung an X	U_X		0		30	V
Eingangsspannung an A, B, C, D	U_{IL}		-0,15		5	V
	U_{IH}		7,5		44	V
Eingangsspannung an T	U_{ITL}		-0,15		0,8	V
	U_{ITH}		2,0		5,5	V
Ausgangslastfaktor	N_O				20	
Kurzschlußstrom	$-I_{OSH}$				22	mA

E 435 E Kurzschlußfester Leistungstreiber mit offenem Emitterausgang



- Bezeichnung der Anschlüsse**
- 1 Eingang E1
 - 2 Eingang E2
 - 3 Eingang E3
 - 4 Ausgang-Kurzschluß-bzw. Überlastungsanzeige Y2
 - 5 Eingang E4
 - 6 Masse M
 - 7 Anschluß für Kondensator des Taktgenerators C
 - 8 Ausgang Taktgenerator T
 - 10 Anschluß für Schwingungsunterdrückung N
 - 11 Ausgang Leistungstreiber Y
 - 12 Betriebsspannung U_{CC}

Übersichtsschaltplan

Typstandard: TGL 37019

Bauform: DIP-12, Plast mit Kühlkörperanschluß (Bild 17)

Kurzschlußfester Leistungstreiber mit offenem Emitterausgang (Last zwischen Y1 und Masse). Im Kurzschlußfall wird der Laststrom automatisch abgeschaltet und periodisch mit Hilfe eines eingebauten Taktgenerators überprüft, ob der Kurzschluß noch besteht. Der Schaltkreis besitzt 4 Eingänge mit Schmitt-Trigger-Charakteristik, die ODER-verknüpft sind.

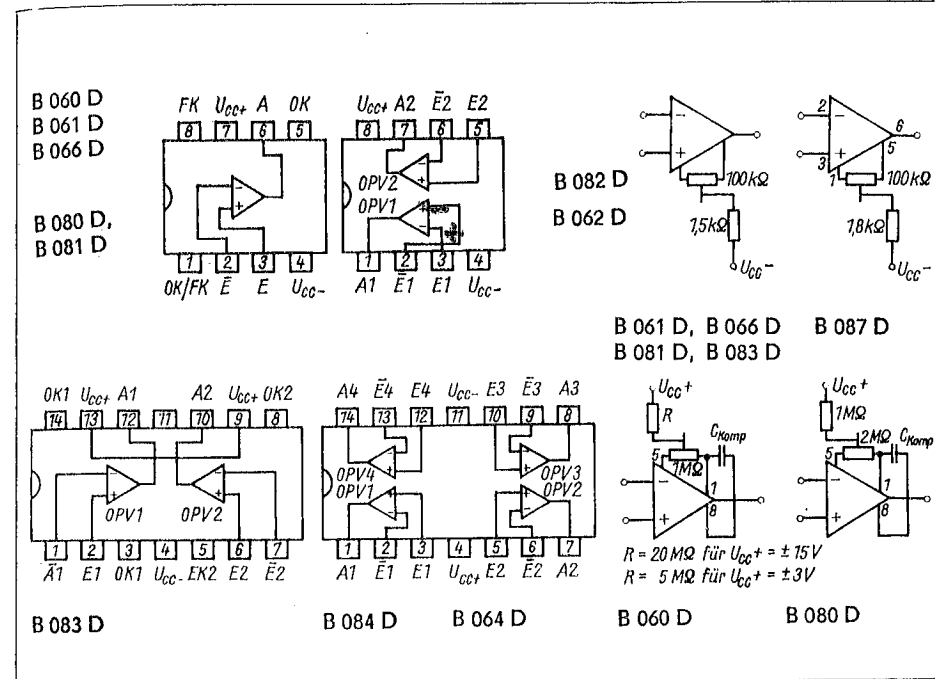
Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		11,4		32	V
Stromaufnahme	I_{CC}				12	mA
Eingangsspannung	U_{IEL}	Y1 = L	0		6	V
		Y1 = H	8,5		32	V
Ausgangsstrom Y1 (für Glühlampen)	$-I_{OHY1}$				450	mA
					190	mA
Ausgangsstrom Y2	$-I_{OHY2}$				12	mA

Operationsverstärker

- B 060 D bis B 066 D
- B 060 SD bis B 066 SD
- B 060 SG bis B 066 SG
- B 080 D bis B 084 D

Kleinleistungs-BIFET-Operationsverstärker



Anschlußbelegung und Einsatzschaltung

Typstandard: TGL 39490

Bauform B 060 D, B 061 D, B 062 D, B 066 D,

B 080 D, B 081 D, B 082 D:

DIP-8, Plast (Bild 2)

Bauform B 064 D, B 083 D, B 084 D:

DIP-14, Plast (Bild 4)

Bauform B 060 SD/SG bis B 066 SD/SG:

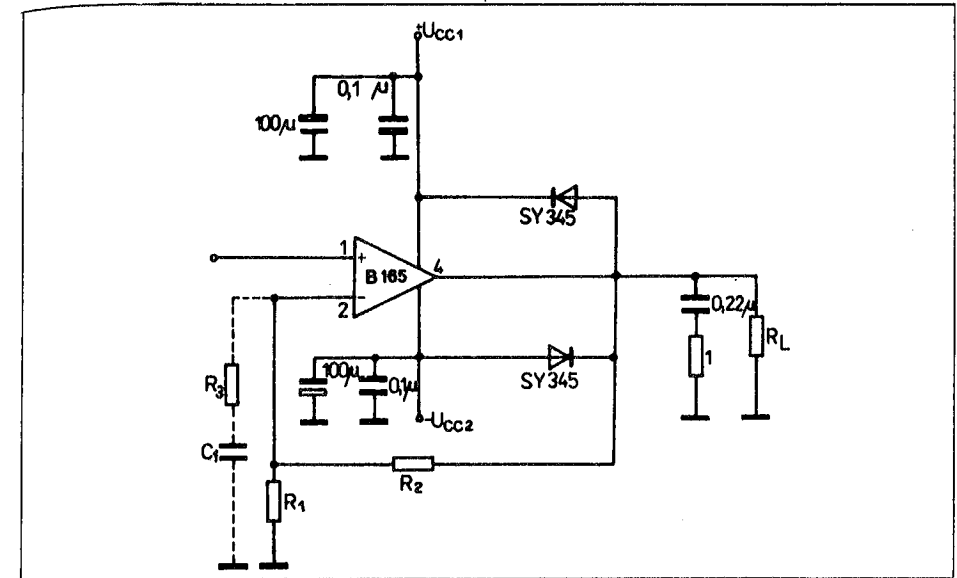
SO-8 (Bild 27)

BIFET-Operationsverstärker mit Sperrschicht-Feldeffekttransistoren in der Eingangsstufe, hohem Eingangswiderstand (10^{12} Ohm), kleinen Offset- und sehr kleinen Basisströmen, Kurzschlußsicherheit bei Einhaltung der maximalen Verlustleistung, Latch-up-geschützt, intern frequenzkompensiert (außer B 060 D, B 080 D), extern offsetabgleichbar (außer B 062 D, B 064 D, B 082 D, B 084 D), Stromaufnahme bei B 066 D extern steuerbar.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		± 5		± 18	V
Stromaufnahme je Verstärker	I_{CC}	B 060 D ... B 066 D			250	μ A
Stromaufnahme je Verstärker	I_{CC}	B 080 D ... B 084 D			2,8	mA
Eingangsoffsetspannung	U_{IO}	D - Typ			15	mV
	U_{IO}	Dm, Dt - Typ			6	mV
	U_{IO}	Dp - Typ			3	mV
Eingangsoffsetstrom	I_{10}	D - Typ			5	nA
	I_{10}	B 060 D ... B 066 D			3	nA
	I_{10}	Dm-, Dp- Typ			10	nA
Eingangsoffsetstrom	I_{10}	D - Typ			200	pA
	I_{10}	B 080 D ... B 084 D			100	pA
	I_{10}	Dm-, Dp-, Dt- Typ				
Differenzeingangsspannung	U_{ID}		-30		30	V
Gleichtakteingangsspann.	U_{IC}		$-U_{CC2}+4$		$U_{CC1}-4$	V
Gleichtaktunterdrückung	CMR	D - Typ	70			dB
	CMR	Dm-, Dp-, Dt-Typ	80			dB

B 165 H, V 3,5 A-Leistungsoperationsverstärker



Applikationsbeispiel:
Leistungsoperationsverstärker

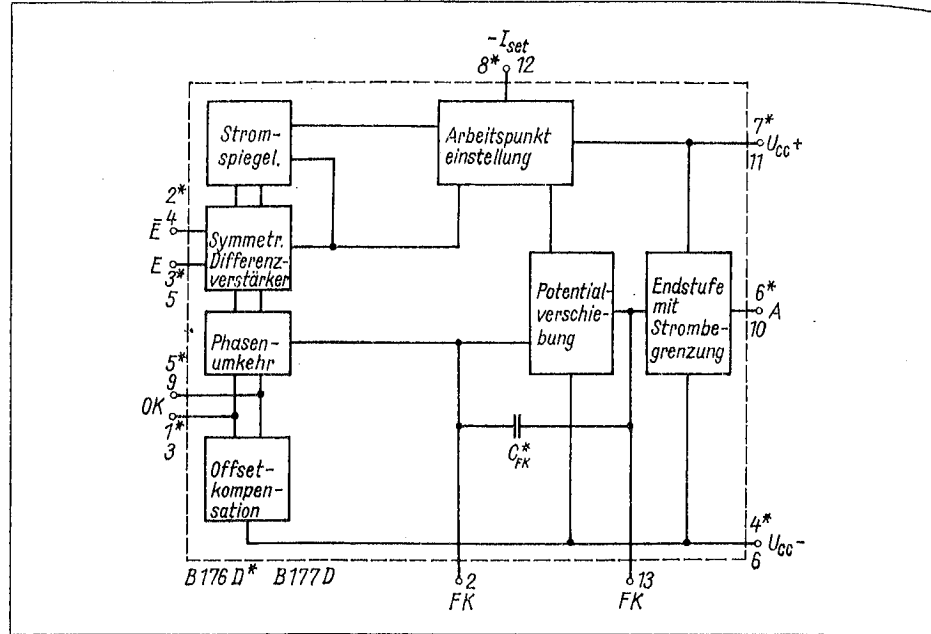
Typstandard: TGL 42578
Bauform B 165 H: TO-220 5 H (Bild 19)
Bauform B 165 V: TO-220 5 V (Bild 20)

Leistungsoperationsverstärker mit großer Verstärkung und hoher Brummspannungs- und Gleichtaktunterdrückung, interner Frequenzkompensation Thermoschutzschaltung und interner Ausgangsstrombegrenzung.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	$-U_{CC2}$		6		18	V
Eingangsspannung	U_{CC1}		0		$U_{5/3}$	
Differenzeingangsspannung	$U_{1/3}, U_{2/3}$				30	V
Ausgangsspitzenstrom	$ \Delta U_1 $				3,5	A
Verlustleistung	\hat{I}_C				20	W
Betriebstemperaturbereich	P_{tot}		-25		70	$^{\circ}$ C
Offene Spannungsverstärkung	T_a		76			dB
Brummspannungsunterdrückung	A_u		40			dB
Gleichtaktunterdrückung	a_{Br}		56			dB
	CMR					dB

B 176 D/B 177 D Programmierbarer Operationsverstärker



Übersichtsschaltplan

Typstandard: TGL 38979

Bauform B 176 D: DIP-8, Plast (Bild 2)

Bauform B 177 D: DIP-14, Plast (Bild 3)

Programmierbarer Operationsverstärker mit hoher Verstärkung, kleinen Offsetströmen, großem Eingangswiderstand und großer Ausgangsamplitude, Programmierbarkeit des Eingangsoffsetstromes, des Eingangsbiasstromes, des Eingangswiderstandes, der Stromaufnahme sowie der Slew-Rate mittels Steuerstrom, B 177 D extern frequenzkompensierbar.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		± 3		± 18	V
Stromaufnahme	I_{CC}	$I_{set} = 1,5 \mu A$			25	μA
Eingangsoffsetspannung	U_{I0}				6	mV
Eingangsoffsetstrom	I_{I0}	$I_{set} = 1,5 \mu A$			6	nA
Differenzeingangsspannung	$ U_{ID} $	$ U_{ID} \leq 2 U_{CC} $			30	V
Gleichtakteingangsspannung	$ U_I $	$ U_I \leq U_{CC} $			15	V
Gleichtaktunterdrückung	CMR		70			dB
Offene Spannungsverstärkung	A_{uoff}		88			dB

B 611 D /B 615 D /B 621 D

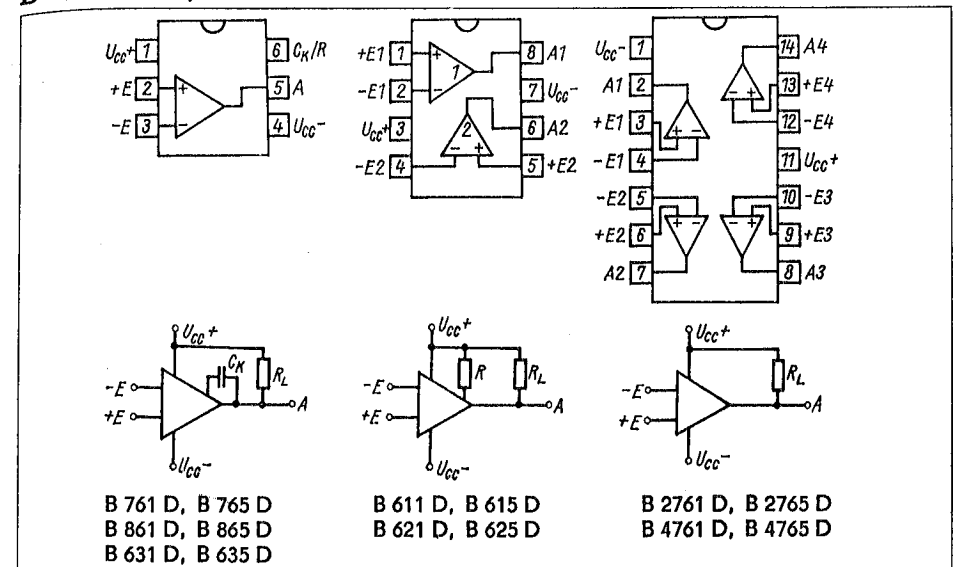
B 625 D /B 631 D /B 635 D

B 761 D /B 765 D/B 861 D/B 865 D

B 2761 D/B 2765 D/B 2765 S

B 4761 D/B 4765 D

Operationsverstärker



B 761 D, B 765 D

B 861 D, B 865 D

B 631 D, B 635 D

B 611 D, B 615 D

B 621 D, B 625 D

B 2761 D, B 2765 D

B 4761 D, B 4765 D

Anschlußbelegung und Einsatzschaltung

Typstandard: TGL 38925

Universell einsetzbare OPV mit hoher Verstärkung, kleinen Offsetgrößen, hohem Eingangswiderstand, großem Betriebsspannungs- und Aussteuerbereich, hohem Ausgangsstrom, open-collector-Ausgängen.

Ausgewählte Kennwerte

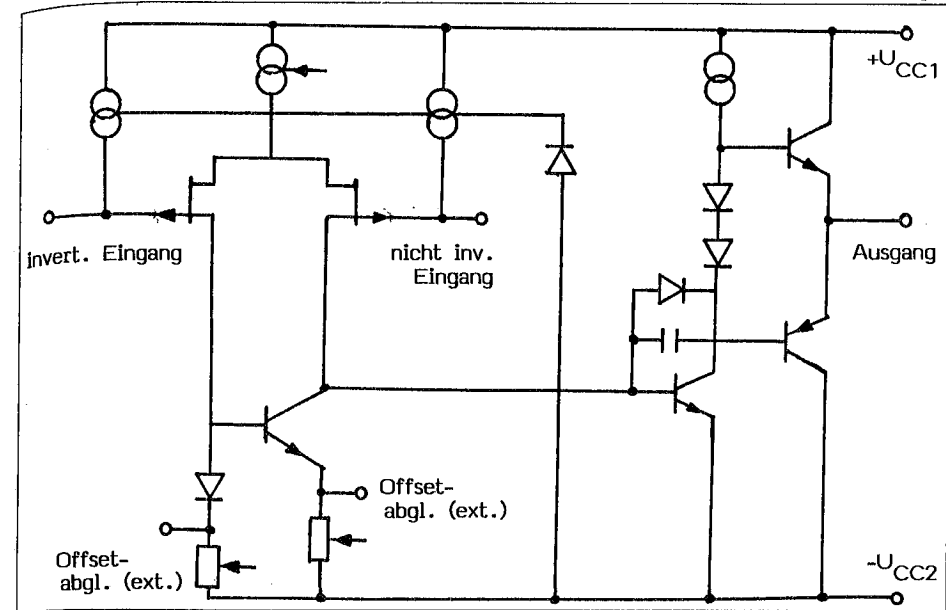
Temperaturbereich		Eingang	Ausgang	Frequenzkompensation	Bemerkung
0 bis 70 °C	-25 bis 85 °C				
B 761 D, SC	B 765 D, SG	einfach	Darlington	extern	einfache OPV
B 861 D, SC	B 865 D, SG	einfach	Darlington	extern	einfache OPV
B 611 D	B 615 D	Darlington	TTL	ohne	einfache OPV
B 621 D, SC	B 625 D, SG	einfach	TTL	ohne	einfache OPV
B 631 D	B 635 D	Darlington	Darlington	extern	einfache OPV
B 2761 D, SC	B 2765 D, SG	einfach	Darlington	intern	doppelte OPV
B 4761 D	B 4765 D	einfach	Darlington	intern	vierfache OPV

offene Spannungsverstärkung $A_{uoff} > 75$ dB

Typ	Art	Betriebsspannung (V)	Stromaufnahme (mA)	Eing.-offsetspann. (mV)	Eing.-offsetstrom (nA)	Diff.-eing.-spann. (V)	Gleichtakt- eing.- spann. (V)	Gleichtakt- takt- unter- drück. (dB)	Ausg.- strom (mA)	Betriebs- temp.- bereich (°C)	Bauform
B 611 D	einf.	+2 ... +15	1,5	+15	+25	+13	+13	60	70	0 ... 70	1 (DIP-6), 27 (SO-8)
B 615 D	einf.	+2 ... +15	1,5	+15	+25	+13	+13	60	70	-25 ... 85	1 (DIP-6), 27 (SO-8)
B 621 D, SC	einf.	+2 ... +15	2,5	+7,5	+300	+15	+13	60	70	0 ... 70	1 (DIP-6), 27 (SO-8)
B 625 D, SG	einf.	+2 ... +15	2,5	+7,5	+300	+15	+13	60	70	-25 ... 85	1 (DIP-6), 27 (SO-8)
B 631 D	einf.	+2 ... +15	2,5	+15	+25	+13	+13	60	70	0 ... 70	1 (DIP-6), 27 (SO-8)
B 635 D	einf.	+2 ... +15	2,5	+15	+25	+13	+13	60	70	-25 ... 85	1 (DIP-6), 27 (SO-8)
B 761 D, SC	einf.	+1,5 ... +18	2,5	+6	+300	+18	+12	65	70	0 ... 70	1 (DIP-6), 27 (SO-8)
B 765 D, SG	einf.	+1,5 ... +18	2,5	+6	+300	+18	+12	65	70	-25 ... 85	1 (DIP-6), 27 (SO-8)
B 861 D, SC	einf.	+1,5 ... +10	1,5	+10	+300	+10	+8	60	70	0 ... 70	1 (DIP-6), 27 (SO-8)
B 865 D, SG	einf.	+1,5 ... +10	1,5	+10	+300	+10	+8	60	70	-25 ... 85	1 (DIP-6), 27 (SO-8)
B 2761 D, SC	dopp.	+2 ... +15	1,5	+6	+300	+15	+12	65	70	0 ... 70	2 (DIP-8), 27 (SO-8)
B 2765 D, SG	dopp.	+2 ... +15	1,5	+6	+300	+15	+12	65	70	-25 ... 85	2 (DIP-8), 27 (SO-8)
B 4761 D	vierf.	+2 ... +15	3	+6	+300	+15	+12	65	70	0 ... 70	4 (DIP-14)
B 4765 D	vierf.	+2 ... +15	3	+6	+300	+15	+12	65	70	-25 ... 85	4 (DIP-14)

B 411 DD Präzisions-BIFET-Operationsverstärker

* In Entwicklung *



Übersichtsschaltplan

Typstandard: TGL 45656

Bezeichnung der Anschlüsse

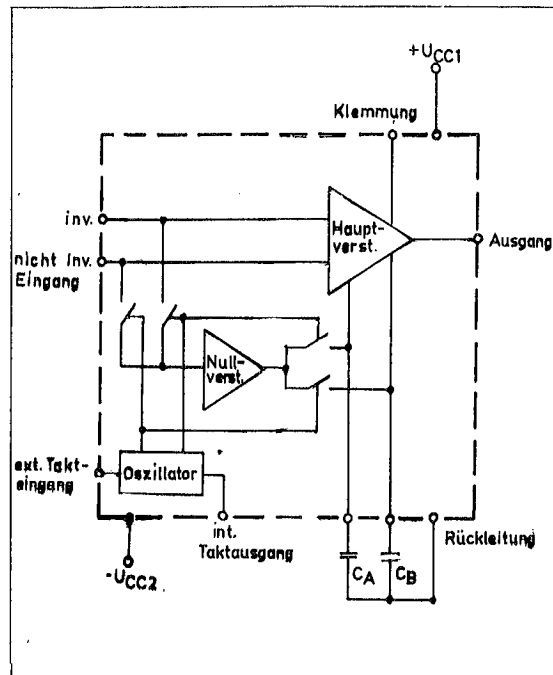
Bauform: DIP-8, Plast (Bild 2)

1	Offsetabgleich	5	Offsetabgleich
2	invertierender Eingang	6	Ausgang
3	nichtinvertierender Eingang	7	positive Betriebsspannung U_{CC1}
4	negative Betriebsspannung U_{CC2}	8	nicht belegt

Der B 411 DD ist ein integrierter Operationsverstärker in bipolarer Technik mit Sperrschichtfeldeffekttransistoren in der Eingangsstufe. Der Arbeitsstrom der Differenzeingangsstufe und die Eingangsoffsetspannung werden auf dem Chip auf geringe Drift und minimale Offsetspannung abgeglichen. Die Temperaturabhängigkeit des Eingangsbiastromes wird weitgehend intern kompensiert. Der B 411 DD ist mit dem B 081 D und dem B 061 D voll Pin-kompatibel. Die Offsetspannung ist extern abgleichbar. Die Type ist intern für eine Verstärkung von 1 kompensiert.

Eigenschaften

- hoher Eingangswiderstand,
- geringe Eingangskapazität,
- geringe Offsetdrift,
- weitgehend temperaturunabhängige Bias- und Offsetströme,
- großer Bereich für die Differenz- und Gleichtaktunterdrückung,
- Latch-up-Freiheit.



Bezeichnung der Anschlüsse

- 1 Anschluß Kondensator $C_{EXT B}$
- 2 Anschluß Kondensator $C_{EXT A}$
- 3 NC (Abschirmung)
- 4 invertierender Eingang
- 5 nichtinvertierender Eingang
- 6 NC (Abschirmung)
- 7 negative Betriebsspannung U_{CC2}
- 8 Rückleitung-Kondensatoren
- 9 Ausgangsklemmung
- 10 Ausgang
- 11 positive Betriebsspannung U_{CC1}
- 12 interner Taktausgang
- 13 externer Taktausgang
- 14 Umschaltung INT/EXT

Bauform:
DIP-14, Plast (Bild 3).

Übersichtsschaltplan

Der U 7650 DD erreicht seine extrem niedrige Offsetspannung durch den Vergleich der Spannungen am invertierenden und nichtinvertierenden Eingang über einen Null-Verstärker. In zwei extern anzuschließenden Kondensatoren wird die Korrekturspannung gespeichert. Eine Klemmschaltung im Rückkopplungsnetzwerk reduziert die Verstärkung des Hauptverstärkers bevor der maximale Ausgangspegel erreicht wird.

Der U 7650 DD ist intern für eine Verstärkung von 1 kompensiert.

Grenzwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
positive Betriebsspannung	U_{CC1}	0	9	V
negative Betriebsspannung	$-U_{CC2}$	0	9	V
Takteingangsspannung	U_{Ich}	$-U_{CC2}$	U_{CC1}	V
Gleichtakteingangs- spannung	U_{IC}	$-(U_{CC2} + 0,3)$	$U_{CC1} + 0,3$	V
Lagertemperatur	T_{stg}	-55	150	°C
Sperrschichttemperatur	T_j		125	°C

Ausgewählte Kennwerte

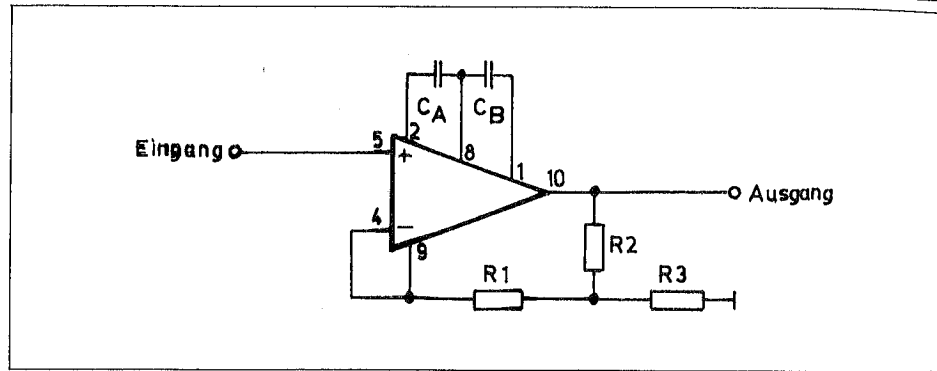
Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
positive Betriebsspannung	U_{CC1}		5		18	V
negative Betriebsspannung	$-U_{CC2}$		5		18	V
Gleichtakteingangs- spannung	U_{IC}		$-(U_{CC2} + 4)$		$U_{CC1} - 2$	V
Betriebstemperaturbereich	T_a		-10		70	°C
Ausgangsstrom	I_O				20	mA
Stromaufnahme	I_{CC}	$R_L \geq 100 \text{ KOhm}$		1,8	2,8	mA
Eingangsoffsetstrom	$I_{IO}^{1)}$			5	50	pA
Eingangsbiasstrom	$I_{IB}^{1)}$			40	400	pA
offene Spannungs- verstärkung	$A_{Uoff}^{1)}$	$U_O = \pm 10 \text{ V}$ $R_G = 10 \text{ KOhm}$	100	115		dB
Gleichtaktunterdrückung	$CMR^{1)}$	$U_I = \pm 10 \text{ V}$ $R_G = 10 \text{ KOhm}$	86	110		dB
Betriebsspannungs- unterdrückung	$SVR^{1)}$	$\Delta U_{CC} = 20 \text{ V}$ $R_G = 10 \text{ KOhm}$	86	110		dB
Eingangsoffsetspannung	$U_{IO}^{2)}$	$R_G = 10 \text{ KOhm}$		160	500	μV
max. Ausgangsspannungs- bereich	$U_{OSS}^{2)}$	$R_L = 10 \text{ KOhm}$ $R_L = 2 \text{ KOhm}$	24	27	23,5	V
offene Spannungsver- stärkung	$A_{Uoff}^{2)}$	$U_O = \pm 10 \text{ V}$ $R_L = 10 \text{ KOhm}$	100	115		dB
Gleichtaktunterdrückung	CMR	$U_I = 10 \text{ V}$ $R_G = 10 \text{ KOhm}$	86	110		dB
Betriebsspannungs- unterdrückung	SVR	$U_{CC} = \pm 8 \text{ V bzw.}$ $U_{CC} = \pm 18 \text{ V}$ $R_G = 10 \text{ KOhm}$	86	110		dB
Transitfrequenz	f_1		2	2,5		MHz

1) gültig bei $U_{CC} = \pm 15 \text{ V}$, $T_a = -10 \text{ bis } 70 \text{ °C}$

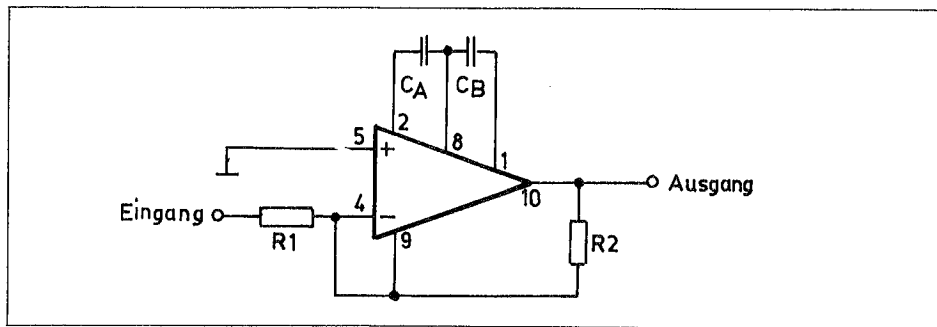
2) gültig bei $U_{CC} = \pm 15 \text{ V}$, $T_a = 25 \text{ °C} \pm 5 \text{ K}$

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
positive Betriebsspannung	U_{CC1}		2,5		8	V
negative Betriebsspannung	$-U_{CC2}$		2,5		8	V
Umgebungstemperatur	T_a		-10		70	°C
Eingangsoffsetspannung	U_{IO}			5	20	μ V
Ausgangsspannungsbereich	U_{OSS}		$\pm 4,7$			V
offene Spannungsverstärkung	A_{Uoff}		110	140		dB
Gleichtaktunterdrückung	CMR		110	130		dB
Betriebsspannungsunterdrückung	SVR		110	130		dB
Stromaufnahme ohne Last	I_{CC}			1,4	2,0	mA
Taktfrequenz (intern)	f_{ch}			200		Hz



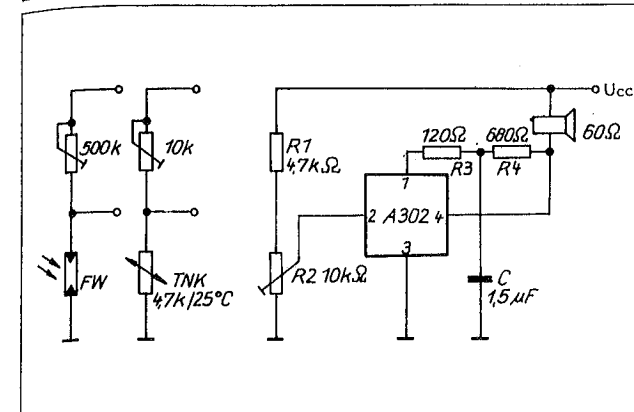
Applikationsschaltung: invertierender Verstärker



Applikationsschaltung: nichtinvertierender Verstärker

Sensor- und Initiatorschaltkreise

A 302 D Schwellspannungsschaltkreis



Bezeichnung der Anschlüsse

- 1 Betriebsspannung
- 2 Eingang
- 3 Masse
- 4 Ausgang

Applikationsbeispiel: Tongenerator/akustischer Signalgeber mit A 302 D

Typstandard: TGL 32537

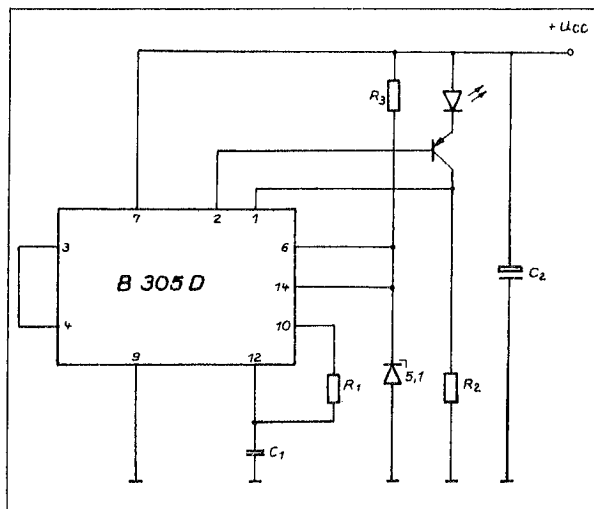
Bauform: DIP-4, Plast (Bild 115)

Elektrischer Schalter mit betriebsspannungsproportionaler Schwellenspannung, hochohmigem Eingang, Relaisausgang, Betriebsspannungs-Verpolungsschutz, zur Verwendung für die Verschlusszeitsteuerung elektronischer Kameras sowie beliebige Generator- und Initiatorfunktionen.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		2,3		6,3	V
Stromaufnahme	I_{CC}		2,7		5	mA
Betriebstemperaturbereich	T_a		-10		55	°C
Ausgangslaststrom	I_{OL}				60	mA
Lastinduktivität	L_L				2	H
Schaltverzögerungszeit	t_{V1}				1,3	μ s
Flankensteilheit	$t_r; t_f$				45	ns

B 303 D/B 304 D/B 305 D/B 306 D Initiatorschaltkreis
B 303 SF/B 304 SF/B 305 SF/B 306 SF



Applikationsbeispiel: Fotoelektrische Sender

Typstandard: TGL 42467

Bauform B 303 D, B 304 D, B 305 D: DIP-14, Plast
(Bild 3)

Bauform B 303 SF, B 304 SF, B 305 SF: SO-14
(Bild 28)

Bauform B 306 D: DIP-8, Plast (Bild 2)

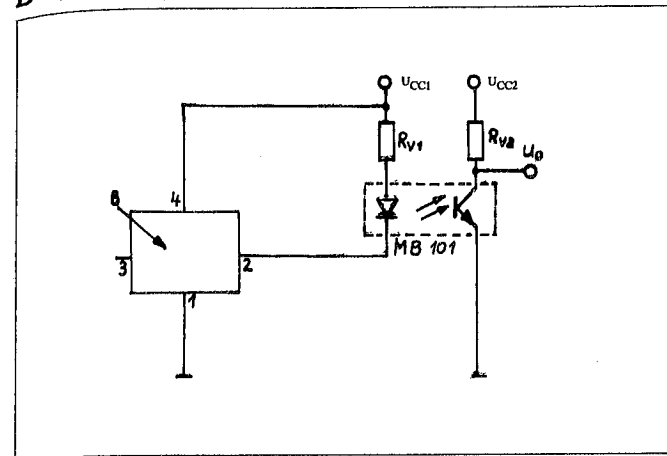
Bauform B 306 SF: SO-8 (Bild 27)

Initiatorschaltkreise zur Realisierung von induktiven fotoelektrischen und kapazitiven Initiatoren mit automatischer Ausgangskurzschlußstrombegrenzung bei 130 mA; Tristate-Programmierungseingang bei B 303 D, B 304 D, B 305 D für die möglichen Zustände: Grundhysterese, 10fache bzw. stufenlos einstellbare Hysterese (stufenlos bei B 303 D, B 304 D); Ausgänge intern mit Freilaufdioden für induktive Last beschaltet (außer B 303 D); LED-Schaltzustandsanzeige bei B 305 D.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung B 303 D	U_{CC}	B 304 D, B 306 D	4,75		30	V
	U_{CC}	B 305 D	9		30	V
Verlustleistung je Einzeltransistor T1	P_{VT1}	B 303 D, B 304 D, B 305 D			300	mW
Ausgangsstrom	I_{OL}				70	mA

B 451 G/B 452 G/B 453 G Haltastenschaltkreise



Bezeichnung der Anschlüsse

- 1 Masse
- 2 Ausgang
- 3 Freigabeeingang
- 4 Betriebsspannung U_{CC}

Applikationsbeispiel: Schalten eines Optokopplers

Typstandard: TGL 38658

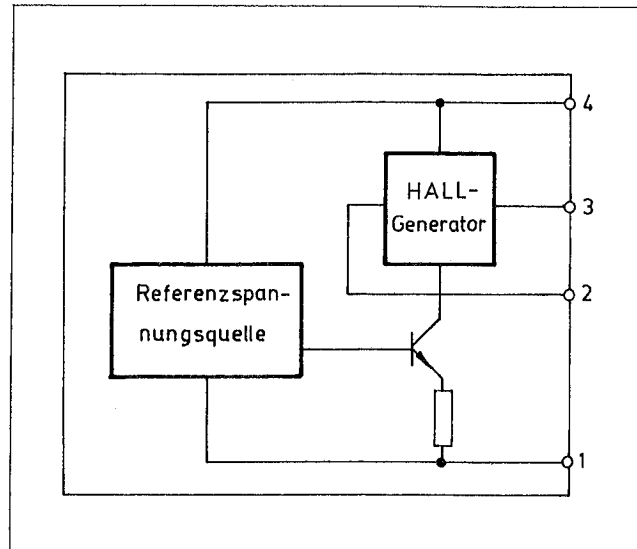
Bauform: SIL-4, Plastflächgehäuse (Bild 25)

Magnetisch betätigte kontaktlose Schalter mit zwei statischen gleichphasigen Ausgängen auf Basis "Hall-Effekt".

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}	B 451 G	4,75		27	V
	U_{CC}	B 452 G	4,75		18	V
	U_{CC}	B 453 G	4,75		5,25	V
Stromaufnahme	I_{CC}	$B \leq 75$ mT			6	mA
	I_{CC}	$B \leq 5$ mT			3	mA
Einschaltinduktion	B_E				75	mT
Ausschaltinduktion	B_A	B 451 G/B 452 G	10			mT
$U_{CC} = 5$ V						
$U_{CC} = 27$ V	B_A	B 451 G	5			mT
$U_{CC} = 15$ V	B_A	B 452 G	5			mT
$U_{CC} = 5$ V	B_A	B 453 G	5			mT
Hysterese	D		4		24	mT
Ausgangsstrom	I_{OL}				30	mA

B 460 G Analog-Hallschaltkreise



Bezeichnung
der Anschlüsse

- 1 Masse
- 2/3 HALL-Ausgangs-
spannung
- 4 Betriebsspannung

Applikationsbeispiel: Instrumentationsverstärker mit B 084 D

Typstandard: TGL 26713

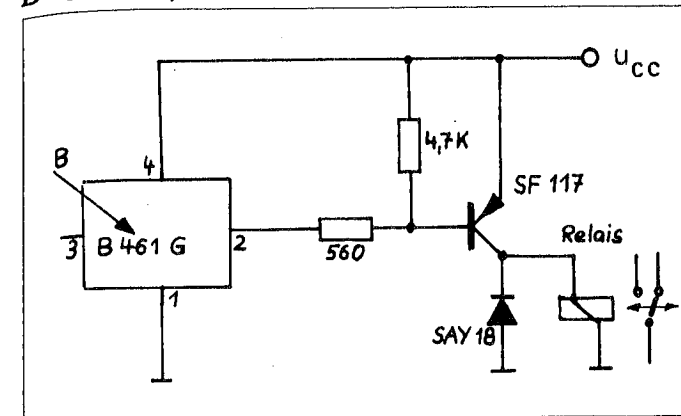
Bauform: SIL-4, Plastflachgehäuse (Bild 25)

Integrierter Hall-Generator mit intern geregelttem Steuerstrom, der eine dem angelegten Magnetfeld proportionale Ausgangsspannung liefert. Nullpunkt und Verstärkung müssen durch externe Verstärkerbeschaltung eingestellt werden.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,75		18	V
Stromaufnahme	I_{CC}	$B = 0 \text{ mT}$			3,5	mA
Hall-Offsetspannung	U_{OO}	$B = 0 \text{ mT}$	-6		6	mV
Hall-Spannung	U_O	$B = 100 \text{ mT}$, $R_L = 100 \text{ k}\Omega$	12		16,2	mV
Steilheit	U_O	$ B < 100 \text{ mT}$	0,1			$\frac{\text{mV}}{\text{mT}}$
Linearitätsfehler	$ E_L $				3	%

B 461 G/B 462 G Halltastenschaltkreise



Bezeichnung
der Anschlüsse

- 1 Masse
 - 2 Ausgang
 - 3 Freigabeeingang
 - 4 Betriebsspannung
- U_{CC}

Applikationsbeispiel: Schalten eines pnp-Transistors

Typstandard: TGL 38658

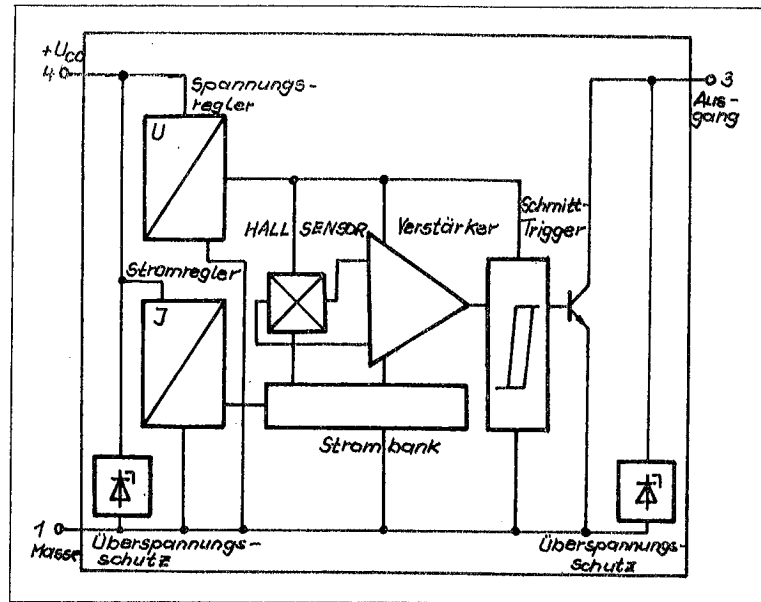
Bauform: SIL-4, Plastflachgehäuse (Bild 25)

Kontaktlose magnetische Schalter auf Basis "Halleffekt", mit Freigabeeingang und "open-collector-Ausgang"; zur Hauptverwendung als prellfreier, nichtrastender Schalter in der "Halltaste" sowie universell für beliebige durch ein Magnetfeld auszulösende Schaltfunktionen einsetzbar.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}	B 461 G	4,75		5,25	V
	U_{CC}	B 462 G	4,75		18	V
Stromaufnahme	I_{CC}				5	mA
Ausgangsstrom	I_{OL}				16	mA
Betriebstemperaturbereich	T_a		0		70	$^{\circ}\text{C}$
Einschaltinduktion	B_E				80	mT
Ausschaltinduktion	B_A		3			mT
magnetische Hysterese	B_H		4			mT
Ausgangsspannung	U_O	B 461 G	-0,5		7	V
	U_O	B 462 G	-0,5		18	V
Verzögerungszeit	t_{PLH}				4	μs
	t_{PHL}				3	μs

B 466 GA Hall-IS für Kfz-Zündanlagen



Bezeichnung der Anschlüsse

- 1 Masse
- 2 nicht angeschlossen
- 3 Ausgang
- 4 Betriebsspannungsanschluß

Übersichtsschaltplan

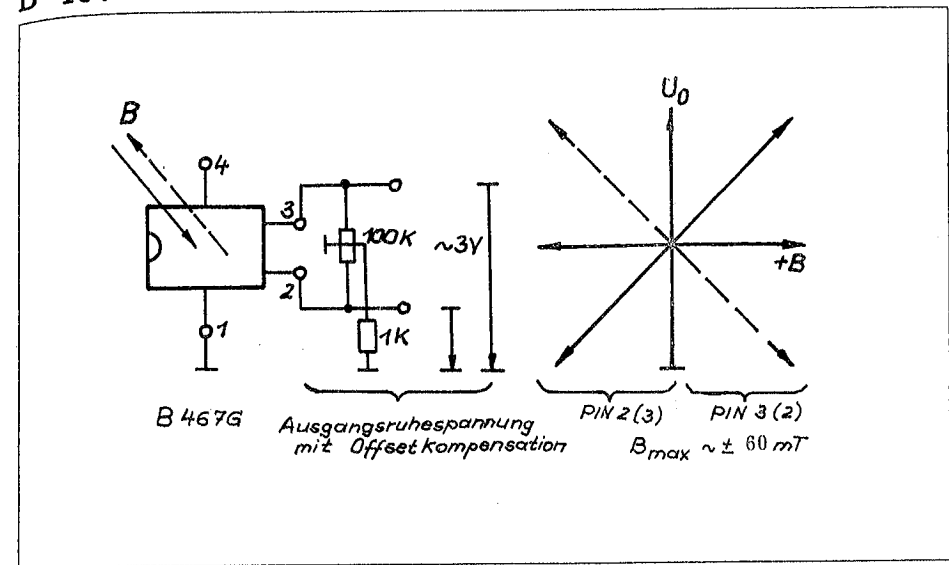
Bauform: SIL-4, Plastflachgehäuse (Bild 25)

Kontaktloser magnetischer Schalter für ein Magnetfeld mit wechselnder Polarität mit integrierter Regel- und Schutzschaltung sowie interner Hysterese für prellfreies Schalten. Haupteinsatzgebiet als Hall-Zündgeber für Ottomotoren, aber auch für industrielle Elektronik.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,5		12	V
Betriebstemperaturbereich	T_a		-25		130	°C
Stromaufnahme	I_{CC}	$B \geq 3 \text{ mT}$			14	mA
Einschaltinduktion	B_E				30	mT
Ausschaltinduktion	B_A		-30			mT
magnetische Hysterese	B_H		4		20	mT
Ausgangsspannung	U_{OL}	$B_E \geq 30 \text{ mT}$ $I_{OL} = 16 \text{ mA}$			0,4	V
Verzögerungszeit	t_{PLH}				2	μs
	t_{PHL}				1	μs

B 467 G Linearer Hall-Schaltkreis



Applikationsbeispiel: B 467 G mit typischer Beschaltung und Ausgangskennlinie
Bauform: SIL-4, Plastflachgehäuse (Bild 25)

Bezeichnung der Anschlüsse

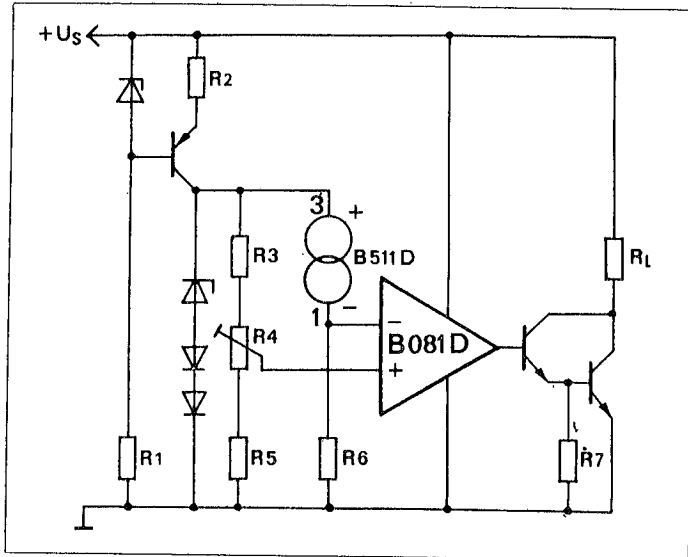
- 1 Masse
- 2/3 Ausgang
- 4 Betriebsspannung

Der B 467 G ist ein Hall-Schaltkreis mit magnetfeldproportionaler Ausgangsspannung mit hoher mechanischer Auflösung (Änderungen bis zu $1 \mu\text{m}$). Er benötigt am Ort seiner Positionierung keine äußere elektrische Beschaltung.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,5		12	V
Stromaufnahme	I_O				3	mA
Ausgangsspannung	U_O		6		28	V
Wandlungssteilheit	S	$ B \leq 60 \text{ mT}$			10	$\frac{\text{mV}}{\text{mT}}$

B 511 N Temperatur-Strom-Wandler



Bezeichnung
der Anschlüsse

- 1 Ausgang (-)
- 2 nicht belegt
- 3 Betriebsspannung (+)

Applikationsbeispiel: Thermostatregelung mit B 511 D und B 081 D

Typstandard: TGL 42935

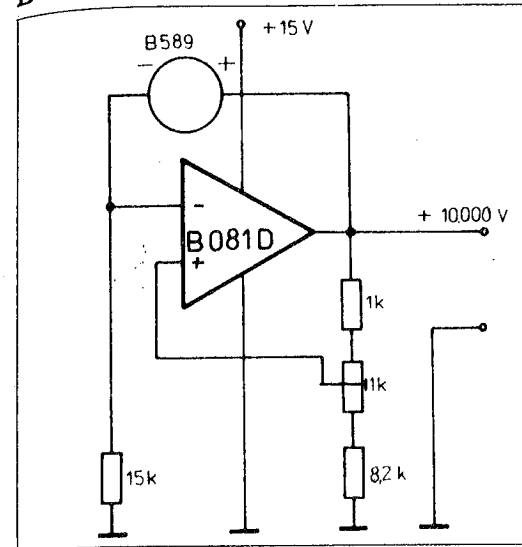
Bauform SOT-54, mittlerer Anschluß ist entfernt (Bild 23)

Temperatursensor, bestehend aus hochohmiger Konstantstromquelle mit meßtemperaturproportionalem Ausgangsstrom; geringerer Aufwand externer Beschaltung, z.B. Einsparung von Linearitätsschaltungen bzw. Präzisionsverstärkern.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4		30	V
Betriebstemperaturbereich	T_a		-55		125	°C
Toleranz des Nennwertes	$I_T - I_{T_{ref}}$	B 511 N 1	-60,6		-28,7	µA
des Temperaturstromes	$I_T - I_{T_{ref}}$	B 511 N 2	-31,3		-2	µA
	$I_T - I_{T_{ref}}$	B 511 N 3	2		30,8	µA
I_{ref} bei 25 °C = 298,2 µA	$I_T - I_{T_{ref}}$	B 511 N 4	28,2		60,8	µA
	$I_T - I_{T_{ref}}$	B 511 Nm	-3		3	µA

B 589 N 1,23 V-Referenzspannungsquelle



Bezeichnung der Anschlüsse

- 1 Eingang/Ausgang (+)
- 2 nicht belegt
- 3 Masse (-)

Applikationsbeispiel: 10 V Referenzspannungserzeuger

Typstandard: TGL 42934

Bauform: SOT-54, mittlerer Anschluß ist entfernt (Bild 23)

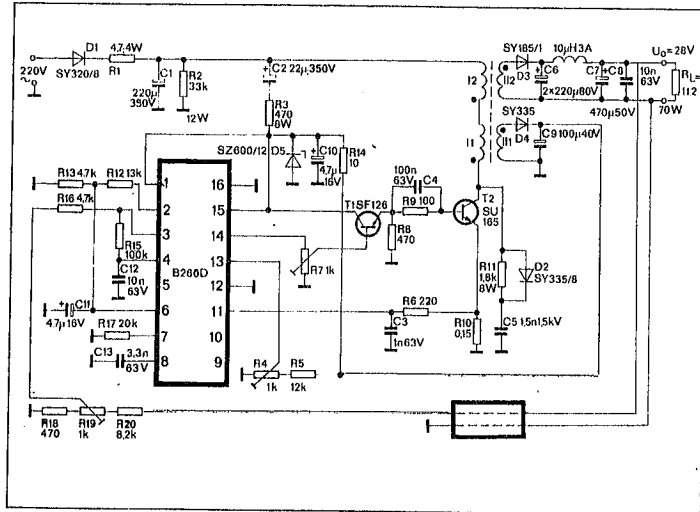
Temperaturkompensierte Zweipol-Bandgap-Referenzspannungsquelle, die eine typische 1,235 V-Spannung für Eingangsströme zwischen 50 µA und 5 mA erzeugt. Die niedrige Ausgangsimpedanz ermöglicht die Ausnutzung der max. Genauigkeit ohne externe Komponenten.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Stromaufnahme	I_{CC}		0,05		5	mA
Betriebstemperaturbereich	T_a		-25		70	°C
Ausgangsspannung	U_O	$I_{CC} = 0,5 \text{ A}$	1,2		1,25	V
Änderung der Ausgangsspannung zwischen 0,05 und 5 mA	$ U_O $		0		10	mV
Temperaturkoeffizient der Ausgangsspannung bei	$\frac{\Delta U_O}{U_O T}$					
B 589 N		$I_{CC} = 0,5 \text{ mA},$	0		100 10^{-6}	K
B 589 Nm		$T_a = 25 \text{ °C},$	0		50 10^{-6}	K
B 589 Np		$T \geq 40 \text{ K}$	0		25 10^{-6}	K
B 589 Nq			0		10 10^{-6}	K

Schaltkreise der Stromversorgungstechnik

B 260 D Ansteuerschaltkreis für Schaltnetzteile



Anwendungsbeispiel: Sperrwandlernetzteil 70 W

Typstandard: TGL 37514

Bauform: DIP-16, Plast (Bild 4)

Ansteuerschaltkreis für geregelte Sperrwandler- und Durchflußwandler-Schaltnetzteile, Regelung der Ausgangsspannung durch Pulslagenmodulation mit konstanter Frequenz, Spannungs- oder Stromspeisung, TTL-kompatible Steuereingänge.

Ausgewählte Kennwerte

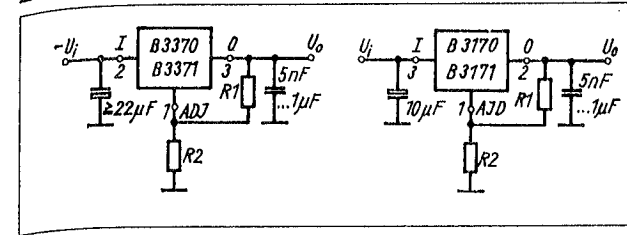
Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}	bei Spannungspeisung	10,2		18	V
Stromaufnahme	I_{CC}				13	mA
Betriebsspannung	U_{CC}	bei Stromsp. 30 mA	20		30	V
interne Referenzspannung	$U_{3,4}$		3,42		4,02	V
Stabilisierte Spannung	U_2		8		9,2	V
Tastverhältnis	V_T		0,3		0,7	V
Verlustleistung	P_{tot}				0,9	W
Betriebstemperaturbereich	T_a		-25		85	°C

Bezeichnung der Anschlüsse

- 1 Betriebsspannung UCC
- 2 Stabilisierte Spannung
- 3 Regelverstärkereingang
- 4 Verstärkerausgang/Modulatoreingang 1
- 5 Überstromschutz/Modulatoreingang 2
- 6 V_{Tmax} -Einstellung/Modulatoreingang 3
- 7 R des Sägezahn-Generators
- 8 C des Sägezahn-Generators
- 9 Synchronisationseingang des Sägezahn-Generators
- 10 Ein/Aus-Fernbedienung
- 11 Strombegrenzung
- 12 Masse
- 13 Überspannungsschutz
- 14 Ausgang (Emitter)
- 15 Ausgang (Kollektor)
- 16 Vorwärtsregelung

B 3170 V/B 3171 V
B 3370 V/B 3371 V

Positivspannungsregler
Negativspannungsregler



Bezeichnung der Anschlüsse

- B 3170 V/B 3171 V
- 1 Einstellschluß, U_{adj}
 - 2 Ausgang U_O
 - 3 Eingang U_I
- B 3370 V/B 3371 V
- 1 Einstellschluß, U_{adj}
 - 2 Eingang U_I
 - 3 Ausgang U_O

Einsatzschaltungen B 3170 V, B 3370 V
Typstandard: TGL 39704
Bauform: TO-220 (Bild 22)

Einstellbare Floating-Spannungsregler bis 1,5 A für Ein-/Ausgangsspannungsdifferenzen von 3 bis 60 V bzw. -3 bis -50 V, einer minimalen Ausgangsspannung von typ. 1,2 V, Über-temperatur-, Kurzschluß- sowie SOAR-Schutz.

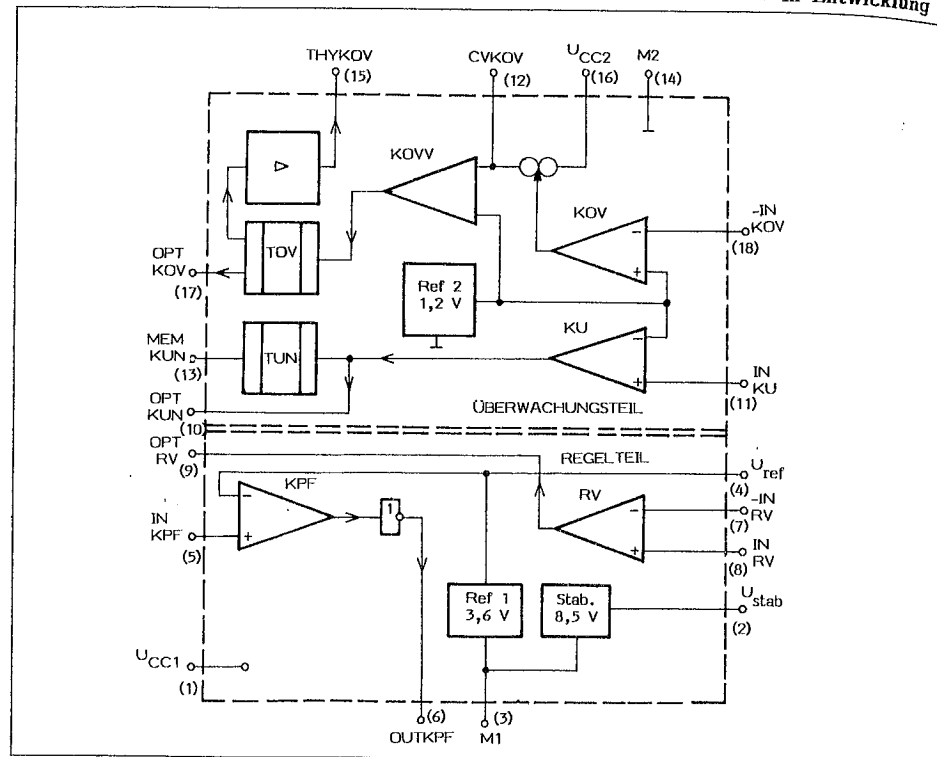
	B 3170 V B 3171 V Positivregler	B 3370 V B 3371 V Negativregler
Eingangsspannungsausregelung	$ U_{OU} $ 25 mV 35 mV	-25 mV -25 mV
Lastausregelung	$ U_{OI} $ 30 mV	30 mV
Einstellstrom	I_{adj} -100 μ A	100 μ A
Referenzspannung	$-U_{ref}$ 1,25 V	-1,25 V
Brummspannungsunterdrückung	SVR 60 dB	50 dB

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Eingangs-/Ausgangsspannungsdifferenz	U_D	B 3170 V	3		40	V
		B 3171 V	3		60	V
		B 3370 V	-3		-40	V
		B 3371 V	-3		-50	V
Ausgangskurzschlußstrom	$ I_{OS} $		1,6		3	A
Verlustleistung	P_{tot}	$T_c = 90 \text{ °C}$			15	W
Sperrschichttemperatur	T_j				150	°C
Innerer Wärmewiderstand	R_{thjc}				4	K/W

B 2600 DG Regel- und Überwachungsschaltkreis für Schaltnetzteile

* In Entwicklung *



Übersichtsschaltplan

Bauform: DIP-18, Plast (Bild 6)

Bezeichnung der Anschlüsse

1 Betriebsspannung Regelteil	10 Ausgang Optokoppler Komparator Unterspannung
2 Stabilisierte Spannung	11 Nichtinvert. Eingang Komparator Unterspannung
3 Masse Regelteil	12 Verzög. Kondensator Komparator Überspannung
4 Referenzspannung	13 Speicher Unterspannung
5 Eingang Komparator Powerfail	14 Masse Überwachungsteil/Substrat
6 Ausgang Komparator Powerfail	15 Ausgang Thyristor-Gate Komparator Überspannung
7 Invert. Eingang Regelverstärker	16 Betriebsspannung Überw.-Teil
8 Nichtinvert. Eingang Regelverst.	17 Ausgang Optokoppler Komparator Überspannung
9 Ausgang Optokoppler Regelverst.	18 Invert. Eingang Komparator Überspannung

Der B 2600 DG ist ein Ansteuerschaltkreis, der für den Einsatz im Sekundärkreis von Schaltnetzteilen vorgesehen ist. Er enthält einen Regelteil zur Ansteuerung des Pulsbreitenmodulators sowie einen Überwachungsteil, um einer Zerstörung oder Fehlfunktion der vom Schaltnetzteil zu versorgenden Elektronik vorzubeugen.

Der Schaltkreis enthält die Regelkreiselemente

- Regelverstärker,
- Referenzspannung,
- Optokoppler-Ansteuerung,
- Netzfehler-Erkennung (Power-fail),

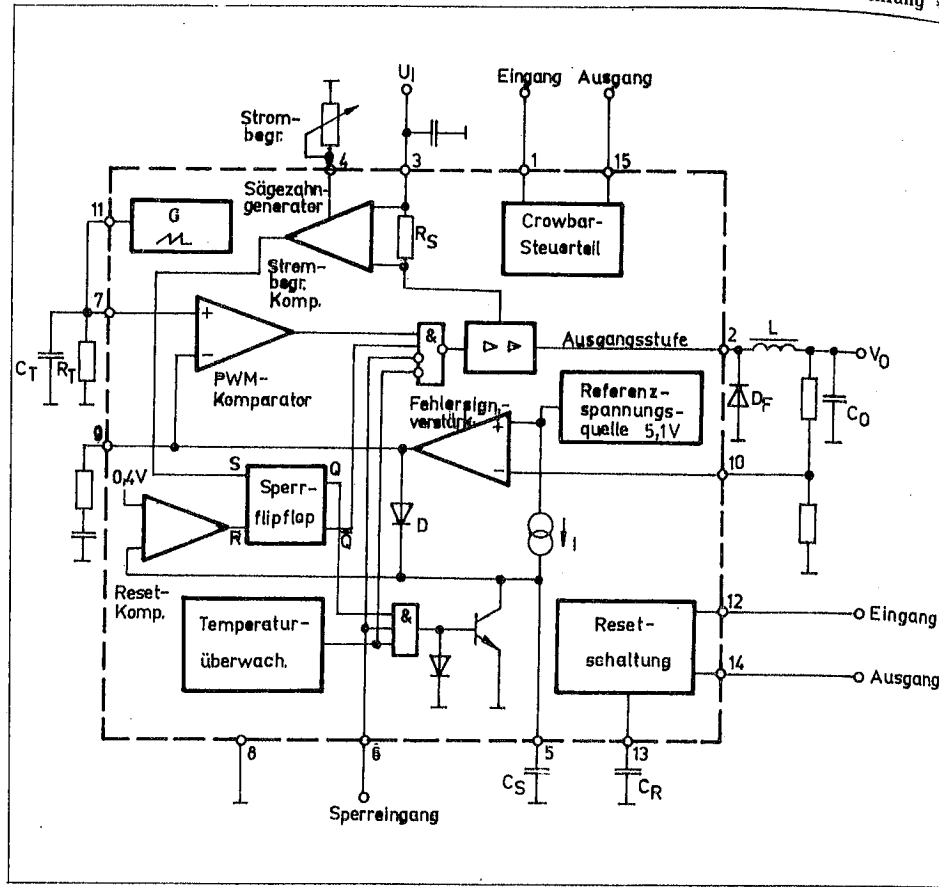
sowie die Überwachungsfunktionen

- Unterspannungsschutz,
- Unterspannungssignalisierung bzw. Speicherung,
- Überspannungsschutz mit oder ohne Verzögerung,
- Überspannungssignalisierung,
- Sicherungsauslösung eines externen Thyristors (Crowbar-Triggerstufe).

Die integrierte Schaltung ist für eine Betriebsspannung bis 35 V und einem maximalen Thyristor-Gatestrom von 200 mA ausgelegt.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Spannungen	U_{CC1}	10	35	V
	U_{CC2}	4,5	35	V
	U_6, U_{10}	-0,3	35	V
	U_{13}, U_{17}			
Massepotentialdifferenz	$U_{3/14}$	-0,3	5	V
Betriebstemperaturbereich	T_a	-25	85	°C
Stromaufnahme	I_{CC1}		7,5	mA
Stromaufnahme	I_{CC2}		23	mA
Stab. Spannung	$U_{stab.}$	8,1	8,9	V
Temperaturkoeffizient der Referenzspannung	TK_{Uref}			
B 2600 DGa			$2 \cdot 10^{-4}$	1/K
B 2600 DGb			$4 \cdot 10^{-4}$	1/K



Übersichtsschaltplan

Typstandard: TGL 45577
 Bauform: TO-220, 15polig (Bild 22)

Bezeichnung der Anschlüsse

- | | |
|--|---------------------------------------|
| 1 Eingang der Überspannungsüberwachung | 10 Regeleingang des Fehlerverstärkers |
| 2 Ausgang | 11 Oszillator |
| 3 Versorgungsspannungs-Eingang | 12 Eingang RESET-Schaltung |
| 4 Einstellung der Strombegrenzung | 13 Verzögerung für RESET |
| 5 Soft-Start-Kondensator-Anschluß | 14 Ausgang RESET-Schaltung |
| 6 Sperreingang (INHIBIT) | 15 Ausgang der Spannungsüberwachung |
| 7 Invertierender Eingang der PWM | |
| 8 Masse | |
| 9 Nichtinvertierender Eingang PWM und Ausgang Fehlerverstärker | |

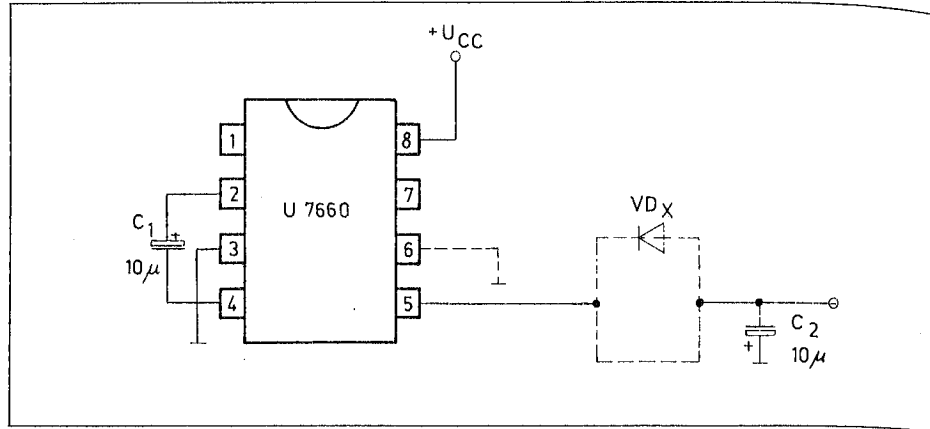
Der Schaltkreis B 2960 VG ist ein DC-DC-Abwärtsregler. Er arbeitet in Verbindung mit einer Speicherdrossel, einem Ladekondensator und einer Freilaufdiode als Schaltregler. Ein Leistungstransistor für einen Ausgangsstrom bis zu 4 A ist im Schaltkreis integriert. Bei einem Ausgangsspannungsbereich bis 40 V sind damit Ausgangsleistungen bis zu 160 W erreichbar.

Ein bevorzugtes Anwendungsgebiet ist die Stromversorgung für periphere Geräte der Rechentechnik. Neben den üblichen Zusatzfunktionen wie Überspannungsüberwachung, Chiptemperaturüberwachung und extern einstellbare Strombegrenzung sind speziell für die Rechentechnik nutzbare Funktionen integriert wie RESET-Signalerzeugung bei Spannungseinbrüchen, Stand-by-Betrieb durch INHIBIT-Funktion, Synchronisation der Schaltfrequenz und weiches Einschalten mittels Soft-Start-Schaltung.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Eingangsspannung	$U_{3/8}$	9	46	V
Eingangsspannung INHIBIT	$U_{6/8}$	-0,3	5,5	V
Erreichbare Ausgangsgleichspannung	U_O	40		V
Erreichbarer Laststrom	I_O	4		A
Erreichbarer Ausgangsspitzenstrom	$-I_{2m}$	4,5		A

U 7660 DC/U 7660 DG DC-DG-Wandler-Schaltkreis



Applikationsbeispiel: Einfacher Spannungsinverter

Typstandard: TGL 45025

Bauform U 7660 DC: DIP-8, Plast (Bild 2)

Bauform U 7660 DG: SO-8 (Bild 27)

Bezeichnung der Anschlüsse

- | | |
|--|-----------------------------|
| 1 nicht belegt | 5 Ausgang |
| 2 pos. Anschluß des Kondensators C_1 | 6 LV |
| 3 Masse | 7 Oszillatoreingang |
| 4 neg. Anschluß des Kondensators C_1 | 8 Betriebsspannung U_{CC} |

Bei einer Beschaltung von nur 2 Kondensatoren kann über einen Eingangsspannungsbereich von 2 V bis 10 V die Eingangsspannung verdoppelt oder invertiert werden.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}				10,5	V
Verlustleistung	P_{tot}				300	mW
Stromaufnahme	I_{CC}	$U_{CC} = 5\text{ V}$			500	μA
Ausgangswiderstand	R_O	G-Typ			90	Ohm
$I_O = 20\text{ mA}; U_{CC} = 5\text{ V}$	R_O	C-Typ			100	Ohm
Leistungswirkungsgrad	η_p	$I_O = 20\text{ mA},$ $U_{CC} = 5\text{ V}$	87			%
Spannungswirkungsgrad	η_p	$R_L = \infty,$ $U_{CC} = 5\text{ V}$	97			%

Transistorarrays

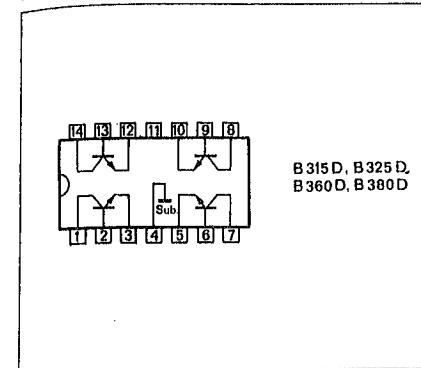
B 315 D/B 315 E/B 315 K

B 325 D/B 325 E/B 325 K

B 360 D/B 360 E/B 360 K

B 380 D/B 380 E/B 380 K

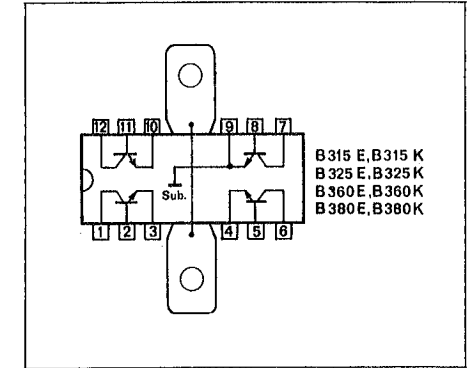
4 npn-Transistorarrays



B 315 D, B 325 D,
B 360 D, B 380 D

Anschlußbelegung B 315 D bis B 380 D

Bauform: DIP-14, Plast (Bild 3)



B 315 E, B 315 K
B 325 E, B 325 K
B 360 E, B 360 K
B 380 E, B 380 K

Anschlußbelegung B 315 E, K bis
B 380 E, K

Bauform: DIP-14, Plast (Bild 3)

Transistorarrays mit 4 Silizium-npn-Transistoren, Gehäusevariante E mit Kühlsteg, K mit Kühlkörper; bei E und K Emitter T_3 mit Substrat verbunden.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
I_B -Verhältnis für alle Transistorpaare für Gruppen b ... e	$\frac{I_{BTn}}{I_{BTk}}$		0,8		1,25	
Gleichstromverstärkung (50 mA/3V) für Gruppen b ... e	h_{21E}		28		560	

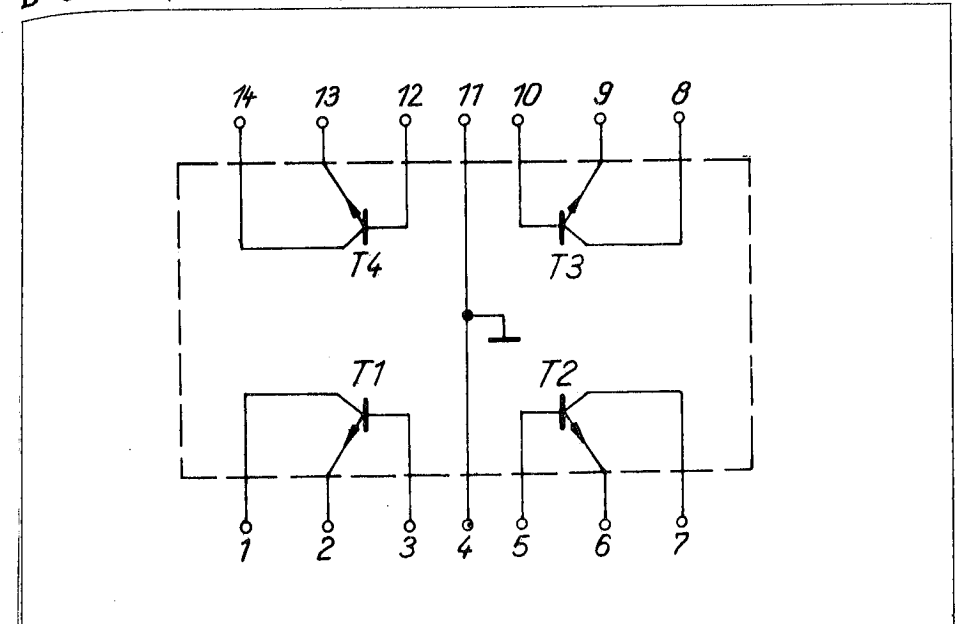
Ausgewählte Kennwerte

Parameter	B 315 B 325 B 360 B 380 B 340 B 342 B 341						Einheit	
	Kollektor-Basis-Spannung	$U_{CBO} \leq$	20	30	90	100		20
Kollektor-Emitter-Spannung	$U_{CEO} \leq$	15	25	60	80	15	15	V
Emitter-Basis-Spannung	$U_{EBO} \leq$	5	5	5	5	5	5	V
Kollektor-Emitter-Sättigungsspannung	$U_{CEsat} \leq$	0,5	0,5	0,5	0,5	0,5	0,5	V
Kollektorstrom	$I_C \leq$	500	500	500	500	10	30	mA
Basisstrom	$I_B \leq$	250	250	250	250	5	5	mA
Übergangsfrequenz	$f_T =$	135 ... 230				210	210	MHz
		(je nach h_{21E} -Gruppe)						

Thermische und Leistungsparameter

Typ	Sperrschichttemperatur T_{jmax}	Betriebs-temperaturbereich T_a	Gesamt-wärme-widerstand R_{thja}	Verlust-leistung P_{tot}
B 3 ... D	150	-25 ... 85	105	1,3
B 3 ... E	150	-25 ... 85	75	1,8
B 3 ... K	150	-25 ... 85	37	4,0
B 340 D	125	-25 ... 85	120	0,4
B 342 D	150	-25 ... 85	170	0,4

B 340 D/B 341 D/B 342 D



Anschlußbelegung B 340 D/B 341 D/B 342 D

Bauform: DIP-14, Plast (Bild 3)

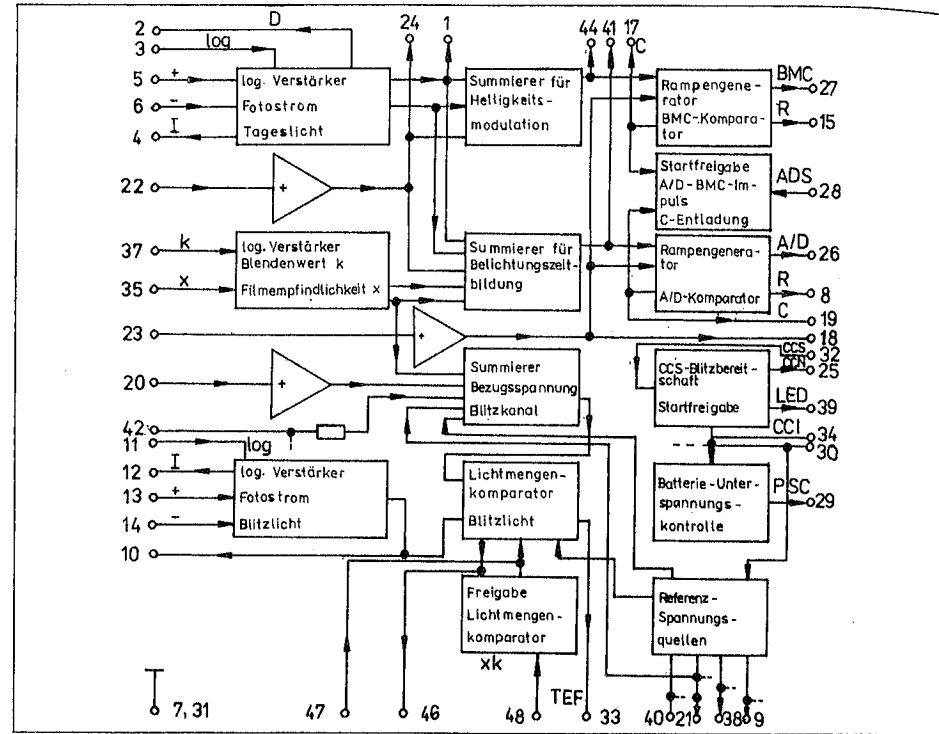
Transistorarrays mit 4 Silizium-npn-Transistoren.

Ausgewählte Kennwerte

Kennwert	Kurz-zeichen	Meßbedingung	min.	typ.	max.	Einheit
Differenz der U_{BE} für alle Transistorpaare	$U_{BET1/T2}$	B 340 D, B 341 D	0,5		5	V
Gleichstromverstärkung (1 mA/5 V)	$h_{21E}(T1)$		56		560	
für Gruppen c ... e						
h_{21E} -Verhältnis für alle Transistorpaare	$\frac{h_{21E}(x)}{h_{21E}(y)}$		0,8		1,25	
Rauschfaktor	F	B 341 D			6	dB

Schaltkreise für spezielle Anwendungen

A 321 G Komplexer Kamera-Schaltkreis



Übersichtsschaltplan

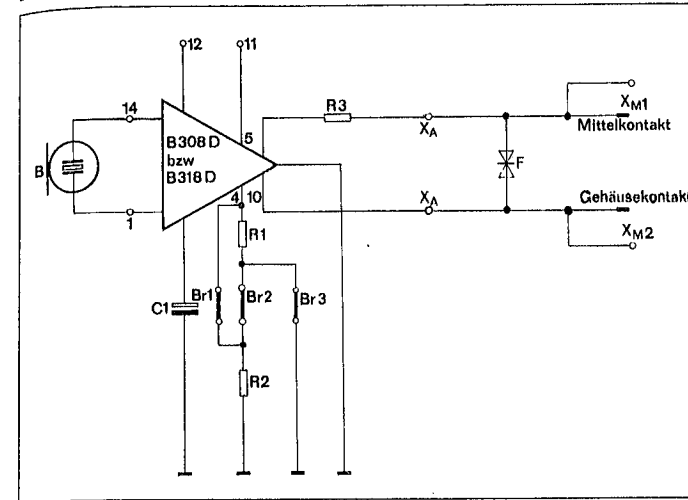
In elektronisch gesteuerten Kameras werden folgende Funktionen realisiert:

- Umwandlung der Eingabegrößen Objektleuchtdichte, Filmempfindlichkeit und Blendenwert in eine der Belichtungszeit proportionale Impulsdauer t_{26} ,
- Helligkeitssteuerung des LED-Displays,
- Gewinnung des Blitzlöschimpulses aus den Eingabegrößen,
- Unterspannungskontrolle,
- Blitzbereitschaftsanzeige,
- Bereitstellung temperaturstabiler und -proportionaler Referenzspannungen.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{30}		3,6		6,8	V
Stromaufnahme	I_{30}				21	mA

B 308 D Ungeregelter Mikrofonverstärker für Piezosprechkapseln B 318 D Geregelter Mikrofonverstärker für Piezosprechkapseln



Bezeichnung der Anschlüsse

- 1 Eingang 1
- 2 nicht belegt
- 3 Abblockung
- 4 Verstärkungseinstellung (B 308 D) Abblockung der Regelschleife (B 318 D)
- 5 Ausgang 1
- 6 nicht belegt
- 7 interne Verbindung
- 8 nicht belegt
- 9 nicht belegt
- 10 Ausgang 2
- 11 nicht belegt
- 12 interne Verbindung (Substrat)
- 13 nicht belegt
- 14 Eingang 2

Applikationsbeispiel: Piezosprechkapselverstärkung

Typstandard: TGL 37513

Bauform: DIP-14, Plast (Bild 3)

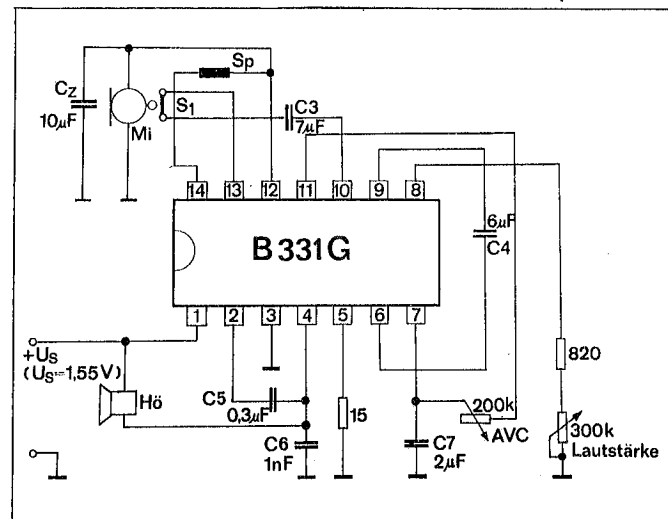
Ungeregelter (B 308 D) und geregelter (B 318 D) NF-Verstärker für Fernsprechmikrofone mit piezoelektrischem Wandler:

- Doppel-Endstufen-Ausgang zur polaritätsunabhängigen Anschaltung des Verstärkers an die Teilnehmeranschlußleitung,
- Rufspannungsschutz,
- Anschluß zur externen Verstärkereinstellung beim B 308 D,
- Leitungsstromabhängige Verstärkerregelung beim B 318 D.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}	$I_{CC} = 35 \text{ mA}$			8,5	V
Speisestrom	I_{CC}		10		100	mA
Spannungsverstärkung	A_u	B 308 D1	30,3		39,7	dB
	A_u	B 308 D2	28		42	dB
	A_u	B 318 D1	32,3		39,7	dB
	A_u	B 318 D2	28		42	dB
Psoplometrisch bewertete Ausgangsrauschspannung	U_n				0,5	mV

B 331 G Hörhilfverstärker mit Dynamikkompression



Bezeichnung der Anschlüsse

- 1 Betriebsspannung
- 2 ALC-Eingang
- 3 Masse
- 4 Ausgang Endverstärker
- 5 Gegenkopplung Endverstärker
- 6 Eingang Endverstärker
- 7 Regelzeitkonstante ALC
- 8 Regelung Mikrofonverstärker
- 9 Ausgang Mikrofonverstärker
- 10 Eingang Mikrofonverstärker
- 11 Regelungsfang ALC
- 12 Stabilisierte Spannung
- 13 Ausgang Hörspulenverstärker
- 14 Eingang Hörspulenverstärker

Applikationsbeispiel: Hörhilfesaltung mit B 331 G

Typstandard: HWF-S 754.97

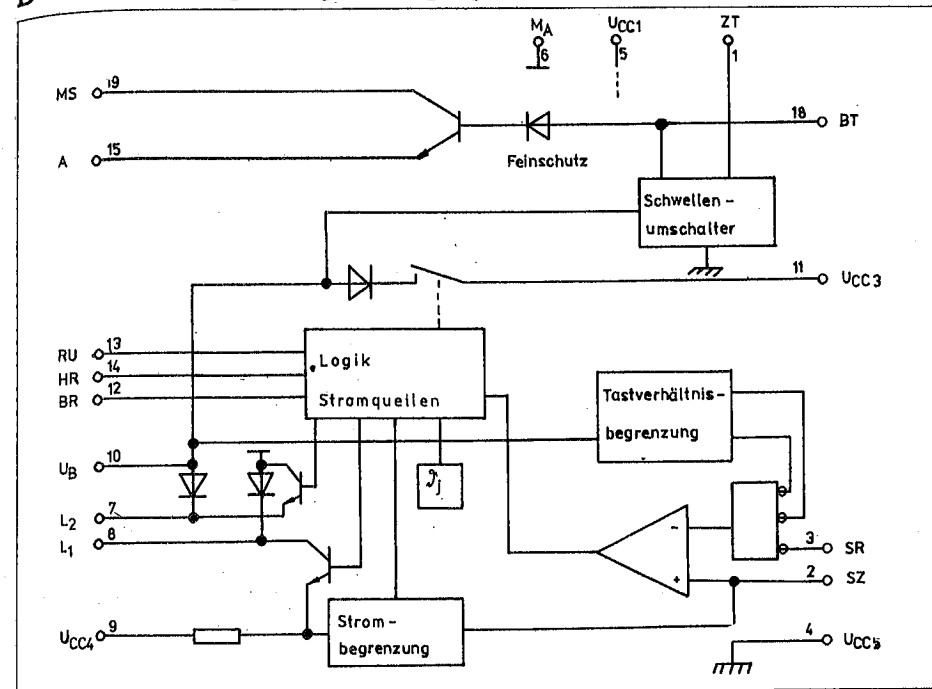
Bauform: (Bild 26)

Hörhilfeschaltkreis mit Hörspulenverstärker, einstellbarer Dynamikkompression, regelbarem Mikrofonverstärker und A-Endstufe, vorrangig für hochwertige Hinterohr-Hörgeräte kleinen Volumens und Hörbrillen.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_1		1		9	V
Stromaufnahme	I_1				1	mA
Stromaufnahme der Endstufe	I_4		1,4		2,3	mA
Spannungsverstärkung Endvorverstärker	A_{uME}		58		68	dB
Hörspulenverstärker	A_{uH}		18		22	dB
Klirrfaktor	k	$P_O = 0,5 \text{ mW}$			6	%
Regelbereich des Mikrofonverstärkers	ΔA_{uM}		34			dB
Ausgangsleistung	P_O		0,5			mW

B 384 D Spannungsversorgungsschaltkreis



Übersichtschaltplan

Bauform: DIP-20, Plast (Bild 8)

Der B 384 D enthält die Leistungstransistoren, Dioden sowie den Pulsdauermodulator für den Schaltregler innerhalb des Komplexes für Teilnehmeranschlußschaltungen. Der Schaltkreis enthält weiterhin eine Schwellenspannung für den externen Feinschutz.

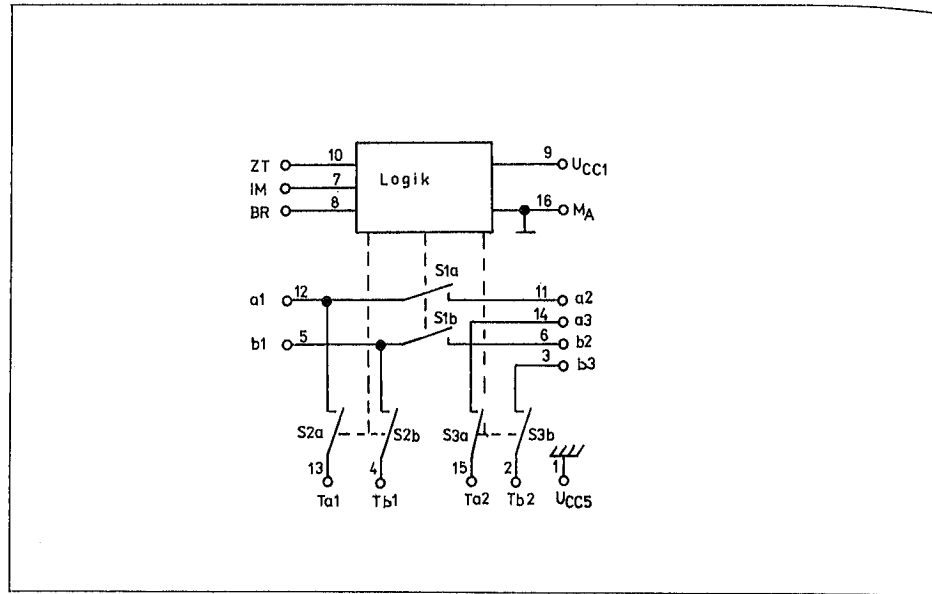
Aufgaben des Schaltreglers:

- die negative systemeigene Betriebsspannung U_B im Gesprächszustand der Leitungsstränge (a-, b-Ader) anzupassen.
- die Betriebsspannung von $-U_B = 90 \text{ V}$ für die Rufspannungserzeugung bereitzustellen.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC1}		4,75		5,25	V
	$-U_{CC3}$		22,8		29	V
	$-U_{CC4}$		54		72	V
	$-U_{CC5}$		89,5		95	V

B 385 D Testschaltkreis



Übersichtsschaltplan

Typstandard: TGL 43789

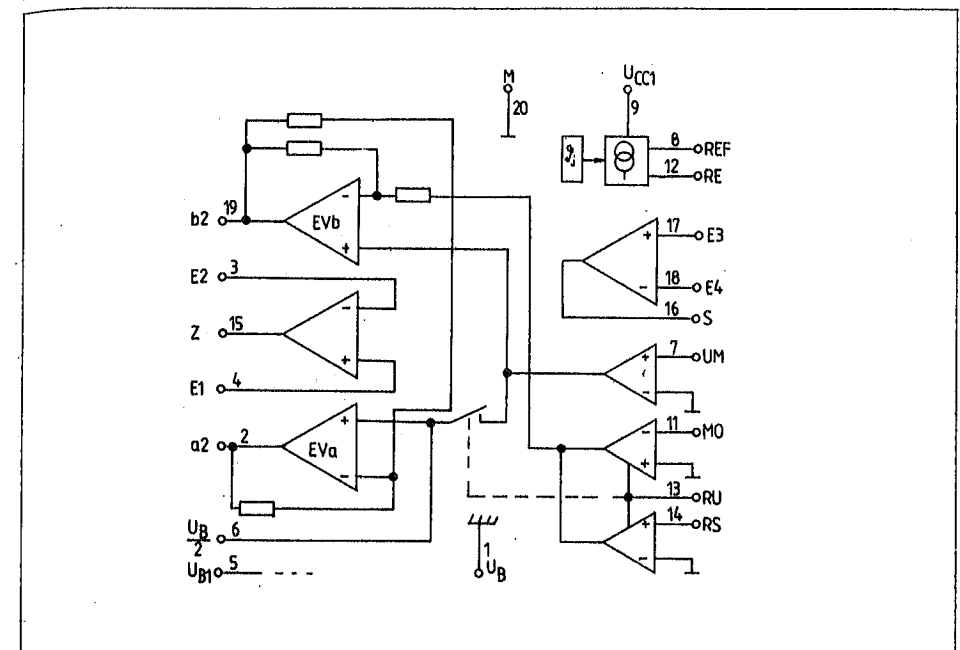
Bauform: DIP-16, Plast (Bild 4)

Der Testschaltkreis für Teilnehmeranschlußschaltungen B 385 D enthält 3 bidirektional zu betreibende Schalterpaare mit der zugehörigen TTL-kompatiblen Ansteuerlogik. Die Thyristorschalter sind mit einem niedrigen Durchlaßwiderstand für Ströme bis zu 70 mA und Sperrspannungen bis zu 91 V konzipiert. S2 hat eine spezielle Kompensationsschaltung zur Minimierung der Meßfehler.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC1}		4,75		5,25	V
	$-U_{CC5}$		91		95	V

B 386 D Speiseschaltkreis



Übersichtsschaltplan

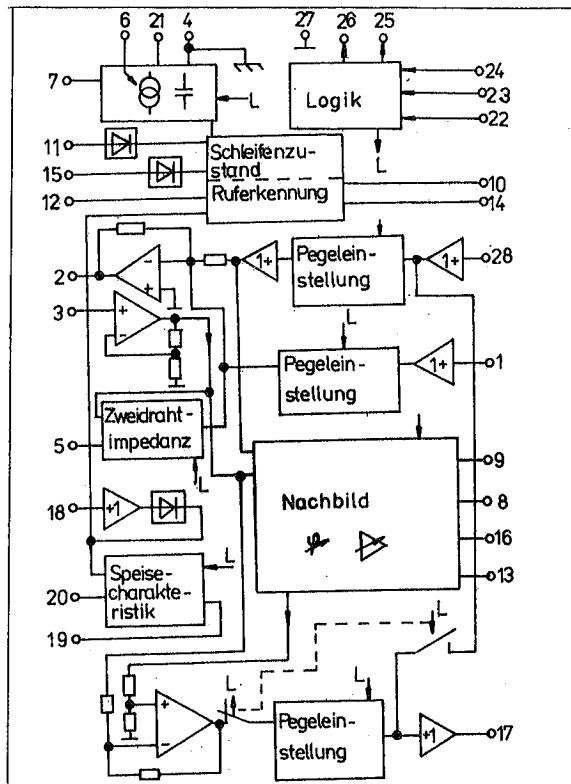
Bauform: DIP-20, Plast (Bild 8)

Der B 386 D enthält den Leistungsverstärker für die a- und b-Ader, die Rufansteuerung, den NF-Vorverstärker, den Abtaster für a- und b-Ader und den Umpolverstärker.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC1}		4,75		5,25	V
	$-U_B$		15		92	V
Verstärkung	$A_{MO-a3b3}$	$U_{MO} = 150 \text{ V}$	4,7		7,4	dB
Rufspannung	u_{ab}		56,5			dB
Klirrfaktor	k_{a3}, k_{b3}	$-U_B = 30 \text{ V}$			3,6	%
	k_{a3}, k_{b3}	$-U_B = 90 \text{ V}$			27	%
Brummspannungsunterdrückung	$SVR_{U_{CC1}}$		18			dB

B 3870 D Analog-Prozessorchaltkreis für Teilnehmeranschlußschaltungen



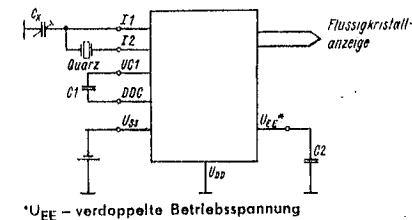
Übersichtsschaltung
Typstandard: TGL 43791
Bauform: DIP-28, Plast (Bild 12)

Der B 3870 D realisiert die Funktion NF-Verstärkung in Empfangsrichtung, Eintastung der Gebührenimpulse, NF-Verstärkung in Senderichtung, Gabelverstärkung mit Nachbild, Speisewiderstandscharakteristik (Konstantstrom, Widerstandsspeisung), Innenwiderstandseinstellung (Zweidrahtimpedanz), Spannungs comparator für Schaltregler, digitale Schnittstelle, Schleifenzustands- und Ruferkennung. Im digitalen Schaltungsteil werden die Steuersignale für die programmierbaren Analogfunktionen Zweidrahtimpedanz, Verstärker-Sendeinrichtung, Verstärkung-Empfangsrichtung, Gebührenimpulspegel, Speisecharakteristik, Nachbild, Analog-Schleife gewonnen.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC1} , U_{CC2}		4,75		5,25	V

U 131 G Schaltkreis für 32-kHz-LCD-Wecker



Typische Einsatzschaltung

Bauform: (Bild 31)

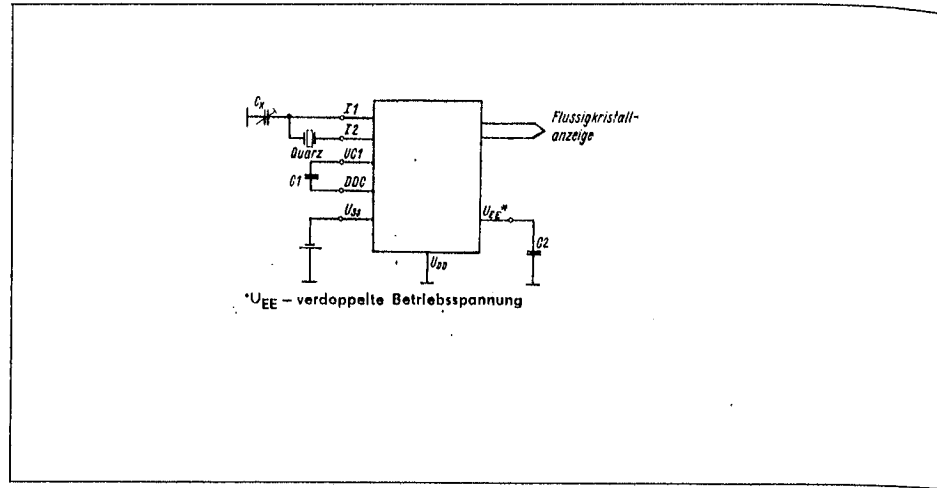
Uhrenschaltkreis für Quarzwecker und -schaltuhren, mit digitaler Flüssigkristallanzeige (LCD) bei 2 Phasen Multiplexbetrieb.

- | | |
|---------------------|---|
| Anzeige | 6-stelliges Display mit Zusatzsymbol, 24-Stundenanzeige |
| Bedienung | 6 Tasten
4 Schaltereingänge |
| externe Bauelemente | Quarz, Trimmer, zwei Kondensatoren |
| Schaltausgänge | W1, WR, Summerausgang |
| 3 Betriebsarten | 1. eine Weckzeit programmierbar
2. zwei Weckzeiten programmierbar
3. drei Weckzeiten programmierbar |

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Quarzfrequenz	f_o				32,768	kHz
Betriebsspannung	$-U_{SS}$		1,8		1,2	V

U 1311 D Schaltkreis für Schaltuhren, 32 kHz



Typische Einsatzschaltung

Bauform: (Bild 31)

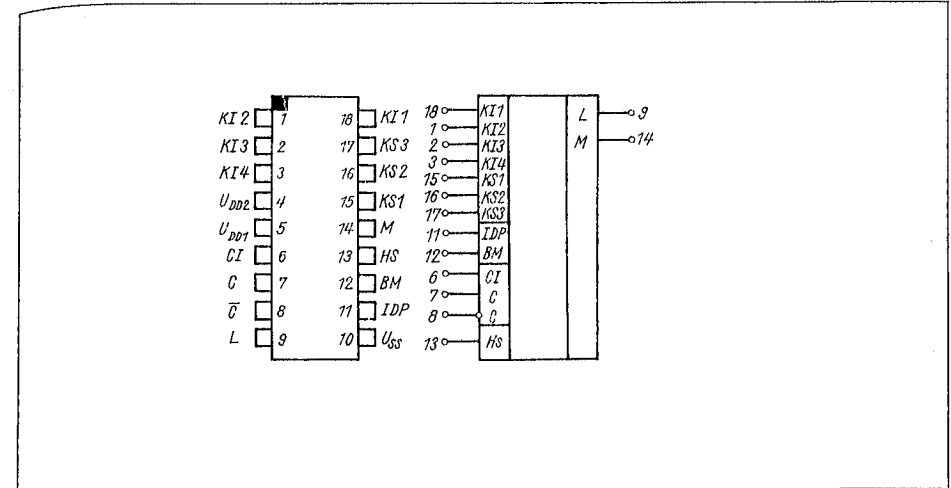
Der Schaltuhrenschaltkreis dient zur Ansteuerung von Radioschaltuhren, Sperrzeitschaltern und ähnlichen Geräten mit digitaler Anzeige durch LCD bei 2-Phasen Multiplexbetrieb.

Anzeige	6-stelliges Display mit Zusatzsymbol, 24-Stundenanzeige
Bedienung	fünf Tasten
externe Bauelemente	Quarz, Trimmer, zwei Kondensatoren
Schaltausgänge	SA mit Einschaltzeit S 21 und Ausschaltzeit S 22 TI mit Tagesimpuls (0.00.00)

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Quarzfrequenz	f_o				32,768	kHz
Betriebsspannung	$-U_{SS}$		1,8		1,2	V

U 713 D/U 713 PF Telefon-Tastwahl-Schaltkreis



Anschlußbelegung und Schaltzeichen

Bauform U 713 D: DIP-18, Plast (Bild 6)

Bauform U 713 PF: PLCC 24

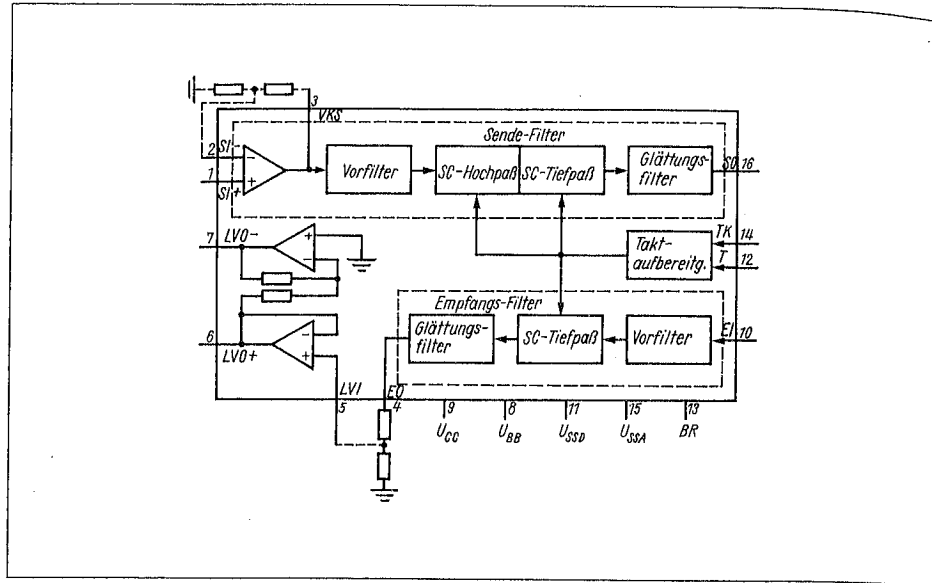
Der U 713 D dient zum Aufbau eines vollelektronischen Tastwahlblockes, der nach dem Impulswahlverfahren arbeitet und in alle Fernsprechendgeräte eingebaut werden kann. Im U 713 D sind folgende Grundfunktionen integriert:

- Nummerneingabe,
- Schema der nsi- und nsa-Kontakte im geforderten Zeitschema,
- Einstellung der Länge der Zwischenwahlpause,
- Einstellung des Tastverhältnisses des nsi-Ausganges (LINE),
- Zwischenspeicherung für max. 22 Ziffern einschließlich Wahlunterbrechung,
- Wahlunterbrechung (Access-Pause),
- Wahlwiederholung (Redial-Funktion).

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{DD1} , U_{DD2}		2,5		5,3	V
Stromaufnahme	I_{DD1} , I_{DD2}				250	μA

U 1001 C PCM-Filter IS



Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)

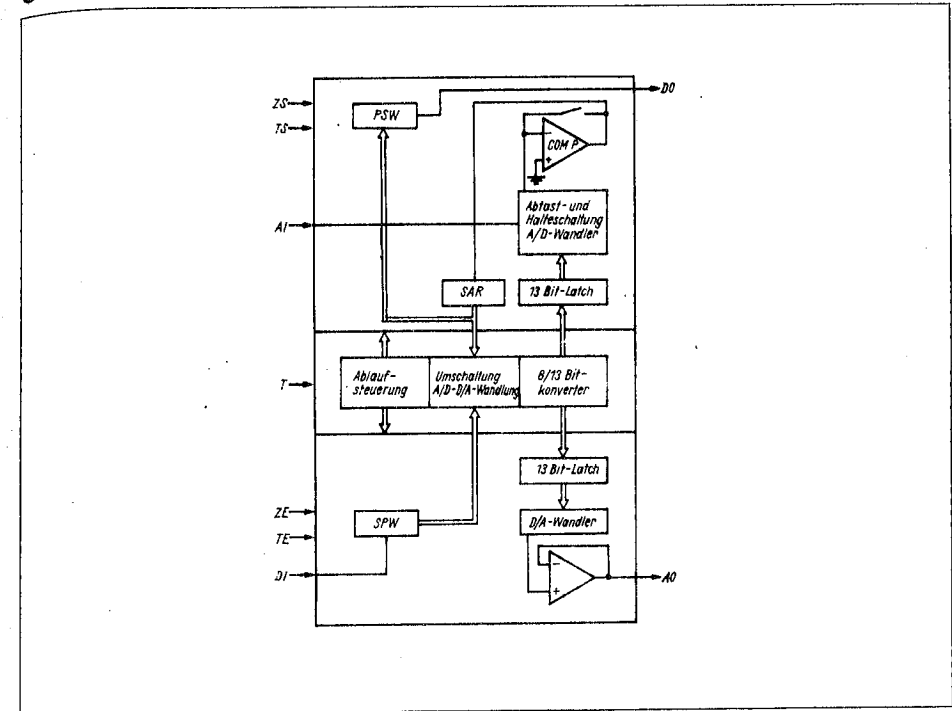
CMOS-Filterschaltkreis, der speziell für die Filterung des für die PCM-Codec-Anwendung vorgesehenen Sprachbandes konstruiert ist. Er enthält sowohl Sende- als auch Empfangsfilter und ist kompatibel mit allen CCITT-Spezifikationen.

- TTL- und CMOS-kompatible Eingänge,
- keine externen Glättungsfilter,
- direkte Zusammenschaltung mit den Schaltkreisen U 1011 C und U 1021 C/D.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC+}		4,75		5,25	V
	U_{CC-}		5,25		-4,75	V
Taktfrequenz an T	f_{M1}				2048	kHz
	f_{M2}				1536	kHz
Stromaufnahme an U_{CC}	I_{CC}				9,1	mA
Stromaufnahme an U_{BB}	$-I_{BB}$				9,1	mA

U 1011 C PCM-Codec-Schaltkreis



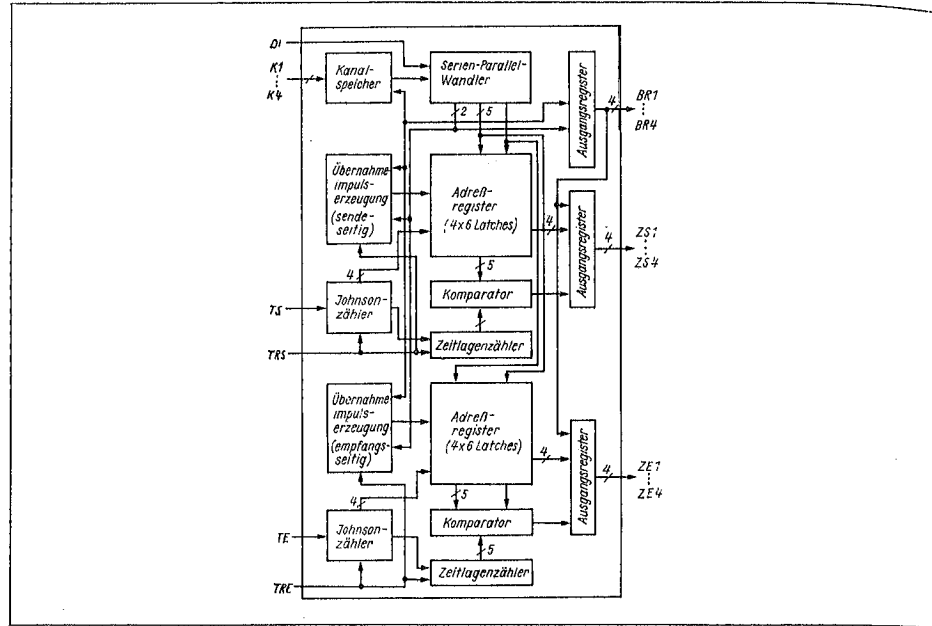
Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)

PCM-Codec (Pulse Code Modulation Code Decoder) mit A-Kompondierungs-Code (A-Law) und mit folgenden Eigenschaften:

- kompatibel mit allen CCITT-Spezifikationen,
- Bit-Inversion der geraden Bits,
- synchrone und asynchrone Operation,
- integrierte Abtast- und Haltefunktion,
- Kapazitätsnetzwerke für A/D- und D/A-Wandlung,
- minimale externe Beschaltung,
- Ein- und Ausgänge TTL-kompatibel,
- serielle Datenein- und -ausgangsraten von 64 kBit^{-1} bis $2,1 \text{ MBit}^{-1}$ bei 8 kHz Abtastrate,
- direkte Zusammenschaltung mit dem U 1001 C und dem U 1021 C/D.

U 1021 C/D Zeitsteuerschaltkreis



Übersichtsschaltplan

Bauform: DIP-16, Plast (Bild 4)

Spezieller programmierbarer digitaler Steuerschaltkreis in CMOS-Technologie, welcher das Ein- und Auslesen der digitalen Informationen an Codec (U 1011 C) und Filter (U 1001 C) steuert. Er ist in der Lage, 4 Teilnehmer (4 Kanäle) in jeweils Sende- bzw. Empfangsrichtung, entsprechend dem PCM 30-Grundsystem, in 1 von 32 möglichen Zeitlagen anzusteuern. Die Zeitlageimpulse synchronisieren die angeschlossenen Kanäle bezüglich der gesendeten bzw. empfangenen PCM-Daten.

- TTL- und CMOS-kompatible Eingänge,
- synchroner oder asynchroner Betrieb (bzgl. Sende- und Empfangsrichtung),
- Programmierung erfolgt mittels übergeordneter Kanaltakte durch serielles 8 Bit Datenwort.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U _{CC}		4,75		5,25	V
Grundtakt an TE, TS	C				2048	Hz
Frequenz Synchronimpuls TRE, TRS	F				8	kHz

U 1600 CMOS-Standardzellensystem

Systembeschreibung

Das VLSI-Standardzellen-Entwurfssystem ist ein durchgängiges Entwurfssystem für die Entwicklung digitaler, synchron-getakteter Schaltkreise in der Technologie CSGT4. Es besteht aus den Komponenten:

- Standardzellenkatalog,
- Festblockgeneratoren für RAM, ROM und PLA,
- CAD-System zur Layouterzeugung auf Blockniveau,
- Anwenderhandbuch.

Chipgrößen

Für das Standardzellensystem U 1600 sind folgende standardisierte Chipgrößen vorgesehen:

Chipgröße (mm ²)	mögliche Pinzahl
8,86 x 8,86	68, 124
7,42 x 7,42	68, 124
6,88 x 6,88	68, 124
5,98 x 5,98	44, 84
5,26 x 5,26	28, 44, 52, 84
4,18 x 4,18	28, 44, 52

Abhängig von der Größe der verwendeten Festblöcke können bis zu 100.000 Transistoren pro Chip realisiert werden, wobei folgende Packungsdichten erreicht werden:

Logik:	ca. 1.000 Transistoren/mm ²
ROM:	ca. 20.000 Transistoren/mm ²
RAM:	ca. 12.000 Transistoren/mm ²

Standardzellenkatalog

Für das Standardzellensystem U 1600 wurden sämtliche im Vorgängersystem U 1500/1520 angebotenen Standardzellen übernommen. Zusätzlich wurden spezielle Flipflops entwickelt, die eine Testung des Standardzellen-Schaltkreises nach dem LSSD-Prinzip ermöglichen. Für alle Standardzellen werden im Katalog die Funktionsbeschreibung, Logikgleichung, Anschlußbelegung, statische und dynamische Parameter sowie Gatteräquivalent angegeben.

Der Standardzellenkatalog enthält:

Logik-Standardzellen

- Inverter, teilweise mit erhöhter Treiberleistung
- Grundgatter (NAND, NOR, EXOR ...)
- Kombinatorische Verknüpfungen (ANDNOR, ORNAND ...)
- Halbadder, Volladder

Treiber-Transmissionsgate-Standardzellen

- Treiber mit variabler Treiberleistung
- Einfach-Transmissionsgate mit Tristate-Verhalten
- Doppel-Transmissionsgate

Flipflop-Standardzellen

- D-Master-Slave-Flipflops, asynchron
- D-Master-Slave-Flipflops, synchron (LSSD-fähig)
- JK-Master-Slave-Flipflops, synchron (LSSD-fähig)
- Taktzustandsgesteuerte D-Flipflops (Latch), asynchron
- RS-Flipflops, asynchron

Interface-Standardzellen

- Eingangsstufen, CMOS-kompatibel
- Eingangsstufen, TTL-kompatibel
- Eingangsstufen mit Schmitt-Trigger-Verhalten
- Ausgangsstufen mit Two- bzw. Tristate-Verhalten
- bidirektionale Stufen

Systeminterne Zellen

Software-Makros (MSI-Schaltkreis-Funktionen)

Festblockgeneratoren für RAM-, ROM- und PLA-Erzeugung

- wahlfreie Konfiguration möglich (Wortbreiten, Speichertiefe)
- maximale Blockgrößen:

ROM - 128 KBit (maskenprogrammierbar)

RAM - 16 KBit

PLA - 16000 Programmierpunkte

Entwurfssystem

Das Standardzellen-Entwurfssystem "ENSIC" ist durch folgende Merkmale definiert:

- geschlossenes, dialogfähiges Programmsystem
- Eingabegrößen sind:

1. Logikbeschreibung durch "NBS 84"
2. Standardzellenkatalog
3. Bondinselbelegung
4. Festblockart und -größe
5. Eingangsfolgen für Logiksimulation

- Einbindung des Programmes "KOSIM" zur Absichts- und Bestätigungssimulation
- Einbindung des Programmes "MIPRE" zur PLA-Erzeugung und Optimierung
- Prüfung des NBS-Textes, automatische Parametergenerierung
- Partitionierung, Plazierung, Trassierung
- Erzeugung der Testfolgen wahlweise:

1. für Strukturtest (LSSD-Prinzip)
2. Funktionstest

- Erzeugung der GS für Datenträgerausgabe.

Gehäuse

Schaltkreise U 1600 sind derzeit in folgendem Gehäusesortiment lieferbar:

- QFP68 nach neuem Standard: Bauform C7L TGL 26713/04
Standardausführung mit Z-Pins
oder Bauform C6L TGL 26713/04
Sonderausführung mit geraden Pins
- QFP124 nach neuem Standard: Bauform C7N TGL 26713/04
bzw: Bauform C6N TGL 26713/04
(Sonderausführung)

In Vorbereitung befinden sich folgende Gehäusebauformen:

- QFP28 neu: C7G (Sonderausführung C6G) TGL 26713/04
- QFP44 neu: C7H (Sonderausführung C6H) TGL 26713
- QFP52 } bisher in der DDR
- QFP84 } nicht standardisiert.

Für jedes Gehäuse sind die Betriebsspannungs- und Massepins bereits festgelegt (für QFP124 je 4 Pins). Weiterhin werden 8 weitere Anschlüsse für die Testung (LSSD) des

Standardzellen-Schaltkreises benötigt. Damit sind maximal 108 Pins anwendungsspezifisch verfügbar.

Vorläufige technische Daten

Die Anwendung einer leistungsfähigen 1,5 μm -CMOS-Technologie ermöglicht günstige statische und dynamische Parameter:

- Betriebsbedingungen

Betriebsspannung:	+ 5 V \pm 5 %
Low-Eingangsspannung:	- 0,3 bis + 0,8 V
High-Eingangsspannung:	+ 2,4 bis U_{CC} + 0,3 V

- Ausgewählte Kennwerte

Low-Ausgangsspannung:	max. 0,4 V (bei $I_O = 5$ mA)
High-Ausgangsspannung:	min. 2,4 V (bei $I_O = -1$ mA)
Ruhestromaufnahme:	< 400 μA
Max. garantierte Taktfrequenz:	25 MHz
Gatterverzögerung:	< 1,6 ns

Die Betriebsstromaufnahme ist vom jeweiligen Anwendungsfall abhängig.

Technische Auskünfte erteilt:

VEB Forschungszentrum
Mikroelektronik Dresden
Grenzstr. 28
Dresden
8080

U 5300 CMOS-Gate-Array-System

Systembeschreibung

Schaltkreisentwurfssystem für höchstintegrierte digitale anwendungsspezifische Schaltkreise (ASIC) nach dem Gate-Array-Prinzip, d. h. einheitlicher Schaltungsuntergrund (Gatter-, Flip-Flop-, SRAM- sowie Interface-Zellen) und anwendungsspezifische "Verdrahtung" mittels 3 Ebenen in der CSGT4.

Bestandteile des Systems sind:

- 2 Master (U 5301 und U 5302)
- Makrozellenkatalog
- durchgängiges Entwurfssystem "Archimedes"
- Organisationsprojekt

Masterbeschreibung

Der Master U 5301 (sog. "Logikmaster") enthält ca. 40.000 Transistoren, davon

- 3.840 Gatteräquivalente für Kombinatorik
- 360 anwendungsspezifische konfigurierbare Master-Slave-Flip-Flops

Der Master U 5302 (sog. "Logikmaster mit SRAM") enthält ca. 70.000 Transistoren, d. h. 5.260 Gatteräquivalente und 4 KBit-SRAM, davon

- 2.640 Gatteräquivalente für Kombinatorik
- 200 anwendungsspezifische konfigurierbare Master-Slave-Flip-Flops
- 8 SRAM-Blöcke zu je 64 x 9 Bit (blockweise Kaskadierung zur Erhöhung von Wortbreite und Speichertiefe möglich).

Makrozellenkatalog

Es wurden sämtliche, im Vorgängersystem U 5200 angebotenen, logischen Hardware-Makrofunktionen (Gattermakros) auf das System U 5300 umgesetzt. Für alle Makros wird im Katalog eine Funktionsbeschreibung, die Anschlußbelegung, der Aufrufname sowie das dynamische Verhalten angegeben.

Der Makrozellenkatalog enthält:

Logik-Makros

- 4 Inverter mit internen Treibern
- 16 Grundgatter (Mehrfach-NAND und -NOR, dgl. mit Inverter, EXOR, XAND, Implikation)
- 28 komplexe Gatter (Verknüpfungen von Mehrfach-NAND und -NOR, zuzüglich Inverter usw.)

- Halbadder, Volladder
- 10 Dekoder, Multiplexer und Demultiplexer

Flip-Flop-Makros

- D-Master-Slave-Flip-Flops
- JK-Master-Slave-Flip-Flops

Interface-Makros

- Eingangsstufen, wahlweise mit oder ohne D-Master-Slave-Flip-Flop am Eingang
- Ausgangsstufen, wahlweise tristate oder open-collector
- bidirektionale Stufen

Entwurfssystem

Der Entwurf des U 5300-Schaltkreises erfolgt mit dem interaktiven durchgängigen Entwurfssystem "Archimedes" in der Reihenfolge:

- Erstellung des Logikplanes und Umsetzung in die NBS
- NBS-Eingabe
- Logiksimulation
- automatische Platzierung und Trassierung
- dynamische Simulation
- automatische Erzeugung des LSSD-Meßprogrammes
- GS-Datenerzeugung

Taktsystem

Das Gate-Array-System U 5300 arbeitet mit vollsynchroner Logik, wobei dem jeweiligen U 5300-Schaltkreis bis zu 2 Takte zugeführt werden können. Die Zuordnung der Flip-Flop-Zellen kann (in Abhängigkeit vom konkreten Einsatzfall) wahlfrei zu einem der beiden Takte erfolgen; der SRAM ist an einen bestimmten Takt gebunden, der Zugriff erfolgt ebenfalls taktsynchron innerhalb einer vollen Taktperiode.

Gehäuse

Die Verkappung der U 5300-Schaltkreise erfolgt generell in 124polige QFP-Gehäuse (Bauform C7N, TGL 26713/04). Anwendungsspezifisch nutzbar sind:

- für den Master U 5301 bis zu 108 Pins und
- für den Master U 5302 bis zu 104 Pins.

Die Bauform C7N mit Z-Pins ist Standardausführung. Als Sonderausführung auf spezielle Bestellung ist die Bauform C6N mit geraden Pins lieferbar.

Vorläufige technische Daten

Die Anwendung einer leistungsfähigen 1,5 µm-CMOS-Technologie ermöglicht günstige statische und dynamische Parameter:

- Betriebsspannung: $+ 5 \text{ V} \pm 5 \%$
- L-Eingangsspannung: $- 0,3 \text{ bis } + 0,8 \text{ V}$
- H-Eingangsspannung: $+ 2,4 \text{ bis } U_{CC} + 0,3 \text{ V}$
- L-Ausgangsspannung: $< 0,4 \text{ V}$ (bei $I_O = 5 \text{ mA}$)
- H-Ausgangsspannung: $> 2,4 \text{ V}$ (bei $I_O = -1 \text{ mA}$)
- Ruhestromaufnahme: $< 200 \mu\text{A}$
- Treiberfähigkeit: 3 TTL-Lasten pro Ausgangsstufe
- maximale garantierte Taktfrequenz: 40 MHz (für Master U 5301)
- Taktfrequenz: 30 MHz (für Master U 5302)
- Gatterverzögerung: $< 1,6 \text{ ns}$

Die Betriebsstromaufnahme ist anwendungsspezifisch.

Technische Auskünfte erteilt:

VEB Forschungszentrum
Mikroelektronik Dresden
Grenzstraße 28
Dresden
8080

U 32C20 FC Digitaler Signalprozessor

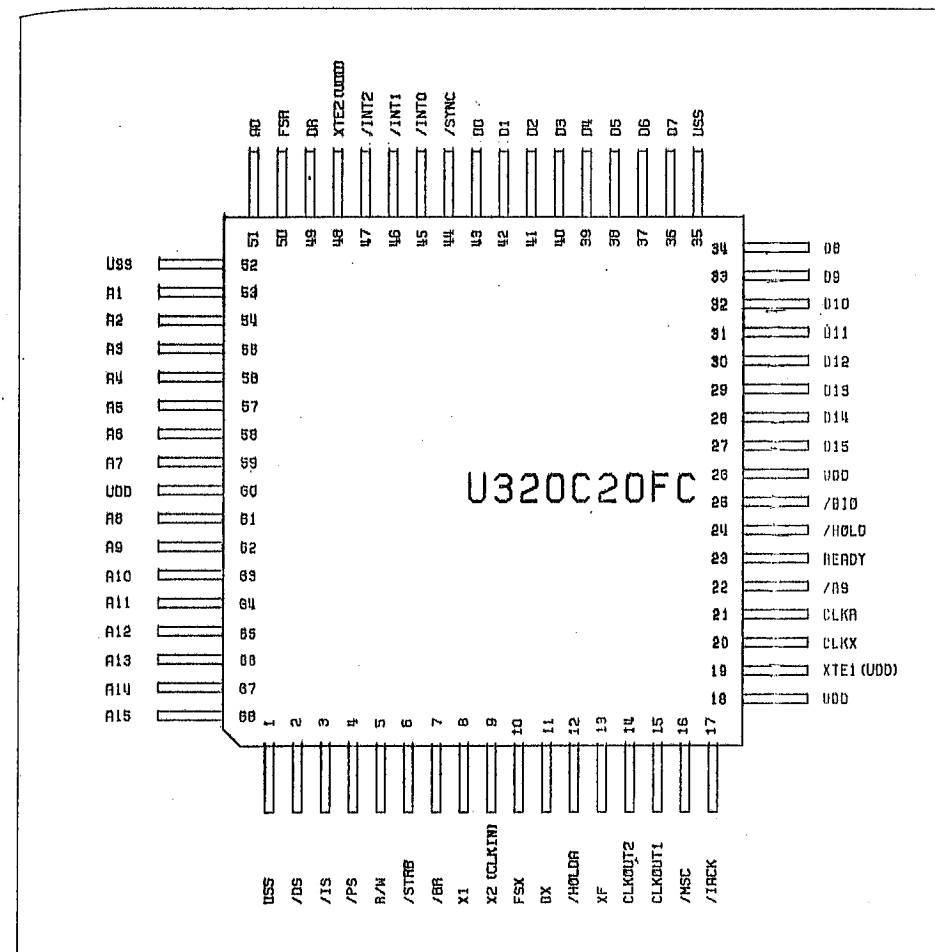
16 Bit CMOS Mikroprozessor für die digitale Signalverarbeitung und für allgemeine Anwendungen. Durch internen Speicher für Daten und Programm Eigenschaften ähnlich Ein-chip-Mikrorechner. 4 Grundrechenarten wird hardwaremäßig implementiert.

Prozessor - Hauptkennwerte

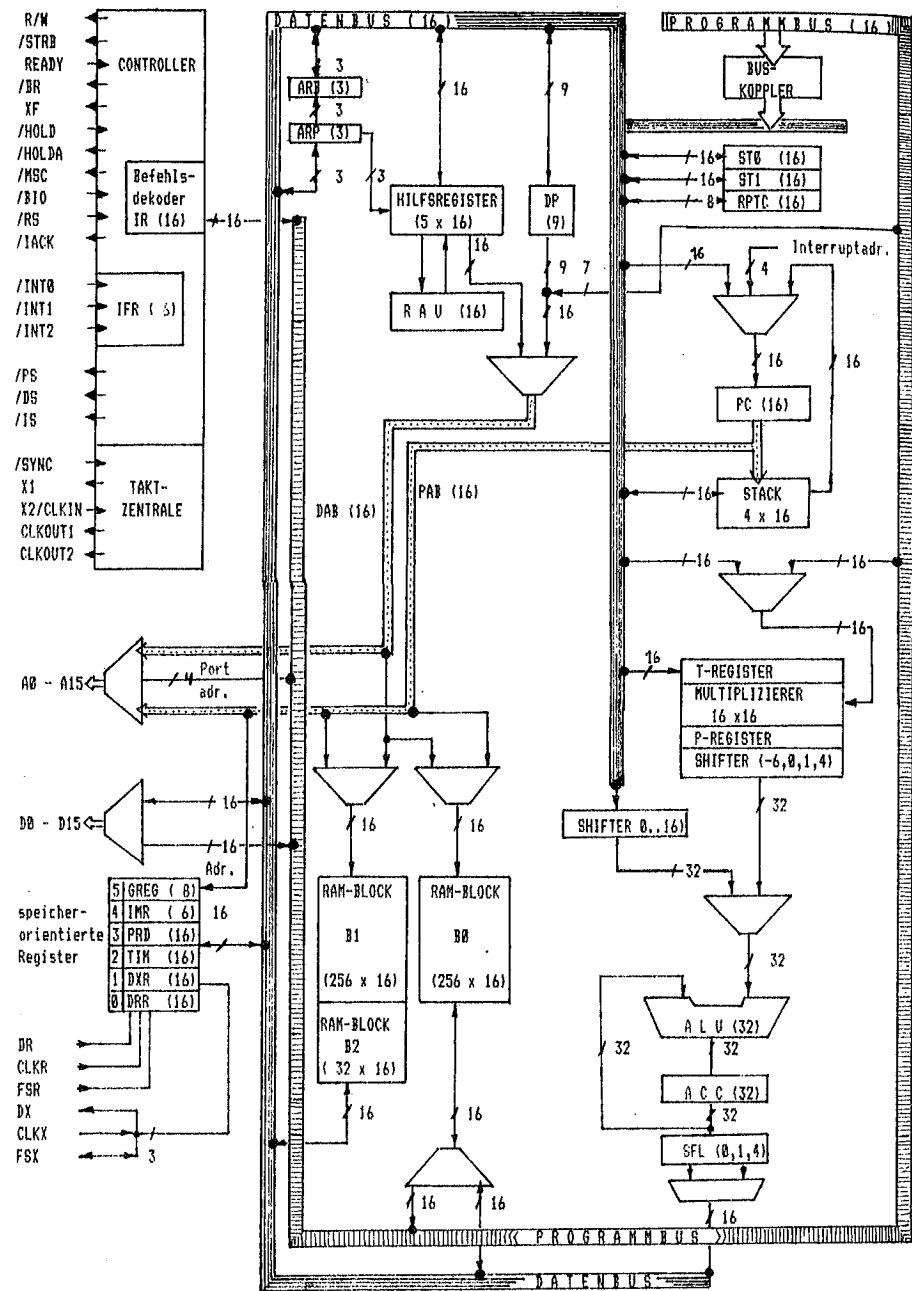
- Daten- und Befehlswortbreite: 16 Bit
- Daten- und Adreßinterface: 16 Bit parallel
- Interner RAM: 544 Worte, davon bis 256 Worte für Programm
- Datenspeicher-Adreßraum: 64 K Worte
- Programmspeicher-Adreßraum: 64 K Worte
- ALU (Arithmetik-Logik-Einheit): 32 Bit
- Akkumulator: 32 Bit
- Multiplizierfeld: 16 Bit x 16 Bit = 32 Bit
- Einzyklusbefehle für Multiplikation/Akkumulation
- Befehlssatz: 109 Befehle
- Befehlswiederholung: 256 mal
- Befehle zur Unterstützung von Gleitkommaoperationen

Ausgewählte Kennwerte

- Betriebsspannung: $U_{CC} = 5 V \pm 5 \%$
- Leistungsaufnahme: $P_{tot typ} = 0,5 W$ bei Quarztaktfrequenz 20 MHz
- Ein- und Ausgänge: TTL-kompatibel
- Befehlszykluszeit: 200 ns
- Oszillatorfrequenz: 6,7 ... 20,4 MHz
- Blocktransportrate: bis 5 Mio Worte pro Sekunde (5MIPS)
- Umgebungstemperatur: $T_a = 0 \dots 70 C$



Anschlußbelegung



Übersichtsschaltplan

Gehäuse: QFP 68, Keramik, Anschlüsse in Z-Form
 Bauform: CFI TGL 26713/04

Optoelektronik

Lichtemitterdioden

Lichtemitterdioden

Typ	Grenzwerte			Kennwerte bei $T_a = 25^\circ\text{C}$				Lichtfarbe	Bauform
	Sperrspannung U_{Rmax} (V)	Flußstrom I_{Fmax} (mA)	Flußspannung U_{Fmax} (V)	Wellenlänge Emission λ_p (nm)	max. Lichtstärke I_V (mcd)	bei I_F (mA)	Abstrahlwinkel Θ_e (Grad)		
5 mm Durchmesser ¹⁾									
VQA 10	5	30	2,6	635 ± 10	0,6 ... 4,5	10	60	TSN-rot	33
VQA 13	5	30	1,8	660 ± 30	0,4 ... 3,0	20	60	rot	33
VQA 13-1	5	30	1,8	660 ± 30	0,4 ... 3,0	20	60	rot	33
VQA 23	5	30	2,6	560 ± 10	0,6 ... 4,5	10	60	grün	33
VQA 33	5	30	2,8	590 ± 10	0,6 ... 4,5	20	60	gelb	33
VQA 16	5	30	2,6	635 ± 10	3,0 ... 10	10	25	TSN-rot	34
VQA 26	5	30	2,6	560 ± 10	3,0 ... 23	10	25	grün	34
VQA 36	5	30	2,6	590 ± 10	3,0 ... 10	10	25	gelb	34
VQA 46	5	30	2,6	610 ± 10	3,0 ... 10	10	25	orange	34
VQA 102	4	30	2,8	650 ± 10	34 ... 172	20	20	hyperrrot	34
VQA 202	5	30	2,8	560 ± 10	34 ... 172	20	20	grün	34
Zweifarbdiioden									
VQA 60	5	30	2,6	635 ± 10/ 560 ± 10	0,9 ... 3,0	10	60	TSN-rot/ grün	35
VQA 70	5	30	2,6	635 ± 10/ 590 ± 10	0,6 ... 2,0	10	60	TSN-rot/ gelb	35
VQA 80	5	30	2,6	560 ± 10/ 590 ± 10	0,6 ... 2,0	10	60	grün/ gelb	35

1) Komplettierung der LED mit 5 mm Gehäusedurchmesser mit Montagehülle und Halterung möglich

Lichtemitterdioden

Lichtemitterdioden

Typ	Grenzwerte			Kennwerte bei $T_a = 25^\circ\text{C}$				Lichtfarbe	Bauform
	Sperrspannung U_{Rmax} (V)	Flußstrom I_{Fmax} (mA)	Flußspannung U_{Fmax} (V)	Wellenlänge Emission λ_p (nm)	max. Lichtstärke I_V (mcd)	bei I_F (mA)	Abstrahlwinkel Θ_e (Grad)		
3 mm Durchmesser									
VQA 17	5	30	2,6	635 ± 10	0,4 ... 2,0	10	70	TSN-rot	36
VQA 27	5	30	2,6	560 ± 10	1,35 ... 10	10	70	grün	36
VQA 37	5	30	2,6	590 ± 10	0,4 ... 2,0	10	70	gelb	36
VQA 47	5	30	2,6	610 ± 10	0,4 ... 3,0	10	70	orange	36
Sonderbauformen									
VQA 14	5	30	2,8	635 ± 10	0,4 ... 2,0	20	100	TSN-rot	37
VQA 24	5	30	2,8	560 ± 10	0,4 ... 2,0	20	100	grün	37
VQA 34	5	30	2,8	590 ± 10	0,4 ... 2,0	20	100	gelb	37
VQA 15	5	40	1,8	660 ± 10	0,4 ... 1,35	20	100	rot	38
VQA 25	5	30	2,6	560 ± 10	0,4 ... 3,0	10	100	grün	38
VQA 35	5	30	2,8	590 ± 10	0,4 ... 3,0	20	100	gelb	38
VQA 18	5	30	2,8	635 ± 10	0,4 ... 2,0	20	100	TSN-rot	39
VQA 28	5	30	2,8	560 ± 10	0,4 ... 2,0	20	100	grün	39
VQA 38	5	30	2,8	590 ± 10	0,4 ... 2,0	20	100	gelb	39
VQA 19	5	30	2,8	635 ± 10	0,4 ... 2,0	20	100	TSN-rot	40
VQA 29	5	30	2,8	560 ± 10	0,4 ... 2,0	20	100	grün	40
VQA 39	5	30	2,8	590 ± 10	0,4 ... 2,0	20	100	gelb	40
VQA 49	5	30	2,8	610 ± 10	0,4 ... 2,0	20	100	orange	40

Lichtemitterdioden

Lichtemitterdioden

Typ	Grenzwerte			Kennwerte bei $T_a = 25^\circ\text{C}$					Lichtfarbe	Bauform
	Sperrspannung U_{Rmax} (V)	Flußstrom I_{Fmax} (mA)	Flußspannung U_{Fmax} (V)	Wellenlänge Emission λ_p (nm)	max. Lichtstärke I_V (mcd)	bei I_F (mA)	Abstrahlwinkel Θ_e (Grad)			
VQA 101	5	30	2,8	635 \pm 10	0,4 ... 2,0	20	100	TSN-rot	41	
VQA 201	5	30	2,8	560 \pm 10	0,4 ... 2,0	20	100	grün	41	
VQA 301	5	30	2,8	590 \pm 10	0,4 ... 2,0	20	100	gelb	41	
VQA 103	5	30	2,8	635 \pm 10	0,4 ... 2,0	20	100	TSN-rot	42	
VQA 203	5	30	2,8	560 \pm 10	0,4 ... 2,0	20	100	grün	42	
VQA 303	5	30	2,8	590 \pm 10	0,4 ... 2,0	20	100	gelb	42	

Die Lieferung aller LED erfolgt nach Lichtstärkegruppen sortiert. In einer Verpackungseinheit streut die Lichtstärke der einzelnen Dioden max. um den Faktor 2. Die Kennzeichnung erfolgt nur auf der Verpackung.

Bei Zweifarb-LED beträgt die Lichtstärke $I_{Vmin} : I_{Vmax}$ innerhalb einer LED < 3 (Verhältnisgruppe 1 bzw. < 6 (Verhältnisgruppe 2)).

Lichtstärkegruppe A B C D E F G H
 I_{Vmin} (mcd) 0,4 0,6 0,9 1,35 2,0 3,0 4,5 6,8
 Lichtstärkegruppe I K L M N O P R
 I_{Vmin} (mcd) 10 15 23 34 51 77 116 172

Infrarotemitterdioden

Infrarotemitterdioden

Si-Sensorzelle mit eingeschlossenem Glasfilter

Typ	Grenzwerte			Kennwerte bei $T_a = 25^\circ\text{C}$					Bauform
	Sperrspannung U_R (V)	Flußstrom I_f (mA)	nicht periodischer Spitzstrom $I_{FSM}^{(1)}$ (A)	Wellenlänge max. Emission λ_p (nm)	Strahlungsleistung Φ_e (mW)	bei I_F (mA)	Anstiegszeit t_r (μs)	Abfallzeit t_f (μs)	
VQ 120 A	2 ²⁾	< 100		940	$> 0,4$	50	< 2	< 2	200
B	2 ²⁾	< 100		940	$> 0,7$	50	< 2	< 2	200
C	2 ²⁾	< 100		940	$> 1,0$	50	< 2	< 2	200
VQ 121 A	4 ³⁾	< 50	1,5 ³⁾	940	0,71 ... 1,80	50	< 2	< 2	100
B	4 ³⁾	< 50	1,5 ³⁾	940	1,12 ...	50	< 2	< 2	100
VQ 123 A	5 ³⁾	< 100	2,5 ⁴⁾	940	1,6 ... 3,5	50	< 2	< 2	200
B	5 ³⁾	< 100	2,5 ⁴⁾	940	2,3 ... 4,0	50	< 2	< 2	200
C	5 ³⁾	< 100	2,5 ⁴⁾	940	2,6 ...	50	< 2	< 2	200
VQ 125 A	5 ³⁾	< 100	2,5 ⁴⁾	940	2,4 ... 5,4	50	< 2	< 2	200
B	5 ³⁾	< 100	2,5 ⁴⁾	940	3,6 ...	50	< 2	< 2	200

1) bei $t_p \leq 10 \mu\text{s}$

2) $T_a = -65 \dots 100^\circ\text{C}$

3) $T_a = -40 \dots 85^\circ\text{C}$

4) $T_a = -40 \dots 25^\circ\text{C}$

Si-Sensorzelle mit eingeschlossenem Glasfilter

Typ	Kennwerte bei $T_a = 25^\circ\text{C}$					Bauform	
	Kurzschlußstrom I_K (μA)	bei E_V (Lx)	Ausgangsspannung U_0 (mV)	Ausgangswiderstand R_0 (Ohm)	Wellenlänge max. Empfindl. λ_{smax} (nm)		spektrale Empfindl. bei λ (μs)
SP 105	3	10^3	440	$> 10^7$	555	0,3 0,1	> 100 700

Typ	Grenzwerte			Kennwerte bei $T_a = 25\text{ }^\circ\text{C}$				Wellenlänge λ_{max} (nm)	Bauform		
	Sperrspannung U_R (V)	Sperrstrom I_R (mA)	Betriebstemperatur T_a ($^\circ\text{C}$)	Sperrstrom I_{R1} (μA)	Sperrstrom I_{R2} (μA)	Gesamtkapazität bei U_R C_{tot} (pF)	Empfindlichkeit bei S_A (A/W)			Empfindlichkeit bei S_A (A/W)	
SP 101	25	1	-40 ... 70	0,1	20	≤ 40	20	0,3	500	820	46
SP 102	25	0,1	-40 ... 70	0,004	1,6	≤ 10	20	0,45	900	820	46
SP 103	25	3	-40 ... 70	0,15	70	≤ 100	20	0,6	820	900	47
SP 106	25		-25 ... 85			≤ 35	10	0,5	850	900	57

1) bei $E_e = 0$; $U_R = 20\text{ V}$

2) bei $E_V = 1000\text{ Lux}$ und einer Farbtemperatur der Strahlungsquelle von 2856 K; $U_R = 20\text{ V}$

Typ	Gehäuse Bemerkungen	Dunkelsperrstrom bei $E_e = 0\text{ lx}$ I_{R0} (nA) (typ.)	Betriebsspannung U_B (V)	spektrale Empfindlichkeit bei $U_R = 10\text{ V}$ S_A (A/W) (typ.)	Impulsanstiegszeit t_r (ns)	Bauform
SP 114	TO 39-Sockel mit Planglasfenster Avalanche-Fotodiode	1	140 ... 300	0,4	200 (typ.)	48

Positionsempfindliche Fotodioden

Positionsempfindliche Fotodioden

Typ	Gehäuse Bemerkungen	Dunkelsperrstrom bei $E_e = 0\text{ lx}$ $U_R = 20\text{ V}$ I_{R0} (nA)	Anstiegs-, Abfallzeit bei $U_R = 850\text{ nm}$ t_r, t_f (ns)	aktive Fläche (mm ²)	Bauform
SP 116	Kunststoffgehäuse transparent Differenzfotodiode	0,1	40	2 x 1,74	51
SP 117	Kunststoffgehäuse transparent Quadrantenfotodiode	0,1	40	4 x 1,04	53
SP 119	Metallwanne mit Planglaskappe Vollflächenfotodiode	200	$5 \cdot 10^3$	100	52
SP 121	Metallwanne mit Planglaskappe Streifenfotodiode	200	$60 \cdot 10^3$	64,2	54
SP 123	TO 39-Sockel mit Glaskappe Kreis-Kreisringdetektor	0,3	40	2 x 0,288	55
SP 124	Kunststoffgehäuse transparent Kreis-Kreisringdetektor	0,1	40	2 x 3,14	56

Si-Fototransistoren

Typ	Verlustleistung P_{tot} (mW)	Kollektor-Emitter-Spannung U_{CE} (V)	Emitter-Kollektor-Spannung U_{EC} (V)	Betriebs-temperaturbereich T_a (°C)	Betriebsstrom I_{C1} (mA)	spektraler Empfindlichkeitsbereich ΔS (nm)	Anstiegs- und Abfallzeit t_r, t_f (μ s)	Bauform
SP 211	50 ³⁾	≤ 50	≤ 7	-65 ... 125	0,25 ... 3,2	800 ... 900	≤ 10	49
SP 212 ⁵⁾	100 ⁴⁾	≤ 50	≤ 7	-40 ... 85	0,63 ... $\geq 2,5$	800 ... 900	C, D ≤ 10 E, F ≤ 20	63
SP 213	100 ⁴⁾	≤ 50	≤ 7	-40 ... 85	1,0 ... $\geq 4,0$	800 ... 900	D, E ≤ 10 F, G ≤ 20	61
SP 215	100 ⁴⁾	≤ 50	≤ 7	-40 ... 85	1,6 ... $\geq 6,3$	800 ... 900	E, F ≤ 10 G, H ≤ 20	50

1) bei $U_{CE} = 5$ V; $E_v = 1$ kLx2) bei $U_B = 35$ V; $I_C = 800$ μ A3) $T_a = -65$... 25 °C4) $T_a = -40$... 25 °C

5) abweichende Gruppen

Optoelektronische Koppler

Typ	Grenzwerte bei $T_a = 25$ °C		Koppelement				Anstiegs- und Abfallzeit t_r, t_f (μ s)	Bauform		
	Sperrspannung U_R (V)	Flußstrom I_F (mA)	Verlustleistung P_{tot} (mW)	Empfänger	Kollektor-Emitter-Spannung U_{CE} (V)	Sperrspannung U_R (V)			Prüfisolationsspannung U_{IO} (kV)	Übertragungsfaktor (%)
MB 130	6	60	200	Fototransistor	35		2,8	40 ... 480	10	58
MB 131 ¹⁾	6	60	200	Fototransistor ohne Basisanschluß	70		4,4	40 ... 480	10	58
MB 132 ²⁾	6	60	200	Fototransistor	70		4,4	40 ... 480	10	58
MB 133 ³⁾	6	60	200	Fototransistor ohne Basisanschluß	70		5,3	40 ... 480	10	58
MB 134 ⁴⁾	6	60	200	Fototransistor	70		5,3	40 ... 480	10	58
MB 135	6	60	200	Fototransistor	90		5,3	40 ... 320	10	58
MB 106	3	100	200	Fototransistor	35		10	20 ... 200	10	59
MB 110	3	50	150	Fotodiode		50	2,8		0,25	58
MB 111	3	30	110	Fotodiode			2,8		0,15/0,1	60
MB 123	2	50	110	Fototransistor	15				25	61
MB 125	3	50	100	Fototransistor	16				10	62

1) Ersatz für MB 104/6

2) Ersatz für MB 104/4

3) Ersatz für MB 105/6

4) Ersatz für MB 105/4

Lichtemitteranzeigen

Typ	Grenzwerte 1)			Kennwerte 1) bei $T_a = 25^\circ\text{C}$				Farbe	Bauform			
	Sperrspannung U_R 2) (V)	Flußstrom I_F (mA)	Per. Spitzen- durchlaßstrom I_{FRM} 3) (mA)	Flußspannung U_{Fmax} (V)	bei I_F (mA)	Lichtstärke I_V (μcd)	bei I_F (mA)			Ziffernhöhe h (mm)	Anzeigenart	gemeins. Elektrode
VQB 16	4	20	150	2,6	10	230 ... 1170	10	17,9	1 digit +	herausgeführte Anoden u. Katoden	rot	64
VQB 17	4	20	150	2,6	10	230 ... 1170	10	19,6	1 digit, 7 Segment	Katode	rot	65
VQB 18	4	20	150	2,6	10	230 ... 1170	10	19,6	1 digit, 7 Segment	Anode	rot	65
VQB 26	6	20	150	2,6	10	230 ... 1170	10	17,9	1 digit +	herausgeführte Anoden u. Katoden	grün	64
VQB 27	6	20	150	2,6	10	230 ... 1170	10	19,6	1 digit, 7 Segment	Katode	grün	65
VQB 28	6	20	150	2,6	10	230 ... 1170	10	19,6	1 digit, 7 Segment	Anode	grün	65
VQB 200	6	17,5	120	2,6	10	150 ... 1170	10	12,7	16 Segment	Katode	grün	66
VQB 201	6	17,5	120	2,6	10	150 ... 1170	10	12,7	16 Segment	Anode	grün	66
VQE 11	5	30	200	2,8	20	150 ... 780	20	12,7	1 1/2 digit, 7 Segment	Katode	rot	67
VQE 12	5	30	200	2,8	20	150 ... 780	20	12,7	1 1/2 digit, 7 Segment	Anode	rot	67

1) je Segment und Dezimalprodukt

2) bei $T_a = -25 \dots 85^\circ\text{C}$ 3) $t_p = 1 \text{ ms}$; $\tau = 1 : 10$

Lichtemitteranzeigen

Typ	Grenzwerte 1)			Kennwerte 1) bei $T_a = 25^\circ\text{C}$				Farbe	Bauform			
	Sperrspannung U_R 2) (V)	Flußstrom I_F (mA)	Per. Spitzen- durchlaßstrom I_{FRM} 3) (mA)	Flußspannung U_{Fmax} (V)	bei I_F (mA)	Lichtstärke I_V (μcd)	bei I_F (mA)			Ziffernhöhe h (mm)	Anzeigenart	gemeins. Elektrode
VQE 13	5	30	200	2,8	20	150 ... 780	20	12,7	2 digit, 7 Segment	Katode	rot	68
VQE 14	5	30	200	2,8	20	150 ... 780	20	12,7	2 digit, 7 Segment	Anode	rot	68
VQE 21	6	20	150	2,6	10	230 ... 1170	10	12,7	1 1/2 digit, 7 Segment	Katode	grün	67
VQE 22	6	20	150	2,6	10	230 ... 1170	10	12,7	1 1/2 digit, 7 Segment	Anode	grün	67
VQE 23	6	20	150	2,6	10	230 ... 1170	10	12,7	2 digit, 7 Segment	Katode	grün	68
VQE 24	6	20	150	2,6	10	230 ... 1170	10	12,7	2 digit, 7 Segment	Anode	grün	68

1) je Segment und Dezimalpunkt

2) bei $T_a = -25 \dots 85^\circ\text{C}$ 3) $t_p = 1 \text{ ms}$; $\tau = 1 : 10$

Die Lieferung aller Lichtemitteranzeigen erfolgt nach Lichtstärkegruppen sortiert.

Lichtemitteranzeigen

Bezeichnung der Anschlüsse

VQE 11, VQE 21

1	nicht belegt	10	G ₂
2	F ₁	11	A ₂
3	B ₁	12	F ₂
4	gK ₁	13	B ₂
5	gK ₂	14	A ₁
6	D ₂	15	E ₁
7	E ₂	16	C ₁
8	C ₂	17	D ₁
9	H ₂	18	nicht belegt

VQE 14, VQE 24

1	C ₁	10	G ₂	H ₁
2	E ₁	11	A ₂	G ₁
3	D ₁	12	F ₂	F ₁
4	gA ₁	13	B ₂	B ₁
5	gA ₂	14	B ₁	B ₂
6	D ₂	15	F ₁	F ₂
7	E ₂	16	A ₁	A ₂
8	C ₂	17	G ₁	G ₂
9	H ₂	18	H ₁	H ₂

Wann immer 7

VQE 12, VQE 22

1	nicht belegt	10	G ₂
2	F ₁	11	A ₂
3	B ₁	12	F ₂
4	gA ₁	13	B ₂
5	gA ₂	14	A ₁
6	D ₂	15	E ₁
7	E ₂	16	C ₁
8	C ₂	17	D ₁
9	H ₂	18	nicht belegt

VQB 200

1	B	10	V
2	A	11	S
3	M	12	R
4	K	13	D
5	H	14	U
6	G	15	P
7	T	16	C
8	F	17	N
9	E	18	gemeinsame Katode

VQE 13, VQE 23

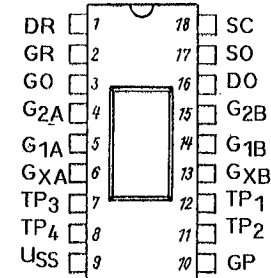
1	C ₁	10	G ₂
2	E ₁	11	A ₂
3	D ₁	12	F ₂
4	gK ₁	13	B ₂
5	gK ₂	14	B ₁
6	D ₂	15	F ₁
7	E ₂	16	A ₁
8	C ₂	17	G ₁
9	H ₂	18	H ₁

VQB 201

1	B	10	V
2	A	11	S
3	M	12	R
4	K	13	D
5	H	14	U
6	G	15	P
7	T	16	C
8	F	17	N
9	E	18	gemeinsame Anode

L 110 C

Monolithische, selbstabtastende, lichtempfindliche Zeile mit 256 Sensorelementen



Bezeichnung der Anschlüsse

- 1 Drain des Rückstelltransistors
- 2 Gate des Rückstelltransistors
- 3 Ausgangsgate
- 4 Gate 2 des Schieberegisters A
- 5 Gate 1 des Schieberegisters A
- 6 Übertragungsgate XA
- 7 Testpunkt 3
- 8 Testpunkt 4
- 9 Masse
- 10 Fotogate
- 11 Testpunkt 2
- 12 Testpunkt 1
- 13 Übertragungsgate XB
- 14 Gate 1 des Schieberegisters B
- 15 Gate 2 des Schieberegisters B
- 16 Drain des Ausgangstransistors
- 17 Source des Ausgangstransistors
- 18 Source des Kompensations-transistors

Typstandard: TGL 38679

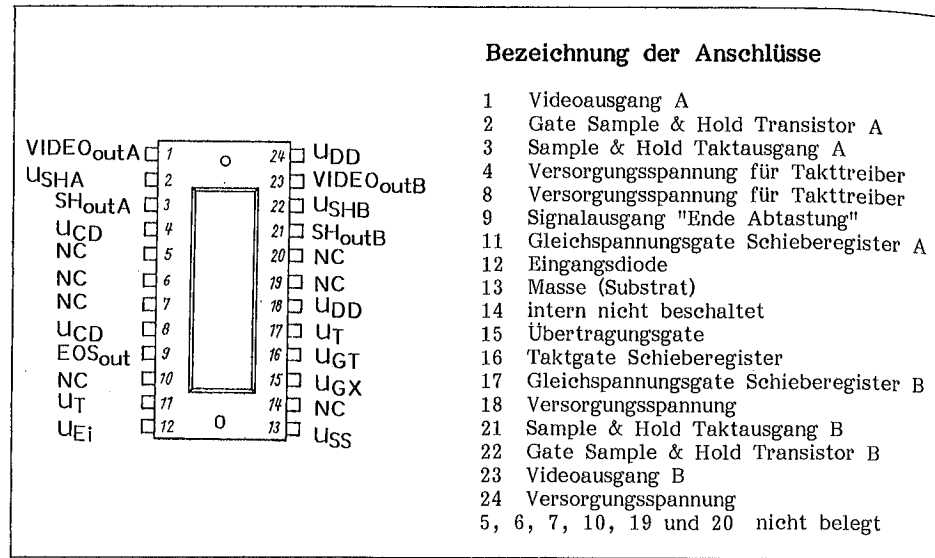
Bauform: DIP-18, Plast (Bild 6)

Sie ist für die optische Erkennungssysteme bestimmt. Zusätzlich zu der Zeile enthält der L 100 C-Chip 2 Ladungsübertragungsgates, zwei 2-Phasen-Analogschieberegister, eine Ladungsdetektorstufe und eine Kompensationsstufe.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannungen	U _{DD}		14,5		15,5	V
	U _{DR}		14,5		15,5	V
Spannung im Ausgangsgate des Schieberegisters	U _{GO}		6		8	V
Sättigungsausgangsspannung	U _{sat}				200	mV
Hellsignaldifferenz	PRUN				12	mV
Dynamikbereich	DR		330			
Dunkelsignaldifferenz	DSNU				4	mV
Empfindlichkeit	S				0,4	VµJ ⁻¹ cm ²
Rückstelltaktfrequenz	f _{GR}				10	MHz

L 133 C Ladungsgekoppelte Sensorzelle



Typstandard: TGL 55108

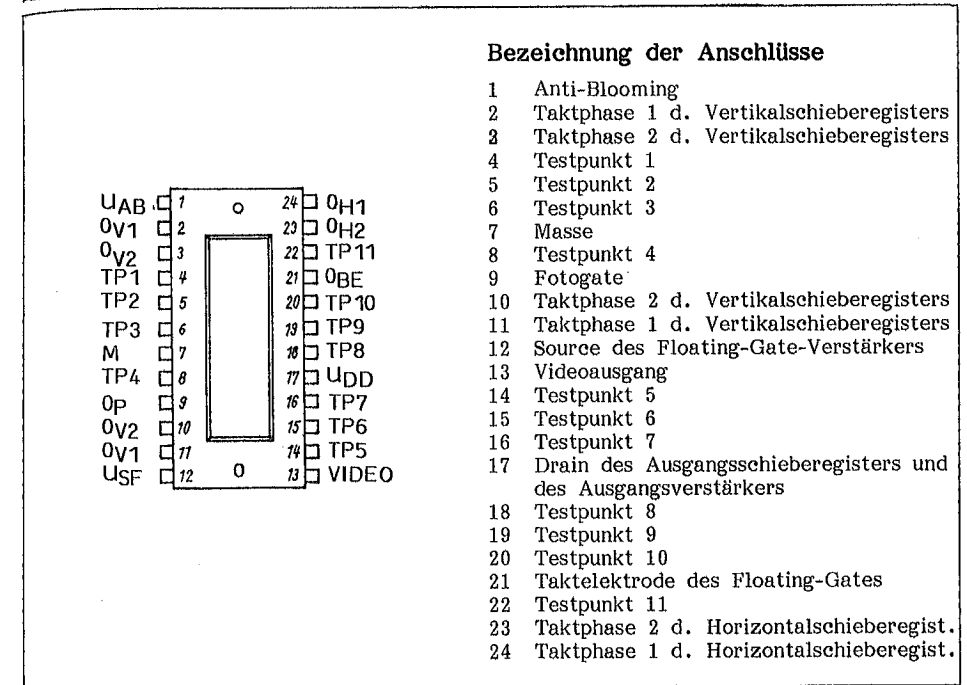
Bauform: DIP-24, Plast (Bild 10)

Monolithische, selbstabtastende, lichtempfindliche Zeile mit 1024 Sensorelementen. Neben den 1024 Sensorelementen weist die LKZ L 133 C ein Übertragungsgate, Schieberegister, Übertragungsdetektoren und Ausgangsverstärker mit Sample- und Holdstufen, Takttreiberschaltung, Dunkel- und Hellreferenzschaltung auf.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannungen	U_{DD}		13,5		14,5	V
	U_{CD}		13,5		14,5	V
Spannung für Schieberegister	U_T		5,5		6,5	V
Sättigungsausgangsspannung	U_{sat}				2	V
Hellsignaldifferenz	PRNU				240	mV
Dynamikbereich	DR		500			
Dunkelsignaldifferenz	DSNU				20	$\frac{mV}{ms}$
Empfindlichkeit	S				$3 \text{ V}\mu\text{J}^{-1}\text{cm}^2$	
Bildpunktausgabefrequenz	f_{DATmax}				20	MHz

L 211 C CCD-Sensormatrix mit 190 x 244 Bildpunkten



Typstandard: TGL 42101

Bauform: DIP-24, Plast (Bild 10)

Organisation nach dem Zwischenspaltenübertragungsprinzip, spaltenweiser Überstrahlungs-schutz, Halbbildauslesung, integrierter Ausgangsverstärker

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannungen	U_{DD}		13		20	V
	U_{AB}		8		16	V
	U_{SF}		5		14	V
Sättigungsausgangsspannung	U_{sat}		100			mV
Hellsignalschwankung	PRNU				20	%
Dynamikbereich	DR		100			
Dunkelsignalschwankung	DSNU				20	%
Empfindlichkeit	S		0,5		$1,8 \text{ V}\mu\text{J}^{-1}\text{cm}^2$	
horizontale Transport-Taktfrequenz	f_{GH}				7,2	MHz

L 220 C CCD-Bildempfänger mit 512 x 576 Bildpunkten

Bezeichnung der Anschlüsse

- 1 Substratspannung
- 2 Spannung des Lichtschutzes
- 3 Testpunkt 1
- 4 Testpunkt 2
- 5 Vertikalschieberegister Taktgate 1
- 6 Vertikalschieberegister Taktgate 4
- 7 Vertikalschieberegister Taktgate 2
- 8 Gleichspannungsgate
- 9 Versorgungsspannung
- 10 Vertikalschieberegister Taktgate 3
- 11 Steuergate des Verstärkers
- 12 Drain des Resettransistors
- 13 Videoausgang
- 14 Testpunkt 3
- 15 Taktgate des Resettransistors
- 16 Testpunkt 4
- 17 Testpunkt 5
- 18 Steuerspannung des Überstrahlungsschutzes
- 19 Horizontalschieberegister Taktgate 1
- 20 Horizontalschieberegister Taktgate 2
- 21 Testpunkt 6
- 22 Masse
- 23 Testpunkt 7
- 24 Testpunkt 8

Typstandard: TGL 45741

Bauform: DIP-24, Plast (Bild 10)

Organisation nach dem Zwischenspaltenübertragungsprinzip, TV-kompatibel nach CCIR, "2/3"-Sensorfläche, Halbbildauslesung, spaltenweiser Überstrahlungsschutz, Dunkelstromreferenzsignal, integriertes 64 µs-Verzögerungsregister, Schaltkreis U 2200 PC zur Ansteuerung und Signalverarbeitung

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannungen	U_{DD}		14,5		15,5	V
	U_{AB}		11,5		12,5	V
Sättigungsausgangsspannung	U_{sat}				200	mV
Dunkelsignalgenerationsrate	DSG				0,1	$\frac{mV}{ms}$
Empfindlichkeit	S		1			$\mu J^{-1} cm^2$
Ausgangsimpedanz	Z_O				1	kOhm
Transporttaktfrequenz	f_t				10	MHz

Flachbandanzeigen

Typ	Lichtfarbe	Polarität	Lichtstärke/Segment		Durchlaßgleichspannung U_{Fmax} (V)	Durchlaßgleichstrom I_{Fmax} (mA)	Bauform
			I_{Vmin} (mcd)	bei I_F (mA)			
VQH 205	grün	gemeinsame Anode	0,15	10	2,6	20	69
VQH 206	grün	gemeinsame Anode	0,15	10	2,6	20	70
VQH 207	grün	gemeinsame Anode	0,15	10	2,6	20	71
VQH 604	5 Segmente grün, 1 Segment rot		0,15	10	14	20	72

Typ	Lichtfarbe	Bemerkung	Betriebsspannung U_{CC} (V)	Steuerspannung U_{St} (V)	Stromaufnahme I_{Smax} (mA)	Bauform
MQH 200	grün	24 Segmente in einer Reihe mit 2 hybridintegrierten Ansteuer-IC A 277 X im Punktbetrieb	5,5 ... 18	0 ... 6,2	10	73
MQH 201, 12 x grün MQH 202 MQH 601, 8 x grün/ MQH 602 4 x rot		lückenlos reihbare Anzeigebausteine mit hybridintegriertem Ansteuer-IC A2277 X; 12 Segmente in den Schaltungsvarianten Punktbetrieb/* nullsymmetrischer Punktbetrieb (MQH 202, MQH 602); Bandbetrieb (MQH 201, MQH 601); nullsymmetrischer Bandbetrieb möglich	5,5 ... 18	0 ... 6,2	10	74

Alphanumerische Anzeige

Typ	Bemerkung	Ziffernhöhe h (mm)	Farbe	Betriebsspannung U_{CC} (V)	Eingangsspannung U_I (V)	Zellenstrom I_{IZmax} (mA)	Bauform
VQC 10	4-stellige 5 x 7 Punkt- matrix mit integriertem Spaltentreiber-IC	7,5	rot	4,75 ... 5,25	-0,8 ... +5,5	500	75

Transistoren

Kleinleistungstransistoren für allgemeine und NF-Anwendungen

32 Kleinleistungstransistoren für allgemeine und NF-Anwendungen

Typ	Struktur	Grenzwerte ($T_a = 25^\circ\text{C}$)			Kennwerte							Bauform		
		P_{tot} (mW)	U_{CBO} (V)	U_{CEO} (V)	I_{C} (mA)	h_{21E} bei I_{C} (mA)	U_{CE} (V)	f_T bei I_{C} (MHz)	I_{C} (mA)	U_{CEsat} (mV) bei I_{C} (mA)	F bei U_{CE} (dB)		U_{CE} (V)	I_{C} (mA)
SC 116	pnp	300	20	20	100			typ90	10		2,5	5	0,2	76
SC 117	pnp	300	30	30	100			typ90	10		2,5	5	0,2	76
SC 118	pnp	300	60	60	100			typ90	10		2,5	5	0,2	76
SC 119	pnp	300	80	80	100			typ90	10		2,5	5	0,2	76
SC 236*	nnp	200	30	20	100	56...560	2	typ145	100	80	10	6	0,2	77
SC 237*	nnp	200	50	45	100	56...560	2	typ145	10	80	10	6	0,2	77
SC 238*	nnp	200	30	20	100	56...1120	2	typ161	10	80	10	6	0,2	77
SC 239*	nnp	200	30	20	100	56...1120	2	typ175	10	80	10	6	0,2	77
SC 307*	pnp	250	50	45	100	56...560	2	typ355	10	70	10	6	0,2	77
SC 308*	pnp	250	30	25	100	56...1120	2	typ355	10	70	10	6	0,2	77
SC 309*	pnp	250	30	25	100	112...1120	2	typ390	10	70	10	6	0,2	77
SCE 237*	nnp	150	50	45	100	112...560	2	typ210	10	70	10	6	0,2	78
SCE 238*	nnp	150	30	20	100	112...1120	2	typ210	10	220	10	6	0,2	78
SCE 239*	nnp	150	30	20	100	112...1120	2	typ210	10	220	10	6	0,2	78

* selektiert nach der Stromverstärkung

Kleinleistungstransistoren für allgemeine und NF-Anwendungen

33 Kleinleistungstransistoren für allgemeine und NF-Anwendungen

Typ	Struktur	Grenzwerte ($T_a = 25^\circ\text{C}$)			Kennwerte							Bauform		
		P_{tot} (mW)	U_{CBO} (V)	U_{CEO} (V)	I_{C} (mA)	h_{21E} bei I_{C} (mA)	U_{CE} (V)	f_T bei I_{C} (MHz)	I_{C} (mA)	U_{CEsat} (mV) bei I_{C} (mA)	F bei U_{CE} (dB)		U_{CE} (V)	I_{C} (mA)
SCE 307*	pnp	150	50	45	100	56...560	2	> 100	10	85	10	6	0,2	78
SCE 308*	pnp	150	30	25	100	56...560	2	> 100	10	340	100	6	0,2	78
SCE 309*	pnp	150	30	25	100	56...560	2	> 100	10	85	10	6	0,2	78
SCE 535*	nnp		75	45	1000	40...250	150	2	50	500	500			79
SCF 537*	nnp		60	60	1000	40...250	150	2	50	500	500			79
SCE 539*	nnp		100	80	100	40...250	150	2	50	500	500			79
SCE 536*	pnp		45	45	100	40...250	150	2	50	500	500			79
SCE 538*	pnp		60	60	1000	40...250	150	2	50	500	500			79
SCE 540*	pnp		100	80	1000	40...250	150	2	50	500	500			79

* selektiert nach der Stromverstärkung

Kleinleistungstransistoren für HF-/ZF-/Video-Anwendungen

Kleinleistungstransistoren für HF-/ZF-/Video-Anwendungen

Typ	Struktur	Grenzwerte (T _a = 25°C)				Kennwerte										Bauform
		P _{tot} (mW)	U _{CBO} (V)	U _{CEO} (V)	I _C (mA)	h _{21E} bei I _C	U _{CE} (V)	f _T bei I _C (MHz)	I _C bei I _C (mA)	U _{CEsat} (mV)	F bei U _{CE'} (dB)	U _{CE'} (V)	I _C (mA)	f (MHz)	C _{re} C _{rb} * (pF)	
SF 116*	pnp	0,6	-20	-20	-500	28...560	-50	-2	> 60	-10	< -0,5	-150			80	
SF 117*	pnp	0,6	-30	-30	-500	28...560	-50	-2	> 60	-10	< -0,5	-150			80	
SF 118*	pnp	0,6	-60	-60	-500	28...560	-50	-2	> 60	-10	< -0,5	-150			80	
SF 119*	pnp	0,6	-80	-80	-500	28...280	-50	-2	> 60	-10	< -0,5	-150			80	
SF 126*	npn	0,6	33	20	500	18...1120	50	2	> 60	10	< 0,5	150			80	
SF 127*	npn	0,6	66	30	500	18...1120	50	2	> 60	10	< 0,5	150			80	
SF 128*	npn	0,6	100	60	500	18...1120	50	2	> 60	10	< 0,5	150			80	
SF 129*	npn	0,6	120	80	500	18...1120	50	2	> 60	10	< 0,5	150			80	
SF 136*	npn	0,3	20	12	200	18...1120	10	1	> 300	10	< 0,3	10	7,3	6	76	
SF 137*	npn	0,3	40	20	200	18...1120	10	1	> 300	10	< 0,3	10	7,5	6	76	
SF 225	npn	0,20	40	25	25	> 40	1	10	500	1			5	10	81	
SF 235	npn	0,20	40	25	25	> 28	1	10	740 ²⁾	1			4	10	81	
SF 245	npn	0,20	40	25	25	> 37	7	10	960	7			2,9	10	81	
SFE 225	npn	0,15	40	25	25	> 40	1	10	390	1			5	10	78	
SFE 235	npn	0,15	40	25	25	> 28	1	10	750 ²⁾	1			4	10	78	
SFE 245	npn	0,15	40	25	25	> 37	7	10	910	7			2,9	10	78	
SF 357	npn	6	160	100	100	> 25	30	10	60	15	1	30			82	
SF 358	npn	6	250	250	100	> 25	30	10	60	15	1	30			82	
SF 359	npn	6	300	300	100	> 25	30	10	60	15	1	30			82	
SF 369	npn	2	250	250	30	> 50	30	10	60	10	1	30			82	

* selektiert nach der Stromverstärkung 2) f_{fb}

Kleinleistungstransistoren für HF-/ZF-/Video-Anwendungen

Kleinleistungstransistoren für HF-/ZF-/Video-Anwendungen

Typ	Struktur	Grenzwerte (T _a = 25°C)				Kennwerte										Bauform
		P _{tot} (mW)	U _{CBO} (V)	U _{CEO} (V)	I _C (mA)	h _{21E} bei I _C	U _{CE} (V)	f _T bei I _C (MHz)	I _C bei I _C (mA)	U _{CEsat} (mV)	F bei U _{CE'} (dB)	U _{CE'} (V)	I _C (mA)	f (MHz)	C _{re} C _{rb} * (pF)	
SF 816*	pnp	0,73	-20	-20	-500	18...560	50	2	> 60	10	< 0,5	150			109	
SF 817*	pnp	0,73	-30	-30	-500	18...560	50	2	> 60	10	< 0,5	150			109	
SF 818*	pnp	0,73	-60	-60	-500	18...560	50	2	> 60	10	< 0,5	150			109	
SF 819*	pnp	0,73	-80	-80	-500	18...560	50	2	> 60	10	< 0,5	150			109	
SF 826*	npn	0,73	33	20	500	18...560	50	2	> 60	10	< 0,5	150			109	
SF 827*	npn	0,73	66	30	500	18...560	50	2	> 60	10	< 0,5	150			109	
SF 828*	npn	0,73	100	60	500	18...560	50	2	> 60	10	< 0,5	150			109	
SF 829*	npn	0,73	120	80	500	18...560	50	2	> 60	10	< 0,5	150			109	
SFE 250 ¹⁾	npn	0,05	8	5	2,5	> 20	1	1	> 1200	1	175	1	3,8	1	78	
SFE 292 ¹⁾	npn	0,2	20	15	25	> 25	14	10	5000	14			2,4	10	78	
SFE 517 ¹⁾	npn	1	40	25	150	> 25	50	5	1200	150	0,5	100	6,5	15	78	
SFE 569 ¹⁾	npn	1	250	250	50	> 50	25	10	60	10	0,6	30			78	
SFE 570 ¹⁾	npn	1	-250	-250	-50	> 50	-25	-20	> 60	-10	-0,8	-30			78	

* selektiert nach den Stromverstärkungsgruppen 1) In Entwicklung

Kleinleistungstransistoren für Schaltanwendungen

33 Kleinleistungstransistoren für Schaltanwendungen

Typ	Struktur	Grenzwerte ($T_a = 25^\circ\text{C}$)			Kennwerte							Bauform			
		P_{tot} (mW)	U_{CBO} (V)	U_{CEO} (V)	I_{C} (mA)	h_{21E} bei I_{C} (mA)	U_{CE} (V)	f_T bei I_{C} (MHz)	U_{CEsat} bei I_{C} (mV)	t_{on} (ns)	t_{off} (ns)		bei I_{C} (mA)	I_{B1} (mA)	I_{B2} (mA)
SS 106*	nnp	300	25	15	200	18...560	10	1	200	10	0,5	10	3	1,5	76
SS 108*	nnp	300	40	15	200	18...560	10	1	300	10	0,5	10	3	1,5	76
SS 109*	nnp	300	20	15	200	18...280	100	0,7	200	10	0,5	100	3	1,5	76
SS 200	nnp	150	70	70 ²⁾	30	> 32	10	3	typ128	5	0,6	1	1		77
SS 201	nnp	150	100	100 ²⁾	30	> 32	10	3	typ128	5	0,6	1	1		77
SS 202	nnp	150	120	120 ²⁾	30	> 32	10	3	typ128	5	0,6	1	1		77
SS 216*	nnp	200	20	15	100	28...280	30	0,5	350	30	0,45	10	3	1,5	77
SS 218*	nnp	200	20	15	100	28...280	30	0,5	350	30	0,45	10	3	1,5	77
SS 219*	nnp	200	20	15	100	28...280	30	0,5	350	30	0,45	10	3	1,5	77
SSE 200	nnp	150	70	70 ²⁾	30	> 32	10	3	typ128	5	0,6	15			78
SSE 201	nnp	150	100	100 ²⁾	30	> 32	10	3	typ128	5	0,6	15			78
SSE 202	nnp	150	120	120 ²⁾	30	> 32	10	3	typ128	5	0,6	15			78
SSE 216*	nnp	150	20	15	100	56...280	30	0,5	160	5	0,45	30	3	1,5	78
SSE 219*	nnp	150	20	15	100	56...280	30	0,5	160	5	0,45	30	3	1,5	78
SSE 550 ¹⁾	nnp	1000	60	45 ²⁾	500	> 2000	500	10			1,3	500	0,5		78
SSE 551 ¹⁾	nnp	1000	80	60 ²⁾	500	> 2000	500	10			1,3	500	0,5		78
SSE 552 ¹⁾	nnp	1000	90	80 ²⁾	500	> 2000	500	10			1,3	500	0,5		78
SSE 560 ¹⁾	pnp	1000	-60	-45 ²⁾	-500	> 2000	-500	-10			-1,3	-500	-0,5		78
SSE 561 ¹⁾	pnp	1000	-80	-60 ²⁾	-500	> 2000	-500	-10			-1,3	-500	-0,5		78
SSE 562 ¹⁾	pnp	1000	-90	-80 ²⁾	-500	> 2000	-500	-10			-1,3	-500	-0,5		78

* selektiert nach der Stromverstärkung 1) In Entwicklung 2) U_{CEV}

NF-Leistungstransistoren

NF-Leistungstransistoren

Typ	Struktur	Grenzwerte ($T_a = 25^\circ\text{C}$)			Kennwerte							Bauform				
		P_{tot} (W)	U_{CBO} (V)	U_{CEO} (V)	I_{C} (A)	T_j ($^\circ\text{C}$)	h_{21E} bei I_{C} (mA)	U_{CE} (V)	f_T (MHz)	U_{CEsat} bei I_{C} (V)	bei I_{C} (A)		I_{B} (A)	bei U_{CB} (V)	R_{thjc} (K/W)	
SD 335*	nnp	12,5	45	45	1,5	150	40...250	0,15	2	75	0,5	0,93	0,5	0,05	30	10
SD 337*	nnp	12,5	60	60	1,5	150	40...250	0,15	2	75	0,5	0,93	0,5	0,05	30	10
SD 339*	nnp	12,5	80	80	1,5	150	40...250	0,15	2	75	0,5	0,93	0,5	0,05	30	10
SD 336*	pnp	12,5	45	45	1,5	150	40...250	0,15	2	75	0,5	0,93	0,5	0,05	30	10
SD 338*	pnp	12,5	60	60	1,5	150	40...250	0,15	2	75	0,5	0,93	0,5	0,05	30	10
SD 340*	pnp	12,5	80	80	1,5	150	40...250	0,15	2	75	0,5	0,93	0,5	0,05	30	10
SD 345	nnp	20	45	45	3	150	40...250	0,5	2	60	1	1,5	2	0,2	30	6,25
SD 347	nnp	20	60	60	3	150	40...250	0,5	2	60	1	1,5	2	0,2	30	6,25
SD 349	nnp	20	80	80	3	150	40...250	0,5	2	60	1	1,5	2	0,2	30	6,25
SD 346	pnp	20	45	45	3	150	40...250	0,5	2	60	1	1,5	2	0,2	30	6,25
SD 348	pnp	20	60	60	3	150	40...250	0,5	2	60	1	1,5	2	0,2	30	6,25
SD 350	pnp	20	80	80	3	150	40...250	0,5	2	60	1	1,5	2	0,2	30	6,25

* selektiert nach Stromverstärkung

Si-npn-Darlington-Leistungsschalttransistoren

Si-npn-Darlington-Leistungsschalttransistoren im Metallgehäuse

Typ	Grenzwerte				Kennwerte bei $T_j = 25^\circ\text{C}$						Bauform					
	P_{tot} (W)	U_{CEO} U_{CEX} (V)	U_{CEO} (V)	I_{CM} (A)	T_j (°C)	U_{CEsat} U_{BEsat} max (V)	bei $I_C; I_B$ (A) (A)	t_f bei $I_C; I_B$ (µs)	$ I_B $ (A)	$-U_{\text{CEmax}}$ (V)		bei $-I_C$ max (A)	R_{thjc} (K/W)			
SU 111	120	450	400	15	175	1,8	2,5	7	0,14	2,3	7	0,14	3	7	1,25	83

Si-npn-Darlington-Leistungsschalttransistoren im Plastikgehäuse

Typ	Grenzwerte				Kennwerte bei $T_j = 25^\circ\text{C}$						Bauform					
	P_{tot} (W)	U_{CBO} U_{CEX} (V)	U_{CEO} (V)	I_{CM} (A)	T_j (°C)	U_{CEsat} U_{BEsat} max (V)	bei $I_C; I_B$ (A) (A)	t_f bei $I_C; I_B$ (µs)	$ I_B $ (A)	$-U_{\text{CEmax}}$ (V)		bei $-I_C$ max (A)	R_{thjc} max (K/W)			
SU 310	125	400	350	15	175	1,8	2,5	7	0,14	2,3	7	0,14	3	7	1,2	84
SU 311	125	450	400	15	175	1,8	2,5	7	0,14	2,3	7	0,14	3	7	1,2	84
SU 312	125	450	400	15	175	1,8	2,5	10	0,14	2,5	10	0,14	3	7	1,2	84

Si-npn-Leistungsschalttransistoren im Metallgehäuse

Si-npn-Leistungsschalttransistoren im Metallgehäuse

Typ	Grenzwerte				Kennwerte bei $T_j = 25^\circ\text{C}$										Bauform
	P_{tot} (W)	U_{CEX} U_{CER} (V)	U_{CEO} (V)	I_{CM} (A)	T_j (°C)	U_{CEsat} max (V)	U_{BEsat} max (V)	bei $I_C; I_B$ (A) (A)	t_f max (µs)	bei $I_C; I_B$ max (A)	$-I_B$ (A)	R_{thjc} max (K/W)			
SU 160	12,5	1500*	700	7,5	115	5,0	1,5	4,5	2,0	1,0	4,5	1,8	1,6	1,6	83
SU 161	10	1500*	700	3,0	115	5,0	1,5	2,0	1,0	1,0	2,0	0,8	2,5	2,5	83
SU 167	100	800	325	15	150	3,3	2,2	8,0	2,5	1,0	8,0	2,5	1,25	1,25	83
SU 169	100	1000	400	15	150	3,3	2,2	8,0	2,5	1,0	8,0	2,5	1,25	1,25	83
SU 186	150	160	125	20	200	1,5	2,0	5,0	0,5	1,0	5,0	0,5	1,0	1,17	83
SU 187	150	250	200	20	200	1,6	2,0	8,0	0,8	0,8	8,0	0,8	1,6	1,17	83
SU 188	150	300	250	25	200	1,5	2,0	10,0	1,25	0,7	10,0	1,25	2,5	1,17	83
SU 189	175	850	400	30	200	1,5	1,6	10,0	2,0	0,8	10,0	2,0	2,0	1,0	83
SU 190	175	1000	450	30	200	1,5	1,6	8,0	1,6	0,8	8,0	1,6	1,6	1,0	83
SU 191	150	120	90	30	200	1,2	2,0	15,0	1,5	0,8	15,0	1,5	1,17	1,17	83
SU 192	150	160	125	20	200	0,9	2,0	10,0	1,0	0,8	10,0	1,0	1,17	1,17	83
SU 193	150	300	250	15	200	0,9	2,0	10,0	1,0	0,8	10,0	1,0	1,17	1,17	83

Si-npn-Leistungsschalttransistoren im Plastgehäuse

Si-npn-Leistungsschalttransistoren im Plastgehäuse

Typ	Kennwerte bei $T_j = 25\text{ °C}$										Bauform			
	Grenzwerte													
	P_{tot} (W)	U_{CEX} (V)	U_{CEO} (V)	I_{CM} (A)	T_j (°C)	U_{CEsat} max (V)	U_{BEsat} max (V)	bei I_C : I_B (A)	t_f max (µs)	bei I_C : I_B (A)		$-I_B$ (A)	R_{thjc} max (K/W)	
SU 377	85	600	300	8	175	1,5	1,3	2,5	0,5	0,5	0,5	1,0	1,76	85
SU 378	85	700	400	8	175	1,5	1,3	2,5	0,5	0,5	0,5	1,0	1,76	85
SU 379	85	800	400	8	175	1,0	1,1	1,0	0,2	0,2	0,2	0,4	1,76	85
SU 380	85	850	400	8	175	1,5	1,3	2,5	0,5	0,5	0,5	1,0	1,76	85
SU 382	120	850	400	9	175	1,5	1,6	5	1	1	5	1	1,2	84
SU 383	120	1000	450	9	175	1,5	1,6	5	1	1	5	1	1,2	84
SU 384	120	1000	450	9	175	1,5	1,6	7	1,6	1,6	5	1	1,2	84

Si-npn-Darlington-Leistungsschalttransistoren im Modulgehäuse

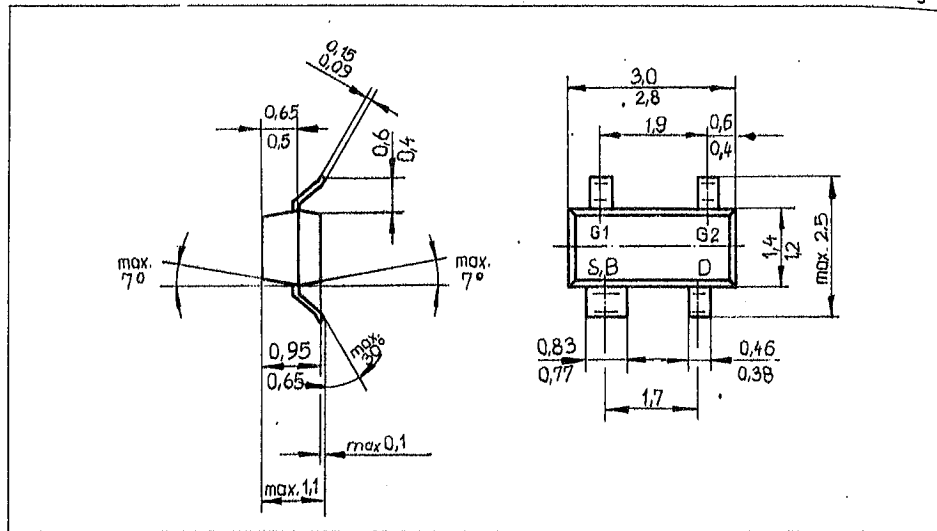
Si-npn-Darlington-Leistungsschalttransistoren im Modulgehäuse

Typ	Kennwerte bei $T_j = 25\text{ °C}$										Bauform			
	Grenzwerte													
	P_{tot} (W)	U_{CBO} U_{CEX} (V)	U_{CEO} (V)	I_{CM} (A)	T_j (°C)	U_{CEsat} max (V)	U_{BEsat} max (V)	bei I_C : I_B (A)	t_f max (µs)	bei I_C : $ I_B $ max (A)		bei $-I_C$ max (V)	R_{thjc} max (K/W)	
SU 508	250	750	600	60	150	2,0	2,5	30	1	30	1	1,8	0,5	86
SU 509	250	900	700	60	150	2,0	2,5	30	1	30	1	1,8	0,5	
SU 510	250	1000	800	60	150	2,0	2,5	30	1	30	1	1,8	0,5	
SU 518	400	600	400	60	150	2,5	3,0	60	1	60	1	1,8	0,31	
SU 519	400	900	800	60	150	2,5	3,0	60	1	60	1	1,8	0,31	
SU 520	400	1000	800	60	150	2,5	3,0	60	1	60	1	1,8	0,31	

SME 992
SME 994
SME 996

N-Kanal-MOS-Feldeffekttransistoren-Tetroden

* In Entwicklung *



Maßbild mit Anschlußbelegung

Wärmewiderstände: $R_{thja} \leq 0,46 \text{ K/mW}^1$

N-Kanal-MOS-Feldeffekttransistoren-Tetroden vom Verarmungstyp (depletion) mit integrierten Schutzdioden

SME 992 für UKW-Anwendungen

SME 994 für VHF-Anwendungen

Grenzwerte (gültig für den Betriebstemperaturbereich) SME 996 für UHF-Anwendungen

	SME 992	SME 994	SME 996	Einheit
U_{DS}	20	20	20	V
I_{DAV}	40	30	30	mA
I_{G1S}^+	10	10	10	mA
I_{G2S}^+	10	10	10	mA
P_{tot} ($T_a \leq 60 \text{ °C}$) ¹⁾	200	200	200	mW
T_c	150	150	150	°C
T_{stg}	-55 bis 125	-55 bis 125	-55 bis 125	°C

1) Transistor auf Keramiksubstrat 8 x 10 x 0,6 mm³

Statische Kennwerte ($T_a = 25 \text{ °C}$)

	SME 992	SME 994	SME 996	Einheit
I_{G1SS}^+ ($U_{G1S} = 5 \text{ V}$, $U_{G2S} = U_{DS} = 0 \text{ V}$)	≤ 50	≤ 50	≤ 50	nA
I_{G2SS}^+ ($U_{G2S} = 5 \text{ V}$, $U_{G1S} = U_{DS} = 0 \text{ V}$)	≤ 50	≤ 50	≤ 50	nA
I_{DSS} ($U_{DS} = 10 \text{ V}$, $U_{G2S} = 4 \text{ V}$)	1 bis 25			mA
I_{DSS} ($U_{DS} = 15 \text{ V}$, $U_{G2S} = 4 \text{ V}$)		2 bis 20	2 bis 20	mA
$-U_{G1S(OFF)}$ ($U_{DS} = 10 \text{ V}$, $I_D = 20 \text{ }\mu\text{A}$, $U_{G2S} = 4 \text{ V}$)	$\leq 1,3$			V
$-U_{G2S(OFF)}$ ($U_{DS} = 15 \text{ V}$, $I_D = 20 \text{ }\mu\text{A}$, $U_{G1S} = 0 \text{ V}$)		$\leq 2,5$	$\leq 2,5$	V
$-U_{G1S(OFF)}$ ($U_{DS} = 10 \text{ V}$, $I_D = 20 \text{ }\mu\text{A}$, $U_{G1S} = 0 \text{ V}$)	$\leq 1,1$			V
$-U_{G2S(OFF)}$ ($U_{DS} = 15 \text{ V}$, $I_D = 20 \text{ }\mu\text{A}$, $U_{G1S} = 0 \text{ V}$)		$\leq 2,0$	$\leq 2,0$	V

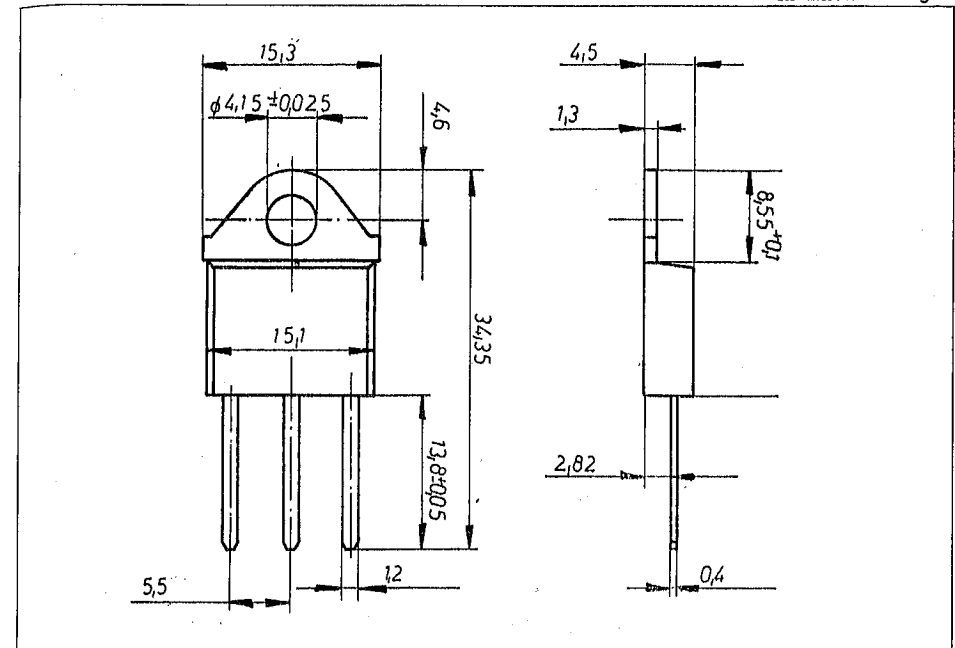
Dynamische Kennwerte ($T_a = 25 \text{ °C}$)

	SME 992	SME 994	SME 996	Einheit
$ Y_{21S} $ ($U_{DS} = 10 \text{ V}$, $U_{G2S} = 4 \text{ V}$, $I_D = 15 \text{ mA}$, $f = 1 \text{ KHz}$)	≥ 20			mS

	SME 992	SME 994	SME 996	Einheit
$ Y_{21S} $ ($U_{DS} = 15 \text{ V}$, $U_{G2S} = 4 \text{ V}$, $I_D = 10 \text{ mA}$, $f = 1 \text{ KHz}$)		≥ 15	≥ 15	mS
G_p ($U_{DS} = 15 \text{ V}$, $U_{G2S} = 4 \text{ V}$, $I_D = 10 \text{ mA}$, $f = 200 \text{ MHz}$, $G_g = 2 \text{ mS}$, $G_l = 0,5 \text{ mS}$)		≥ 20		dB
G_1 ($U_{DS} = 15 \text{ V}$, $U_{G2S} = 4 \text{ V}$, $I_D = 10 \text{ mA}$, $f = 800 \text{ MHz}$, $G_g = 2 \text{ mS}$, $G_l = 1 \text{ mS}$)			≥ 15	dB
F ($U_{DS} = 10 \text{ V}$, $U_{G2S} = 4 \text{ V}$, $I_D = 15 \text{ mA}$, $f = 200 \text{ MHz}$, $G_g = 2 \text{ mS}$)	$\leq 2,5$			dB
G_g ($U_{DS} = 15 \text{ V}$, $U_{G2S} = 4 \text{ V}$, $I_D = 10 \text{ mA}$, $f = 200 \text{ MHz}$, $G_g = 2 \text{ mS}$)		$\leq 2,8$		dB
G_g ($U_{DS} = 15 \text{ V}$, $U_{G2S} = 4 \text{ V}$, $I_D = 10 \text{ mA}$, $f = 800 \text{ MHz}$, $G_g = 2 \text{ mS}$)			$\leq 3,9$	dB

SU 391, SU 392, SU 393 Si-npn-Leistungsschalttransistoren

* In Entwicklung *



Maßbild

Masse: max. 4 g

Si-npn-Leistungsschalttransistoren für Schaltregler, Wechselrichter, Gleichspannungswandler

Grenzwerte

Kennwert	Kurzzeichen	Meßbedingung	Typ	min.	max.	Einheit
Kollektor-Emitter-Spannung	U_{CEV}	$U_{BE} = -2 \text{ V}$ $I_B = 0 \text{ A}$	SU 391		125	V
			SU 392		160	V
			SU 393		300	V
	U_{CEO}	SU 391		90	V	
		SU 392		125	V	
		SU 393		250	V	
Kollektor-Emitter-Sättigungsspannung	U_{CEsat}	SU 391		1,2	V	
		SU 392		1,2	V	
		SU 393		0,9	V	

Grenzwerte

Kennwert	Kurzzeichen	Meßbedingung	Typ	min.	max.	Einheit
Kollektorstrom	I_{Csat}	$t_p \leq 2 \text{ ms}$ $\delta \leq 0,1$	SU 391		20	A
			SU 392		15	A
			SU 393		10	A
	T_{CM}	SU 391		30	A	
		SU 392		25	A	
SU 393			20	A		
Basisstrom	I_B	SU 391		8	A	
		SU 392		6	A	
		SU 393		4	A	
Gesamtverlustleistung	P_{tot}	$T_C \leq +25 \text{ °C}$		150	W	
Sperrschichttemperatur	T_j			+175	°C	

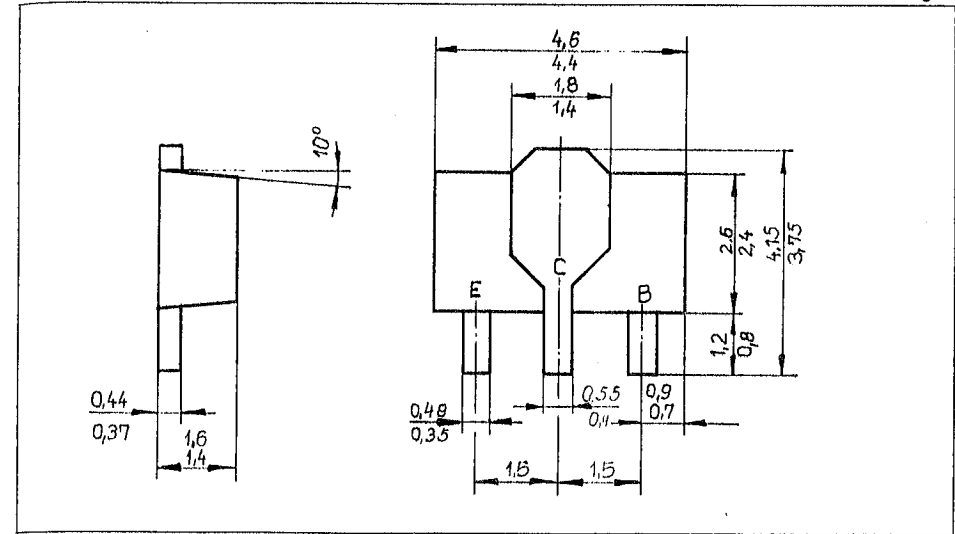
Ausgewählte Kennwerte ($T_j = 25 \text{ °C} \pm 5 \text{ K}$)

Kennwert	Kurzzeichen	Meßbedingung	Typ	min.	max.	Einheit
Kollektor-Emitter-Durchbruch-Spannung	$U_{(BR)CEO}$	$I_B = 0 \text{ A}$	SU 391	90		V
		$I_C = 0,1 \text{ A}$	SU 392	125		V
		$t_p < 1 \text{ ms}$, Einzelimpuls	SU 393	250		V
Emitter-Basis-Durchbruch-Spannung	$U_{(BR)EBO}$	$I_C = 0 \text{ A}$ $I_E = 10 \text{ mA}$		7		V
Kollektor-Emitter-Reststrom	I_{CEV}	$U_{CE} = U_{CEV}$ $U_{BE} = -2 \text{ V}$			1	mA
Kollektor-Emitter-Sättigungsspannung	U_{CEsat}	$I_B = 2 \text{ A}$	SU 391		1,2	V
		$I_B = 1,5 \text{ A}$	SU 392		1,2	V
		$I_B = 1 \text{ A}$	SU 393		0,9	V
		$I_C = I_{Csat}$ $t_p < 1 \text{ ms}$, Einzelimpuls				
Speicherzeit	t_s	$I_B = 2 \text{ A}$	SU 391		2,0	μs
		$I_B = 1,5 \text{ A}$	SU 392			
		$I_B = 1 \text{ A}$	SU 393			
Abfallzeit	t_f	$I_B = 2 \text{ A}$	SU 391		-0,8	μs
		$I_B = 1,5 \text{ A}$	SU 392			
		$I_B = 1 \text{ A}$	SU 393			

SCE 535 bis 540

Silizium-Epitaxie-Planar-NF-Transistoren

* In Entwicklung *



Maßbild mit Anschlußbelegung

Wärmewiderstände: $R_{thja} \leq 125 \text{ K/W}^1$

$R_{thjc} \leq 10 \text{ K/W}$

SCE 535/537/539-npn-, SCE 536/538/540-pnp- Silizium-Epitaxie-Planar-NF-Transistoren für allgemeine Anwendungen in der Hybrid- und Aufsetztechnik

Grenzwerte (gültig für den Betriebstemperaturbereich)

	SCE 535/536	SCE 537/538	SCE 539/540	Einheit
$ U_{CBO} $	45	60	100	V
$ U_{CEO} $	45	60	80	V
$ U_{EBO} $	5	5	5	V
$ I_C $	1	1	1	A
$ I_{CM} $	1,5	1,5	1,5	A
$ I_B $	0,2	0,2	0,2	A
P_{tot} ($T_a = 25 \text{ °C}$) ¹⁾	1	1	1	W
T_j	150	150	150	°C
T_a	-55 bis 125	-55 bis 125	-55 bis 125	°C

1) Transistor auf Keramiksubstrat 0,7 cm dick, 2,5 cm² Fläche

Statische Kennwerte ($T_a = 25 \text{ }^\circ\text{C}$)

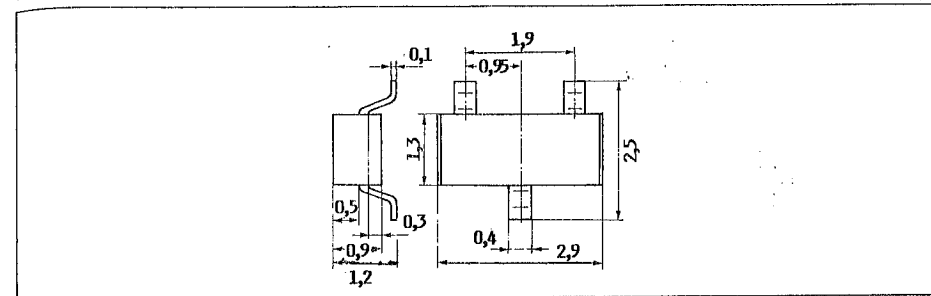
	SCE 535/536	SCE 537/538	SCE 539/540	Einheit
$ U_{(BR)CBO} $ ($ I_C = 1 \text{ mA}$)	45	60	100	V
$ U_{(BR)CEO} $ ($ I_C = 50 \text{ mA}$)	45	60	80	V
$ U_{(BR)EBO} $ ($ I_E = 10 \text{ } \mu\text{A}$)	5	5	5	V
$ I_{CBO} $ ($ U_{CB} = 30 \text{ V}$)	≤ 100	≤ 100	≤ 100	nA
$ U_{CEsat} $ ($ I_C = 500 \text{ mA}$, $ I_B = 50 \text{ mA}$)	≤ 500	≤ 500	≤ 500	mV
$ U_{BEsat} $ ($ I_C = 500 \text{ mA}$, $ I_B = 50 \text{ mA}$) ¹⁾	$\leq 1,3$	$\leq 1,3$	$\leq 1,3$	V
$ U_{BE} $ ($ U_{CE} = 2 \text{ V}$, $ I_C = 500 \text{ mA}$) ¹⁾	≤ 1	≤ 1	≤ 1	V
h_{21E}	> 25	> 25	> 25	
($ U_{CE} = 2 \text{ V}$, $ I_C = 5 \text{ mA}$) ¹⁾				
($ U_{CE} = 2 \text{ V}$, $ I_C = 150 \text{ mA}$) ¹⁾				
Gruppe A	40 bis 100	40 bis 100	40 bis 100	
Gruppe B	63 bis 160	63 bis 160	63 bis 160	
Gruppe C	100 bis 250	100 bis 250	100 bis 250	
($ U_{CE} = 2 \text{ V}$, $ I_C = 500 \text{ mA}$) ¹⁾			1) impulsmäßige Messung, $t_p = 300 \text{ } \mu\text{s}$, $t_p/T = 0,01$	

Dynamische Kennwerte ($T_a = 25 \text{ }^\circ\text{C}$)

	SCE 535/536	SCE 537/538	SCE 539/540	Einheit
f_T ($ U_{CE} = 10 \text{ V}$, $ I_C = 50 \text{ mA}$, $f = 20 \text{ MHz}$)	> 50	> 50	> 50	MHz

SFE 250 Si-NPN-Transistor für UHF

* In Entwicklung *



Maßbild mit Anschlußbelegung

Gehäuse: SOT-23

Silizium-NPN-Planar-Epitaxial-Transistor für UHF- und Breitband-Kleinsignalverstärker bei extrem niedrigem Leistungsbedarf.

Grenzwerte

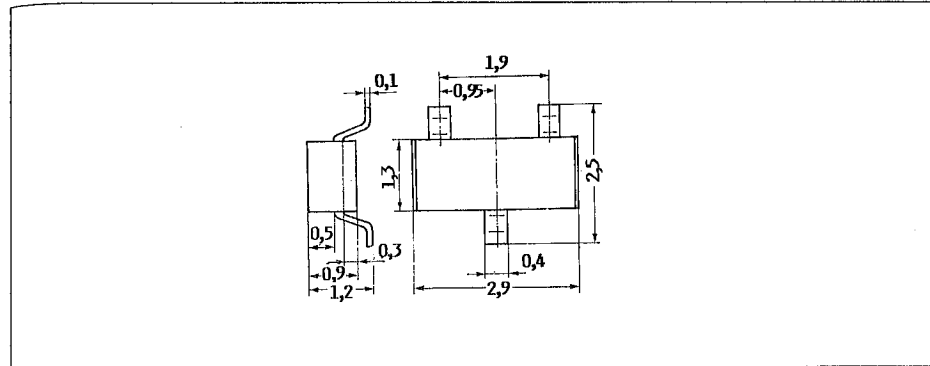
Grenzwert	Kurzzeichen	min.	max.	Einheit
Kollektor-Basis-Spannung	U_{CBO}		8	V
Kollektor-Emitter-Sperrspannung	U_{CEO}		5	V
Emitter-Basis-Spannung	U_{EBO}		2	V
Kollektorstrom, Mittelwert	I_{CAV}		2,5	mA
Gesamtverlustleistung bei $T_{amb} \leq 125 \text{ }^\circ\text{C}$ - auf Keramiksubstrat 8 mm x 10 mm x 0,7 mm	P_{tot}		50	mW
Sperrschichttemperatur	T_j		150	$^\circ\text{C}$
Betriebstemperaturbereich	T_{stg}	-55	125	$^\circ\text{C}$
Wärmewiderstände zwischen Lötflächen und Umgebung - auf Keramiksubstrat 8 mm x 10 mm x 0,7 mm	R_{thja}		450	K/W

Ausgewählte Kennwerte ($T_{amb} = 25 \text{ }^\circ\text{C}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Kollektor-Reststrom	I_{CBO}	$I_E = 0$ $U_{CB} = 5 \text{ V}$			50	nA
Kollektor-Emitter-Restspannung	U_{CEsat}	$I_C = 10 \text{ } \mu\text{A}$ $I_B = 1 \text{ } \mu\text{A}$			200	mV
	U_{CEsat}	$I_C = 1 \text{ mA}$ $I_B = 100 \text{ } \mu\text{A}$			175	mV
Basisspannung	U_{BEsat}	$I_C = 10 \text{ } \mu\text{A}$ $I_B = 1 \text{ } \mu\text{A}$			750	mV
	U_{BEsat}	$I_C = 1 \text{ mA}$ $I_B = 100 \text{ } \mu\text{A}$			900	mV
Transit-Frequenz	f_T	$I_C = 1 \text{ mA}$ $U_{CE} = 1 \text{ V}$ $f_M = 500 \text{ MHz}$	1,2			GHz
Kollektorkapazität	C_C	$U_{CB} = 0,5 \text{ V}$ $I_E = 0$ $f = 1 \text{ MHz}$			0,6	pF
Emitterkapazität	C_E	$U_{EB} = 0$ $I_C = 0$ $f = 1 \text{ MHz}$			0,5	pF
Rückwirkkapazität	$-C_{12e}$	$U_{CE} = 1 \text{ V}$ $I_C = 1 \text{ mA}$ $f = 1 \text{ MHz}$			0,45	pF
Gleichstromverstärkung	h_{FE}	$U_{CE} = 1 \text{ V}$ $I_C = 1 \text{ mA}$	20			
Leistungsverstärkung	$V_{p \text{ opt}}$	$U_{CE} = 1 \text{ V}$ $I_C = 1 \text{ mA}$ $f = 200 \text{ MHz}$		25		dB
	$V_{p \text{ opt}}$	$f = 500 \text{ MHz}$		18		dB
	$V_{p \text{ opt}}$	$f = 800 \text{ MHz}$		12		dB
Rauschzahl		$U_{CE} = 1 \text{ V}$ $Z_g = Z_{g \text{ opt}}$ $f = 500 \text{ MHz}$				
	F	$I_C = 1 \text{ mA}$		3,8		dB
	F	$I_C = 100 \text{ } \mu\text{A}$		5,5		dB

SFE 292 Si-NPN-HF-Transistor

* In Entwicklung *



Maßbild mit Anschlußbelegung

Gehäuse: SOT-23

Silizium-NPN-Planar-Epitaxial-HF-Transistor für Breitbandverstärker

Grenzwerte

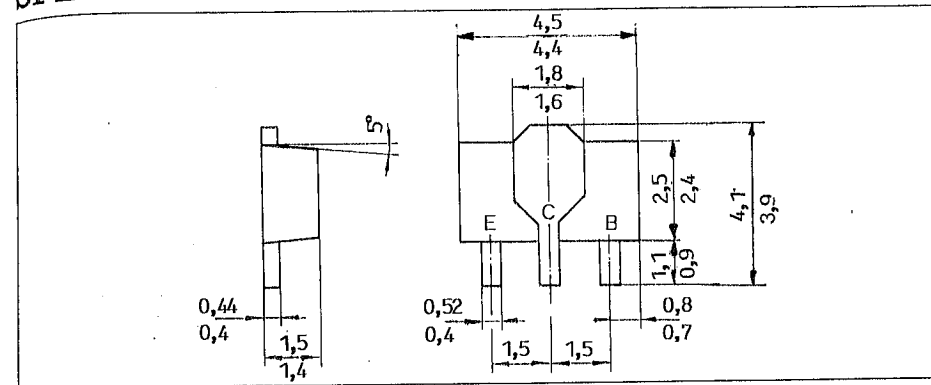
Grenzwert	Kurzzeichen	min.	max.	Einheit
Kollektor-Basis-Spannung	U_{CBO}		20	V
Kollektor-Emitter-Sperrspannung	U_{CEO}		15	V
Emitter-Basis-Spannung	U_{EBO}		2	V
Kollektorstrom	I_C		25	mA
Gesamtverlustleistung bei $T_{amb} \leq 60 \text{ }^\circ\text{C}$ - auf Keramiksubstrat 8 mm x 10 mm x 0,7 mm	P_{tot}		200	mW
Sperrschichttemperatur	T_j		150	$^\circ\text{C}$
Betriebstemperaturbereich	T_{stg}	-55	125	$^\circ\text{C}$
Wärmewiderstände zwischen Lötflächen und Umgebung - auf Keramiksubstrat 8 mm x 10 mm x 0,7 mm	R_{thja}		450	K/W

Ausgewählte Kennwerte ($T_{amb} = 25 \text{ }^\circ\text{C}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Kollektor-Reststrom	I_{CBO}	$I_E = 0$ $U_{CB} = 10 \text{ V}$			50	nA
Transit-Frequenz	f_T	$I_C = 14 \text{ mA}$ $U_{CE} = 10 \text{ V}$ $f_M = 500 \text{ MHz}$		5		GHz
Kollektorkapazität	C_C	$U_{CB} = 10 \text{ V}$ $I_E = 0$ $f = 1 \text{ MHz}$		0,75		pF
Emitterkapazität	C_E	$U_{EB} = 0,5 \text{ V}$ $I_C = 0$ $f = 1 \text{ MHz}$		0,8		pF
Rückwirkungskapazität	$-C_{12e}$	$U_{CE} = 10 \text{ V}$ $I_C = 2 \text{ mA}$ $f = 1 \text{ MHz}$		0,7		pF
Gleichstromverstärkung	h_{FE}	$U_{CE} = 10 \text{ V}$ $I_C = 14 \text{ mA}$	25			
Leistungsverstärkung	$V_{p \text{ opt}}$	$U_{CE} = 10 \text{ V}$ $I_C = 14 \text{ mA}$ $f = 500 \text{ MHz}$		18		dB
Rauschzahl	F	$U_{CE} = 10 \text{ V}$ $I_C = 2 \text{ mA}$ $Z_g = Z_{g \text{ opt}}$ $f = 500 \text{ MHz}$		2,4		dB

SFE 517 Si-NPN-HF-Transistor

* In Entwicklung *



Maßbild mit Anschlußbelegung

Gehäuse: SOT-89

Silizium-NPN-Planar-Epitaxial-HF-Transistor für Breitenband- und Antennenverstärker

Grenzwerte

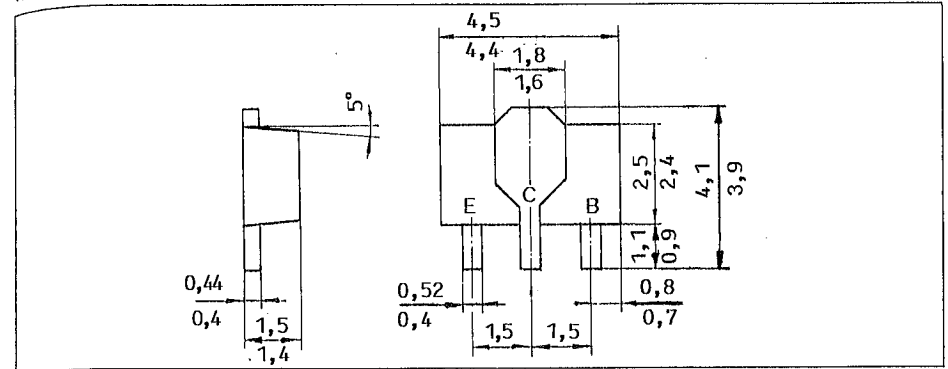
Grenzwert	Kurzzeichen	min.	max.	Einheit
Kollektor-Basis-Spannung	U_{CBO}		40	V
Kollektor-Emitter-Sperrspannung	U_{CEO}		25	V
Emitter-Basis-Spannung	U_{EBO}		2	V
Kollektorstrom, Mittelwert	I_{CAV}		150	mA
Gesamtverlustleistung bei $T_{amb} \leq 25 \text{ }^\circ\text{C}$ - auf Keramiksubstrat 0,7 mm dick 2,5 cm ² Fläche	P_{tot}		1	W
Sperrschichttemperatur	T_j		150	$^\circ\text{C}$
Betriebstemperaturbereich	T_{stg}	-55	125	$^\circ\text{C}$
Wärmewiderstände zwischen Sperrschicht und Umgebung - auf Keramiksubstrat 0,7 mm dick 2,5 cm ² Fläche	R_{thja}		125	K/W

Ausgewählte Kennwerte ($T_{amb} = 25\text{ °C}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Kollektor-Reststrom	I_{CBO}	$I_E = 0$ $U_{CB} = 20\text{ V}$			20	μA
Kollektor-Emitter-Restspannung	U_{CEsat}	$I_C = 100\text{ mA}$ $I_B = 10\text{ mA}$			0,5	V
Transit-Frequenz	f_T	$I_C = 150\text{ mA}$ $U_{CE} = 15\text{ V}$ $f_M = 500\text{ MHz}$		1,2		GHz
Kollektorkapazität	C_C	$U_{CB} = 15\text{ V}$ $I_E = 0$ $f = 1\text{ MHz}$			4,0	pF
Rückwirkungskapazität	$-C_{12e}$	$U_{CE} = 15\text{ V}$ $I_C = 10\text{ mA}$ $f = 1\text{ MHz}$		1,9		pF
Gleichstromverstärkung	h_{FE}	$U_{CE} = 5\text{ V}$ $I_C = 50\text{ mA}$	25			
Leistungsverstärkung	$V_{p\text{ opt}}$	$U_{CE} = 15\text{ V}$ $I_C = 60\text{ mA}$ $f = 200\text{ MHz}$		16		dB
	$V_{p\text{ opt}}$	$f = 800\text{ MHz}$		6,5		dB

SFE 569 Si-NPN-Transistor

* In Entwicklung *



Maßbild mit Anschlußbelegung

Gehäuse: SOT-89

Silizium-NPN-Epitaxial-Planar-Transistoren für Anwendungen in der Hybrid- und Aufsetztechnik.

Mit Komplementärtypen SFE 570 anwendbar in den Video-B-Endstufen.

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Kollektor-Basis-Spannung	U_{CBO}		250	V
Kollektor-Emitter-Spannung	U_{CEO}		250	V
Emitter-Basis-Spannung	U_{EBO}		5	V
Kollektorstrom	I_C		50	mA
Kollektorspitzenstrom	I_{CM}		100	mA
Gesamtverlustleistung bei $T_{amb} \leq 25\text{ °C}$ - auf Keramiksubstrat 0,7 mm dick 2,5 cm ² Fläche	P_{tot}		1	W
Sperrschichttemperatur	T_j		150	°C
Betriebstemperaturbereich	T_{stg}	-55	125	°C

Grenzwerte

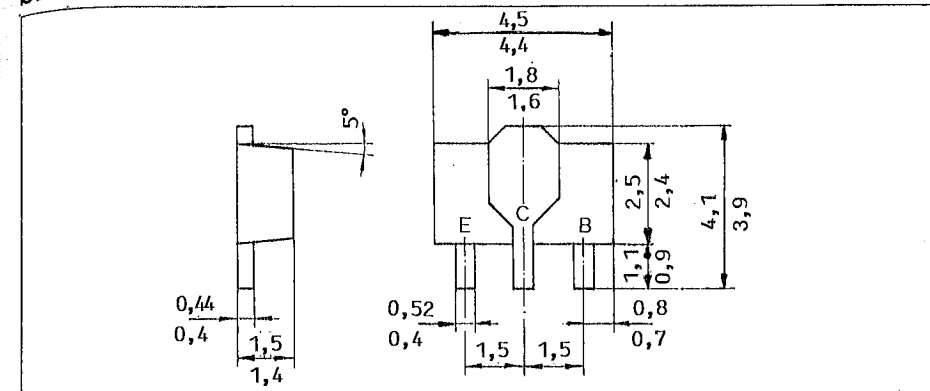
Grenzwert	Kurzzeichen	min.	max.	Einheit
Wärmewiderstände zwischen Sperrschicht und Umgebung	R_{thja}		125	K/W
- auf Keramiksubstrat 0,7 mm dick 2,5 cm ² Fläche				
zwischen Sperrschicht und Kollektor	R_{thje}		25	K/W

Ausgewählte Kennwerte ($T_{amb} = 25\text{ °C}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Kollektor-Basis-Reststrom	I_{CBO}	$I_E = 0$ $U_{CB} = 200\text{ V}$			50	nA
Kollektor-Emitter-Restspannung	U_{CEsat}	$I_C = 30\text{ mA}$ $I_B = 5\text{ mA}$			0,6	V
Gleichstromverstärkung	h_{FE}	$U_{CE} = 20\text{ V}$ $I_C = 25\text{ mA}$	50			
Transit-Frequenz	f_T	$U_{CE} = 10\text{ V}$ $I_C = 10\text{ mA}$	60			MHz
Rückwirkungskapazität	C_{12e}	$f_M = 20\text{ MHz}$ $U_{CE} = 30\text{ V}$ $I_C = 0$ $f = 1\text{ MHz}$			1,6	pF

SFE 570 Si-PNP-Transistor

* In Entwicklung *



Maßbild mit Anschlußbelegung

Gehäuse: SOT-89

Silizium-PNP-Epitaxial-Planar-Transistor für Anwendungen in der Hybrid- und Aufsetztechnik.

Mit Komplementärtypen SFE 569 anwendbar in Video-B-Endstufen.

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Kollektor-Basis-Spannung	$-U_{CBO}$		250	V
Kollektor-Emitter-Spannung	$-U_{CEO}$		250	V
Emitter-Basis-Spannung	$-U_{EBO}$		5	V
Kollektorstrom	$-I_C$		50	mA
Kollektorspitzenstrom	$-I_{CM}$		100	mA
Gesamtverlustleistung bei $T_{amb} \leq 25\text{ °C}$ - auf Keramiksubstrat .0,7 mm dick 2,5 cm ² Fläche	P_{tot}		1	W
Sperrschichttemperatur	T_j		150	°C
Betriebstemperaturbereich	T_{stg}	-55	125	°C

Grenzwerte

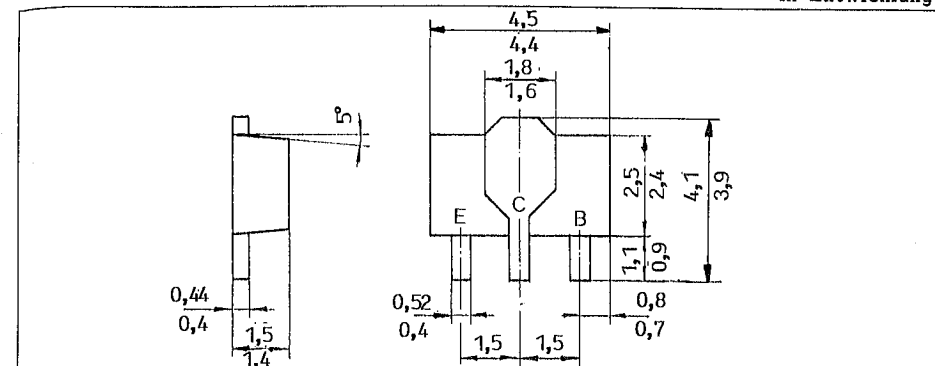
Grenzwert	Kurzzeichen	min.	max.	Einheit
Wärmewiderstände Zwischen Sperrschicht und Umgebung	R_{thja}		125	K/W
- auf Keramiksubstrat 0,7 mm dick 2,5 cm ² Fläche				
Zwischen Sperrschicht und Kollektor	R_{thjc}		25	K/W

Ausgewählte Kennwerte ($T_{amb} = 25\text{ °C}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Kollektor-Basis-Reststrom	$-I_{CB0}$	$I_E = 0$ $-U_{CB} = 200\text{ V}$			50	nA
Kollektor-Emitter-Restspannung	$-U_{CEsat}$	$-I_C = 30\text{ mA}$ $-I_B = 5\text{ mA}$			0,8	V
Gleichstromverstärkung	h_{FE}	$-U_{CE} = 20\text{ V}$ $-I_C = 25\text{ mA}$	50			
Transit-Frequenz	f_T	$-U_{CE} = 10\text{ V}$ $-I_C = 10\text{ mA}$	60			MHz
Rückwirkungskapazität	C_{12e}	$f_M = 20\text{ MHz}$ $-U_{CE} = 30\text{ V}$ $I_C = 0$ $f = 1\text{ MHz}$			1,6	pF

SSE 550/551/552 Si-NPN-Transistor

* In Entwicklung *



Maßbild mit Anschlußbelegung

Gehäuse: SOT-89

Silizium-NPN-Planar-Darlington-Transistoren für Anwendungen in der Hybrid- und Aufsetztechnik

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Kollektor-Basis-Spannung	U_{CB0}		60 ¹⁾ 80 ²⁾ 90 ³⁾	V
Kollektor-Emitter-Spannung	U_{CER}		45 ¹⁾ 60 ²⁾ 80 ³⁾	V
Emitter-Basis-Spannung	U_{EBO}		5	V
Kollektorstrom	I_C		0,5	A
Kollektorspitzenstrom	I_{CM}		1,5	A
Basisstrom	I_B		100	mA
Gesamtverlustleistung bei $T_{amb} \leq 25\text{ °C}$ - auf Keramiksubstrat 0,7 mm dick 2,5 cm ² Fläche	P_{tot}		1	W
Sperrschichttemperatur	T_j		150	°C
Betriebstemperaturbereich	T_{stg}	-55	125	°C

1) SSE 550; 2) SSE 551; 3) SSE 552

Grenzwerte

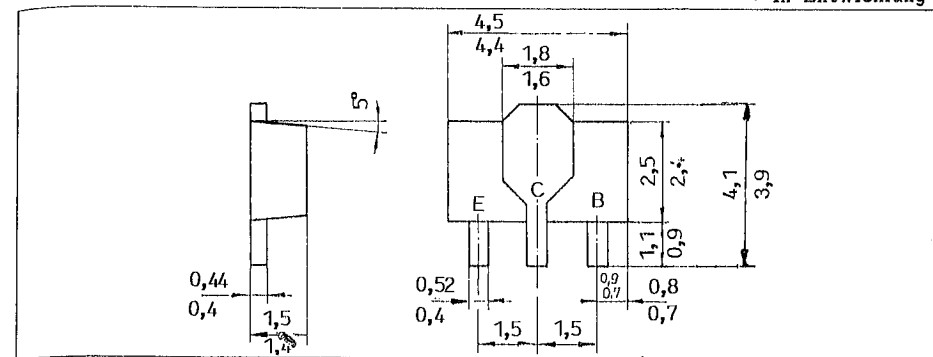
Grenzwert	Kurzzeichen	min.	max.	Einheit
Wärmewiderstände zwischen Sperrschicht und Umgebung - auf Keramiksubstrat 0,7 mm dick 2,5 cm ² Fläche	R_{thja}		125	K/W
zwischen Sperrschicht und Kollektor	R_{thjc}		10	K/W

Ausgewählte Kennwerte ($T_{amb} = 25\text{ }^{\circ}\text{C}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Kollektor-Emitter- Reststrom	I_{CES}	$U_{BE} = 0$ $U_{CE} = U_{CERmax}$			10	μA
Emitter-Reststrom	I_{EBO}	$I_C = 0$ $U_{EB} = 4\text{ V}$			10	μA
Kollektor-Emitter- Restspannung	U_{CEsat}	$I_C = 0,5\text{ A}$ $I_B = 0,5\text{ mA}$			1,3	V
Basisspannung	U_{BEsat}	$I_C = 0,5\text{ A}$ $I_B = 0,5\text{ mA}$			1,9	V
Gleichstromverstärkung	h_{FE}	$U_{CE} = 10\text{ V}$ $I_C = 0,15\text{ A}$	1000			
	h_{FE}	$I_C = 0,5\text{ A}$	2000			
Schaltzeiten	t_{ein}	$I_{CX} = 0,5\text{ A}$ $I_{BX} = 0,5\text{ mA}$		0,4		μs
	t_{aus}	$I_{CX} = 0,5\text{ A}$ $I_{BX} = 0,5\text{ mA}$		1,5		μs

SSE 560/561/562 Si-PNP-Transistor

* In Entwicklung *



Maßbild mit Anschlußbelegung

Gehäuse: SOT-89

Silizium-PNP-Planar-Darlington-Transistoren für Anwendungen in der Hybrid- und Aufsetztechnik

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Kollektor-Basis-Spannung	$-U_{CBO}$		60 ¹⁾ 80 ²⁾ 90 ³⁾	V
Kollektor-Emitter-Spannung	$-U_{CER}$		45 ¹⁾ 60 ²⁾ 80 ³⁾	V
Emitter-Basis-Spannung	$-U_{EBO}$		5	V
Kollektorstrom	$-I_C$		0,5	A
Kollektorspitzenstrom	$-I_{CM}$		1,5	A
Basisstrom	$-I_B$		100	mA
Gesamtverlustleistung bei $T_{amb} \leq 25\text{ }^{\circ}\text{C}$ - auf Keramiksubstrat 0,7 mm dick 2,5 cm ² Fläche	P_{tot}		1	W
Sperrschichttemperatur	T_j		150	$^{\circ}\text{C}$
Betriebstemperaturbereich	T_{stg}	-55	125	$^{\circ}\text{C}$

1) SSE 560; 2) SSE 561; 3) SSE 562

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Wärmewiderstände zwischen Sperrschicht und Umgebung				
- auf Keramiksubstrat 0,7 mm dick 2,5 cm ² Fläche	R_{thja}		125	K/W
zwischen Sperrschicht und Kollektor	R_{thje}		10	K/W

Ausgewählte Kennwerte ($T_{amb} = 25 \text{ }^\circ\text{C}$)

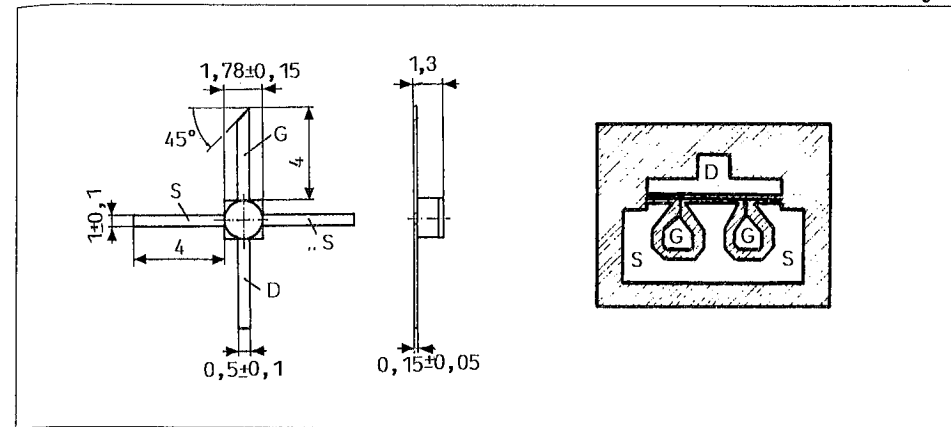
Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Kollektor-Emitter- Reststrom	$-I_{CES}$	$U_{BE} = 0$ $-U_{CE} = -U_{CERmax}$			10	μA
Emitter-Reststrom	$-I_{EBO}$	$I_C = 0$ $-U_{EB} = 4 \text{ V}$			10	μA
Kollektor-Emitter- Restspannung	$-U_{CESat}$	$-I_C = 0,5 \text{ A}$ $-I_B = 0,5 \text{ mA}$			1,3	V
Basisspannung	$-U_{BESat}$	$-I_C = 0,5 \text{ A}$ $-I_B = 0,5 \text{ mA}$			1,9	V
Gleichstromverstärkung	h_{FE}	$-U_{CE} = 10 \text{ V}$ $-I_C = 0,15 \text{ A}$	1000			
	h_{FE}	$-I_C = 0,5 \text{ A}$	2000			
Schaltzeiten	t_{ein}	$-I_{CX} = 0,5 \text{ A}$ $-I_{BX} = 0,5 \text{ mA}$		0,4		μs
	t_{aus}	$-I_{CX} = 0,5 \text{ A}$ $-I_{BX} = 0,5 \text{ mA}$		1,5		μs

VFE 15-18/VFE 15-20/VFE 15-23

VFE 15-27/VFE 15-32/VFE 15-37

GaAs - Fet's

* In Entwicklung *



Maßbild mit Anschlußbelegung und Chiplayout

Gehäuse: TO-120

Gallium - Arsenid - Feld - Effekt - Transistoren mit Arbeitsfrequenzen bis 12 GHz im Metall-Keramik-Gehäuse TO 120 und VF 15 X als Chipvariante.

Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
<u>VFE-Typen</u>				
Drainstrom	I_D		100	mA
Drain-Source-Spannung	U_{DS}		5	V
Gate-Source-Spannung	U_{GS}	-5	0,5	V
Verlustleistung	P_{tot}		350	mW
Kanaltemperatur	T_{Ch}		150	$^\circ\text{C}$
<u>VF 15 X</u>				
Drainstrom	I_D		100	mA
Drain-Source-Spannung	U_{DS}		5	V
Gate-Source-Spannung	U_{GS}	-5	0,5	V
Verlustleistung	P_{tot}		-	
Kanaltemperatur	T_{Ch}		150	$^\circ\text{C}$

Statische Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Gate-Source-Absehnürspannung	U_{GSoff}	$U_{DS} = 4 \text{ V}$ $I_{DS} = 1 \text{ mA}$	-4		-0,3	V
Steilheit	g_m	$U_{DS} = 3,5 \text{ V}$ $I_{DS} = 15 \text{ mA}$	20			mS

Dynamische Kennwerte

(bei $U_{DS} = 3,5 \text{ V}$, $I_{DS} = 15 \text{ mA}$, $f = 12 \text{ GHz}$, $T_a = 25 \text{ °C}$)

Typ	F in dB		G_a in dB	
	min.	max.	min.	max.
VFE 15-18		1,8	9,0	
VFE 15-20		2,0	8,5	
VFE 15-23		2,3	8,0	
VFE 15-27		2,7	7,0	
VFE 15-32		3,2	6,5	
VFE 15-37		3,7	6,2	
VF 15 X		3,7	6,2	

VF 15 X - Chipvariante

- Chipabmessungen:
 - Länge $470 \pm 10 \text{ } \mu\text{m}$
 - Breite $370 \pm 10 \text{ } \mu\text{m}$
 - Dicke $150 \pm 20 \text{ } \mu\text{m}$
- Bondinselgröße:
 - Source $\geq 120 \times 60 \text{ } \mu\text{m}$
 - Gate $\geq 60 \times 60 \text{ } \mu\text{m}$
 - Drain $\geq 60 \times 60 \text{ } \mu\text{m}$

- Schichtaufbau der Bondinsel Ti/Pt/Au

- Schichtdicke ca. 500 nm

Dioden Gleichrichter

Si-Schaltioden

Bauform	Grenzwerte ($T_j = 25^\circ\text{C}$)					Kennwerte ($T_j = 25^\circ\text{C}$)						
	P_{tot} (mW)	U_R (V)	U_{RRM} (V)	I_F (mA)	I_{FRM} (mA)	I_O (mA)	U_F (V)	I_F (mA)	I_{Rmax} (μA)	U_R (V)	C_{totmax} (pF)	t_{rrmax} (ns)
SAY 12	430	50	75	300	600	200	< 1	200	0,1	50	4 ¹⁾	4 ²⁾
SAY 16	430	30	35	300	600	200	< 1	200	0,1	30	4 ¹⁾	4 ²⁾
SAY 17	300	50	60	175	350	115	< 1	100	5	35	3 ¹⁾	2 ²⁾
SAY 18	300	25	35	115	225	75	< 1	30	0,07	25	4 ¹⁾	2 ²⁾
SAY 20	300	15	20	75	150	50	< 1	10	0,05	15	4 ¹⁾	4 ²⁾
SAY 30	150 ⁴⁾		30	30	60		< 0,81	3	0,04	25	8 ³⁾	65 ²⁾
SAY 32	150 ⁴⁾	25	30	50	100		> 0,5	0,1	0,04	25	8 ³⁾	65 ²⁾
SAY 40	150 ⁴⁾	15	20	20	40	200	< 1	15	0,06	15	8 ³⁾	10 ²⁾
SAY 62	150 ⁴⁾	1	20	30	60		> 0,5	0,1	0,06	15	8 ¹⁾	10 ²⁾
SAY 73 ⁵⁾	430	50	75	300	600	200	< 1	200	0,1	50	4 ¹⁾	4 ²⁾
SA 403	100 ⁴⁾	25	30	30	60		< 0,81	3	0,04	25	8 ³⁾	65
SA 412	120 ⁴⁾	20	80	100	100		> 0,5	0,1	0,1	20	8 ³⁾	1000 ²⁾
SA 418	100 ⁴⁾						< 1,2	100	0,5	80	8 ³⁾	90

1) $U_R = 0 \text{ V}$; $f = 1 \text{ MHz}$; $U_{\text{HF}} = 50 \text{ mV}$ 2) beim Schalten von $I_F = 10 \text{ mA}$ auf $U_R = 6 \text{ V}$ bei $I_R = 1 \text{ mA}$; $R_L = 50 \text{ Ohm}$
 3) $U_R = 0 \text{ V}$; $f = 0,5 \text{ MHz}$ 4) $T_a = 25^\circ\text{C}$ 5) speziell für Rechentchnik, hohe Stabilität der Durchlaßspannung

Silizium-Z-Dioden

Typ	Kennwerte ($T_a = 25^\circ\text{C}$)					Bauform			
	P_{tot} (mW)	U_Z bei $I_Z = 5 \text{ mA}$ (V)	r_{Zmax} (Ohm)	TKUZ (% K^{-1})	U_F (V)		I_F (mA)	U_R bei I_R (V)	I_R (mA)
SZX 18/1		0,65 ... 0,85	8	-0,26 ... -0,23			1		
/5,6		5,0 ... 6,3	65	-0,03 ... +0,06			2		
/6,8		6,0 ... 7,5	10	-0,01 ... +0,07			3,5		
/8,2		7,3 ... 9,3	8	+0,02 ... +0,07			5		
/10		8,8 ... 11,0	17	+0,05 ... +0,08			7	1	
/12	500	10,7 ... 13,4	30	+0,06 ... +0,09	1,1	50	10		
/15		13,0 ... 16,5	40	+0,07 ... +0,09			10		
/18		16,0 ... 20,0	55	+0,08 ... +0,095			10		
/22		19,6 ... 24,4	90	+0,08 ... +0,1			12		
/27		24,1 ... 30,0	100	+0,08 ... +0,1			14		
/33		29,6 ... 26,5	100	+0,08 ... +0,1			17		
SZX 19/5,1		4,8 ... 5,4	75	-0,05 ... +0,03			1		
/5,6		5,2 ... 6,0	60	-0,03 ... +0,05			1		
/6,2		5,8 ... 6,6	35	-0,02 ... +0,06			1		
/6,8		6,4 ... 7,2	8	-0,01 ... +0,07			2		
/7,5	500	7,0 ... 7,9	7	+0,02 ... +0,07	1,1	50	2	1	
/8,2		7,7 ... 8,7	7	+0,03 ... +0,07			2		
/9,1		8,5 ... 9,6	10	+0,04 ... +0,08			3,5		
/10		9,4 ... 10,6	15	+0,05 ... +0,085			3,5		
/11		10,4 ... 11,6	20	+0,05 ... +0,09			5		
/12		11,4 ... 12,8	20	+0,06 ... +0,09			5		
/13		12,5 ... 14,0	25	+0,07 ... +0,09			7		

Silizium-Z-Dioden

Typ	Kennwerte ($T_a = 25^\circ\text{C}$)							Bauform
	P_{tot} (mW)	U_Z bei $I_Z = 5$ mA (V)	$r_{Z\text{max}}$ (Ohm)	TK _{UZ} (% K^{-1})	U_F bei I_F (V)	I_F bei I_F (mA)	U_R bei I_R (V)	
SZX 19/15		13,8 ... 15,5	30	+0,07 ... +0,095			10	
/16		15,2 ... 17,0	40	+0,08 ... +0,095			10	
/18		16,8 ... 19,0	50	+0,08 ... +0,095			10	
/20	500	18,8 ... 21,0	55	+0,08 ... +0,1	1,1	50	10	1
22		20,8 ... 23,0	55	+0,08 ... +0,1			12	
/24		22,8 ... 25,6	80	+0,08 ... +0,1			12	
/27		25,1 ... 28,9	80	+0,08 ... +0,1			14	
/30		28,0 ... 32,0	80	+0,08 ... +0,1			14	
/33		31,0 ... 35,0	80	+0,08 ... +0,1			17	
SZX 21/1		0,73 ... 0,83	8	-0,22 ... -0,18			0,8	
/5,1		4,8 ... 5,4	60	-0,05 ... +0,03			1	
/5,6		5,2 ... 6,0	40	-0,02 ... +0,05			1	
/6,2		5,8 ... 6,6	10	-0,01 ... +0,06			1	
/6,8	250 ¹⁾	6,4 ... 7,2	8	0,00 ... +0,07	1,1	50	2	1
/7,5		7,0 ... 7,9	7	+0,02 ... +0,07			2	
/8,2		7,7 ... 8,7	7	+0,03 ... +0,07			3,5	
/9,1		8,5 ... 9,6	10	+0,04 ... +0,08			3,5	
/10		9,4 ... 10,6	15	+0,05 ... +0,08			5	
/11		10,4 ... 11,6	20	+0,05 ... +0,08			5	
/12		11,4 ... 12,8	20	+0,06 ... +0,09			7	

1) 400 mW bei $T_c = 25^\circ\text{C}$

Silizium-Z-Dioden

Typ	Kennwerte ($T_a = 25^\circ\text{C}$)							Bauform
	P_{tot} (mW)	U_Z bei $I_Z = 5$ mA (V)	$r_{Z\text{max}}$ (Ohm)	TK _{UZ} (% K^{-1})	U_F bei I_F (V)	I_F bei I_F (mA)	U_R bei I_R (V)	
SZX 21/13		12,6 ... 14,0	25	+0,065 ... +0,09			7	
/15		13,8 ... 15,5	30	+0,07 ... +0,09			10	
/16	250 ¹⁾	15,3 ... 17,0	40	+0,07 ... +0,09	1,0	50	10	1
/18		16,8 ... 19,0	55	+0,07 ... +0,09			10	
/20		18,8 ... 21,0	55	+0,07 ... +0,09			10	
/22		20,8 ... 23,0	55	+0,07 ... +0,09			12	
/24		22,8 ... 25,6	80	+0,075 ... +0,095			12	

1) 400 mW bei $T_c = 25^\circ\text{C}$

Si-Leistungs-Z-Dioden

Typ	Grenzwerte ($T_a = 45^\circ\text{C}$)			Kennwerte ($T_i = 25^\circ\text{C}$)			Bauform	
	P_{tot} (W)	I_Z (mA)	$I_Z^{(2)}$ (mA)	TKUZ ($10^{-4}/\text{K}$)	U_Z (V)	$r_{dZ\text{max}}$ (Ohm)		I_Z (mA)
SZ 600/0,75 ¹⁾		1000	3000	-	0,65 ... 0,85	1,5	100	
/5,1		185	1450	-1	4,8 ... 5,4	5	100	
/5,6		165	1330	+2	5,2 ... 6,0	2	100	
/6,2		150	1210	+3	5,8 ... 6,6	2	100	
/6,8		139	1100	+3	6,4 ... 7,2	2	100	
/7,5		126	1010	+4	7,0 ... 7,9	2	100	
/8,2		113	910	+5	7,7 ... 8,8	2	100	
/9,1	1	104	830	+6	8,5 ... 9,6	4	50	92
/10	8 ²⁾	94	750	+6	9,4 ... 10,6	4	50	100*
/11		86	690	+7	10,4 ... 11,6	7	50	
/12		78	630	+7	11,4 ... 12,7	7	50	
/13		71	570	+7	12,4 ... 14,1	11	50	
/15		63	500	+7	13,8 ... 15,7	11	50	
/16		58	470	+7	15,2 ... 17,1	15	25	
/18		52	420	+7	16,8 ... 19,1	15	25	
/20		47	380	+8	18,8 ... 21,2	15	25	
/22		43	350	+8	20,8 ... 23,3	15	25	

1) in Flußrichtung gepolte Diode

2) mit Kühlblech 200 x 200 x 3 mm³

Si-Gleichrichterdioden

Typ	Grenzwerte				Kennwerte				Bauform
	U_{RRM} (V)	$I_F(AV)$ (A)	I_{FSM} (A)	T_j (°C)	$U_{F\text{max}}$ bei I_F (V)	$I_{R\text{max}}$ bei U_R (mA)	U_R (V)	R_{thja} R_{thjc} (K/W)	
SY 360/0,5	50								
/1	100								
/2	200								
/3	300								
/4	400	1 ¹⁾	40 ³⁾	150	1,2	0,3	0,7 x U_{RRM}	95*	93
/6	600								
/8	800								
/10	1000								
/13	1300								
/16	1600								
SY 351/0,5	50								
/1	100								
/2	200								
/3	300								
/4	400	1,6 ¹⁾	80 ³⁾	150	1,2	0,2	0,7 x U_{RRM}	60*	96
/6	600								
/8	800								
/10	1000								
/12	1200								
/14	1400								
/16	1600								

Si-Gleichrichterdioden

Typ	Grenzwerte			T_j (°C)	Kennwerte			Bauform
	U_{RRM} (V)	$I_F(AV)$ (A)	I_{FSM} (A)		U_{Fmax} bei ⁵⁾ (V)	I_{Rmax} bei ⁴⁾ (mA)	I_F (A)	
SY 191/0,5	50							
/1	100							
/2	200							
/4	400							
/6	600							
/8	800	20 ²⁾	280 ⁴⁾	1,4	3	40	1,8	97
/10	1000							
/12	1200							
/14	1400							
/16	1600							
SY 192/0,5	50							
/1	100							
/2	200							
/4	400							
6	600							
/8	800	42 ²⁾	450 ⁴⁾	1,4	5	90	1,0	94
/10	1000							
/14	1400							
/16	1600							

Si-Gleichrichterdioden

Typ	Grenzwerte			T_j (°C)	Kennwerte			Bauform
	U_{RRM} (V)	$I_F(AV)$ (A)	I_{FSM} (A)		U_{Fmax} bei ⁵⁾ (V)	I_{Rmax} bei ⁴⁾ (mA)	I_F (A)	
SY 193/0,5	50							
/1	100							
/2	200							
/4	400							
/6	600							
/8	800	60 ⁸⁾	800	1,5	5	90	1,0	94
/10	1000							
/12	1200							
/14	1400							
/16	1600							
SY 170/1	100							
/2	200					1,0		
/3	300					1,0		
/4	400	25 ²⁾	300 ⁴⁾	20		1,2		
/5	500					1,2		
/6	600					1,2		
/7	700					1,2		

Si-Gleichrichterdioden

Si-Gleichrichterdioden

Typ	Grenzwerte			Kennwerte				Bauform
	U_{RRM} (V)	$I_{F(AV)}$ (A)	I_{FSM} (A)	T_j (°C)	U_{Fmax} bei ⁵⁾ I_F (V)	I_{Rmax} bei ⁴⁾ U_R (mA)	U_R (V)	
SY 171/1	100				1,0	4		
/2	200				1,0	3		
/3	300				1,2	1		
/4	400	25 ²⁾	300 ⁴⁾	150	1,2	1	U_{RRM}	1,2
/5	500				1,2	1		
/6	600				1,2	1		
/7	700				1,2	1		

1) Montage auf einer Leiterplatte, Anschlußlänge 10 mm, $T_a = 45^\circ\text{C}$

2) $T_c = 100^\circ\text{C}$

3) $T_j = 120^\circ\text{C}$

4) $T_j = 150^\circ\text{C}$

5) $T_j = 25^\circ\text{C}$

6) Anode am Gehäuse

7) Katode am Gehäuse

8) $T_c = 76^\circ\text{C}$

Schnelle Si-Gleichrichterdioden

Schnelle Si-Gleichrichterdioden

Typ	Grenzwerte			Kennwerte				Bauform
	U_{RRM} (V)	$I_{F(AV)}$ ¹⁾ (A)	I_{FSM} (A)	T_j (°C)	U_{Fmax} bei ⁵⁾ I_F (V)	I_{Rmax} bei ⁴⁾ U_R (mA)	U_R (V)	
SY 330/1	100	0,51						
/2	200	0,50						
/4	400	0,46						
/6	600	0,43						
/8	800	0,41	20 ³⁾	160	2,4	0,15 ³⁾	0,7 U_{RRM}	95*
/10	1000	0,39						
/12	1200	0,37						
/15	1500	0,34						
/18	1800	0,32						
/20	2000	0,30						
SY 345/0,5	50	1,10						
/1	100	1,10						
/2	200	1,05						
/4	400	0,92	45 ⁴⁾	160	1,2	0,3 ⁴⁾	0,7 U_{RRM}	95*
/6	600	0,84						
/8	800	0,78						
/10	1000	0,73						
SY 356/0,5	50	1,63						
/1	100	1,61						
/2	200	1,59	80 ⁴⁾	150	1,2	0,5 ⁴⁾	0,7 U_{RRM}	60*
/3	300	1,51						
4	400	1,43						

K:0,25⁶⁾
L:0,35

K:0,3⁷⁾
L:0,4

Schnelle Si-Gleichrichterdioden

Typ	Grenzwerte			Kennwerte				Bauform
	U _{RRM} (V)	I _{F(AV)} (A)	I _{FSM} (A)	T _j (°C)	U _{Fmax} bei ⁵⁾ I _F (V)	I _{Rmax} bei U _R (mA)	R _{thja} R _{thjc} (K/W)	
SY 356/6	600	1,38 ¹⁾	80 ⁴⁾	150	1,2	0,5 ⁴⁾	60*	K:0,3 ⁷⁾ L:0,4
	800	1,23 ¹⁾						
	1000	1,17 ¹⁾						
SY 196/0,5	50	15 ²⁾	220 ⁴⁾	150	1,4	6 ⁴⁾	1,8	0,3 ⁷⁾
	/1							
	/2							
	/4							
	/8							
SY 197/0,5	50	25 ²⁾	220 ⁴⁾	150	1,4	6 ⁴⁾	1,0	0,3 ⁷⁾
	/1							
	/2							
	/4							
	/8							

Schnelle Si-Gleichrichterdioden

Schnelle Si-Gleichrichterdioden

Typ	Grenzwerte			Kennwerte				Bauform
	U _{RRM} (V)	I _{F(AV)} (A)	I _{FSM} (A)	T _j (°C)	U _{Fmax} bei ⁵⁾ I _F (V)	I _{Rmax} bei U _R (mA)	R _{thja} R _{thjc} (K/W)	
SY 198/0,5	50	40 ¹⁾	500	150	1,5	6 ⁴⁾	1,0	0,3 ⁷⁾
	/1							
	/2							
	/4							
	/6							
	/8							
	/10							

1) Montage auf Leiterplatte, Anschlußlänge 10 mm, T_a = 45 °C2) T_c = 100 °C3) T_j = 100 °C4) T_j = 120 °C5) T_j = 25 °C6) I_F = 1 A, -di_F/dt = 25 A/µs, I_R = 0,4 A7) I_F = 1 A, -di_F/dt = 25 A/µs, I_R = 0,5 A

Schottky- und Epitaxial-Leistungsgleichrichterdioden

Schottky- und Epitaxial-Leistungsgleichrichterdioden

Typ	Grenzwerte		Kennwerte				Bauform	
	$I_{F(AV)}$ ¹⁾ (A)	I_{FSM} (A)	T_j (°C)	U_{Fmax} (V)	bei I_F (A)	I_{Rmax} (mA)		bei U_R (V)
SY 525/0,3	30			0,6 ⁴⁾				97
	40			0,6 ⁴⁾				
	50	30	175	0,6 ⁴⁾	30	30 ⁴⁾	U_{RRM}	
	60	500 ²⁾		0,68 ⁴⁾				
	70			0,68 ⁴⁾				
	80			0,68 ⁴⁾				
	30		150	0,47 ²⁾	25	200 ²⁾	U_{RRM}	
	35	24						
SY 526/0,3	40							97
	45							

1) $T_c = 100^\circ\text{C}$

2) $T_j = 100^\circ\text{C}$

3) $T_j = 70^\circ\text{C}$

4) $T_j = 150^\circ\text{C}$

Schnelle Si-Gleichrichterdioden mit hohem Wirkungsgrad

Schnelle Si-Gleichrichterdioden mit hohem Wirkungsgrad

Typ	Grenzwerte		Kennwerte					Bauform	
	$I_{F(AV)}$ ¹⁾ (A)	I_{FSM} (A)	T_j (°C)	U_{Fmax} ³⁾ (V)	bei I_F (A)	I_{Rmax} ³⁾ (mA)	bei U_R (V)		R_{thjc} (K/W)
SY 710/0,5	50								98
	100	7	150	0,85	5	0,6	0,7 U_{RRM}	2,7	
	150								
	200								
SY 715/0,5	50								98
	100	12	150	0,85	10	1,3	0,7 U_{RRM}	2,0	
	150								
	200								
SY 625/0,5	50								97
	100	28	150	0,85	20	3	U_{RRM}	1,0	
	150								
	200								

1) $T_c = 125^\circ\text{C}$

2) $T_j = 150^\circ\text{C}$

3) $T_j = 100^\circ\text{C}$

4) $T_j = 25^\circ\text{C}$

5) $I_F = 1\text{ A}$, $-di_F/dt = 50\text{ A}/\mu\text{s}$, $I_R = 0,1\text{ A}$

Gleichrichterdiodenmodule

Typ	Grenzwerte			Kennwerte				Bauform
	U_{RRM} (V)	$I_{F(AV)}$ (A)	$I_{FSM}^{3)}$ (A)	T_j (°C)	$U_{Fmax}^{4)}$ bei I_F (V)	$I_{Rmax}^{3)}$ bei U_R (mA)	$R_{thje max}$ (K/W)	
MDD 16/1	100							86
	/2	16	400	150	1,55	5	1,6	
	/4							
	/6							
MDD 25/1	/8	25	500	150	1,49	5	1,4	86
	/10							
	/12							
MDD 40/1	100	40	800	150	1,42	5	0,9	86
	/2							
	/4							
	/6							

Silizium-Gleichrichter in Freiflächenbauart

Schaltung	Kennwerte ($T_a = -40$ bis 40°C)			Plattenzahl n (Stück)	Plattengröße (mm ²)	Einbaulänge L (mm)	Bolzenzahl n_B (Stück)	Bolzen- durch- messer d_B (mm)
	U_{AN} (V)	U_{GN} bei (V)	I_{GN} (A)					
M	40; 80	17; 35;	17	1	100 x 100	52	1	8
	125; 250	55; 110	30	2	100 x 100	65	1	8
			36	2	100 x 125	65	1	8
			36	1	100 x 250	53	2	8
			56	4	100 x 125	90	1	8
			56	2	100 x 250	66	2	8
			84	6	100 x 125	116	1	8
			84	2	100 x 375	67	3	8
			112	4	100 x 250	91	2	8
			168	4	100 x 375	92	3	8
		35; 70;		2	58 x 58	77	1	8
		110; 220		2	100 x 100	65	1	8
B	40; 80;		30	4	100 x 100	90	1	8
	125; 250		36	4	100 x 125	90	1	8
			36	2	100 x 250	66	2	8
			56	8	100 x 125	141	1	8
			56	4	100 x 250	91	2	8
			84	12	100 x 125	192	1	8
			84	4	100 x 375	92	3	8
			112	8	100 x 250	142	2	8
			168	12	100 x 250	193	2	8
			168	8	100 x 375	143	3	8

Silizium-Gleichrichter in Freiflächenbauart

Schaltung	Kennwerte ($T_a = -40$ bis 40°C)			Plattenzahl n (Stück)	Plattengröße (mm^2)	Einbaulänge L (mm)	Bolzenzahl n_B (Stück)	Bolzen- durch- messer d_B (mm)
	U_{AN} (V)	U_{GN} bei (V)	I_{GN} (A)					
B	40; 80;	35; 70;	225	16	100 x 250	244	2	8
	125; 250	110; 220	250	12	100 x 375	194	3	8
			335	16	100 x 375	245	3	8
			500	24	100 x 375	307	3	8
		50; 100;	15	3	58 x 58	89	1	8
		165; 335	25	3	100 x 100	78	1	8
			42	6	100 x 100	116	1	8
			50	6	100 x 125	116	1	8
			50	3	100 x 250	79	2	8
			80	12	100 x 125	192	1	8
DB			80	6	100 x 250	117	2	8
			120	6	100 x 375	118	3	8
			160	12	100 x 250	193	2	8
			240	18	100 x 250	270	2	8
			240	12	100 x 375	194	3	8
			360	18	100 x 375	271	3	8
			480	24	100 x 375	347	3	8
			600	30	100 x 375	424	3	8
			720	36	100 x 375	500	3	8

Plattensortiment für Selengleichrichter in Freiflächenbauart

Plattensortiment für Selengleichrichter in Freiflächenbauart

Plattengröße	Elektrische Kennwerte		max. Plattenzahl n_{max} (Stück)	Abstand a (mm)	Bolzenzahl n_B (Stück)	Bolzen- durch- messer d_B (mm)
	Nennanschluß- spannung U_{AN} (V)	Nenngleichstrom W-Reihe $I_{GN}^{2)}$ (A) X-Reihe $I_{GN}^{2)}$ (A)				
16,6 x 16,6	20; 25; 30 ¹⁾	-	32	2,5	1	4
20 x 25		0,5	28	5,5	1	4
20 x 25		-	28	3,4	1	4
25 x 33		0,85 ¹⁾	28	5,5	1	5
33 x 33		1,1	24	5,5	1	5
33 x 50		1,6	24	5,5	1	5
50 x 50		2,5 ¹⁾	36	7	1	8
50 x 50		-	40	5,5	1	8
50 x 62		3,0	36	7	1	8
50 x 83		3,75 ¹⁾	36	7	1	8
50 x 100		5,0	30	12	1	8
71 x 100		7,0	30	12	1	8
100 x 100		9,0	30	12	1	8
100 x 100		10	24	15	1	8
100 x 200		18	24	15	2	8
100 x 300		27	24	15	3	8
100 x 300		30	24	18	3	8
100 x 400		36	24	15	4	8
100 x 500		45	24	15	5	8

1) Lieferung nach Vereinbarung 2) E-Schaltung für M- und B-Schaltung x 2, für DB-Schaltung x 3

Selenkleinstgleichrichter

Typ	Kennwerte ($T_a = -40$ bis 40°C)		Bauform
	Nennanschlussspannung U_{AN} (V)	Nenngleichstrom I_{GN} (mA)	
E 20 C 60	20	60	100
E 25 C 60	25	60	100
E 50 C 100	50	100	101
E 50 C 200	50	200	102
E 60 C 70	60	70	101
E 75 C 70	75	70	101
E 80 C 125	80	125	102
E 100 C 40	100	40	103
E 125 C 40	125	40	103
M 20 C 120	20	120	100
M 25 C 120	25	120	100
M 60 C 140	60	140	101
M 75 C 140	75	140	101
M 80 C 80	80	80	103
M 100 C 80	100	80	103

Typ	Kennwerte ($T_a = -40$ bis 40°C)		Bauform
	Nennanschlussspannung U_{AN} (V)	Nenngleichstrom I_{GN} (mA)	
V 10 C 60	10	60	108
V 12,5 C 60	12,5	60	109
V 30 C 70	30	70	101
V 37 C 70	37	70	101
V 40 C 40	40	40	103
V 50 C 40	50	40	103
B 20 C 25	20	25	104
B 20 C 120	20	120	105
B 20 C 400	20	400	102
B 25 C 25	25	25	104
B 25 C 120	25	120	105
B 25 C 400	25	400	102
B 20 C 200	20	200	101
B 25 C 200	25	200	101
B 40 C 80	40	80	103
B 40 C 250	40	250	102
B 50 C 80	50	80	103
B 50 C 250	50	250	102

Selenklammerelektroden

Typ	Kennwerte ($T_a = -40$ bis 40°C)		Bauform
	Nennanschlussspannung U_{AN} (V)	Durchlaßgleichstrom I_{GN} (mA)	
B 20 C 500/300	20	500	106
B 25 C 500/300	25	500	106
B 30 C 500/300	30	500	106
B 20 C 750/500	20	750	107, b=20
B 25 C 750/500	25	750	107, b=20
B 30 C 750/500	30	750	107, b=20
B 20 C 1000/650	20	1000	107, b=33
B 25 C 1000/650	25	1000	107, b=33
B 30 C 1000/650	30	1000	107, b=33

1) mit Kühlblech 2000 mm²; 2 mm Al

Selenstabgleichrichter im HP-Rohr

Typ	Kennwerte ($T_a = -40$ bis 40°C)		Bauform
	Nennanschlussspannung U_{AN} (V)	Nenngleichstrom I_{G1} (mA)	
E 12,5 C 5	12,5	5	108
E 25 C 5	25	5	
E 37,5 C 5	37,5	5	
E 1500 C 5	in gleicher Stufeung bis 1500	5	
E 12,5 C 10	12,5	10	
E 25 C 10	25	10	
E 37,5 C 10	37,5	10	
E 500 C 10	in gleicher Stufeung bis 500	10	

Selenklammerelektroden

Selenstabgleichrichter im HP-Rohr

Selenhochspannungsstabgleichrichter in Kunststoffrahmen E 35000 C 15

Bauform: 110

Kennwerte bei $T_g = -40 \dots 40 \text{ }^\circ\text{C}$

Nennanschluß	$U_{AN} = 3500 \text{ V}$
Sperrspannung	$U_{PR} = 14600 \text{ V}$
Durchlaßgleichstrom	$I_G = 15 \text{ mA}$

Selen-Blitzschutzdiode BD 1

Bauform: 113

Kennwerte bei $T_g = -25 \dots 55 \text{ }^\circ\text{C}$

Durchbruchspannung bei einem Durchbruchstrom von $I_{BR} = 400 \text{ mA}$	$U_{(BR)} \leq 75 \text{ V}$
Sperrspannung	$U_R = 12 \text{ V}$
Sperrstrom	$I_R \leq 0,8 \text{ mA}$

Selenschaltdioden D 06 A

Bauform: 111

Kennwerte

Sperrspannung	$U_R = 60 \text{ V}$
Impulssperrspannung	$U_{PR} = 250 \text{ V}$
Durchlaßgleichstrom	$I_G = 75 \text{ mA}$
	$I_{C1) = 50 \text{ mA}$
Impulsenergie	$W_p = 6 \text{ mWs}$
Frequenz	$f = 5 \text{ Hz}$

1) bei Gruppenmontage von mehr als 4 Dioden

Selenamplitudenbegrenzer KG 73

Bauform: 112

Pegel der Eingangsspannung (bezogen auf 0,775 V)

-17 -9 0 +9 +17 +26 dB

Eingangsdämpfung bei 800 Hz

<0,5 <0,5 ≤ 3 >5 >10 >15 dB

Si-Einphasen-Gleichrichterbrücke

Typ	Grenzwerte			Kennwerte			Bauform:
	$I_d^{1)}$ (A)	$I_{FSM}^{2)}$ (A)	T_j ($^\circ\text{C}$)	$U_{Fmax}^{3)}$ bei I_F (V)	$I_{Rmax}^{5)}$ bei U_R (mA)	$R_{thje} \text{ max}$ (K/W)	
B 20/15-20			125				99
B 40/35-20	20	250				2,1	
B 80/70-20				10			
B 125/110-20				1,2 ⁴⁾	3		
B 250/220-20							

1) $T_c = 55^\circ\text{C}$ 2) $T_j = 55^\circ\text{C}$ 3) $T_j = 25^\circ\text{C}$ 4) je Diode 5) $T_j = 125^\circ\text{C}$

Si-Einphasen-Gleichrichterbrücke

Bauformen

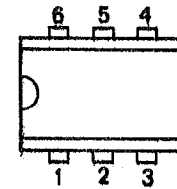
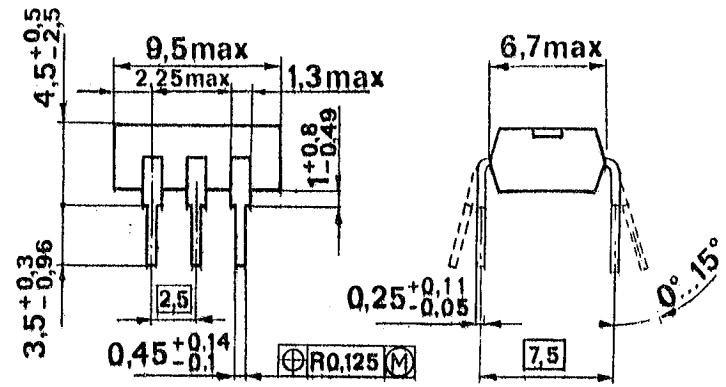


Bild 1 (DIP-6, Plast)

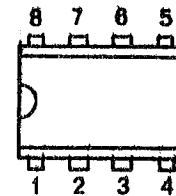
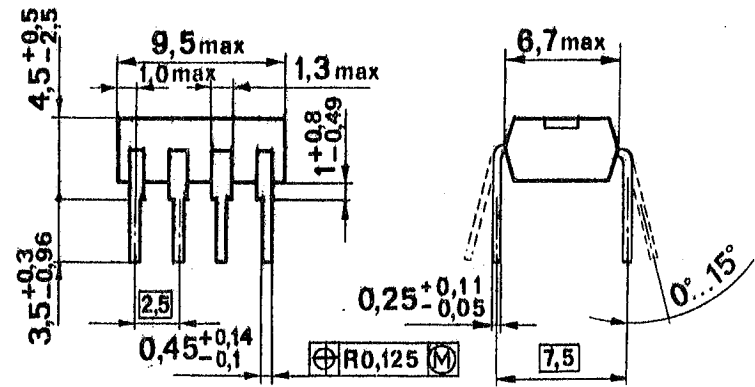


Bild 2 (DIP-8, Plast)

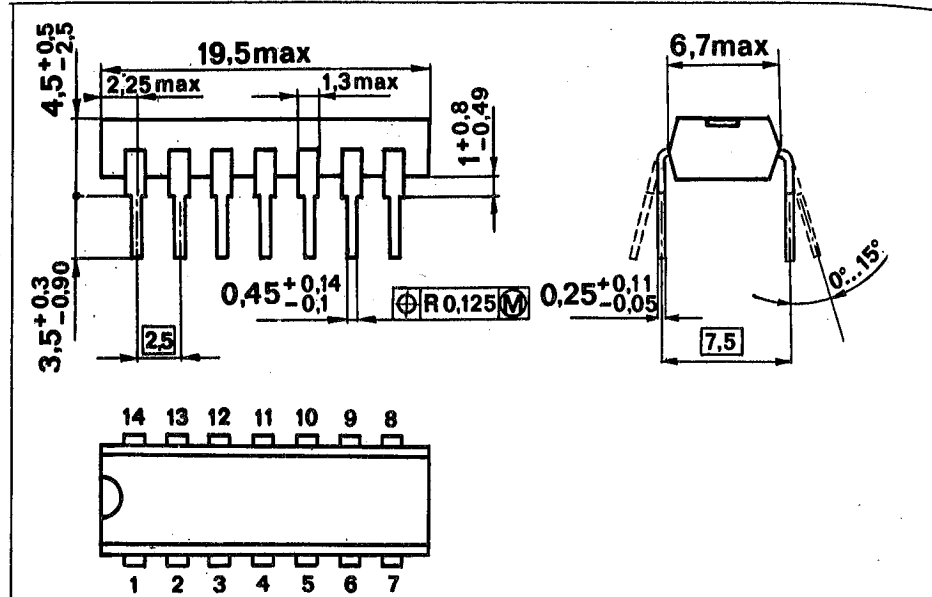


Bild 3 (DIP-14, Plast)

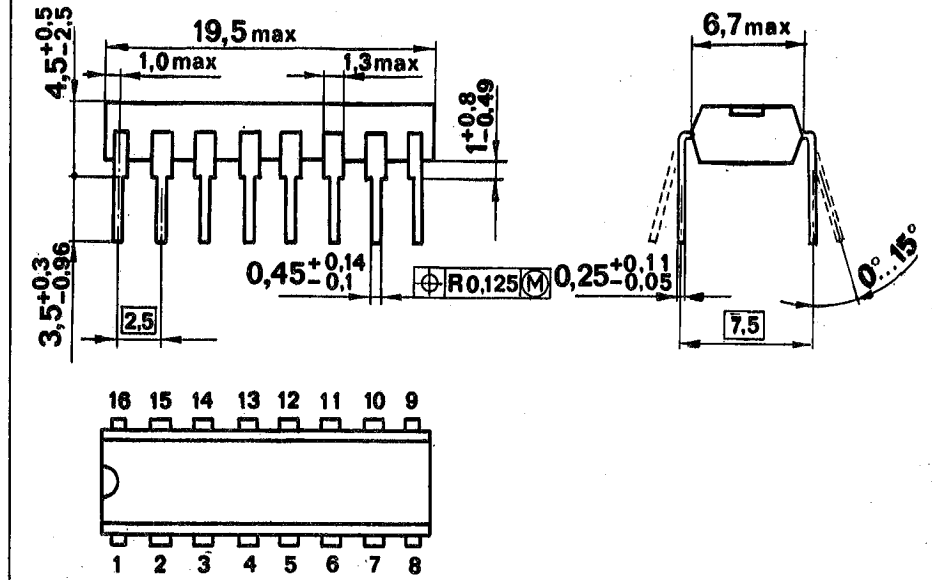


Bild 4 (DIP-16, Plast)

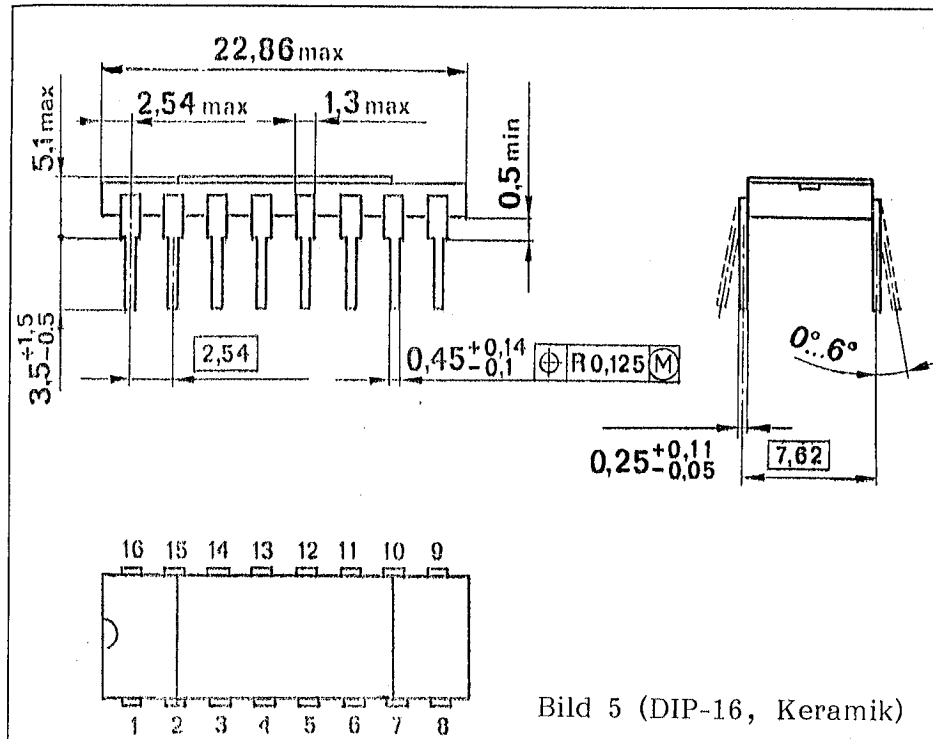


Bild 5 (DIP-16, Keramik)

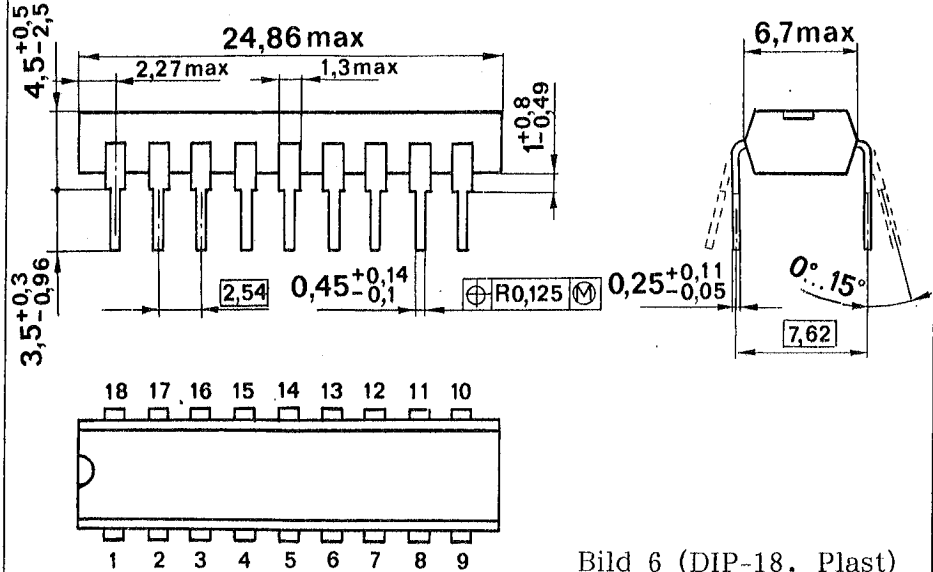


Bild 6 (DIP-18, Plast)

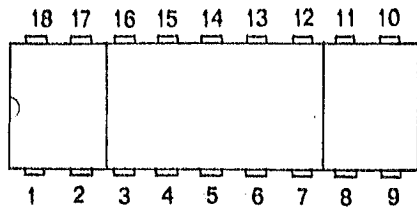
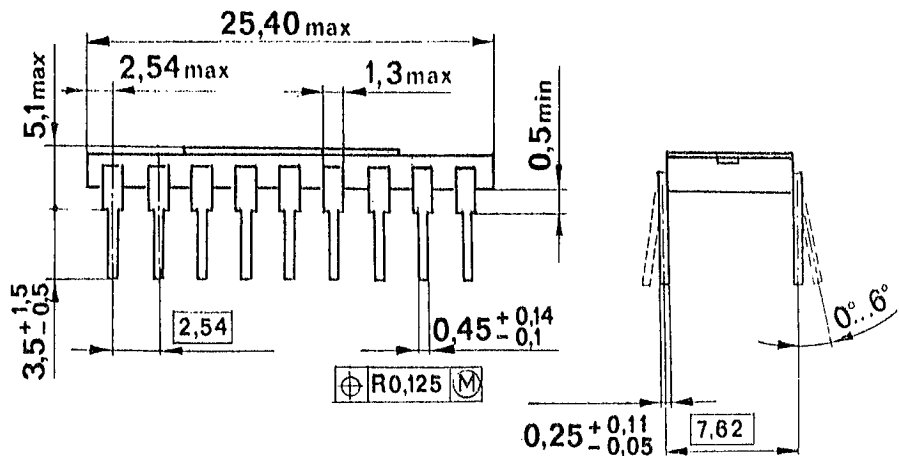


Bild 7 (DIP-18, Keramik)

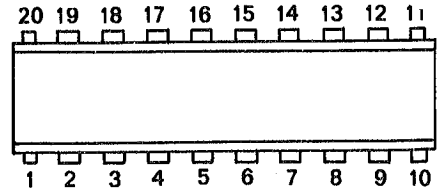
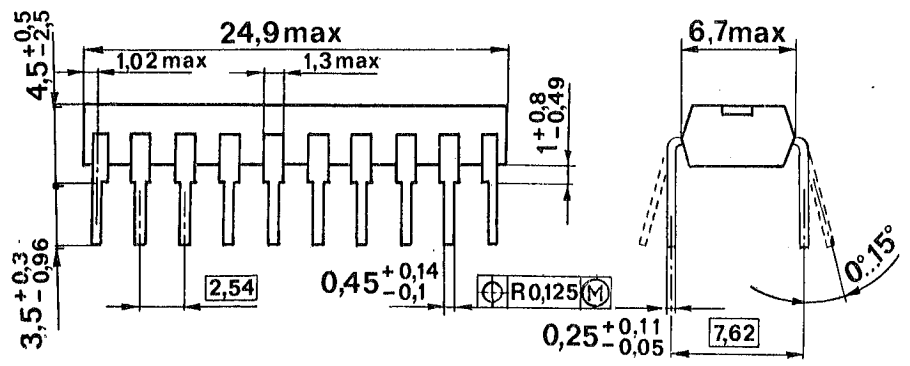


Bild 8 (DIP-20, Plast)

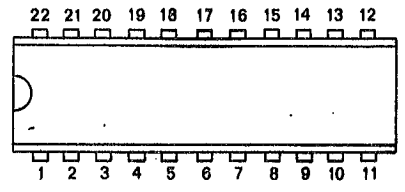
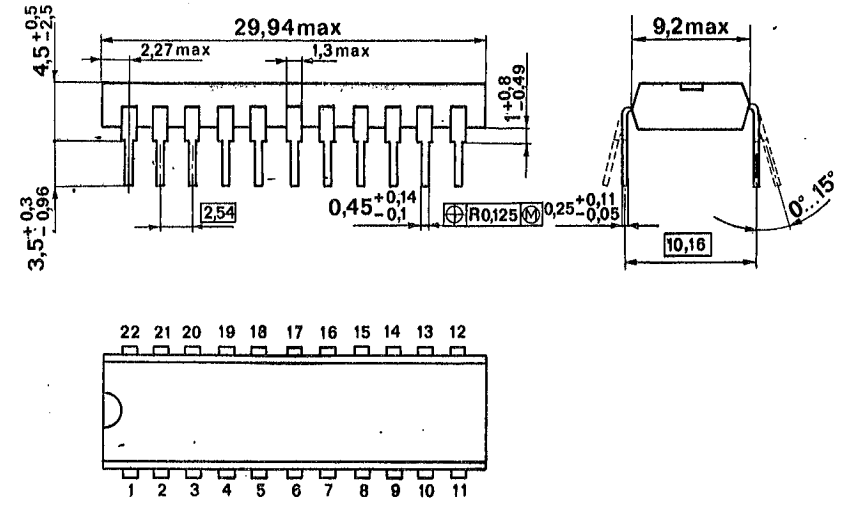


Bild 9 (DIP-22, Plast)

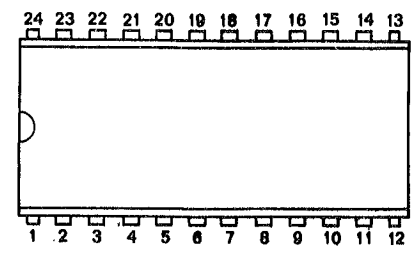
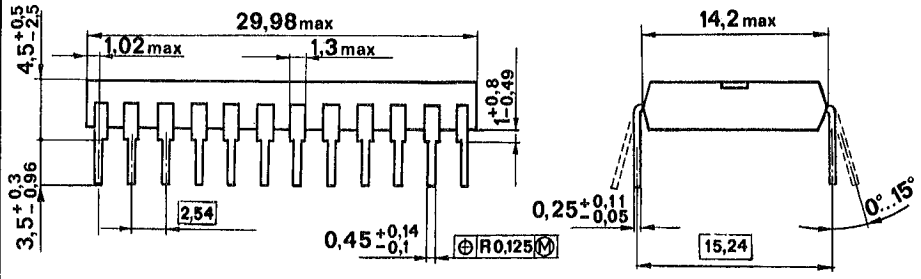


Bild 10 (DIP-24, Plast)

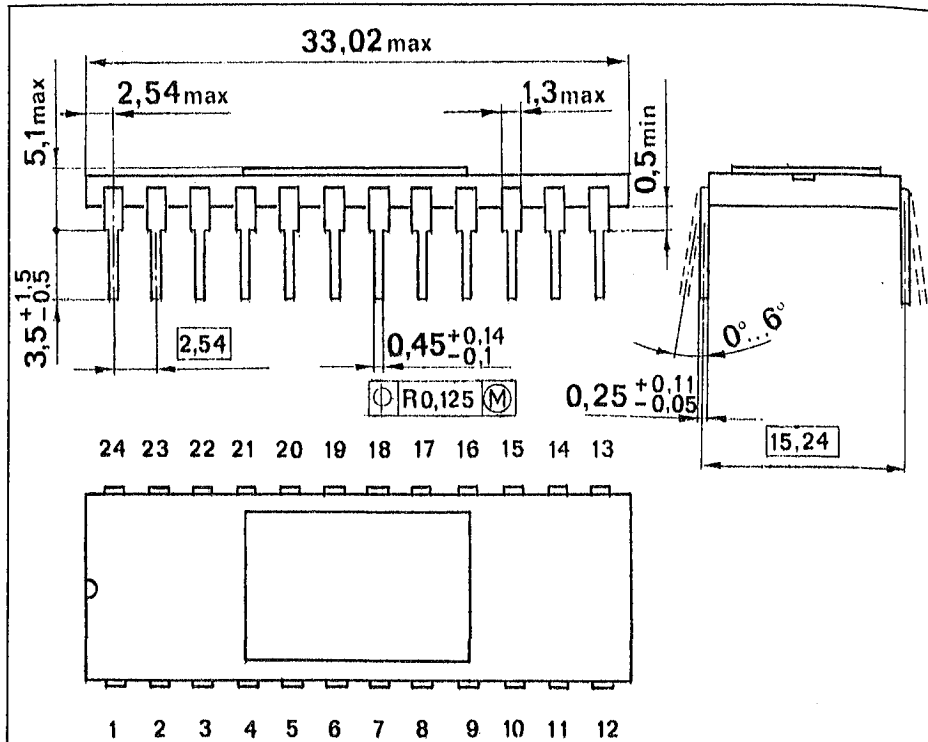


Bild 11 (DIP-24, Keramik)

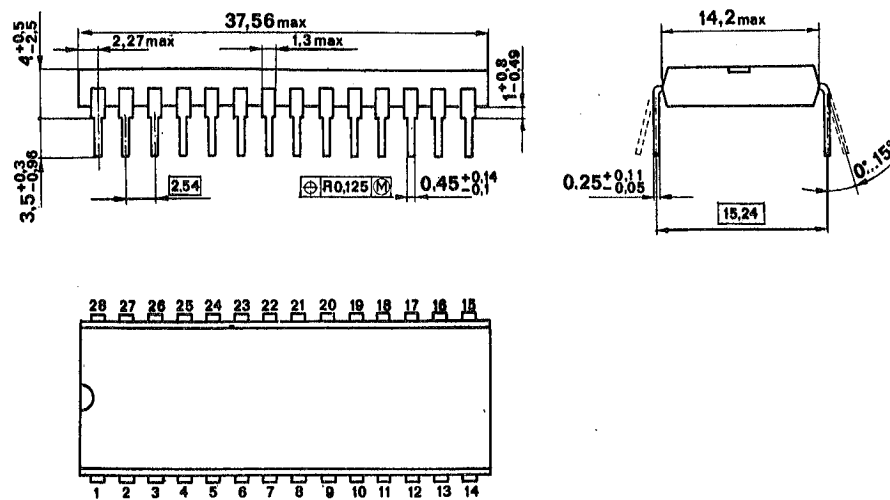


Bild 12 (DIP-28, Plast)

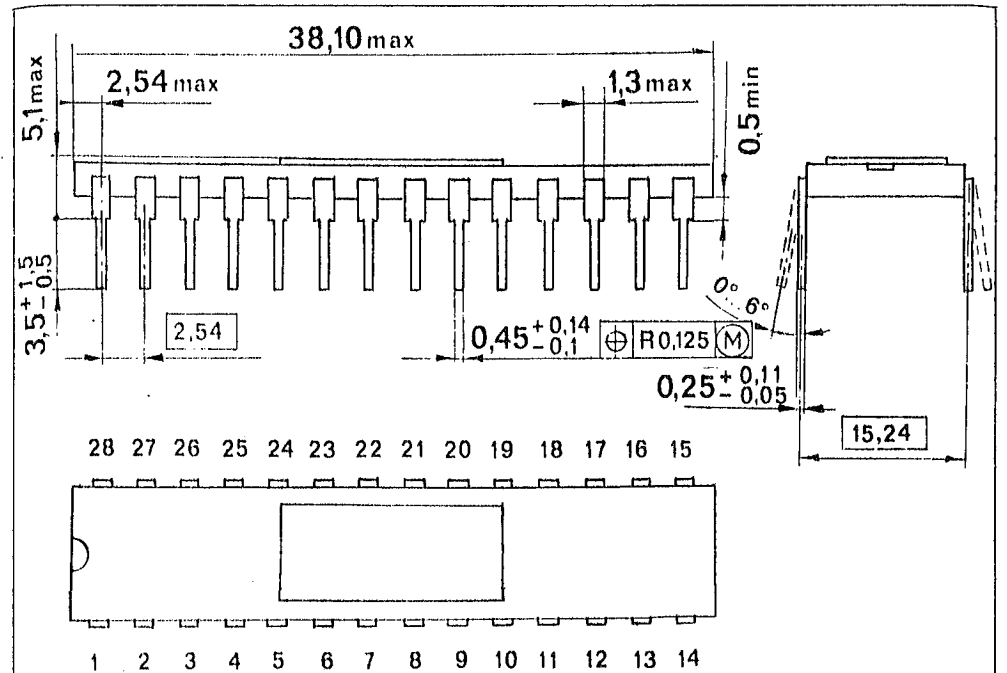


Bild 13 (DIP-28, Keramik)

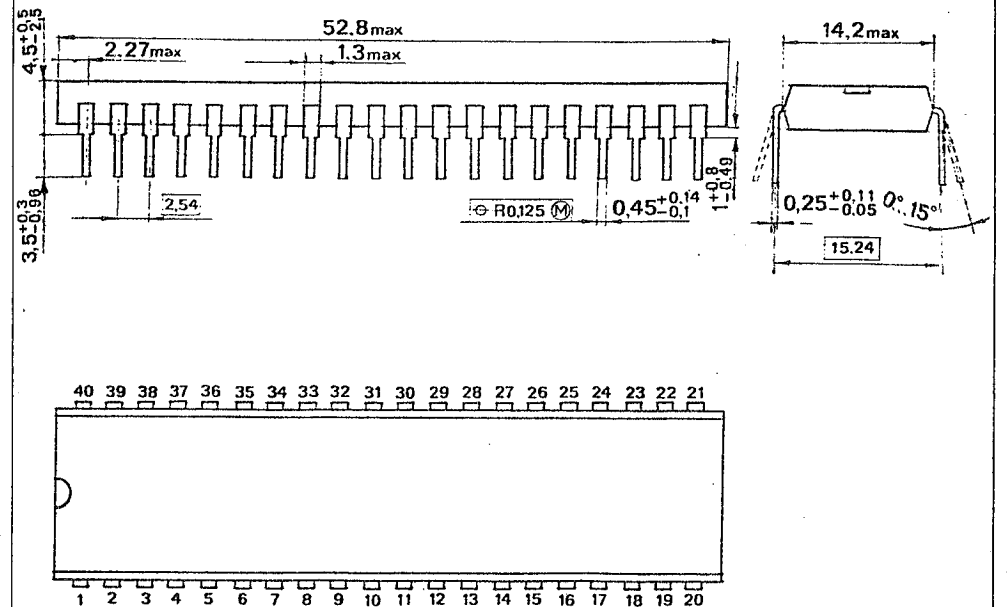


Bild 14 (DIP-40, Plast)

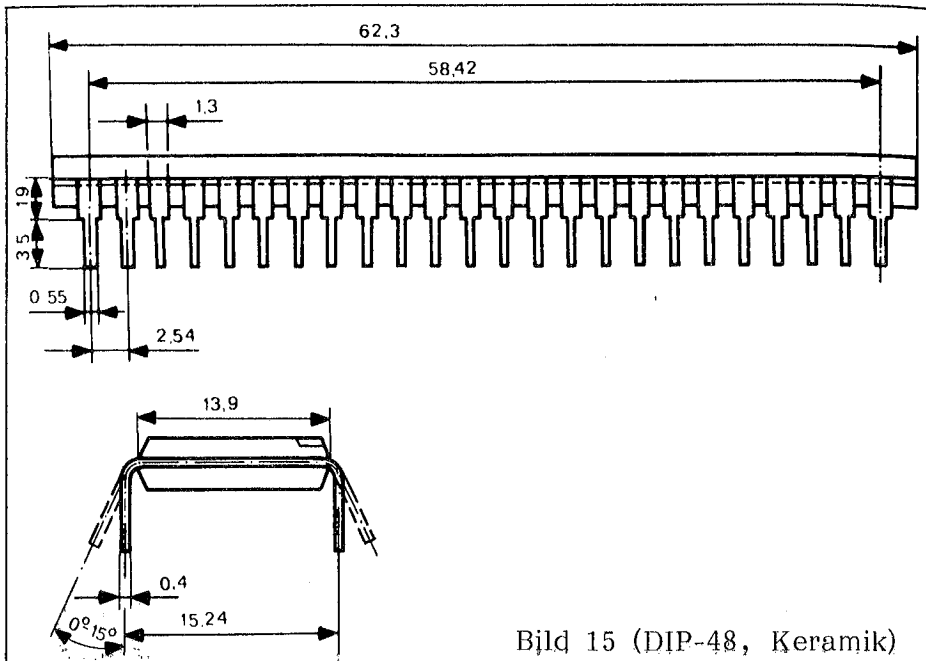


Bild 15 (DIP-48, Keramik)

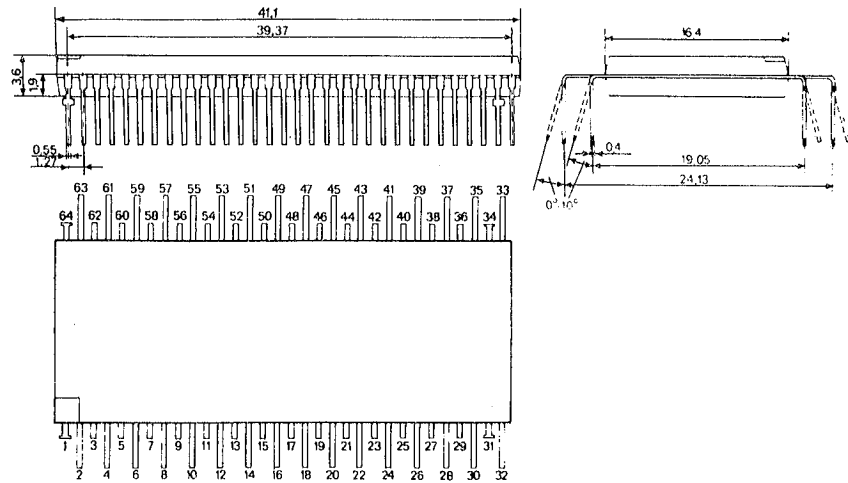


Bild 16 (QUIP-64, Plast)

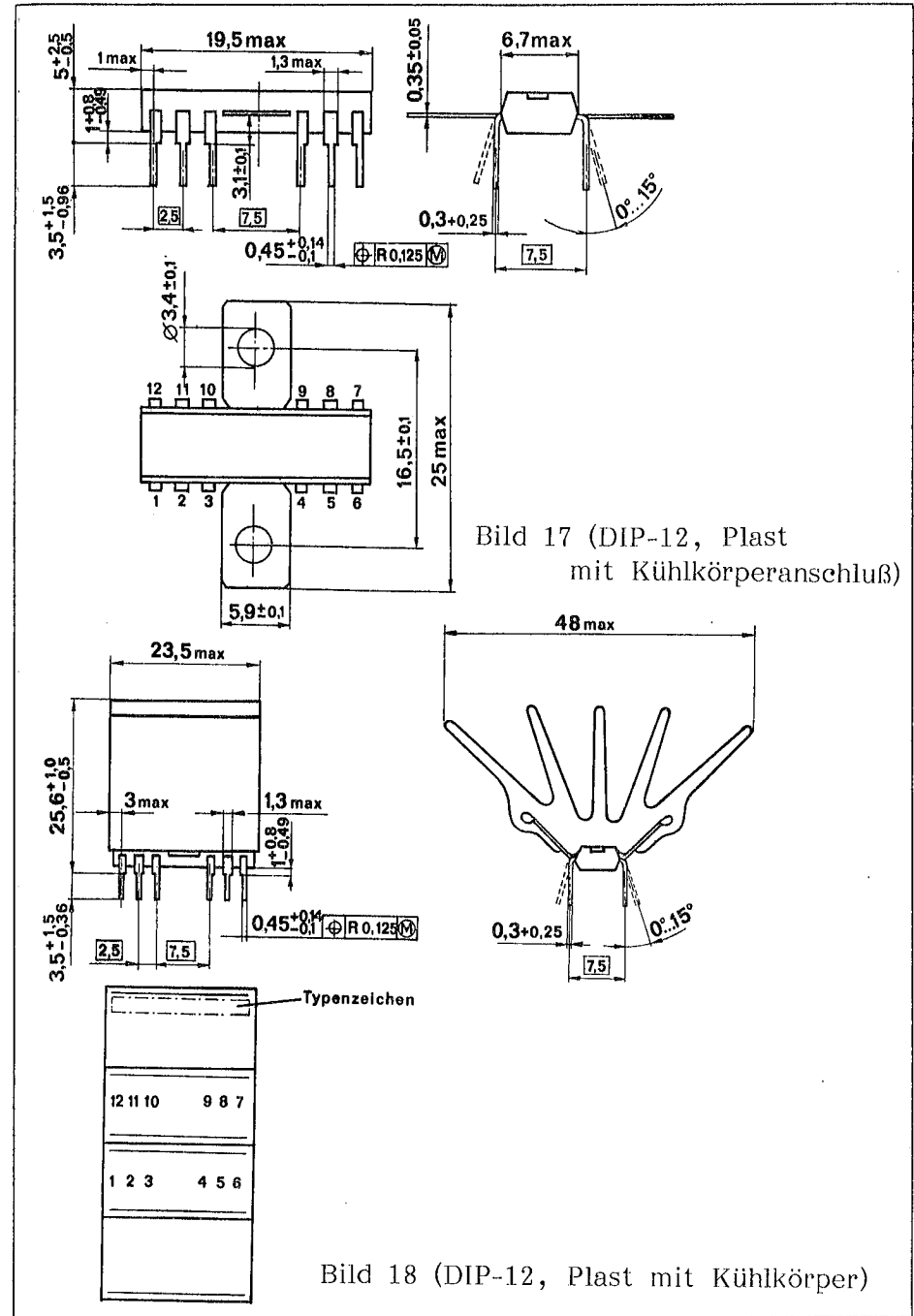


Bild 17 (DIP-12, Plast mit Kühlkörperanschluss)

Bild 18 (DIP-12, Plast mit Kühlkörper)

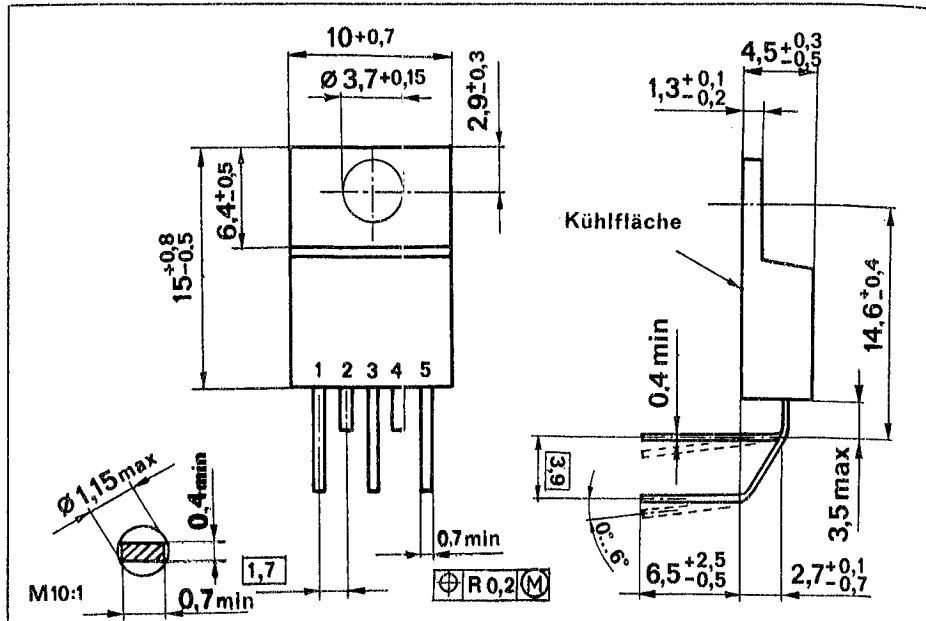


Bild 19 (TO 220 5H 5polig (Horizontal))

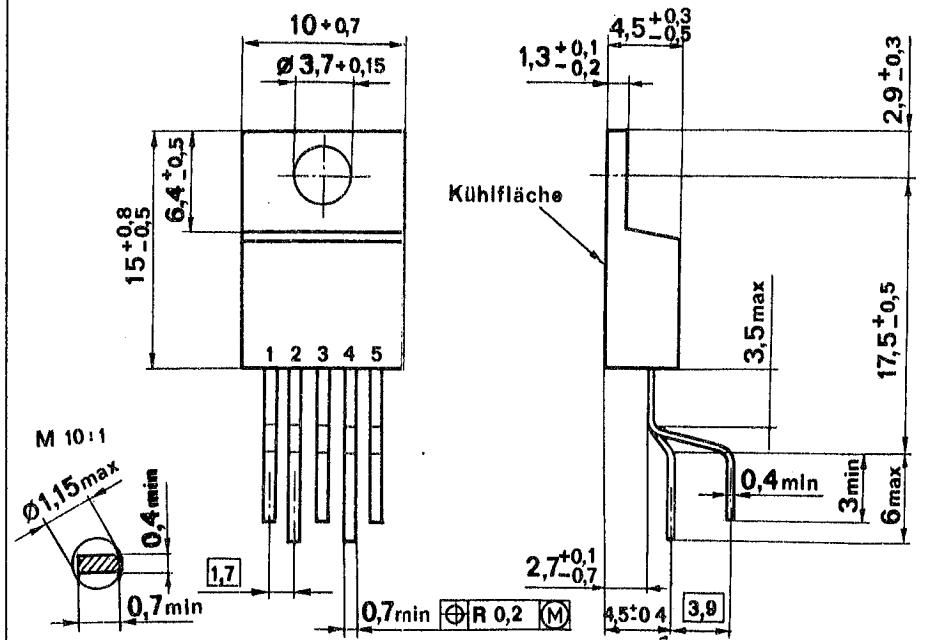


Bild 20 (TO 220 5V 5polig (Vertikal))

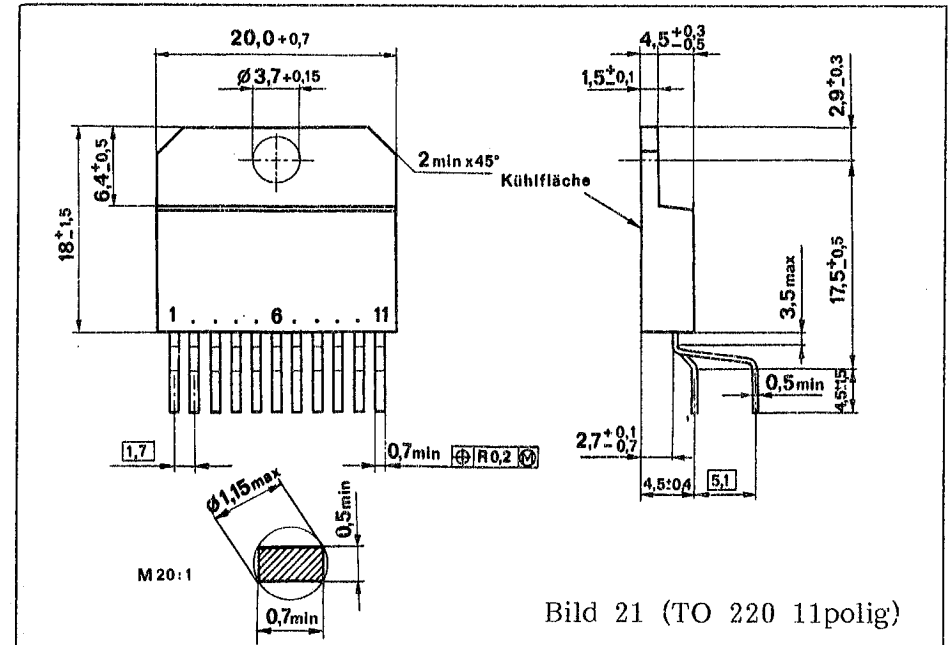


Bild 21 (TO 220 11polig)

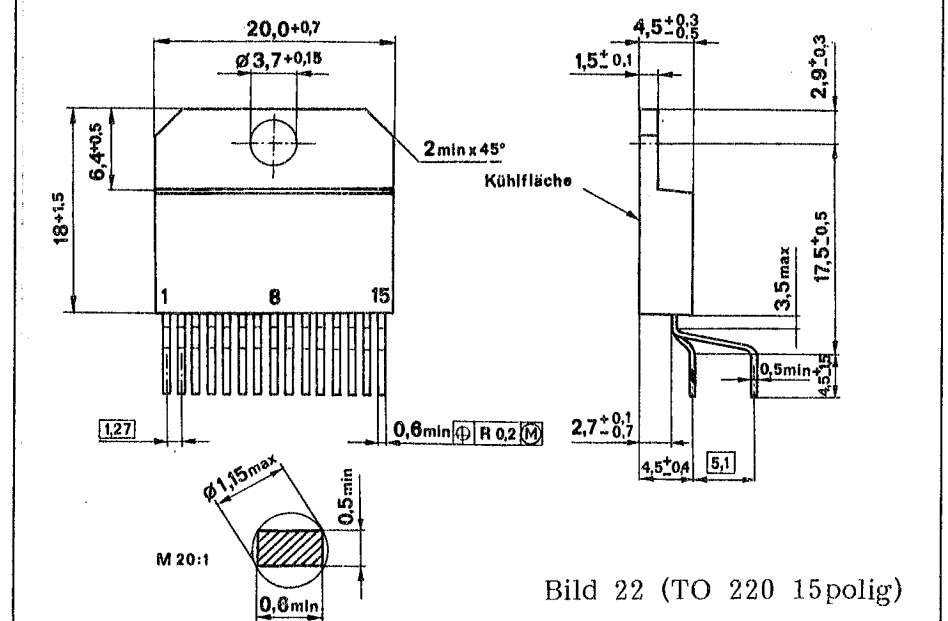


Bild 22 (TO 220 15polig)

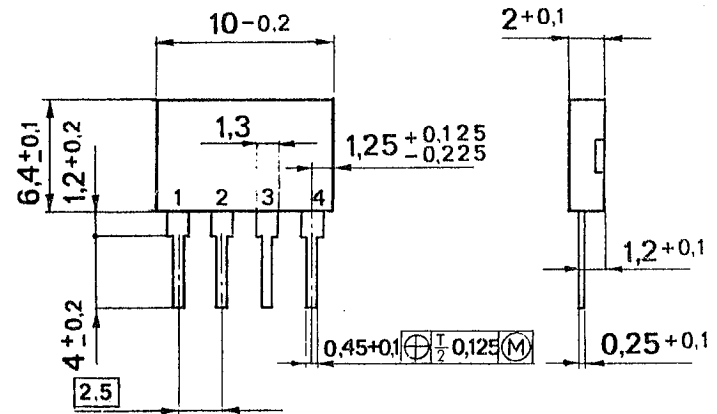
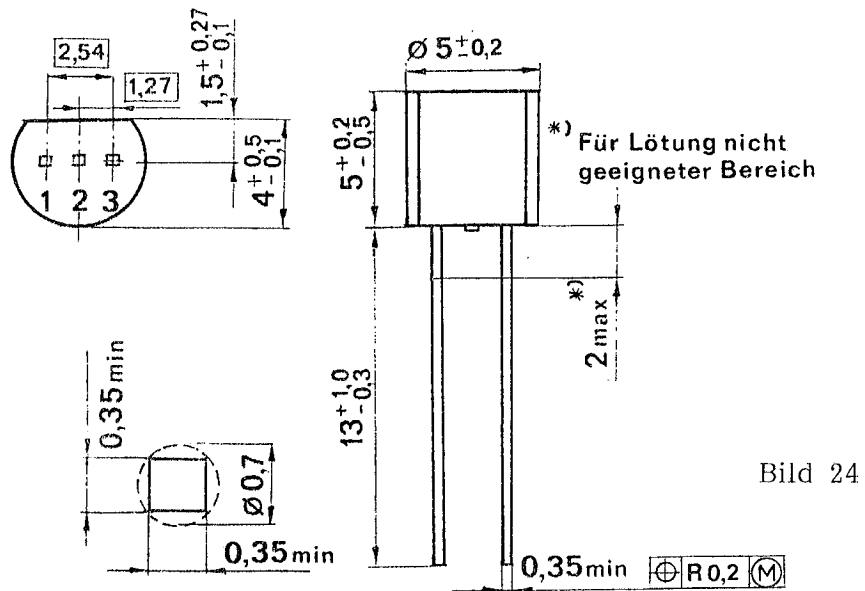
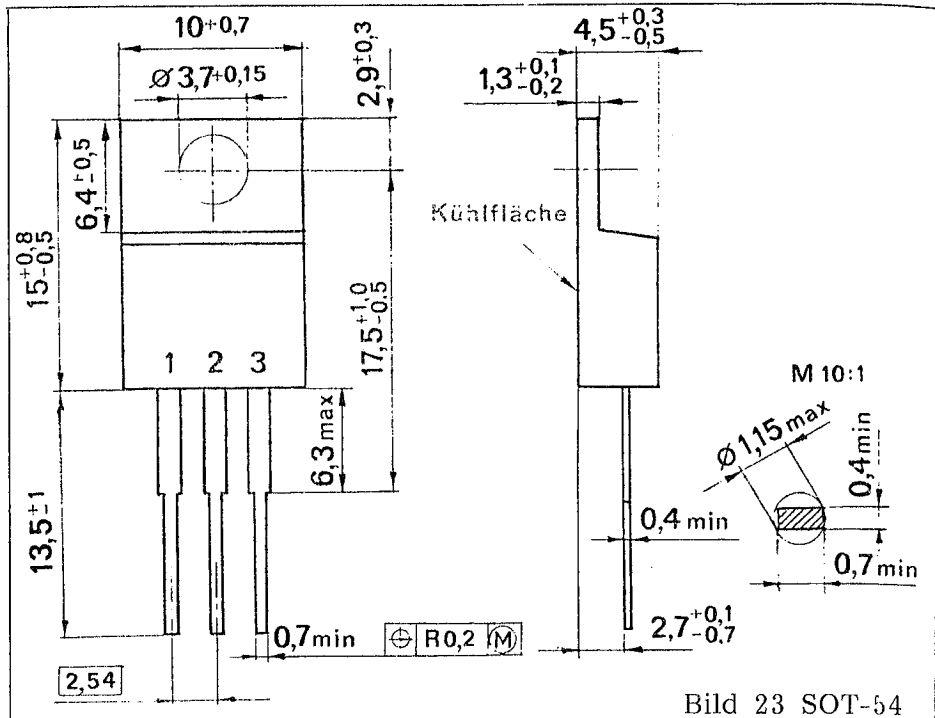


Bild 25 SIL-4

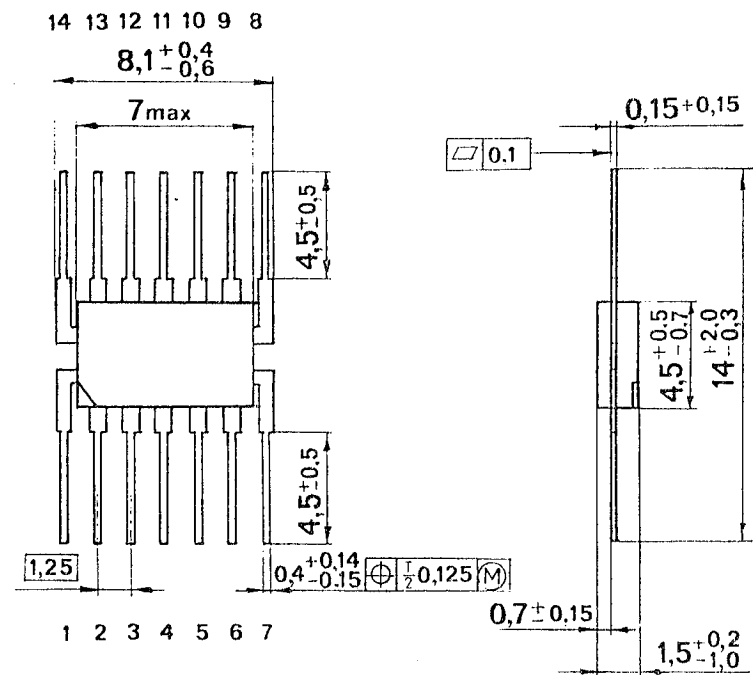


Bild 26

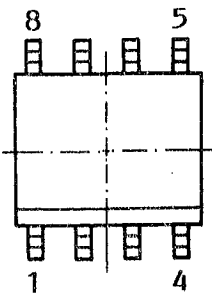
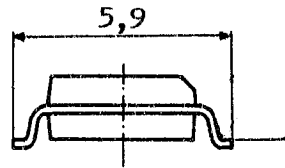
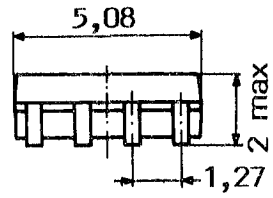
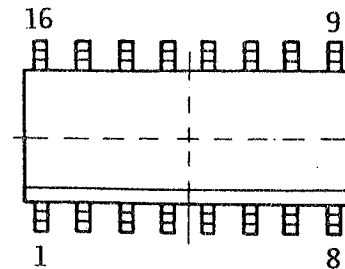
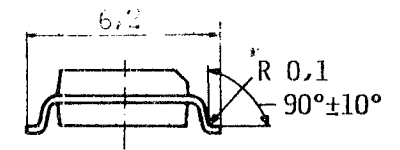
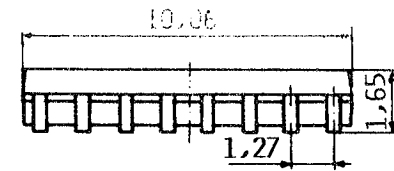
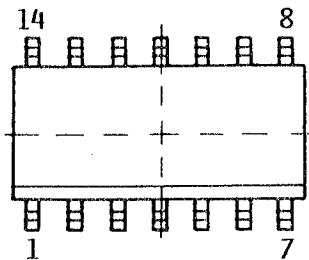
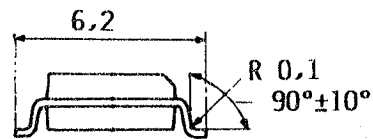
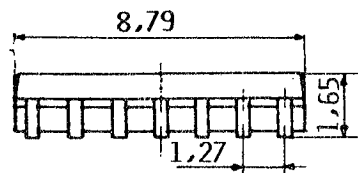


Bild 27 (SO-8)



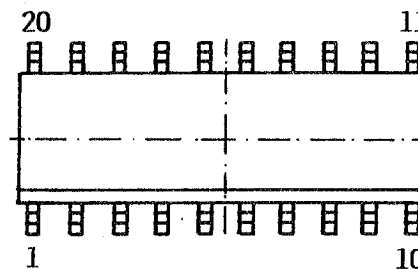
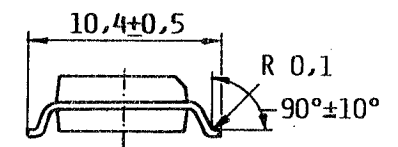
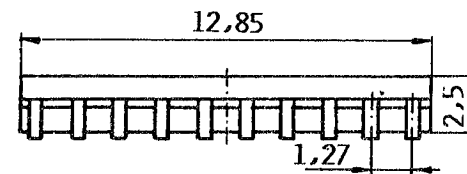
Ebenheitstoleranz: 0,15
 Pinlagetoleranz: $\frac{T}{2} = 0,125$

Bild 29 (SO-16)



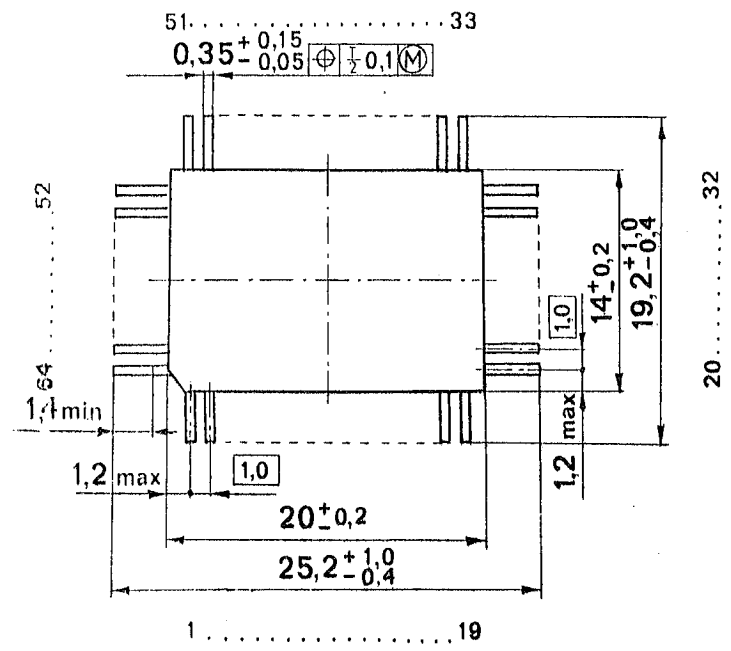
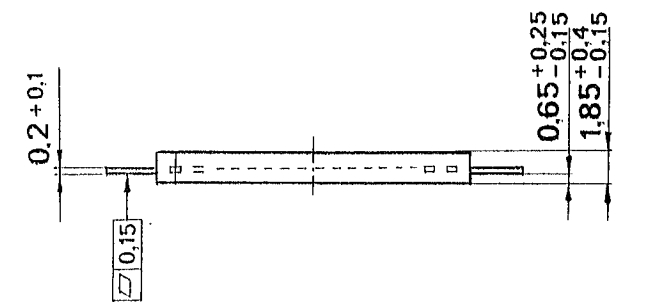
Ebenheitstoleranz: 0,15
 Pinlagetoleranz: $\frac{T}{2} = 0,125$

Bild 28 (SO-14)



Ebenheitstoleranz: 0,15
 Pinlagetoleranz: $\frac{T}{2} = 0,125$

Bild 30 (SO-20)



20 32

Bild 31

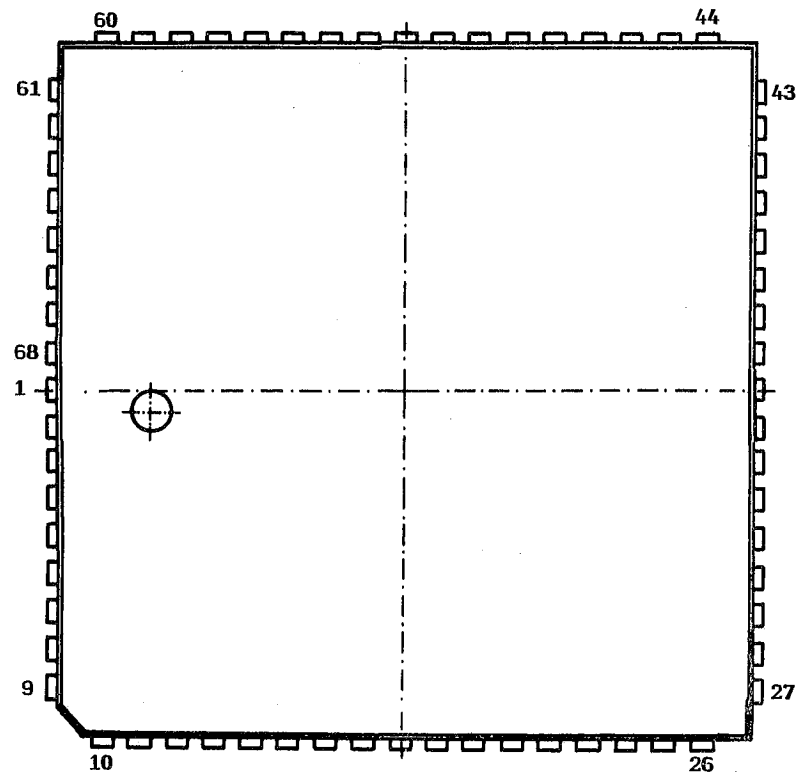
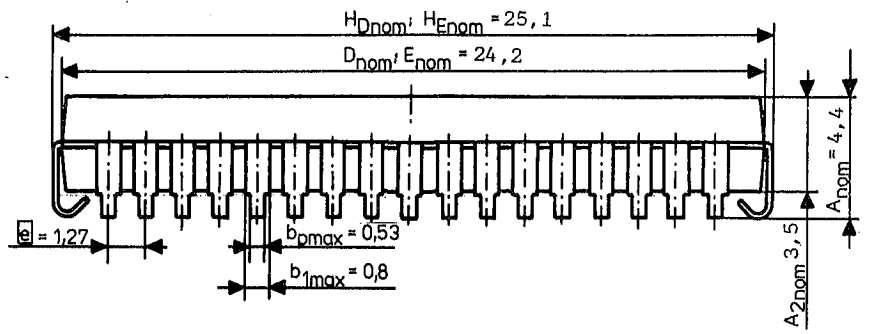


Bild 32 PLCC-68

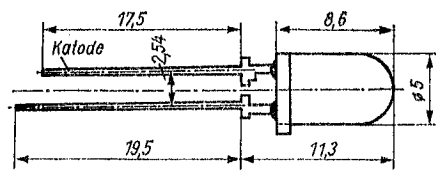


Bild 33

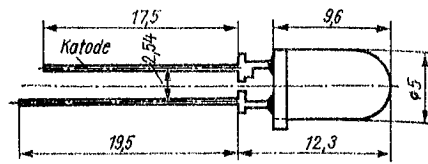


Bild 34

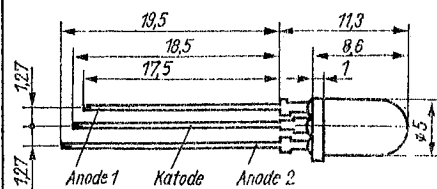


Bild 35

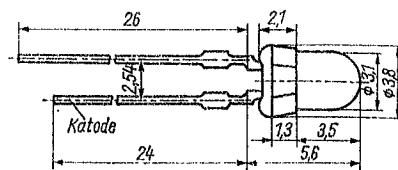


Bild 36

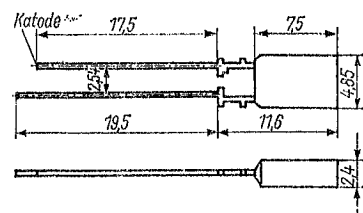


Bild 37

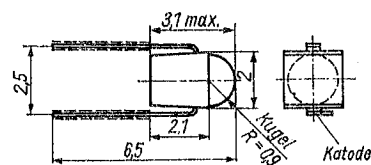


Bild 38

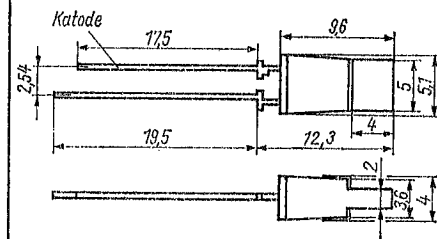


Bild 39

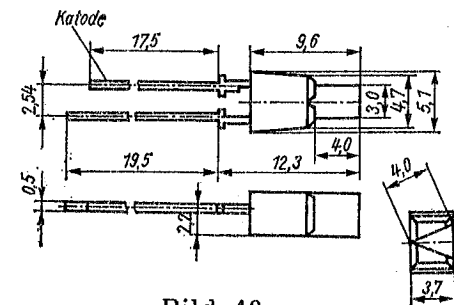


Bild 40

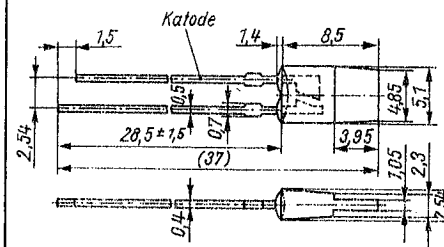


Bild 41

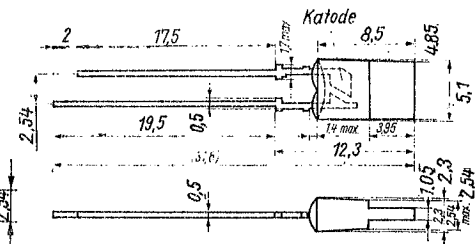


Bild 42

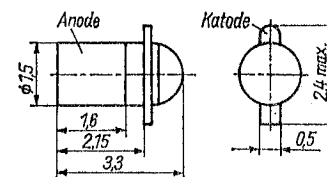


Bild 43

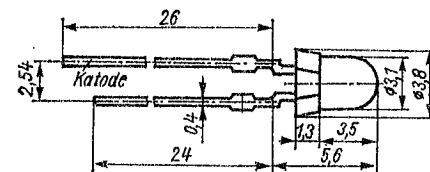


Bild 44

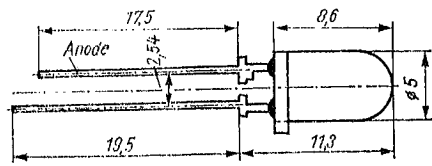


Bild 45

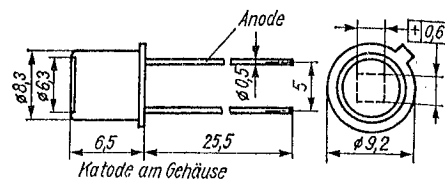


Bild 46

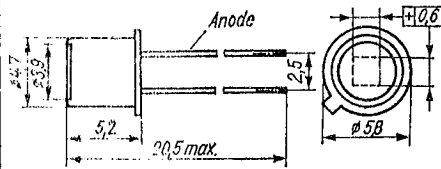


Bild 47

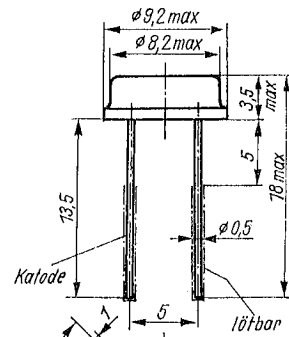


Bild 48

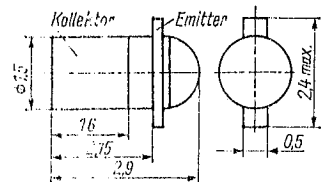
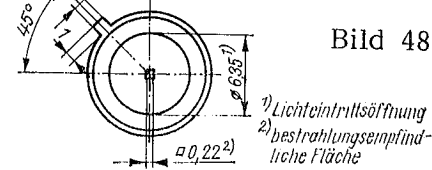


Bild 49

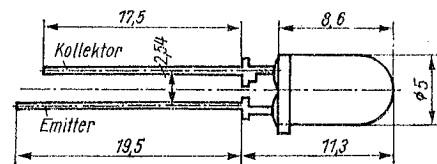


Bild 50

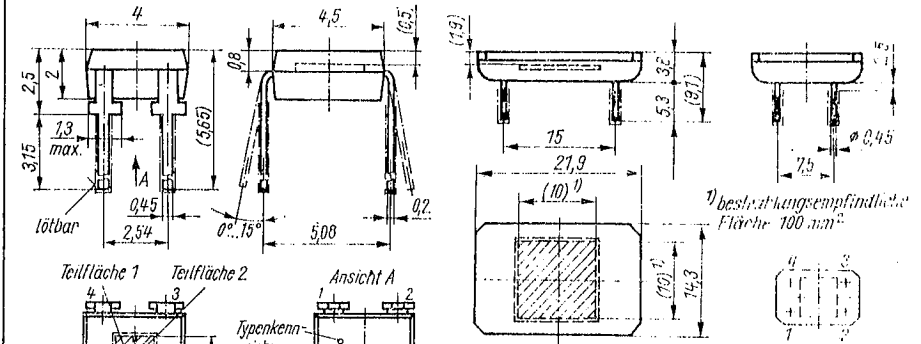


Bild 51

Bild 52

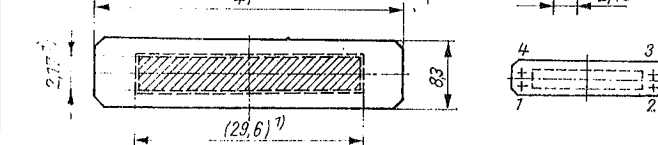
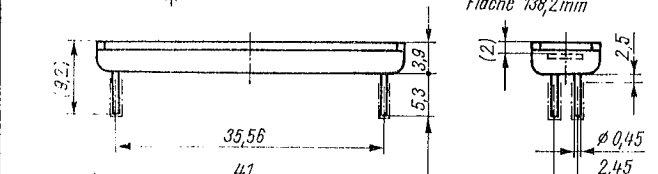
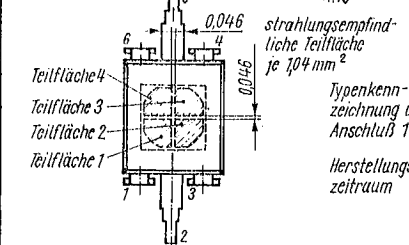
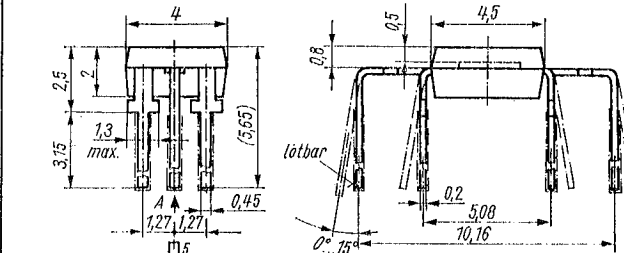
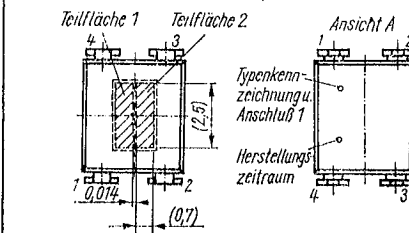


Bild 53

Bild 54

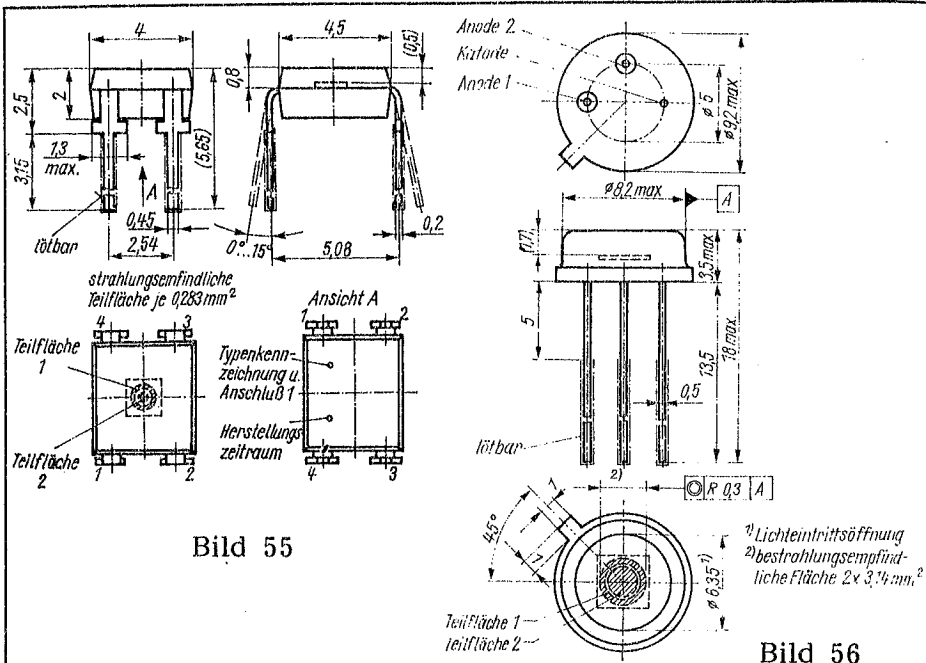


Bild 55

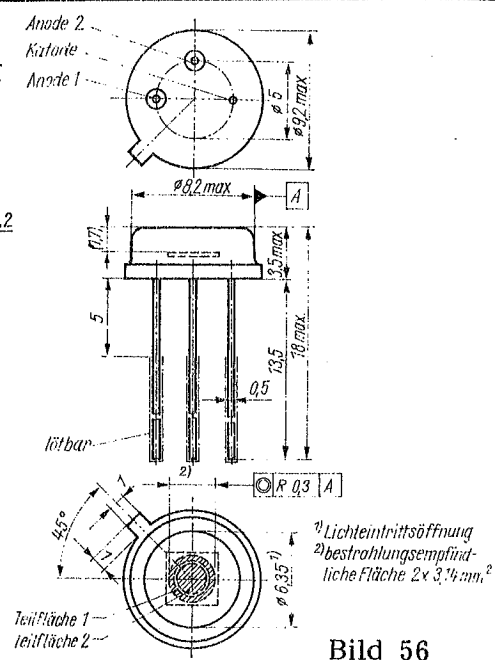


Bild 56

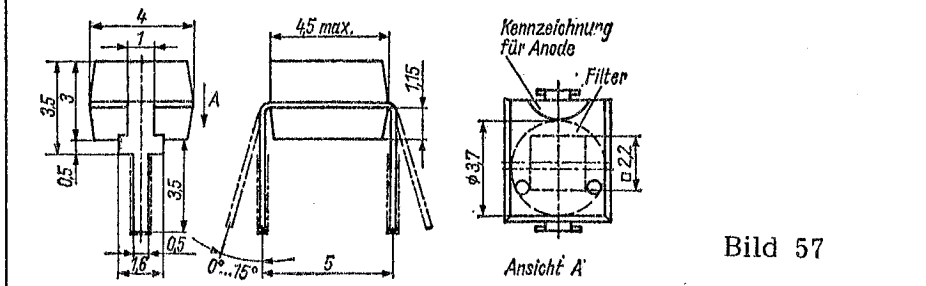


Bild 57

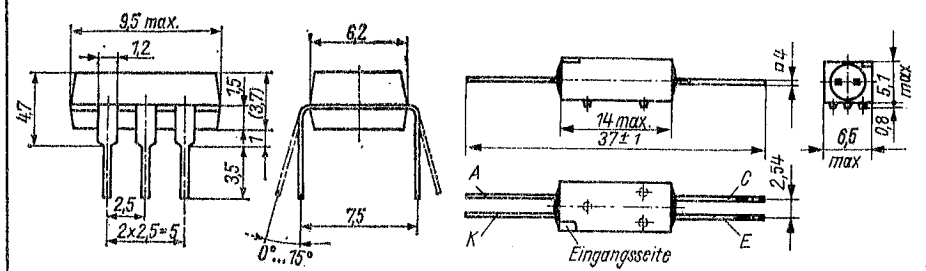


Bild 58

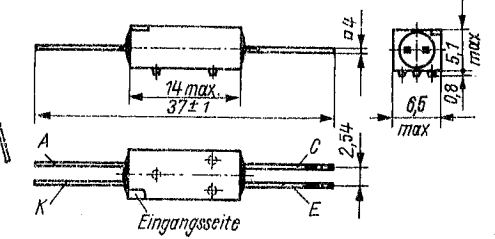


Bild 59

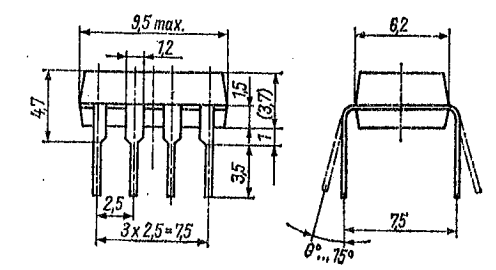


Bild 60

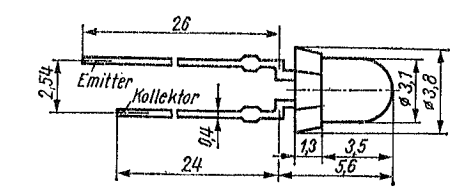


Bild 61

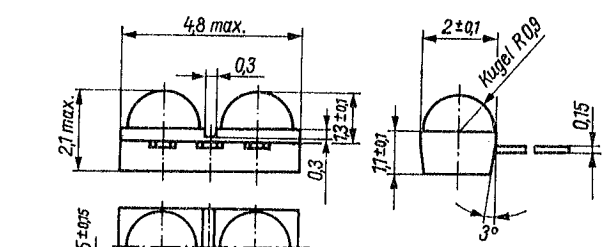


Bild 62

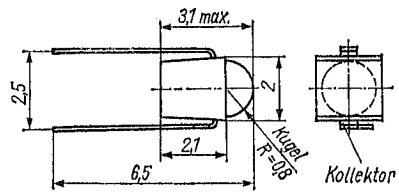


Bild 63

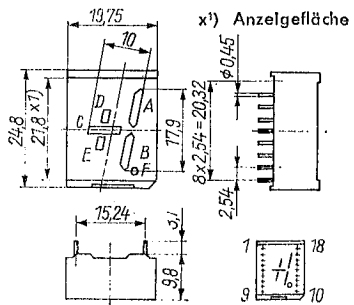
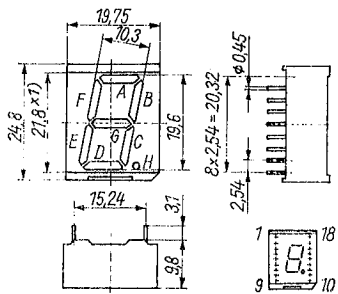


Bild 64



x) Anzeigefläche

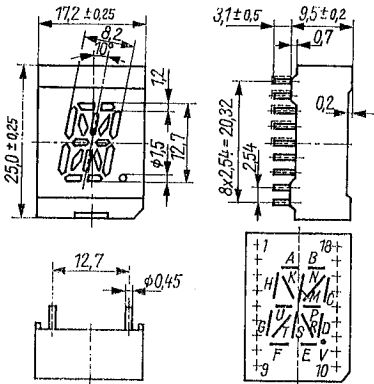


Bild 66

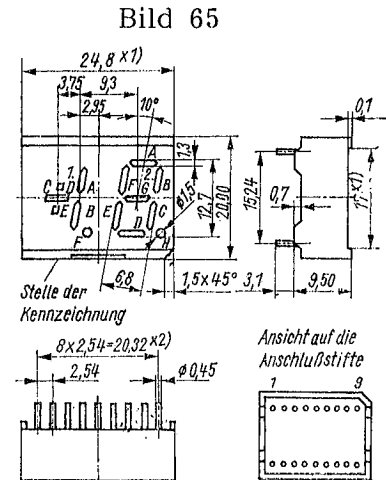
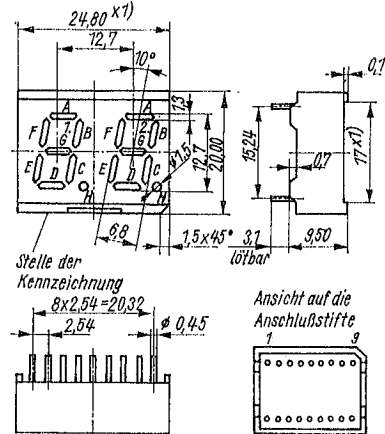


Bild 67



x) Anzeigefläche

Bild 68

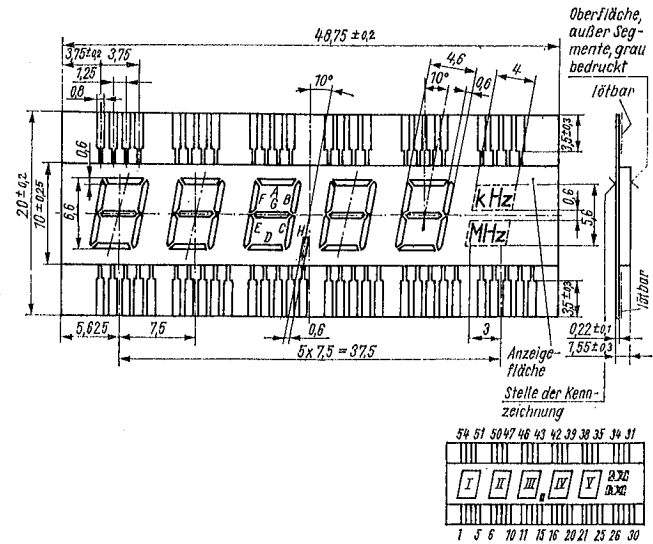


Bild 69

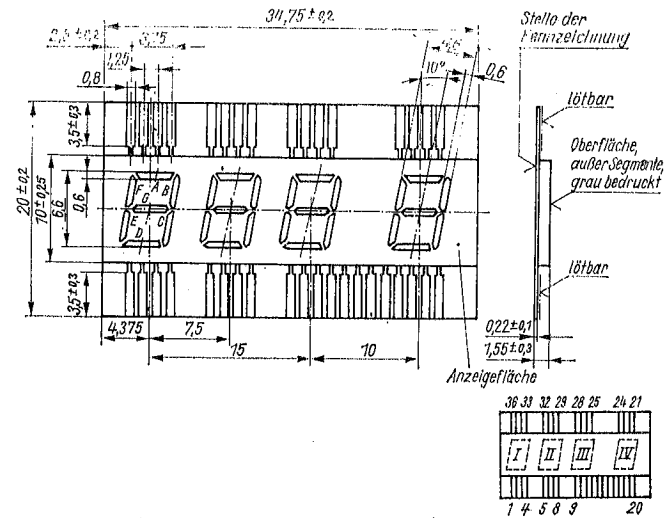


Bild 70

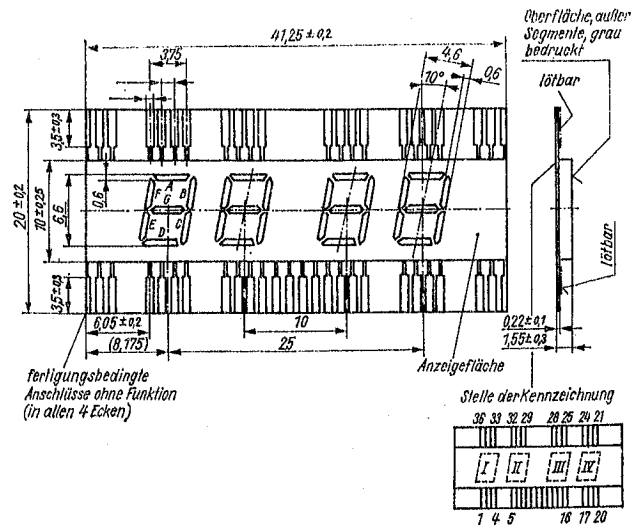


Bild 71

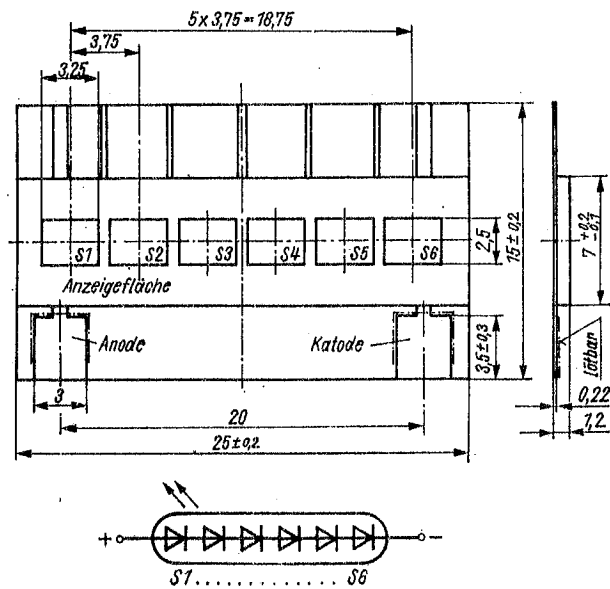


Bild 72

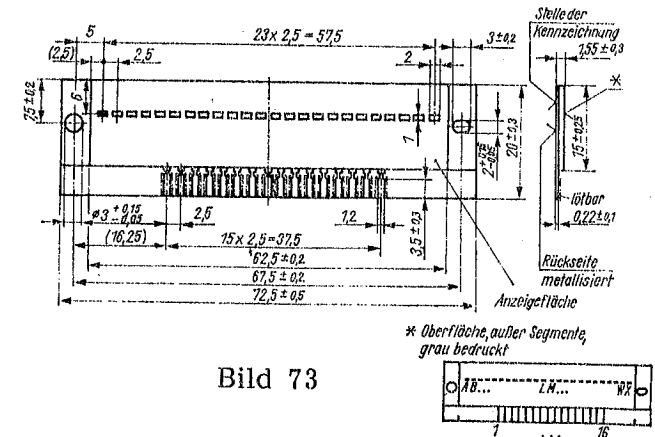


Bild 73

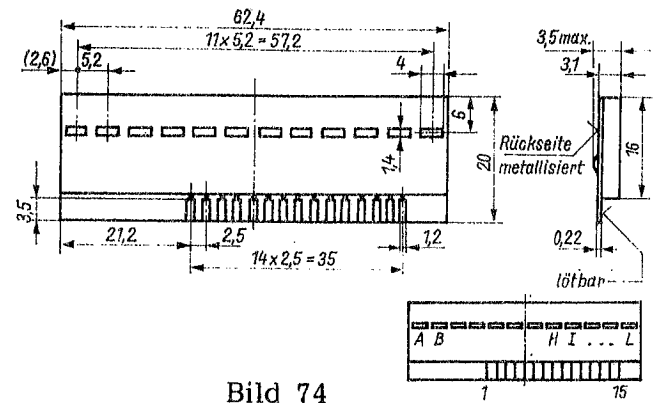


Bild 74

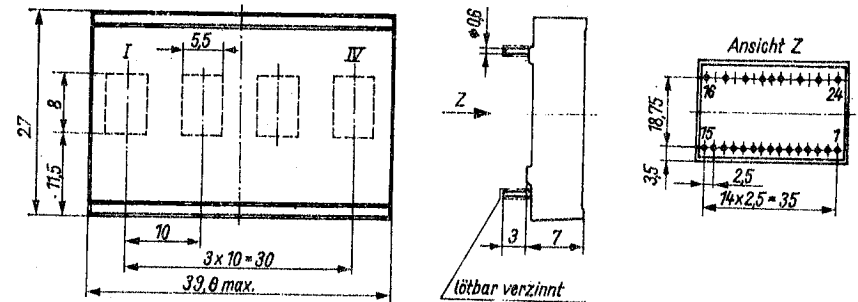


Bild 75

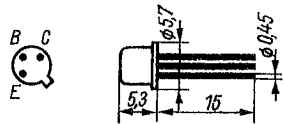


Bild 76

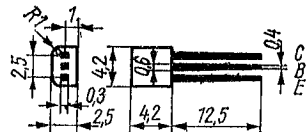


Bild 77

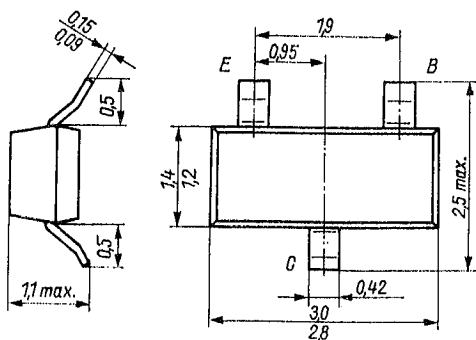


Bild 78

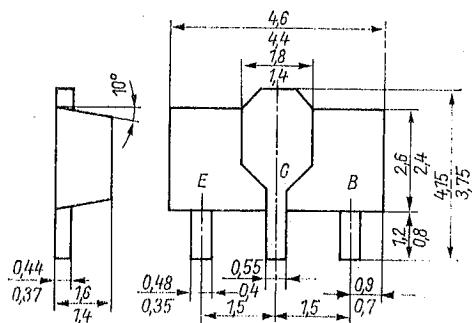


Bild 79

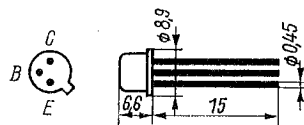


Bild 80

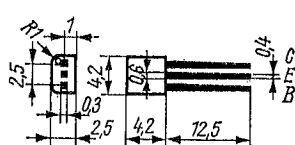


Bild 81

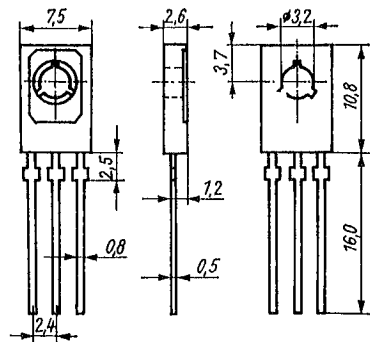


Bild 82

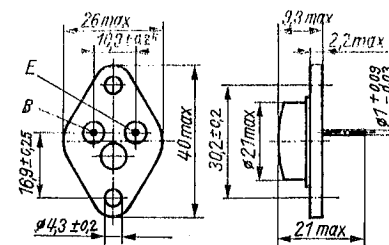


Bild 83

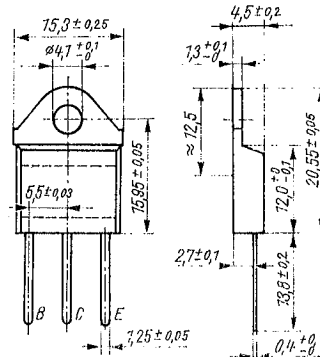


Bild 84

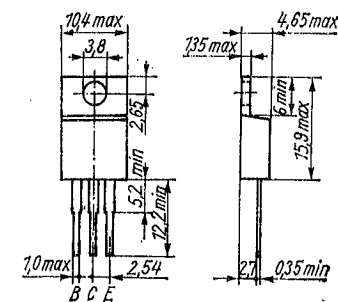


Bild 85

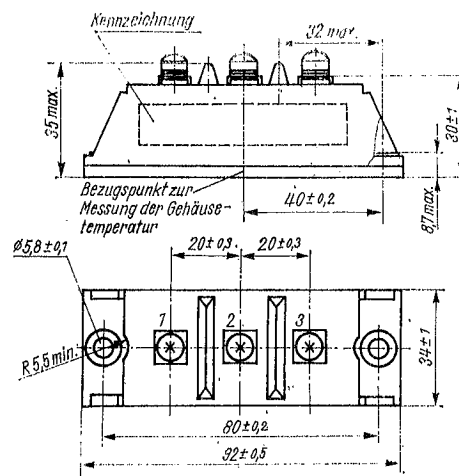


Bild 86

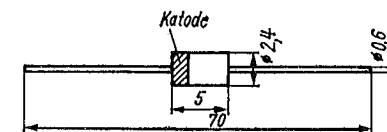


Bild 87

Farbring Katode:
 SAY 12 orange
 SAY 16 grün
 SAY 17 rot
 SAY 18 gelb
 SAY 20 schwarz

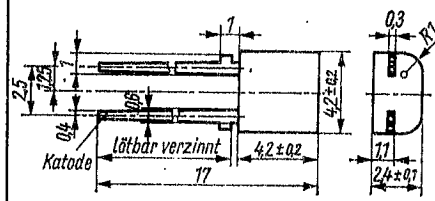
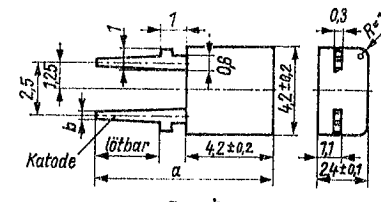


Bild 88



Bauform L 2/4 a 8,2 b 0,55
 Bauform L 2/13 a 16,9 b 0,40

Bild 89

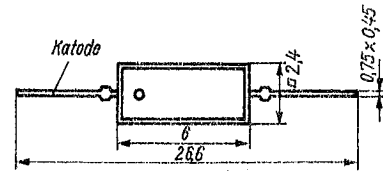


Bild 90

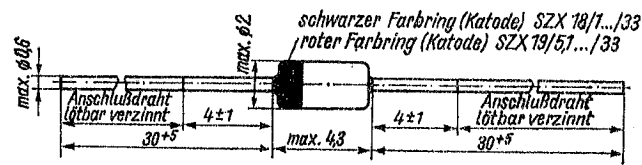
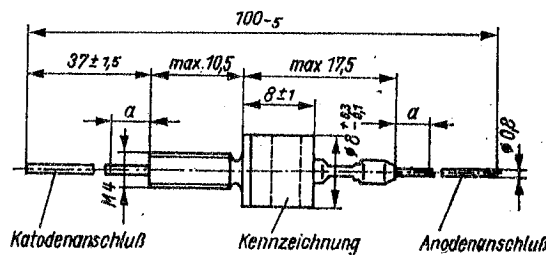


Bild 91



„a“ Abstand einer Drahtbiegestelle = 3 mm

Bild 92

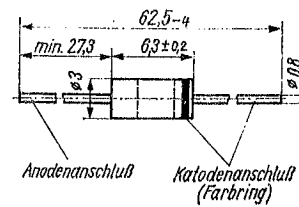


Bild 93

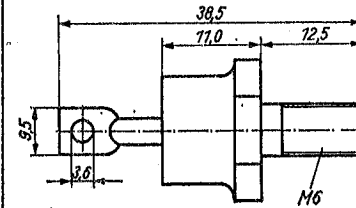
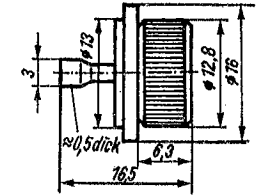
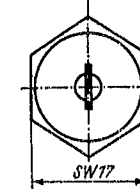


Bild 94



Katode bei SY 170/1
 SY 170/2
 Anode bei SY 171/1
 SY 171/2

Bild 95

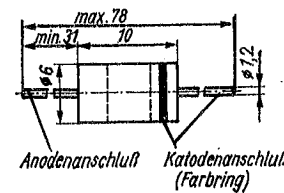


Bild 96

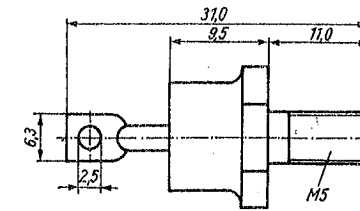


Bild 97

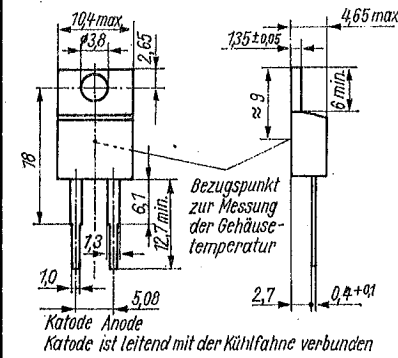
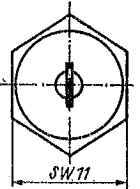


Bild 98

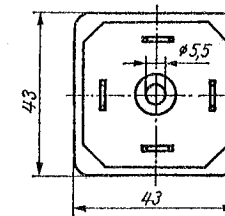
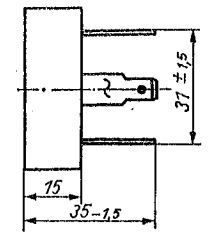


Bild 99



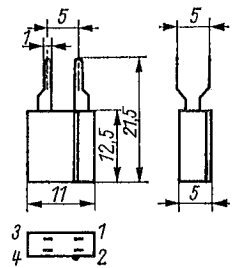


Bild 100

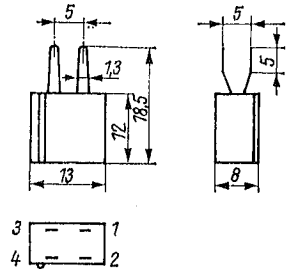


Bild 101

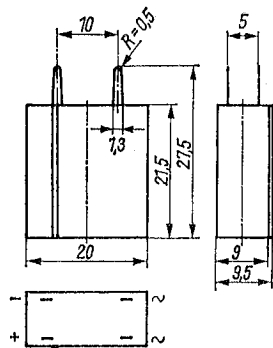


Bild 102

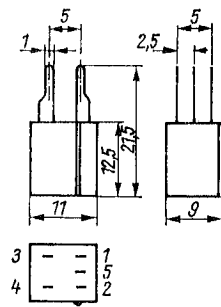


Bild 103

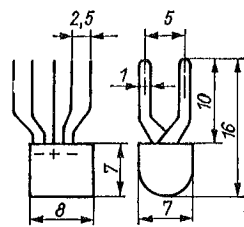


Bild 104

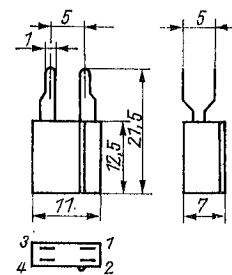


Bild 105

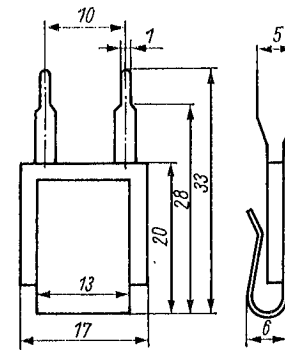


Bild 106

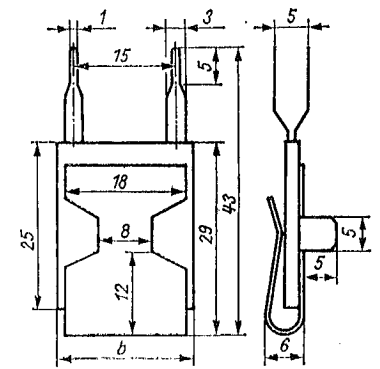


Bild 107

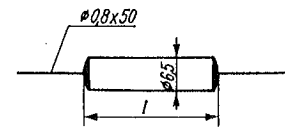


Bild 108

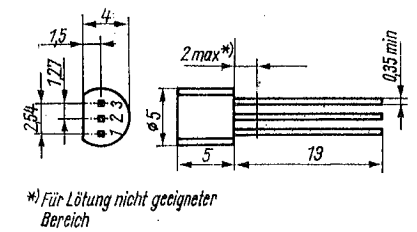


Bild 109

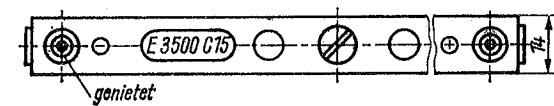
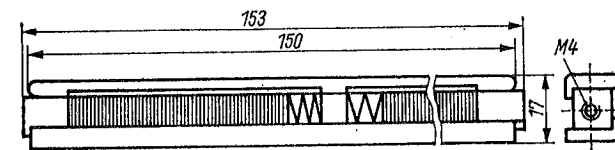


Bild 110

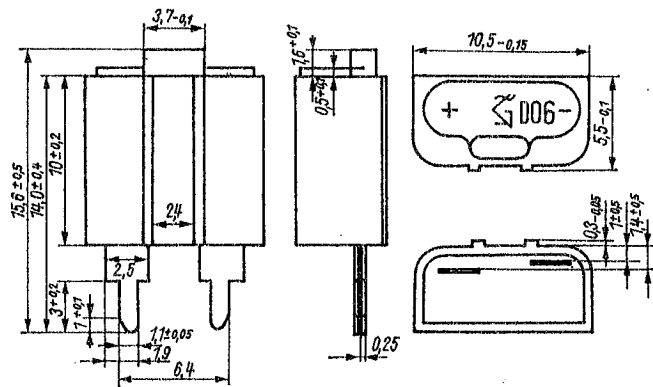


Bild 111

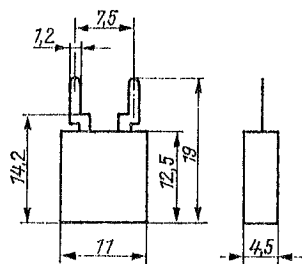


Bild 112

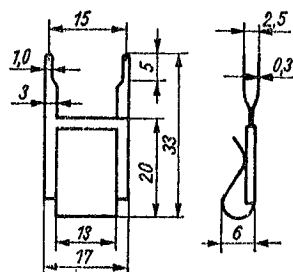


Bild 113

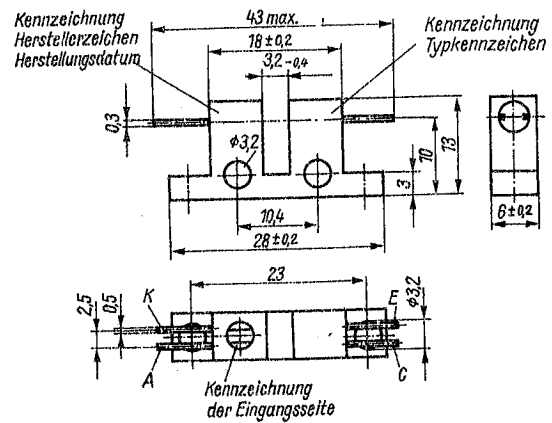


Bild 114

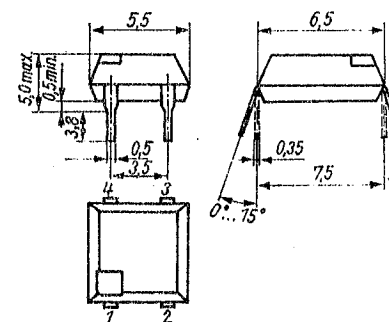


Bild 115

Inhaltsverzeichnis

Typ	Seite	Typ	Seite
Schaltkreise für die Konsumgüterelektronik			
A 202 D	4	U 1159 DC	70
A 210 E,K	6	U 192 D	72
A 211 D	8	Logikbaureihen	
A 225 D	10	<u>CMOS-Schaltkreise</u>	
A 244 D	12	V 4001 D	74
A 273 D	14	V 4007 D	76
A 274 D	16	V 4011 D	77
A 281 D	18	V 4012 D	78
A 283 D	20	V 4013 D	79
A 290 D	22	V 4015 D	80
A 1524 D	24	V 4017 D	81
A 1818 D	26	V 4019 D	82
A 2000 V/A 2005 V	28	V 4023 D	83
A 2030 H/V	30	V 4027 D	84
A 4100 D	32	V 4028 D	85
A 4510 D	34	V 4029 D	86
A 4511 D	36	V 4030 D	87
A 223 D/A 224 D	38	V 4034 D	88
A 241 D	40	V 4035 D	89
A 255 D	42	V 4042 D	91
A 1670 VD	44	V 4044 D	92
A 2014 DC	46	V 4046 D	93
A 3048 DC	48	V 4048 D	94
A 3501 D	50	V 4050 D	96
A 3510 D	52	V 4051 D	97
A 3520 D	54	V 4066 D	98
A 4555 D	56	V 4093 D	99
A 4565 D	58	V 40098 D	100
A 4580 D	60	V 40511 D	101
U 304 D	62	V 4520 D	102
U 806 D	64	V 4531 D	103
U 807 DC	66	V 4538 D	104
U 1056 D	68	V 4585 D	105
		HCT-Schaltkreise	106
			107

Typ	Seite	Typ	Seite
<u>HCT-Schaltkreise</u>			
U 74 HCT 00 DK	107	DL 020 D, DL 020 DG	145
U 74 HCT 02 DK	109	DL 021 D	146
U 74 HCT 03 DK	110	DL 026 D	147
U 74 HCT 04 DK	111	DL 030 D, DL 030 DG	148
U 74 HCT 08 DK	112	DL 032 D	149
U 74 HCT 20 DK	113	DL 037 D	150
U 74 HCT 21 DK	114	DL 038 D	151
U 74 HCT 32 DK	115	DL 040 D	152
U 74 HCT 74 DK	116	DL 051 D	153
U 74 HCT 86 DK	117	DL 074 D	154
U 74 HCT 138 DK	118	DL 083 D	155
U 74 HCT 175 DK	119	DL 086 D	156
U 74 HCT 192 DK	120	DL 090 D	157
U 74 HCT 193 DK	121	DL 093 D	158
U 74 HCT 241 DK	122	DL 112 D	159
U 74 HCT 242 DK	123	DL 123 D	160
U 74 HCT 243 DK	124	DL 132 D	161
U 74 HCT 245 DK	125	DL 155 D	162
U 74 HCT 253 DK	126	DL 164 D	163
U 74 HCT 257 DK	127	DL 175 D	164
U 74 HCT 373 DK	128	DL 192 D	165
U 74 HCT 374 DK	129	DL 193 D	166
U 74 HCT 533 DK	130	DL 194 D	167
U 74 HCT 534 DK	131	DL 251 D	168
<u>Low-Power-Schottky-TTL-</u>			
<u>Schaltkreise</u>			
DL 000 D, DL 000 DG	132	DL 253 D	169
DL 002 D, DL 002 DG	133	DL 257 D	170
DL 003 D, DL 003 DG	135	DL 259 D	171
DL 004 D, DL 004 DG	136	DL 295 D	172
DL 005 DC	137	DL 299 D	173
DL 008 D, DL 008 DG	138	DL 374 D	174
DL 010 D, DL 010 DG	139	DL 540 D	175
DL 011 D	140	DL 541 D	176
DL 014 D	141	DL 2631 D	177
DL 016 DC	142	DL 2632 D	178
	143	DL 8121 D	179
	144	DL 8127 D	180
		DL 8640 DC	181

Typ	Seite	Typ	Seite	Typ	Seite	Typ	Seite
DL 8641 DC	182	U 80610	227	C 670 C, C 670 Cn	272	<u>Sensor- und Initiatorschaltkreise</u>	307
DL 75113 DC	183	U 82062 DC 05	231	C 7136 D	273	A 302 D	307
<u>Schottky-TTL-Interface-Schaltkreise</u>	184	U 80701 FC	234	U 739 DC	274	B 303 D, B 304 D	308
DS 140 DC	184	DS 8601 DC	237	<u>Zeitgeber- und Zeitsteuerschaltkreise</u>	276	B 305 D, B 306 D	308
DS 157 DC	185	DS 8609 DC	239	B 555 D, B 556 D	276	B 303 SF, B 304 SF	308
DS 2510 DC	186	DS 8638 DC	242	U 4541 DG	277	B 305 SF, B 306 SF	308
DS 2610 DC	187	DS 80612 DC	245	<u>Ansteuer- und Treiberschaltkreise</u>	279	B 451 G, B 452 G, B 453 G	309
DS 8205 D	188	Speicherschaltkreise		A 227 D	279	B 460 G	310
DS 8212 D	189	U 214 D	248	B 3040 DA	280	B 461 G, B 462 G	311
DS 8216 D	190	U 215 D, U 215 D 1	249	B 3718 VC	281	B 466 GA	312
DS 8282 D, DS 8283 D	191	U 225 D, U 225 D 1	249	B 3925 DD	284	B 467 G	313
DS 8286 D, DS 8287 D	192	US 224 D, VL 224 D, UL 224 D	250	UL 7211 D, UP 7211 D	287	B 511 N	314
Mikrorechnerschaltkreise		U 256 D	251	D 345 D, D 346 D	288	B 589 N	315
U 880	194	U 2164 DC	252	D 347 D, D 348 D	288	<u>Schaltkreise der Stromversorgungs-</u>	
U 84 C 00	195	U 6264 DG	253	E 345 D, E 346 D	288	<u>technik</u>	316
U 84 C 00 DC	196	U 6516 DG, UL 6516 DG	254	E 347 D, E 348 D	288	B 260 D	316
U 84 C 20 DC	199	U 4548 DC	255	D 410 D	289	B 3170 V, B 3171 V	317
U 84 C 30 DC	201	U 61256 DC	256	D 4803 DC	290	B 3370 V, B 3371 V	317
U 84 C 40 DC	204	U 61000 DC	257	D 6221 VC	291	B 2600 DG	318
<u>Einchipmikrorechner</u>	207	U 2616 D	258	E 412 D	295	B 2960 VG	320
U 8611 DC, UL 8611 DC,		U 2716 C	259	E 435 E	296	U 7660 DC, U 7660 DG	322
UB 8830 D, UB 8831 D,		U 2632 DC	260	<u>Operationsverstärker</u>	297	<u>Transistorarrays</u>	323
U 8611 DC/1, UL 8611 DC/1,		U 2732 CC	261	B 060 D bis B 066 D	297	B 315 D, B 315 E, B 315 K	323
UB 8860 D, UB 8861 D	208	U 2364 D, U 2365 D	262	B 060 SD bis B 066 SD	297	B 325 D, B 325 E, B 325 K	323
UB 8820 M, UB 8821 M,		Schaltkreise für die industrielle Elektronik		B 060 SG bis B 066 SG	297	B 360 D, B 360 E, B 360 K	323
UB 8840 M, UB 8841 M	209	<u>Analog-/Digital-, Digital-/Analog-</u>		B 080 D bis B 084 D	297	B 380 D, B 380 E, B 380 K	323
<u>16 Bit Mikroprozessorsystem</u>	210	<u>Wandler</u>	264	B 165 H, V	299	B 340 D, B 341 D, B 342 D	325
UB 8001 C, UB 8002 D	210	C 500 D, C 501 D	264	B 176 D, B 177 D	300	<u>Schaltkreise für spezielle Anwen-</u>	
UB 8010 C	211	C 502 D	265	B 611 D, B 615 D, B 621 D	301	<u>dungen</u>	326
U 8272 D	212	C 504 D	266	B 625 D, B 631 D, B 635 D	301	A 321 G	326
U 82536 DC, U 8036 DC	213	C 520 D	267	B 761 D, B 765 D	301	B 308 D, B 318 D	327
U 82530 DC, U 8030 DC	215	C 560 C	268	B 861 D, B 865 D	301	B 331 G	328
U 82720 D	217	C 565 C, C 5650 C	269	B 2761 D, B 2765 D, B 2765 S	301	B 384 D	329
U 80601	218	C 570 C, C 571 C	270	B 4761 D, B 4765 D	301	B 385 D	330
U 80606 DC	221	C 574 C	271	B 411 DD	303	B 386 D	331
U 80608	223			U 7650 DD	304	B 3870 D	332
						U 131 G	333

Typ	Seite	Typ	Seite
U 1311 D	334	Si-npn-Darlington-Leistungsschalt-	
U 713 D, U 713 PF	335	transistoren im Modulgehäuse	377
U 1001 C	336	SME 992, SME 994, SME 996	378
U 1011 C	337	SU 391, SU 392, SU 393	381
U 1021 C/D	338	SCE 535 bis 540	383
U 1600	339	SFE 250	385
U 5300	343	SFE 292	387
U 32C20 FC	346	SFE 517	389
Optoelektronik		SFE 569	391
Lichtemitterdioden	350	SFE 570	393
Infrarotemitterdioden	353	SSE 550/551/552	395
Si-Sensorzelle mit eingeschlossenem		SSE 560/561/562	397
Glasfilter	353	VFE 15-18, VFE 15-20, VFE 15-23	399
Si-Fotodioden	354	VFE 15-27, VFE 15-32, VFE 15-37	399
Positionempfindliche Fotodioden	355	VF 15 X	400
Si-Fototransistoren	356	Dioden Gleichrichter	
Optoelektronische Koppler	357	Si-Schaltdioden	402
Lichtemitteranzeigen	358	Silizium-Z-Dioden	403
L 110 C	361	Si-Leistungs-Z-Dioden	406
L 133 C	362	Si-Gleichrichterdioden	407
L 211 C	363	Schnelle Si-Gleichrichterdioden	411
L 220 C	364	Schottky- und Epitaxial-Leistungs-	
Flachbandanzeigen	365	gleichrichterdioden	414
Alphanumerische Anzeige	366	Schnelle Si-Gleichrichterdioden	415
Transistoren		Gleichrichterdiodenmodule	416
Kleinleistungstransistoren für allge-		Silizium-Gleichrichter in Frei-	
meine und NF-Anwendungen	368	flächenbauart	417
Kleinleistungstransistoren für		Plattensortiment für Selengleich-	
HF-/ZF-/Video-Anwendungen	370	richter in Freiflächenbauart	419
Kleinleistungstransistoren für		Selenkleinstgleichrichter	420
Schaltanwendungen	372	Selenklammeregleichrichter	421
NF-Leistungstransistoren	373	Selenstabgleichrichter im HP-Rohr	421
Si-npn-Darlington-Leistungsschalt-		Selenstabgleichrichter	422
transistoren	374	Selen-Blitzschutzdiode	422
Si-npn-Leistungsschalttransistoren	375	Selenschaltdioden	422
Si-npn-Leistungsschalttransistoren	376	Selenamplitudenbegrenzer	422
464		Si-Einphasen-Gleichrichter	423

info-verlag electronic

**Mikroelektronik
Gesamtübersicht**

DATENBUCH

**Mikroelektronik
Gesamtübersicht**