

Eine Bibliothek spice-kompatibler Bauelementemodelle in VHDL-AMS

Michael Schlegel, Matthias Franke, Göran Herrmann, Dietmar Müller
TU Chemnitz, Fakultät für Elektrotechnik und Informationstechnik, Professur Schaltungs- und Systementwurf,
Chemnitz, Deutschland

Kurzfassung

Dieser Beitrag beschreibt den Inhalt einer Bibliothek spice-kompatibler elektronischer Bauelemente in VHDL-AMS. Zu diesen Bauteilen gehören u. a. einfache Bauelemente wie Widerstand, Kondensator und Spule, abstrakte Bauelemente wie z. B. verlustfreie und verlustbehaftete Leitungen sowie aktive Bauelemente wie z. B. Bipolartransistoren auf der Basis des Gummel-Poon Modells, Feldeffekttransistoren auf der Basis der Berkley Level 1 und Level 3 Modelle, OPV, Triac uvm. Es werden anhand der praktischen Umsetzung ausgewählter SPICE-Modelle in VHDL-AMS die Möglichkeiten der Modellierung analoger Bauelemente unter VHDL-AMS aufgezeigt und die Modelle anhand von Testschaltungen auf ihre Genauigkeit hin untersucht.

1 Einleitung

Die Simulation elektronischer Bauelemente und Schaltungen nimmt einen hohen Stellenwert im Entwurfsprozeß moderner elektronischer Systeme ein. Dafür sind neben geeigneten Simulationssystemen auch entsprechende Modelle für die verschiedensten Bauelemente notwendig. In der Vergangenheit existierte dabei eine strikte Aufteilung in digitale und analoge Simulationen. Für analoge Schaltungen ist eine Simulation mit einem Netzwerksimulator (beispielsweise SPICE) und für digitale Schaltungen eine ereignisgesteuerte Simulation (z. B. mit VHDL-Modellen) üblich. Da aber moderne Systeme sowohl aus analogen als auch aus digitalen Komponenten bestehen, wurden sogenannte Mixed-Signal-Beschreibungssprachen wie z. B. VHDL-AMS entwickelt. Damit ist es möglich, eine Schaltung mit analogen und digitalen Bauelementen in einem Simulationssystem zu beschreiben und zu simulieren.

Im Gegensatz zu SPICE sind in VHDL-AMS keine Modelle der Bauelemente im Simulator implementiert. Mit dem Simulator erwirbt man praktisch nur ein Tool, das in der Lage ist, Gleichungssysteme mit differentiellen und algebraischen Anteilen (sogenannte DAEs) zu lösen. Somit muß der Anwender ehe er eine Simulation durchführen kann, geeignete Modelle seiner zu simulierenden Bauteile erstellen. Dies setzt jedoch ein genaues Wissen und Verständnis der Vorgänge im Inneren der zu simulierenden Bauteile voraus, und mit der Entwicklung eigener Modelle dafür geht ein Verlust an wichtiger und teurer Entwicklungszeit einher. Daraus ergibt sich die Notwendigkeit, eine Bibliothek für VHDL-AMS zu erstellen, deren Modelle kompatibel zu den Basismodellen von SPICE sind. Kompatibel heißt hier, daß die Modelle möglichst die gleichen Anschlüsse sowie den selben Formelsatz wie SPICE bzw. PSPICE verwenden.

2 Realisierte Bauelemente

Die folgende Aufzählung enthält die in VHDL-AMS realisierten SPICE(PSPICE)-Bauelemente.

passiv:

- Widerstand mit Temperaturkoeffizient und Rauschen
- Spule und Kondensator mit Temperaturkoeffizient
- Transformator mit Koppelfaktor und Gegeninduktivität
- Masse: gnd, agnd, egnd, gnd_analog, gnd_earth
- Spannungsquellen: vdc, vsrc, vsin, vpulse, vpwl, vexp
- Stromquellen: idc, isrc, isin, ipulse, ipwl, iexp

abstrakt:

- gesteuerte Quellen: E, F, G, H, evalue, gvalue, const
- Vorlagen für analoge Verhaltensmodelle: ABM, ABM_I ... ABM3, ABM_3I
- mathematische Funktionen: absolut, sin, cos, tan, asin, acos, atan, sqrt, exp, log, log10, pwr, pwrs, sum, diff, mult, emult, gmult, esum, gsum
- Verstärker und Begrenzer: gain, limiter, glimiter, softlim, hilo
- Ableitung, Integral: differ, integ
- Filter: lopass, hipass, bandpass, bandrej
- Schalter: S
- Laplace-Transferfunktion: laplace, elaplace, glaplace
- Leitungen: t (verlustfrei), tlossy (verlustbehaftet) [2]
- Tabellen mit Interpolation: table, etable, gtable

aktiv [1]:

- Halbleiterdioden: allgemeines Modell nach [4], Modelle der 1N4148, ZD47 (Z-Diode) und S10 (Schottky-Diode)
- Bipolartransistoren: allgemeines Modell nach Gummel-Poon [5], Modelle des BC547B und BC557B
- Sperrschicht-Feldeffekttransistoren: allgemeines Modell nach [6], Modelle des 2N3819 und 2N4221
- MOS-Transistoren: allgemeines Modell nach Berkeley Level 1 und 3 [7], [8], Modell des IRF150
- OPV: Modell des μ A741
- Thyristor, DIAC, TRIAC, IGBT: allgemeine Modelle, Modelle der 2N1595, DB3TG, 2N5444, IRG4RC10K

3 Ausgewählte Beispiele und Ergebnisse

3.1 Verlustbehaftete Leitung

Ausgangspunkt für das Modell einer verlustbehafteten Leitung ist das Modell der verlustfreien Leitung und die Telegraphengleichung:

$$\frac{\partial^2 u}{\partial x^2} = R'G' \cdot u + (R'C' + L'G') \cdot \frac{\partial u}{\partial t} + L'C' \cdot \frac{\partial^2 u}{\partial t^2} \quad (\text{GL 1})$$

Diese partielle Differentialgleichung repräsentiert die Änderung der Spannung in einem infinitesimal kleinen Abschnitt der Leitung. Eine analytische Lösung dieser Gleichung ist derzeit nicht bekannt. Eine numerische Lösung mit VHDL-AMS scheitert an der Ableitung der Spannung u nach dem Ort x , da VHDL-AMS nur Ableitungen und Integrationen bezüglich der Zeit unterstützt.

Es existieren allerdings verschiedene Näherungsansätze zur Lösung der Telegraphengleichung. Eine Möglichkeit besteht darin, die Leitung in endlich viele Teile zu zerlegen und für jedes dieser Teilstücke ein Netzwerk aus diskreten R , G , C und L aufzubauen. Dieser Ansatz ist leicht realisierbar, hat aber den Nachteil, daß ein großes Gleichungssystem mit vielen Netzwerkelementen berechnet werden muß, was sehr zeitintensiv ist. Deshalb wurde eine Lösung gesucht, die die Leitung als nur ein Netzwerkelement erscheinen läßt. Einen interessanten Ansatz zur Lösung der Telegraphengleichung im Zeitbereich bietet das in [3] beschriebene Verfahren.

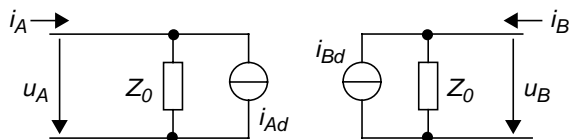


Bild 1 Ersatzschaltbild der verlustbehafteten Leitung

Daraus resultieren die folgenden, zu simulierenden Gleichungen:

$$i_{Bd}(t) = \left(\frac{u_A(t-\tau)}{Z_0} + i_A(t-\tau) \right) \cdot e^{-\alpha l} + \frac{br_B(t)}{Z_0} + \frac{brr_B(t)}{Z_0} \quad (\text{GL 2})$$

$$i_{Ad}(t) = \left(\frac{u_B(t-\tau)}{Z_0} + i_B(t-\tau) \right) \cdot e^{-\alpha l} + \frac{br_A(t)}{Z_0} + \frac{brr_A(t)}{Z_0} \quad (\text{GL 3})$$

Der erste Term der Gleichungen (GL 2) und (GL 3) entspricht dem aus der verlustfreien Leitung bekannten Ansatz, erweitert um einen Faktor e^x , der ein Maß für die Dämpfung ist. Der Term $br_{A,B}$ beschreibt einfache Reflexionen an den Verlustelementen innerhalb der Leitung und Term $brr_{A,B}$ beschreibt doppelte Reflexionen. Mehrfachreflexionen höherer Ordnung werden vernachlässigt.

3.2 Modellierung der Halbleiterdiode

Ein einheitliches Modell, entsprechend dem beispielsweise für Bipolartransistoren, existiert für Dioden nicht [5]. Das in PSPICE verwendete Modell [4] ist in gro-

ßen Teilen mit dem in [5] beschriebenen vollständigen Modell für Dioden identisch. Die entsprechende Ersatzschaltung ist in Bild 2 dargestellt.

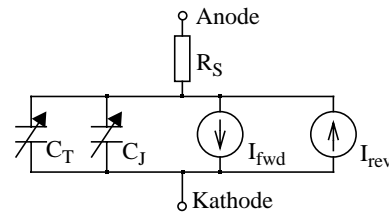


Bild 2 Ersatzschaltbild einer Diode [4], [5]

Das Modell besteht aus einer idealen Diode, die durch die Stromquellen mit den Strömen I_{fwd} und I_{rev} dargestellt wird und den dazu parallel geschalteten Kapazitäten C_T und C_J . Dieser Anordnung wird ein Serienwiderstand R_S vorgeschaltet. Die Beschreibung des statischen Strom-Spannungs-Verhaltens der Diode beruht im wesentlichen auf dem allgemeinen Zusammenhang für Strom und Spannung an pn-Übergängen nach Shockley. Um das reale Verhalten näher beschreiben zu können, wird dieses ideale Verhalten um die Modellierung zusätzliche Effekte erweitert, wie z. B. um den Vorwiderstand R_S , der den Spannungsabfall über den Bahngebieten charakterisiert, sowie um den Hochstromeffekt (Hochinjektion). Die Generation und Rekombination von Ladungsträgern in der Sperrschicht findet ebenso Beachtung, wie die arbeitspunktabhängige Ausdehnung der Raumladungszone.

Ein weiterer wichtiger Effekt ist das Sperrverhalten der Diode mit dem daraus resultierenden Rückwärtsstrom I_{rev} . Die Modellierung dieses Verhaltens ist nicht physikalisch exakt, sondern beruht auf der Nachbildung von Meßkurven [6]. Dazu werden ein low-level- und ein high-level-Durchbruch definiert.

Viele wichtige Parameter der Diode, so z. B. der Sättigungssperrstrom oder der Serienwiderstand, sind außerdem temperaturabhängig.

Neben den statischen Eigenschaften wird auch das dynamische Verhalten durch entsprechende Modellgleichungen für die Sperrschichtkapazität C_J sowie die Diffusionskapazität C_T modelliert. Die Beschreibung des Rauschens der Diode erfolgt durch das thermische Rauschen des Serienwiderstandes R_S sowie das Schrot- und 1/f-Rauschen der inneren Diode. Dazu enthält das Modell an den entsprechenden Stellen Rauschquellen. Der Übersichtlichkeit halber wurden diese Rauschquellen in Bild 2 nicht mit dargestellt.

Da das Diodenmodell noch relativ übersichtlich ist, soll dessen Umsetzung in VHDL-AMS detailliert dargestellt werden:

```

LIBRARY DISCIPLINES,IEEE;
USE DISCIPLINES.ELECTROMAGNETIC.SYSTEM.ALL;
USE IEEE.MATH.REAL.all;
USE DISCIPLINES.physical_constants.physical_K
USE DISCIPLINES.physical_constants.physical_Q;

ENTITY diode IS
  GENERIC (
    is0 :REAL := 1.0e-14; --Saettigungssperrstrom [A]
    n   :REAL := 1.0;    --Emissionskoeffizient
    isr :REAL := 0.0;    --Rekombinationsstrom [A]
    nr  :REAL := 2.0;    --Emissionskoeffizient f. isr
  )

```

```

ikf :REAL := REAL'HIGH;--Kniestrom in Vorwaertsricht.
bv :REAL := REAL'HIGH;--Durchbruchspannung [V]
ibv :REAL := 1.0e-10; --Strom bei bv [A]
nbv :REAL := 1.0; --Durchbruchsfaktor fuer bv
ibvl:REAL := 0.0; --low-level Durchbr.-Kniestrom
nbvl:REAL := 1.0; --low-level Durchbruchsfaktor
rs :REAL := 0.0; --Bahnwiderstand [Ohm]
tt :REAL := 0.0; --Transitzeit [s]
cj0 :REAL := 0.0; --statische Sperrschichtkap. [F]
vj :REAL := 1.0; --Diffusionsspannung [V]
m :REAL := 0.5; --Gradationsexponent
fc :REAL := 0.5; --Cg-Koeffizient im Durchlassber.
eg :REAL := 1.11; --Bandabstandsspannung [eV]
xti :REAL := 3.0; --Temperaturexponent fuer is
tikf:REAL := 0.0; --lin. Temperaturkoeff. ikf [1/C]
tbv1:REAL := 0.0; --lin. Temperaturkoeff. f. bv [1/C]
tbv2:REAL := 0.0; --quadr. Temperaturk. f. bv [1/C^2]
trs1:REAL := 0.0; --lin. Temperaturkoeff. f. rs [1/C]
trs2:REAL := 0.0; --quadr. Temperaturk. f. rs [1/C^2]
kf :REAL := 0.0; --Funkelrauschkoeffizient
af :REAL := 1.0; --Funkelrauschexponent
temp:REAL := 27.0; --Temperatur
area:REAL := 1.0; --Technologie-Skalierungsfaktor

PORT (TERMINAL anode, kathode : ELECTRICAL);
END ENTITY diode;

ARCHITECTURE model OF diode IS
--physikalische Konstanten
--Temperatur
CONSTANT t : REAL := temp + 273.0;
--Standard-Simulationstemperatur
CONSTANT tnom: REAL := 300.0;
--Temperaturspannung
CONSTANT ut: REAL := t*physical K/physical Q;
--Temperaturabhaengigkeiten der einzelnen Parameter
CONSTANT is_t: REAL := is0*EXP((t/tnom-1.0)*eg/n/ut)*
(t/tnom)**(xti/n);
CONSTANT isr_t: REAL := isr*EXP((t/tnom-1.0)*eg/nr/
ut)*(t/tnom)**(xti/nr);
CONSTANT ikf_t: REAL := ikf*(1.0+tikf*(t-tnom));
CONSTANT bv_t: REAL := bv*(1.0+tbv1*(t-tnom)+tbv2*
(t-tnom)**2);
CONSTANT rs_t: REAL := rs*(1.0+trs1*(t-tnom)+trs2*
(t-tnom)**2);
CONSTANT eg_t: REAL := 1.16-0.000702*t**2/(t+1108.0);
CONSTANT eg_tnom:REAL:= 1.16-0.000702*tnom**2/
(t+1108.0);
CONSTANT vj_t : REAL := vj*t/tnom-3.0*ut*log(t/tnom)-
eg_tnom*t/tnom+eg t;
CONSTANT cj0_t: REAL := cj0*(1.0+m*(0.0004*(t-tnom)+
(1.0-vj_t/vj)));
--spezielle Konstanten
CONSTANT f2 : REAL := (1.0-fc)**(1.0+m);
CONSTANT f3 : REAL := 1.0-fc*(1.0+m);

TERMINAL intern : ELECTRICAL;
--Spannung ueber Bahnwiderstand
QUANTITY vr ACROSS ir THROUGH anode to intern;
--Spannung ueber idealer Diode
QUANTITY vd ACROSS id, ic THROUGH intern to kathode;
QUANTITY ifwd : REAL; --Vorwaertsstrom
QUANTITY irev : REAL; --Sperrstrom
QUANTITY inrm : REAL; --idealer Diodenstrom
QUANTITY irek : REAL; --Rekombinationsstrom
QUANTITY irevh: REAL; --I in Sperr, Hochstromteil
QUANTITY irevl: REAL; --I in Sperr, Niedrigstromteil
QUANTITY kinj : REAL; --Faktor f. injizierten Anteil
QUANTITY kgen : REAL := 1.0; --Faktor fuer generierten
Anteil
QUANTITY cj : REAL := 1.0; --parasitaere pn-Kapazitaet
--Rauschen des Widerstandes
QUANTITY in_r : REAL NOISE 4.0*physical K*t/rs_t/area;
--Rauschen der Diode
QUANTITY in_d : REAL NOISE
2.0*physical_Q*id+kf*id**af;
BEGIN
inrm == is_t*(EXP(vd/n/ut)-1.0);
IF ikf t > 0.0 AND inrm > 0.0 USE
kinj == SQRT(ikf_t/(ikf_t+inrm));
ELSE
kinj == 1.0;
END USE;
kgen == ((1.0-vd/vj_t)**2+0.005)**(m/2.0);
irek == isr_t*(EXP(vd/nr/ut)-1.0);
ifwd == inrm*kinj+irek*kgen;
irevh == ibv*EXP(-(vd+bv_t)/(nbv*ut));
irevl == ibvl*EXP(-(vd+bv_t)/(nbvl*ut));
irev == irevh+irevl;
--Berechnung der Kapazitaeten

```

```

IF vd <= fc*vj_t USE
cj == cj0_t/(1.0-vd/vj_t)**m;
ELSE
cj == cj0_t/f2*(f3+m*vd/vj_t);
END USE;
vr == rs*(ir+in_r); --Spannung ueber dem Widerstand
ic == tt*ifwd+dot+area*cj*vd+dot; --Strom durch
Kapazitaeten
id == area*(ifwd-irev)+in_d; --Gesamt-Diodenstrom im
Knoten intern
END architecture model;

```

Mit Hilfe dieses Modells können, wie aus SPICE bekannt, verschiedene Arten von Dioden beschrieben werden, indem die jeweilige Kennlinien-Charakteristik eines Bauelementes durch entsprechende Parameter modelliert wird. In Tabelle 1 sind exemplarisch einige Parametersätze aufgeführt.

Para- meter	Kleinsignal- diode 1N4148	Schottky- Diode S10	Z-Diode ZD47	Ein- heit
is0	2,682 n	1 n	1 f	A
n	1,836	1	1	
isr	1,565 n	0	1 f	A
ikf	0,04417	∞	∞	A
bv	100	∞	4,7	V
nbv	1	1	1,5	
ibvl	0	0	0,02	A
nbvl	1	1	15	
rs	0,5664	100	0,1	Ω
tt	11,54 n	10 p	0	s
cj0	4 p	200 f	50 p	F
vj	0,5	0,4	0,75	V

Tabelle 1 Parameter einiger Dioden

Um das Diodenmodell auf seine Funktionsfähigkeit und Genauigkeit hin zu untersuchen, wurden Testszenarien für den SPICE-Simulator ELDO entworfen und die Ergebnisse mit den Resultaten der VHDL-AMS Simulation verglichen.

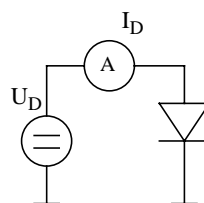


Bild 3 Schaltung zur Aufnahme der Diodenkennlinie

So wurde in einem ersten Versuch das Fluß- sowie das Sperrverhalten der Halbleiterdiode 1N4148 untersucht. Die Ergebnisse der Simulationen sind in Bild 4 dargestellt.

Dabei fällt auf, daß das Ergebnis der VHDL-AMS-Simulation nicht mit dem von ELDO übereinstimmt, wohl aber mit dem von PSPICE. Oberhalb der Schwellspannung ist der Anstieg der Kurve bei ELDO flacher als bei den beiden anderen Kurven. Ursache hierfür ist, daß es für Dioden kein einheitliches Modell gibt. In ELDO sind drei verschiedene Modelle implementiert. Das erste, einfachste Modell beschränkt sich auf die Modellierung der Diode mit n , I_s und R_S . Im zweiten Modell wird das eben erwähnte um einige

Parameter erweitert. Dieses kommt dem SPICE-Modell am nächsten und wurde für alle ELDO-Simulationen verwendet. Zum dritten ist auch das sogenannte Fowler-Nordheim-Modell für spezielle Metall-Halbleiter-Übergänge implementiert.

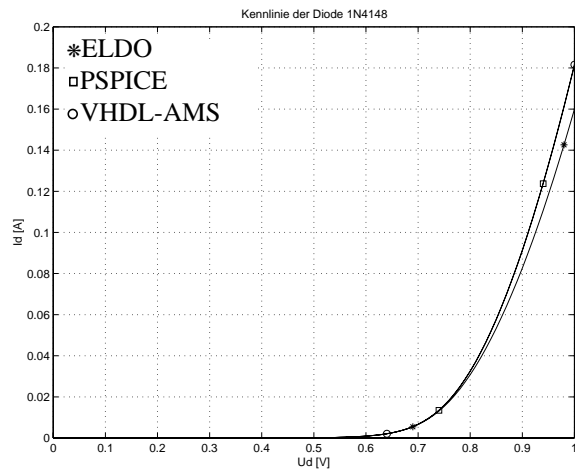


Bild 4 Flußverhalten der Diode 1N4148

Die genannten Unterschiede treten aber nur im statischen Fall bei Modellen auf, die die dafür verantwortlichen Parameter verwenden. Da Diodenhersteller oberhalb der Schwellspannung große Toleranzen für die auftretenden Ströme angeben, sind diese Unterschiede für praktische Belange unerheblich.

3.3 MOSFET

Das Modell bildet den physikalischen Aufbau des MOSFETs nach:

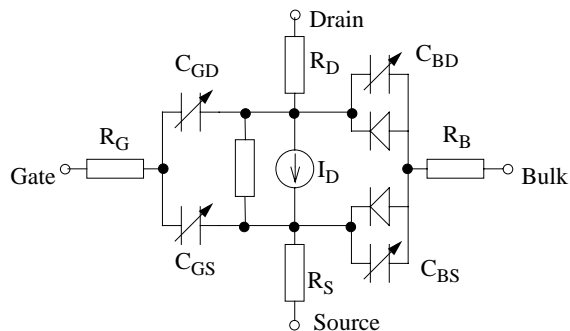


Bild 5 Ersatzschaltbild eines n-Kanal MOSFET [6]

Der Kanal wird durch eine spannungsabhängige Stromquelle und einen Widerstand modelliert. Da die Steuerung des Kanals durch das Gate statisch gesehen leistungslos erfolgt, muß nur das dynamische Verhalten des Gates Berücksichtigung finden. Dies geschieht durch die parasitären Kapazitäten zwischen Gate und Source bzw. Gate und Drain. Das Verhalten des Substrates zu den beiden äußeren Anschlüssen wird durch je einen pn-Übergang, bestehend aus je einer Diode und einer Kapazität, gebildet. Ferner werden die Widerstände der Bahngebiete in Drain und Source durch entsprechende Serienwiderstände modelliert.

Für die Modelle des MOSFET gibt es verschiedene Ebenen, die mehr oder weniger Details des realen Verhaltens beschreiben. Dabei erreichen manche Modelle

ein enormer Umfang an Gleichungen. Deshalb wurden für die Bibliothek lediglich zwei Modelle implementiert, die aber jederzeit erweiterbar sind:

- das Level-1-Modell wegen seiner universellen Einsetzbarkeit,
- das Level-3-Modell wegen seiner höheren Genauigkeit und guten Konvergenz.

In der Entity sind alle 53 Parameter definiert, die zum Beschreiben der Modelle von Level-1 bis Level-3 erforderlich sind. Für eine Erweiterung des Modells um höhere Level sind die dafür zusätzlich notwendigen Parameter nachträglich zu ergänzen.

Im Modell werden zunächst vier innere Knoten definiert, die das sogenannte intrinsische oder innere Modell begrenzen. In diesem inneren Modell fällt die Drain-Source-Spannung V_{DS} über dem Kanal, repräsentiert durch I_D , ab. Die Substrat-Dioden werden durch die Spannungsabfälle V_{BS} und V_{BD} über den Diodenströmen und den Strömen durch die Kapazitäten modelliert. Die Gate-Source- und Gate-Drain-Kapazitäten sind durch entsprechende Spannungsabfälle über den Kapazitätsströmen dargestellt. Die Verbindung zum äußeren Modell schaffen die vier äußeren Bahnwiderstände, modelliert durch die Spannungsabfälle über den Strömen durch die inneren Knoten. Zur Berechnung der einzelnen Ströme und Spannungen werden noch eine Vielzahl zusätzlicher Variablen benötigt.

Bei der Simulation von MOSFETs besteht weiterhin die Besonderheit, daß diese Bauelemente extrem viele Parameter enthalten, und man immer auf deren sinnvolle Verwendung achten muß. Beispielsweise kann die Schwellspannung explizit über einen Wert angegeben oder aus anderen Parameter errechnet werden. Das hat für die Implementation in VHDL-AMS zur Folge, daß man viele Ausnahmefälle und auftretende Widersprüche beachten muß.

Die statische Verhaltensweise des MOSFETs wurde wieder anhand der Kennlinien ermittelt. Dabei sollten zunächst die Stromübertragungskennlinie und die Ausgangskennlinie simuliert werden. Die Kennlinien wurden mit dem Level-1-Modell simuliert und sind in Bild 6 dargestellt. Man erkennt insbesondere im Ausgangskennlinienfeld deutlich den Übergang des Transistors vom aktiven Bereich in den Bereich der Abschürung. Außerdem ist erkennbar, daß in dem verwendeten Level-1-Modell die Kanallängenverkürzung keine Berücksichtigung durch entsprechende Parameter findet. Bei der Untersuchung der Modell bezüglich der Unterstützung sekundärer Effekte stellte sich heraus, daß die Ergebnisse der Simulationen mit dem Level-3-Modell nicht den erwarteten Ergebnissen entsprachen. Für das Level-3-Modell fand der Formelsatz des Simulationssystems APLAC [9] Anwendung, der für die Verwendung unter VHDL-AMS angepaßt und entsprechend implementiert wurde. Dabei konnte die Kompatibilität dieser Gleichungen zu den SPICE-Modellen nicht befriedigend geklärt werden. Trotz der Unterschiede verbleibt das Modell

zunächst in der Bibliothek, um eine spätere Veränderung bzw. eine Implementation eines SPICE-kompatiblen Level-3-Modells zu vereinfachen.

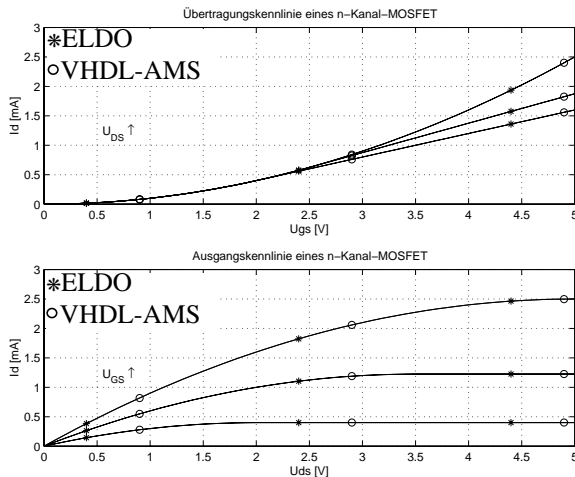


Bild 6 Simulation der Kennlinien eines MOSFETs mit einer Kanalbreite von $w = 10 \mu\text{m}$ und einer Kanallänge von $l = 1 \mu\text{m}$

4 Numerische Probleme

Probleme in mathematische Hinsicht traten vor allem im Umgang mit unerlaubten mathematischen Operationen auf. Beispielsweise muß eine Division durch Null oder ein negativer Wurzelausdruck immer vermieden werden. Dazu könnte man in VHDL-AMS `BREAK`-Statements mit `break-list` einsetzen. Da diese aber im verwendeten Simulator AdvanceMS von Mentor Graphics nicht ausreichend unterstützt sind, mußten die Behandlung der genannten Sonderfälle durch `IF-USE`-Konstrukte erfolgen. Dies hat aber den Nachteil, daß sich der Umfang an Quelltext des Modells stark erhöht und die Simulationsgeschwindigkeit sinkt. Ein weiteres Problem der analogen Simulation unter VHDL-AMS sind die oft auftretenden Ableitungen und Integrationen. In der Definition des Sprachumfangs im Standard IEEE 1076.1 wurden jedoch nur Ableitungen und Integrationen nach der Zeit mit den Attributen `'DOT` und `'INTEG` berücksichtigt. Eine Ableitung oder Integration nach einer anderen Variable ist aber gerade für physikalische Zusammenhänge oftmals unumgänglich. Das Problem trat beispielsweise bei der Implementierung der Diffusionskapazität C_T auf:

$$C_T = tt \cdot \frac{dI_D}{dU_D} \quad (\text{GL 4})$$

In einer ersten Implementation wurde versucht, das Problem dadurch zu lösen, C_T direkt aus den Formeln für I_D zu berechnen. Da aber I_D seinerseits von verschiedenen Parametern abhängt, die ihrerseits auch von U_D abhängen, ergibt sich eine sehr umfangreiche, verkettete Funktion. Dies hatte zur Folge, daß der Rechenaufwand enorm anstieg und sehr viele Ausnahmefälle wie Division durch Null behandelt werden mußten. Ein

zweiter Versuch, die Ableitung durch eine Näherungsgleichung zu implementieren, brachte große Abweichungen im Simulationsergebnis. Eine nähere Untersuchung der Zusammenhänge im Bauelement führte zu einer großen Vereinfachung der Gleichungen und zur Lösung des Problems: Betrachtet man den durch die Kapazitäten hervorgerufenen Strom I_C , so ergeben sich für die Implementation wichtige Vereinfachungen:

$$I_C = (C_J + C_T) \cdot \frac{dU_D}{dt} \quad (\text{GL 5})$$

$$= C_J \cdot \frac{dU_D}{dt} + tt \cdot \frac{dI_{fwd}}{dU_D} \cdot \frac{dU_D}{dt} = C_J \cdot \frac{dU_D}{dt} + tt \cdot \frac{dI_{fwd}}{dt} \quad (\text{GL 6})$$

Somit erhält man nur zeitabhängige Größen, die leicht abzuleiten sind. Damit lies sich das nur schwer lösbare Problem von Ableitungen und Integrationen nach einer anderen Größen als der Zeit umgehen.

Im Gegensatz dazu war dieses Problem bei der verlustbehafteten Leitung nicht lösbar. Hier mußte auf eine Näherungslösung zurückgegriffen werden.

5 Simulationsgeschwindigkeit

Um Aussagen über die erreichte Simulationsgeschwindigkeit machen zu können, wurden die entsprechenden Simulationszeiten für verschiedene Simulationen gemessen. Die in Tabelle 2 aufgeführten Simulationszeiten sind diejenigen Angaben, die der Simulator nach Beendigung der Simulation anzeigt. Sie enthalten die vom Simulator zur Modellinitialisierung, zur Arbeitspunktbestimmung und die zur eigentlichen Transient-Simulation benötigte Zeit. Die Simulation der VHDL-AMS- und der ELDO-Modelle erfolgte mittels AdvanceMS von Mentor Graphics auf einer SPARC-Station 5 mit 256 MB Speicher.

Modell	ELDO	VHDL-AMS	
Diode	220 ms	980 ms	
BJT	2,2 s	16,5 s	Übertr.-Kennlinie Ausgangskennlinie
	1,4 s	8,0 s	
JFET	1,3 s	11 s	Übertr.-Kennlinie Ausgangskennlinie
	10 s	1 m 44 s	
MOSFET	1,3 s	13,6	Ausgangskennlinie RTL-Inverter
	450 ms	10,5	
OPV	2,0 s	1 m 57 s	nichtinv. Verstärker
Thyristor	1 m 30 s	33,5 s	Flußbetrieb
DIAC	5,0 s	18 s	Kennlinie
IGBT	17 s	6 m 56 s	Ausgangskennlinie

Tabelle 2 Simulationszeiten

Aus den Meßwerten ist ersichtlich, daß die Simulation unter VHDL-AMS mehr Zeit benötigt als eine vergleichbare Simulation unter ELDO, wobei die Simulationszeit vom Aufbau und der Größe des Modells abhängt. Dabei fällt bei allen Simulationen auf, daß die

Initialisierungsphase unter VHDL-AMS sehr viel mehr Zeit als unter ELDO in Anspruch nimmt, während die eigentliche Simulation bei VHDL-AMS nur wenig länger dauert. Eine wichtige Ursache für die höhere Simulationszeit von VHDL-AMS liegt darin begründet, daß die Modelle in den SPICE-kompatiblen Simulatoren optimiert und simulatorimmanent vorliegen. Weiterhin kann man einen physikalischen Zusammenhang in VHDL-AMS auf unterschiedliche Art und Weise beschreiben. Daher besteht die Möglichkeit, daß eine Beschreibung zwar physikalisch richtig ist, aber in der Simulation einen hohen Rechenaufwand bedeutet. Beispiele hierfür sind die im Abschnitt 3.1 beschriebene verlustbehaftete Leitung, die mittels sehr vieler Netzwerkelemente (Widerstände, Kondensatoren und Spulen) oder über eine Näherungslösung als ein Netzwerkelement beschrieben werden kann, sowie die in Abschnitt 4 genannten unterschiedlichen Behandlungen unerlaubter mathematischer Ausdrücke.

6 Anwendungsbeispiel „gekoppelte Oszillatoren“

Zur Untersuchung der Anwendbarkeit der Modelle im Entwurf elektronischer Schaltungen wurde auf der Basis der VHDL-AMS Bibliothek folgende Schaltung modelliert und simuliert:

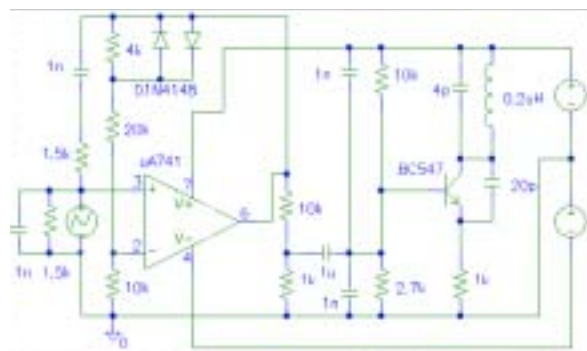


Bild 7 Anwendungsbeispiel

Es handelt sich dabei um einen Wien-Brücken-Oszillator mit OPV, der die Frequenz eines einfachen HF-Oszillators moduliert.

Der Wien-Brücken-Oszillator muß sowohl im VHDL-AMS als auch im ELDO-Modell „angeschoben“ werden (Impuls-Stromquelle am nichtinvertierenden Eingang des OPV), damit eine Schwingung zustande kommt. Die Ausgangsspannungen sind dabei sowohl hinsichtlich Frequenz als auch Amplitude identisch. Der HF-Oszillator muß, wenn er ohne vorgeschalteten Oszillator zur Frequenzmodulation betrieben wird, ebenfalls stimuliert werden bevor er anschwingt. Mit vorgeschaltetem Oszillator schwingen sowohl das ELDO als auch das VHDL-AMS Modell von selbst an. Das erzeugte HF-Signal ist bezüglich der Frequenz in beiden Modellen gleich, bezüglich der Amplitude gibt es aber deutliche Unterschiede. So beträgt die Amplitude am Kollektor des Transistors beim VHDL-AMS Modell nur 300 mV, beim ELDO-Modell dagegen 3 V.

Das Problem hierbei ist allerdings, daß sich für den verwendeten Transistor BC 547 im Internet verschiedene SPICE-Modelle finden lassen, für die sich ebenfalls unterschiedliche Amplituden ergeben. Da der HF-Oszillator mit ca. 90 MHz schwingt und damit die Transitfrequenz des Transistor fast erreicht wird, machen sich bereits kleine Unterschiede im Modell stark bemerkbar, so daß keine definitive Aussage getroffen werden kann, ob das VHDL-AMS- oder das ELDO-Modell genauer arbeitet.

Hinsichtlich der Simulationsstabilität gibt es während der Transient-Simulation keine Unterschiede, lediglich die Bestimmung des Arbeitspunktes dauert beim VHDL-AMS Modell deutlich länger.

Die Kopplung zweier Oszillatoren mit unterschiedlichen Frequenzen wurde deshalb als Beispiel gewählt, da hier über einen längeren Zeitraum mit kleiner Schrittweite simuliert werden muß und damit Zeiten zur Modellinitialisierung und Arbeitspunktberechnung weniger stark ins Gewicht fallen. Für eine Simulation über 50 µs bei einer maximalen Schrittweite von 10^{-9} s und einer minimalen Schrittweite von 10^{-12} s benötigt das ELDO-Modell 4 Minuten, das VHDL-AMS Modell dagegen 58 Minuten. Hinsichtlich der Simulationszeit besitzt das ELDO-Modell somit deutliche Vorteile.

7 Zusammenfassung und Ausblick

Es wurde eine Bibliothek mit SPICE-kompatiblen Modellen für die wichtigsten aktiven und passiven elektronischen Bauelemente erstellt. Der Formelsatz sowie die zu übergebenden Parameter orientieren sich allesamt an denen von SPICE. Anhand verschiedener Simulationen wurde die Funktion der Modelle nachgewiesen. Die Vergleiche mit den entsprechenden ELDO- und PSPICE-Simulationen zeigten die mehrheitliche Richtigkeit der implementierten Modelle. Um die Genauigkeit der Modelle zu überprüfen wurden verschiedene Simulationen durchgeführt. Dabei stimmten die Ergebnisse der VHDL-AMS-Simulationen in den meisten Fällen sehr gut mit den Ergebnissen von ELDO bzw. PSPICE überein. Die Differenzen der Simulationsergebnisse zwischen den Modellen liegen in der Regel unter 1 %. Ausnahmen bilden lediglich die Modelle für verlustbehaftete Leitung, MOSFET-Level 3 und Triac, bei denen der Fehler je nach gewählten Modellparametern bis zu 10 % betragen kann. Die Ursache hierfür liegt darin begründet, daß in diesen Fällen die in SPICE verwendeten Gleichungen nicht exakt bekannt waren und so Gleichungssätze aus anderen Simulationssystemen bzw. Näherungslösungen verwendet werden mußten. Ebenso existieren in SPICE für ein und dasselbe Bauteil Modelle mit verschiedenen Parametern, so daß ein Vergleich der Ergebnisse erschwert wird.

Die Simulationsgeschwindigkeit der VHDL-AMS Modelle war allerdings zum Teil deutlich geringer als die der SPICE-Modelle.

Bei der Simulation des OPV, des Thyristors und des Triac traten Konvergenzprobleme in der Simulation auf, die bei OPV und Thyristor durch Wahl geeigneter Simulationsparameter behoben werden konnten. Auch im Anwendungsbeispiel in Abschnitt 6 haben die VHDL-AMS Modelle eine gute Stabilität bewiesen.

Die hier geschaffene Bibliothek ermöglicht es dem Entwerfer mit VHDL-AMS elektronische Komponenten nicht nur abstrakt, sondern auch auf Schaltungslevel zu simulieren. Sie ersetzt bei einer reinen Schaltungssimulation aber auf keinen Fall die SPICE-Simulatoren.

Der Einsatz dieser Bibliothek bietet sich dann an, wenn heterogene Systeme beschrieben werden sollen, bei denen eine SPICE-Simulation mechanischer, thermischer oder anderer nichtelektrischer Komponenten mittels Analogiebeziehungen nicht möglich oder zu unübersichtlich ist. Ebenso wenn Bauteile beschrieben oder getestet werden sollen, für die es in SPICE keine Modelle gibt und die nur schwer als Makromodell darstellbar sind. Außerdem hat der Anwender jederzeit die volle Kontrolle über die Modellgleichungen und kann diese bei Bedarf – im Gegensatz zu SPICE oder ELDO – jederzeit auf spezielle Anforderungen anpassen.

Danksagung

Die hier vorgestellten Arbeiten entstanden im Rahmen des Teilprojektes A2 „Systementwurf“ des SFB 379 „Mikromechanische Sensor- und Aktorarrays“, der von der DFG gefördert wird.

Literatur

[1] Franke, M.: *Erstellung und Test von Modellen aktiver elektronischer Bauelemente in VHDL-AMS und Vergleich gegenüber SPICE-Modellen*. Diplomarbeit an der TU Chemnitz, Fakultät für Elektrotechnik und Informationstechnik, Professur Schaltungs- und Systementwurf, 2002

[2] Schlegel, M.; Herrmann, G.; Müller, D.: *Entwicklung eines effizienten VHDL-AMS-Modells der verlustbehafteten Leitung*. 5. Chemnitzer Fachtagung Mikrosystemtechnik – Mikromechanik & Mikroelektronik, Chemnitz, 23./24. Okt. 2001

[3] Schlagenhauer, F.: *Berechnung transienter Vorgänge auf verlustbehafteten Leitungen mit Feldanregung*. Dissertation an der Technischen Universität Hamburg-Harburg, 1994

[4] MicroSim Corporation: *PSPICE A/D Reference Manual*. 1997

[5] Tietze, U.; Schenk, Ch.: *Halbleiter-Schaltungstechnik*. 11. Ausgabe, Springer Verlag, 1999

[6] Reisch, M.: *Elektronische Bauelemente*. Springer Verlag, 1997

[7] Antognetti, P.; Massobrio, G.: *Semiconductor Device Modelling with Spice*. McGraw-Hill Book Company, 1988

[8] Shichman, H. Hodges, D. A.: *Modeling and Simulation of Insulated-Gate Field-Effect Transistor Switching Circuits*. IEEE Journal of Solid-State Circuits, SC-3, 1968

Hambley, A.: *Electronics, a Top-Down Approach to Computer-Aided Circuit Design*. Maxwell Macmillan international, 1994

[9] Andersson, M.; Kankkunen, A.; Valtonen, M.: *MOS-FET Level 3 Model in APLAC*. Helsinki University of Technology, 1992

[10] Hambley, A.: *Electronics, a Top-Down Approach to Computer-Aided Circuit Design*. Maxwell Macmillan international, 1994

[11] Anacad Electrical Engineering Software: *ELDO User's Manual*. 1993

[12] Hagmann, G.: *Leistungselektronik Grundlagen und Anwendungen*, Reihe Studientext, AULA-Verlag 1993

[13] ABB Industrie AG: *IGBT's Megawatt Halbleiterschalter für den Mittelspannungsbereich*. Sonderdruck aus der ABB-Technik 3/1997

[14] Wong, K. Y.; Lauritzen, P. O.; Venkata, S. S.; Sundaram, A.; Adapa, R.: *An SCR-GTO-Model Designed for a Basic Level of Model Performance*. IEEE Industry Applications Society, Annual Meeting, San Diego, 1996

[15] Dehlwisch, M.: *Ein Vorlinearisierungsprinzip zur Konvergenzverbesserung des Newton-Verfahrens*. GMD Forschungszentrum Informatik GmbH, 1998